

ELECTRONIC
ENGINEER

XIDIAN UNIVERSITY PRESS

DSP Application Technology

DSP 实用技术

苏 涛 蔺丽华 卢光跃 张林让 编著

DSP Application Technology



西安电子科技大学出版社

<http://www.xduph.com>

DSP 实用技术

苏 涛 蔺丽华 卢光跃 张林让 编著

西安电子科技大学出版社

2002

内 容 简 介

以数字信号处理器(DSP)为核心的实时数字信号处理技术正在迅猛发展,各种类型的DSP分别适应了不同领域的应用要求。本书根据当今最新的DSP和外围器件技术水平,着重介绍了国内外最常用的4种定点和浮点DSP的原理和应用;全面介绍了DSP的结构特点、指令体系、软件编程、硬件设计和软硬件调试方法;结合具体实例讲述了如何针对不同应用场合,设计DSP的软硬件。

本书面向通信、电子、电气工程领域的工程设计人员以及相关专业的研究生和高年级本科生,也可以兼作工程设计指导和DSP学习教程。

图书在版编目(CIP)数据

DSP 实用技术/苏涛等编著.

—西安:西安电子科技大学出版社,2002.6

ISBN 7-5606-1131-1

I. D… I. 苏… III. 数字信号发生器—基本知识 IV. TN911.72

中国版本图书馆CIP数据核字(2002)第023959号

策 划 戚文艳

责任编辑 杨宗周

出版发行 西安电子科技大学出版社(西安市太白南路2号)

电 话 (029)8227828 邮 编 710071

http://www.xduph.com E-mail: xdupfbx@pub.xaonline.com

经 销 新华书店

印 刷 陕西画报社印刷厂

版 次 2002年6月第1版 2002年6月第1次印刷

开 本 787毫米×1092毫米 1/16 印张 21.125

字 数 500千字

印 数 1~4 000册

定 价 30.00元

ISBN 7-5606-1131-1/TN·0203

XDUP 1402001-1

*** 如有印装问题可调换 ***

本书封面贴有西安电子科技大学出版社的激光防伪标志,无标志者不得销售。

前 言

实时数字信号处理的应用需求和超大规模集成电路技术水平的飞速发展,推动着数字信号处理器性能的不断提高,使其在信号处理、军事及民用电子技术领域发挥着越来越重要的作用,其应用广度和深度正在不断地扩展和深化。

针对不同领域的应用特点和处理要求,DSP 厂商不断推出各种类型的 DSP,使得 DSP 的处理性能飞速提高,更新换代速度也越来越快;与此同时,为各种 DSP 配备的集成、可视化开发工具和算法软件包也在不断地完善和发展。DSP 设计人员面临着更大的挑战和机遇,急需采用更新的设计技术,用更短的设计周期设计出高性能的实时数字信号处理系统。

本书全面介绍了各种 DSP 产品的特点和应用方向,根据当今最新的 DSP 和外围器件技术水平,着重介绍了国内外最常用、易于设计的 4 种定点和浮点 DSP 的原理和应用。相对于浮点 DSP,定点 DSP 具有高速、低成本的优势。在各种通用定点 DSP 中,TI 公司推出的 TMS320C2XX 与早期常用的 DSP 兼容,具有结构和软硬件设计简单、片内集成度高的优点,适合于电力、民用领域。当前最流行的 TMS320C54XX 具有很高的性能价格比,能满足通信、语音图像以及其它电子领域高速、低成本、小体积、低功耗之要求,是目前 DSP 的主流产品。浮点 DSP 处理精度高,软件编程容易,TI 公司的浮点 DSP-TMS320C3X 在国内有广阔的应用基础。Analog Devices 公司推出的 ADSP2106X 系列 DSP 是目前业界性价比最高的 32 位浮点 DSP,可达到 1.2 亿次每秒浮点运算峰值能力,并且具备多 DSP 并行工作的能力,可以满足高精度、高速实时信号处理要求,相对于其它系列 DSP,ADSP2106X 指令可读性强,编程容易。本书以这 4 种 DSP 为主详细介绍了 DSP 的结构特点、指令体系、软件编程、硬件设计、外围接口和软硬件调试方法,包括传统的设计方法和应用技巧。本书还介绍了基本的数字信号处理原理、方法以及与 DSP 技术的融合。结合典型实例分别讲述了针对不同应用场合,如何用 4 种 DSP 设计和实现多种复杂度的 DSP 软硬件系统。

本书第一、三章由苏涛、张林让编写;第二、五章由苏涛、卢光跃编写;第四、六章由蔺丽华编写。全书由苏涛统稿。

与本书相关的各种 DSP 资料、各种应用算法的源码程序和库支持文件以及典型的硬件设计说明汇集在网址 www.dsp.xust.sn.cn。

由于编著者掌握的资料和水平有限,书中存在不当与错误之处,敬请读者提出宝贵意见。

编 者

2002 年 5 月于西安电子科技大学

11/15/04

目 录

第一章 DSP 技术综述	1
1.1 数字信号处理器(DSP)概述	1
1.1.1 DSP 功能特点	1
1.1.2 DSP 的应用领域	3
1.2 DSP 的设计流程	3
1.2.1 算法模拟	3
1.2.2 器件选型	5
1.2.3 软硬件设计	6
1.2.4 调试	7
1.2.5 DSP 设计应具备的条件	7
1.3 DSP 的各种类型和应用特点	8
1.3.1 通用定点 DSP	8
1.3.2 通用浮点 DSP	18
1.3.3 专用 DSP	28
1.3.4 DSP 与其它处理器的比较	32
1.3.5 常用 DSP 的综合性能比较	33
1.3.6 DSP 开发工具	35
1.3.7 DSP 技术的发展趋势	36
思考题	36
第二章 TMS320 系列 DSP	37
2.1 TMS320C2XX	37
2.1.1 TMS320F206 的功能和结构	37
2.1.2 兼容性	38
2.1.3 TMS320F206 管脚	39
2.1.4 寄存器和片内资源	41
2.1.5 TMS320C2XX 指令集	50
2.1.6 程序加载	61
2.2 TMS320C5000 系列 DSP	62
2.2.1 TMS320VC5402 功能和结构	63
2.2.2 兼容性	63
2.2.3 TMS320VC5402 管脚	64
2.2.4 片内资源	66
2.2.5 存储器	81
2.2.6 TMS320VC5402 指令集	82
2.2.7 引导方式	97
2.3 TMS320C3X/C4X	101
2.3.1 TMS320C31 管脚	101

2.3.2 寄存器	102
2.3.3 存储器和引导方式	109
2.3.4 存储器接口	112
2.3.5 中断	114
2.3.6 指令集	115
2.4 DSP 软件设计过程	124
2.4.1 汇编语言设计	125
2.4.2 汇编器	128
2.4.3 链接器和命令文件	130
2.4.4 C 编译器和 C 语言编程	132
2.4.5 模拟器和仿真器	136
2.4.6 代码转换和程序固化	140
2.5 集成开发软件包 CCS	140
2.5.1 CCS 开发工具	140
2.5.2 CCS 的设计过程	142
2.5.3 用 CCS 实现简单程序开发	144
2.5.4 算法测试及数据文件的应用	157
思考题	161
第三章 ADSP2106X 并行浮点 DSP	162
3.1 处理器结构和功能	162
3.1.1 运算单元	163
3.1.2 控制单元	164
3.1.3 地址产生器和总线	165
3.1.4 中断	165
3.1.5 寄存器组成	167
3.1.6 ADSP2106X 管脚说明	171
3.1.7 存储器	176
3.1.8 DMA	179
3.1.9 多处理器共享存储总线	183
3.1.10 主机接口	185
3.1.11 链路口	185
3.1.12 串行口	190
3.2 ADSP2106X 指令集	191
3.2.1 指令形式	191
3.2.2 条件码	195
3.2.3 计算类操作	196
3.2.4 其它类指令	204
3.3 ADSP2106X 开发系统	205
3.3.1 定义结构文件	206
3.3.2 编写汇编程序	207
3.3.3 汇编器	209
3.3.4 链接器	209
3.3.5 引导加载器(Boot loader)	210

3.3.6 模拟器	212
3.3.7 仿真器	214
3.3.8 C 语言和 C 编译器	216
3.3.9 库函数	217
3.4 指令编程举例	217
3.5 系统设计	227
3.6 集成开发环境 Visual DSP	229
3.7 ADSP21160 的设计	230
思考题	231
第四章 DSP 的电路设计	232
4.1 DSP 电路的硬件组成	232
4.1.1 DSP 的时钟和复位电路	232
4.1.2 存储器	233
4.1.3 A/D 和 D/A 转换器	238
4.1.4 串口	239
4.1.5 驱动与隔离	240
4.1.6 电平转换器和电源	240
4.1.7 DSP 与 FPGA 的结合使用	241
4.1.8 DSP 的主机接口	242
4.1.9 仿真器接口	242
4.1.10 抗干扰设计	243
4.2 DSP 电路设计	244
4.2.1 采用多层板	244
4.2.2 电源和地的去耦	244
4.2.3 重要信号线的设计	245
4.2.4 信号干扰对策	246
4.2.5 数模混合电路	247
4.2.6 器件建库和 BGA 设计	249
4.2.7 信号测试	250
4.2.8 电路设计工具	252
4.2.9 电路初调	252
思考题	253
第五章 数字信号处理的基本原理和方法	254
5.1 模拟信号的数字化	254
5.1.1 低通信号采样定理	255
5.1.2 带通信号采样定理	256
5.1.3 量化	258
5.1.4 数模转换	258
5.2 FIR 滤波器实现	258
5.2.1 FIR 滤波器基本原理	259
5.2.2 FIR 滤波器的设计方法	260
5.2.3 FIR 滤波器的 C54X 实现	261
5.3 IIR 滤波器实现	266

5.3.1 IIR 滤波器基本原理及设计方法	266
5.3.2 IIR 滤波器的 C54X 实现	267
5.4 自适应滤波器	268
5.4.1 自适应均衡器	268
5.4.2 LMS 算法的 C54X 实现	269
5.5 频谱分析和快速算法	269
5.5.1 快速傅立叶变换	269
5.5.2 离散傅立叶变换	273
5.6 匹配滤波器	274
5.7 Matlab 语言在 DSP 设计中的应用	275
5.7.1 滤波器设计	275
5.7.2 谱分析	276
5.7.3 Matlab 的图形类函数	276
5.7.4 Matlab 使用技巧	277
5.7.5 用 Matlab 辅助 DSP 设计	278
5.8 数字信号的表示方法	279
5.8.1 定点数据格式	279
5.8.2 浮点数与浮点 DSP	282
5.8.3 浮点和定点处理的算法仿真	282
5.9 数学函数运算	283
思考题	284
第六章 DSP 应用实例	286
6.1 采用 TMS320F206 的信号谱分析板	286
6.1.1 电路设计	287
6.1.2 程序设计	290
6.1.3 代码产生	297
6.1.4 程序调试	297
6.1.5 软硬件调试	298
6.2 采用 TMS320VC5402 的数据采集板	299
6.3 双 C31 自适应处理器	304
6.3.1 电路设计	305
6.3.2 软件设计	308
6.3.3 软件调试	309
6.3.4 软硬件调试	310
6.3.5 程序固化	311
6.4 多 DSP 并行处理板	311
6.4.1 系统处理要求	312
6.4.2 电路设计	314
6.4.3 软件设计	317
6.4.4 软件调试	324
6.4.5 软硬件调试	326
思考题	327
参考文献	328

第一章 DSP 技术综述

数字信号处理相对于模拟信号处理有很大的优越性,表现在精度高、灵活性大、可靠性好、易于大规模集成、易于存储等方面,而且可以采用多种性能优良的数字信号处理方法和算法。随着人们对实时信号处理要求的不断提高和大规模集成电路技术的迅速发展,数字信号处理技术也发生着日新月异的变革。

1.1 数字信号处理器(DSP)概述

1.1.1 DSP 功能特点

实时数字信号处理技术的核心和标志是数字信号处理器。自第一个微处理器问世以来,处理器技术水平得到了迅速的提高,而快速傅立叶变换等实用算法的提出促进了专门实现数字信号处理的一类微处理器的分化和发展。数字信号处理有别于普通的科学计算与分析,它强调运算处理的实时性,因此 DSP 除了具备普通微处理器所强调的高速运算、控制功能外,还针对实时数字信号处理,在处理器结构、指令系统、指令流程上做了很大的改动,其结构特点如下:

(1) DSP 普遍采用了数据总线和程序总线分离的哈佛结构及改进的哈佛结构,比传统处理器的冯·诺依曼结构(数据和程序共用一套总线)有更高的指令执行速度。

(2) DSP 大多采用流水技术,即每条指令都由片内多个功能单元分别完成取指、译码、取数、执行等步骤,从而在不提高时钟频率的条件下减少了每条指令的执行时间。

(3) 针对滤波、相关、矩阵运算等需要大量乘法累加运算的特点, DSP 大都配有独立的乘法器和加法器,使得在同一时钟周期内可以完成相乘、累加两个运算。有的 DSP 可以同时进行乘、加、减运算,大大加快了 FFT 的蝶形运算速度。

(4) 片内有多条总线可以同时进行取指令和多个数据存取操作,并且有辅助寄存器用于寻址,它们可以在当前访问前/后自动修改内容以指向下一个要访问的地址(自动变址),并且支持循环寻址和位反序寻址。

(5) 具有软、硬件等待功能,能与各种存储器接口。

(6) 许多 DSP 带有 DMA 通道控制器,以及串行通信口等,配合片内多总线结构,数据块传送速度大大提高。

(7) 配有中断处理器和定时控制器,可以很方便地构成一个小规模系统。

(8) 低功耗,一般为 $0.5 \sim 4 \text{ W}$,采用低功耗技术的 DSP 只有 0.05 W ,可用电池供电,对嵌入式系统很适合,而 Pentium、Power PC 等普通微处理器的功耗达 $20 \sim 50 \text{ W}$ 。

DSP 面向高速、重复性、数值运算密集型的实时处理,以 FFT、相关为例,高性能 DSP 不仅处理速度快,而且可以无间断地完成数据的实时输入/输出。DSP 结构相对单一,普遍采用汇编编程,其处理完成时间的可预测性要比结构和指令复杂(超标量指令)、依赖于编译系统的普通微处理器强得多。以一个 FIR 滤波器实现为例,每输入一个数据,对应每阶滤波器系数,需要的操作是:一次乘、一次加、一次取指、二次取数,有时还需要专门的数据移动操作。DSP 可以单周期完成这些乘加并行操作以及三四次数据存取操作,而普通微处理器需要至少 4 个指令周期,因此,在相同的指令周期和片内指令缓存条件下,DSP 是普通微处理器运算速度的 4 倍以上。

正是基于 DSP 的这些优势,在高性能普通微处理器(如 Pentium MMX、Power PC 604e 等)片内已经融入了 DSP 的功能,以这种通用微处理器构成的计算机在网络通信、语音图像处理、实时数据分析等方面的效率大大提高。

自 1985 年第一片数字信号处理器 TMS320C10 产生以来,DSP 发展大致经历了多个阶段,形成了目前 DSP 产品的三个档次:最早是以 TMS 320C10/C2X 为代表的 16 bit 定点 DSP,目前这类 DSP 仍在广泛使用,但代之以更为先进的 TMS320C2XX/C54XX、ADSP218X 等型号;20 世纪 80 年代末推出了 32 bit 浮点 DSP,目前代表产品有 ADSP21020、TMS320C3X 等型号;最近几年推出了性能更高的并行 DSP 和超高性能 DSP,如 ADSP2106X、TMS320C4X 和 TMS320C67X、ADSP21160 等型号。

不同类型的 DSP 适用于不同场合。定点 DSP 可以胜任大多数数字信号处理场合,但在某些场合,如雷达、声纳信号处理中,数据的动态范围很大,按定点处理会发生数据溢出或下溢出,严重时处理无法进行。如果用移位定标或用定点模拟浮点运算,程序执行速度将大大降低。浮点 DSP 的出现解决了这些问题,大大拓展了数据动态范围,常见的 16 bit 定点 DSP 动态范围仅 96 dB,每增加 1 bit,动态范围只增加 6 dB,而 32 bit 浮点数据的动态范围为 1536 dB。动态范围越大,则处理结果溢出的可能性减小,处理精度也越高。

32 bit 浮点 DSP 在除了速度、功耗、成本外的各项指标上都好于定点 DSP。它也可以完成 32 bit 定点运算,其编程要比定点 DSP 简单、方便,目前的高级语言(如 C 语言)编译器主要面向浮点 DSP,这使得在普通计算机上的源码程序无需大的修改就可以移植到 DSP 设计中。

尽管目前已经有了峰值运算能力达 10 亿次每秒的 DSP,但相对于人们要求的几百亿次每秒、上千亿次每秒的运算来说仍远远不够。而且 VLSI 技术的发展已经受到其开关速度极限的限制,进一步提高 DSP 主频所遇到的难度和付出的成本越来越大,单处理器性能的提高空间受到限制。为此,在 DSP 技术中引入了并行处理技术。在许多 DSP 的多级流水处理、相乘/累加同时进行等功能已经融入了片内并行技术,TMS320C6X 进一步发展了超长指令字(VLIW)和多流水线技术。在每条长达 256 bit 的指令字中规定了多条流水线、多个处理单元的并行操作。DSP 并行技术的主流则是向片外/片间并行发展,因为这种并行可以不受限制地扩大并行规模。以 TMS320C4X 和 ADSP2106X 为代表的并行 DSP 为用户提供了设计大规模并行系统的硬件基础。它们提供了 6 个通信(链路)口,可以组成松耦合的分布式并行系统。同时为共享总线系统的设计提供了相应的总线控制信号线,可以组成紧耦合的总线共享式并行系统。这些 DSP 在为设计者提供更高性能的同时,其软硬件设计的复杂度和难度也大大增加了。

1.1.2 DSP 的应用领域

随着 DSP 性能的迅速提高和成本价格的大幅度下降, DSP 的应用范围不断扩大, 成为当前产量和销售量增长最快的电子产品之一。DSP 应用几乎遍及整个电子领域, 其常见的典型应用有以下 10 种。

(1) 通用数字信号处理: 数字滤波、卷积、相关、FFT、希尔伯特变换、自适应滤波、窗函数、波形发生等。

(2) 通信: 高速调制解调器、编/译码器、自适应均衡器、传真、程控交换机、蜂房移动电话、数字基站、数字留言机、回音消除、噪声抑制、电视会议、保密通信、卫星通信、TDMA/FDMA/CDMA 等各种通信制式。随着互联网的迅猛发展, DSP 又在网络管理/服务、信息转发、IP 电话等新领域扮演着重要角色, 而软件无线电的提出和发展进一步增强了 DSP 在无线通信领域的作用。第三代移动通信和软件无线电为高速 DSP 提供了更高水平的应用领域。

(3) 语音处理: 语音识别、合成、矢量编码、语音信箱等。

(4) 图形/图像处理: 三维图像变换、模式识别、图像增强、动画、电子出版、电子地图等。

(5) 自动控制: 磁盘、光盘、打印机伺服控制、发动机控制等。

(6) 仪器仪表: 测量数据谱分析、自动监测及分析、暂态分析、勘探、模拟试验等。

(7) 医学电子: 助听器、CT 扫描、超声波、心电图、核磁共振、医疗监护等。

(8) 军事与尖端科技: 雷达和声纳信号处理、雷达成像、自适应波束合成、阵列天线信号处理、导弹制导、火控系统、战场 C3I 系统、导航、全球定位 GPS、目标搜索跟踪、尖端武器试验、航空航天试验、宇宙飞船、侦察卫星等。

(9) 计算机与工作站: 阵列处理机、计算加速卡、图形加速卡、多媒体计算机等。

(10) 消费电子: 数字电视、高清晰度电视、图像/声音压缩解压器、VCD/DVD/CD 播放机、电子玩具、游戏机、数字留言/应答机、汽车电子装置、音响合成、住宅电子安全系统、家电电脑控制装置等。

1.2 DSP 的设计流程

各个 DSP 系统的设计流程和设计内容根据具体要求会有很大的不同。复杂的 DSP 设计可以包括前端模拟电路接口和与其它数字设备的数字接口, 可能需要在设计前进行算法的仿真和分析; 简单的 DSP 设计只包括数字信息的处理。有的 DSP 系统要求设计者设计开发出完整的软件、硬件, 而有的 DSP 系统借助于 DSP 厂商提供的通用硬件平台和软件开发环境, 只需编写一些简单的应用软件即可。

这里介绍的设计流程是一个较完备的 DSP 设计过程, 如图 1.1 所示。

1.2.1 算法模拟

首先应对一个实时数字信号处理的任務选择一种方案和多种算法, 用计算机高级语言(如 C、Matlab 等工具)验证算法能否满足系统的性能指标; 然后从多种信号处理算法中找

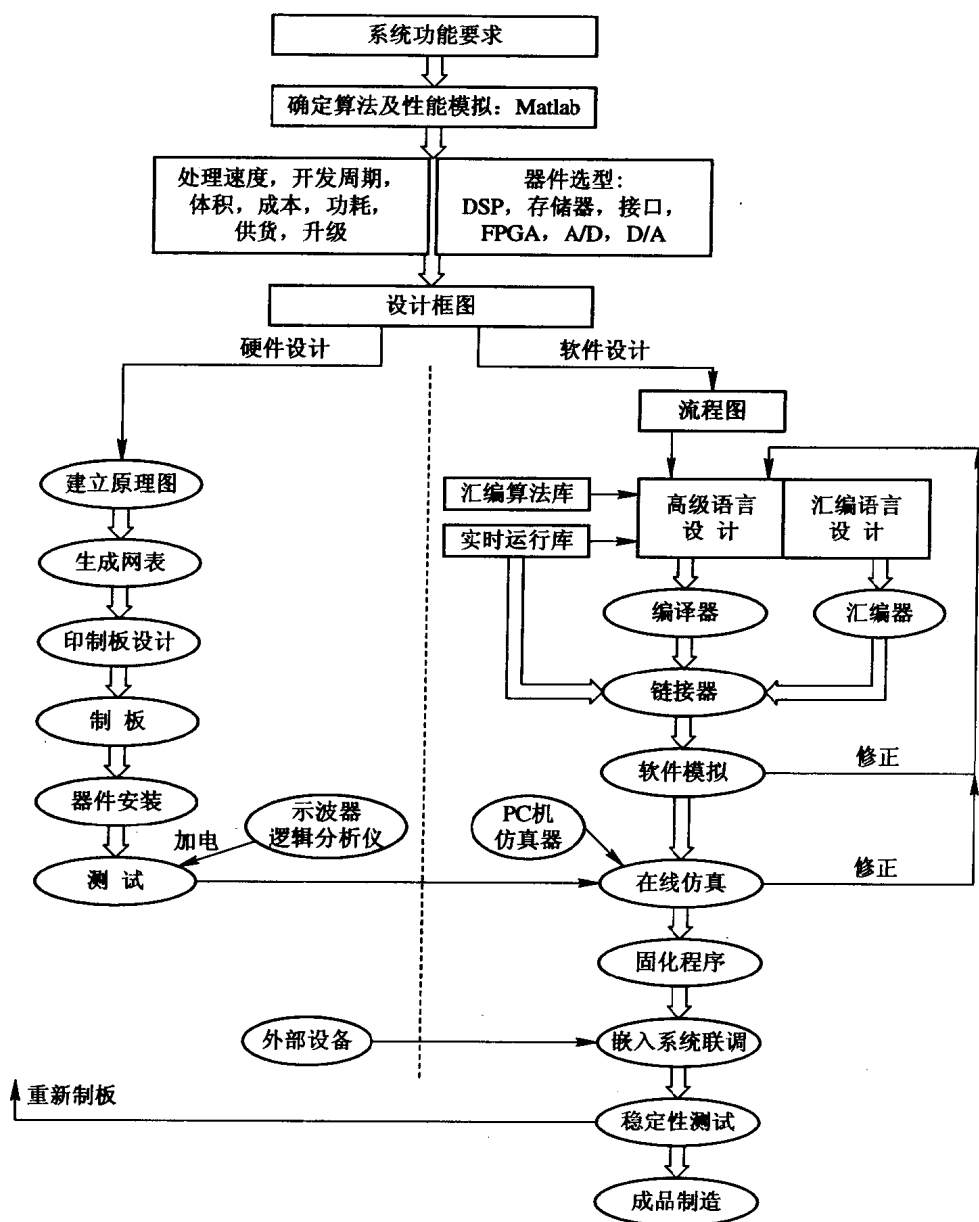


图 1.1 DSP 设计流程

出最佳或准最佳算法。现代信号处理理论发展水平很快, 提供了各种性能很好的方法/算法, 而具体实现时, 这些算法对实际处理设备的要求是不同的。有些算法所要求的运算量、数据存储量、处理设备的计算精度是很高的, 甚至超出了目前硬件设计所能达到的水平, 或者从成本上讲是难以承受的。因此算法的选择还应注重其性能/价格比, 尽量以较低的成本得到性能满足要求的实际系统。由于 Matlab 等工具提供了强有力的模拟手段, 设计者可以在较短的时间内选择出有效的算法, 避免了后续设计工作中由于算法选择不当造成的浪费和反复。

1.2.2 器件选型

DSP 是整个处理系统的核心,可以根据后文介绍的各种 DSP,从应用的具体要求出发,参照以下准则来选择合适的 DSP 型号。

1. 速度指标

DSP 最基本的速度指标是 MIPS(百万条指令每秒)和 MFLOPS(百万次浮点运算每秒),还有 FFT 和 FIR 滤波的速度以及除法、求平方根等特殊运算的速度。如果一片 DSP 不能满足运算速度要求,那么再看此种 DSP 多片并行处理是否方便易行。

2. 输入/输出带宽

在运算速度达到要求时,还要考虑 DSP 输入/输出数据的速度是否足够快。因为系统的整个响应时间是输入迟延、处理时间、输出迟延之和,要看这个总时间是否在允许的响应滞后时间限度内。许多 DSP 提供了 DMA 功能,即在运算单元工作的同时,数据的输入/输出可以同时进行。DMA 可以通过数据总线、串口或主机接口进行。但要注意,一般情况下,DMA 无助于减少 DSP 的整个响应滞后时间,因此往往是 DSP 在处理 T 时刻的数据时,只能以 DMA 方式输出 $T-1$ 时刻的处理结果,输入 $T+1$ 时刻的原始数据。DMA 有助于提高 DSP 系统的输入/输出吞吐率。

3. 精度和动态范围

精度和动态范围由 DSP 的数据字宽和定点/浮点数据格式决定。32 bit 浮点 DSP 基本上可以满足所有运算精度要求,而定点 DSP 就有局限性。需要注意的是,16 bit 定点 DSP 其加法器位数大多是 32 bit/40 bit 的,而 32 bit 浮点 DSP 的运算寄存器都是 40 bit 的,所以准确的估算精度是否满足要求还是困难的,利用 C 等高级语言可以较好地模拟出 DSP 的实际处理精度。定点 DSP 有一个特殊功能是对溢出的饱和处理,如 16 bit 定点 DSP 会将正向溢出值置为 7FFFH,将负向溢出值置为 8000H,这可以减少溢出幅度不大时所引起的处理性能下降。

4. 特定功能

如果 DSP 上集成有多种上电加载功能、同步/异步串行口、A/D、D/A、片内语音处理功能、编解码、压扩、常用系数表等,就可以方便设计,降低成本。

5. 片内存储器

DSP 通常配有容量不等的片内 RAM,可用来存放程序和数据。当程序和数据都放在片内时,DSP 的运行速度要高得多,而 DSP 厂商给出的一些速度指标都假定处理是在片内执行的,如 FFT 片内执行速度比片外快 2~4 倍。因此,片内存储器越多越好。

6. 硬件设计复杂度

如果 DSP 主频很高,封装引脚很密集,就会对电路设计提出很高要求,而低压工作的 DSP 需要在 5 V 外围器件间加电平转换器等。

7. 应用开发周期

完善的软件开发环境和调试工具,易学易用的编程方法可以加快设计。

8. 价格

价格是指 DSP 和必要的外围器件的总成本。

9. 体积和功耗

体积和功耗是指 DSP 和外围器件的总和。低压 DSP 功耗比 5 V DSP 低得多。

10. 型号延续性

应选择易购的产品型号, 大的 DSP 厂家产品更新很快, 可以对停产的旧型号提供兼容的新产品。

选择了一种 DSP 后, 还应确定其具体的速度、封装、工作温度范围等。如果是大批量定型生产, 厂商还提供掩膜 ROM 方式, 由厂家将定型的代码烧制到 DSP 片内 ROM 中。这样就减少了体积、功耗、电磁辐射, 提高了稳定性, 也降低了制造成本。

1.2.3 软硬件设计

当 DSP 型号选定后, 就可以开始对 DSP 系统进行设计了。DSP 系统的设计包括软件和硬件两部分。软件是指将包括信号处理算法的程序用 DSP 的汇编语言或通用的高级语言(一般是 C 语言)编写出来并进行调试。这些程序是要放在 DSP 片内或片外存储器中进行的。在程序工作时, DSP 会执行与 DSP 外围设备传递数据或互相控制的指令, 因此 DSP 的软件与硬件设计调试是密切相关的。

1. 软件设计

软件设计分以下三个阶段:

(1) 用汇编或 C 语言编写程序, 再用 DSP 软件包中的汇编器等生成可执行的代码。

(2) 用 PC 机上的 DSP 软件模拟器(Simulator)调试和验证程序及算法的功能。这时, DSP 不能从外部得到实际数据。通常的做法是: 用户自编 PC 程序, 产生一个模拟数据文件, 放在 DSP 的某块存储器中, 再将 DSP 对这块数据的处理结果显示在 PC 机上或输出到一个文件中, 将其与期望的结果进行对比。模拟器可以观察到 DSP 内部所有控制/状态寄存器和片内/片外存储器内容, 也可以对这些内容进行修改, 既可以单步运行每条指令, 也可以设置断点, 分段检查程序, 同时可以统计出各段程序的执行时间。

(3) 通过 PC 机以及 DSP 的仿真器和连接电缆对实际的 DSP 电路板进行在线仿真(ICE)。仿真器(Emulator)的软件界面及调试方法和模拟器一样, 但由于它是直接对 DSP 电路的调试, 因此 DSP 的运行效果更加真实, 也能得到 DSP 和外围设备数据交换的真实效果。使用仿真器时, 同样可以单步调试或让 DSP 全速运行。

2. 硬件设计

硬件设计涉及较多的电路设计技术。由 DSP 构成的电路一般包括以下类型的器件:

EPROM/Flash、RAM、A/D、D/A、同步/异步串口、电源模块、电平转换器、FPGA、接口电路、仿真器接口、时钟等。

这部分内容在第四章将详细介绍。

3. 软硬件协调和设计进度

由于 DSP 软件和硬件密切相关, 因而两者基本内容的设计应同时进行。软件中的指令操作包括对硬件的直接控制, 例如对 DSP 管脚的控制, 需要由外部信号控制的 DMA, 以

及硬件资源和地址的合理安排,这些都是硬件设计过程中必须考虑的。对一个熟练的 DSP 设计者来说,设计一个复杂度适中的 DSP 电路,其设计时间大致分配如下:

- 如果第一次采用这种 DSP,将用 1~2 周熟悉其结构和功能。
- 掌握外围器件使用方法的时间以这些器件的复杂度、设计者的熟悉程度而定。
- 在电路原理图设计的同时开始软件设计,原理图设计大概需 2 周时间。
- 电路印制板设计,大概需 1 周时间。
- 在等待印制板制作的 1~2 周时间内,继续软件设计,并用模拟器进行调试。
- 器件安装,并利用仿真器对 DSP 实时调试,大约需 1~2 周时间。

正是因为 DSP 软件可编程,所以软件的设计完成时间可以比硬件设计时间滞后,以缩短整个系统的总研制周期。当然在软件、硬件上留有较大的设计余量是必需的,这包括选择的 DSP 在速度、存储容量上有足够的富余。硬件上可以采用现场可编程器件 FPGA 和若干跳线开关等措施来保证电路板修改时不必飞线等。还应考虑在高密度电路板上加易于测试的探测点或指示灯等。

1.2.4 调试

在软硬件联调阶段,设计者会发现对 DSP 的调试更多地依赖于仿真器,而示波器或逻辑分析仪等测量仪器主要用于外围器件的信号测量等。对于基于 DSP 和存储器的电路板来说,这些测量仪器的用途相对小得多。当然,电路的工作频率很高时,借助于高速测量仪器会发现电路的某些设计缺陷,如信号不稳定、毛刺等。

当软硬件联调满足要求后,还需要将程序固化到系统中,即利用 DSP 厂家提供的软件包将程序生成、写入到 DSP 板上的 EPROM/Flash 中,将这些代码固化后,DSP 电路板就可以脱离仿真器独立运行了,对系统的完整测试也应在这种条件下进行。

1.2.5 DSP 设计应具备的条件

DSP 主要面向实时信号处理,设计者应具备必需的数字信号处理知识,掌握常用的数字信号处理算法的编程和验证方法。如果能利用 Matlab 等信号处理软件工具,可以方便地调试和验证 DSP 程序。

DSP 型号众多,产品更新很快,DSP 厂商每年都会推出几款新的 DSP,而一些老型号也逐步停产,因此及时跟踪和掌握 DSP 发展的新技术是很必要的。在各 DSP 厂商的网站上,可以浏览其新产品的介绍,还能从网上下载一些免费的算法软件包,这些英文资料的内容比国内中文资料的内容要新且完整。

DSP 的基本软件设计方法和步骤与 80X86 汇编、单片机编程是一致的。为了设计出高效率的 DSP 系统,设计者必须熟悉 DSP 硬件结构。目前 DSP 厂家已经将 DSP 软件编程和调试工具集成在一个窗口环境下,并提供了完备的在线帮助功能。例如 TI 公司的 CCS 集成环境将编辑、汇编、链接、模拟、仿真、编译、配置等全部集成,并提供了许多分析、图形显示功能,降低了开发难度,提高了设计效率。

DSP 的硬件设计难度视具体要求而定,主要以数字电路的设计为主,也包括 A/D、D/A 等模拟电路设计,如果要用到 FPGA,也需要有这方面的知识和技术。对于高速的数字、模拟电路设计,设计者应具备相应的知识和经验。在设计中,应采取一定的抗干扰措

施以降低噪声,减轻电磁辐射。DSP 等器件目前普遍采用表贴甚至 BGA 等封装形式,虽然降低了成本,节省了电路板面积,但对电路设计工艺、电路板层数、线宽/线距、孔尺寸有较高的要求。

设计条件还包括软硬件设施。DSP 的设计软件包包括汇编器(Assembler)、链接器(Linker)、C 编译器(Compiler)、模拟器(Simulator)、仿真软件(Emulator)、固化代码生成程序、库管理程序等可执行文件,还包括基本的算法或函数库、C 语言库、C 头文件等。新推出的集成化设计软件包将上述程序集成在一个窗口环境下。在硬件设备中,最主要的就是 DSP 的仿真器,各 DSP 厂家为不同的 DSP 准备了不同的仿真器。TI 公司目前提供的仿真器可以兼容其大部分 DSP 型号。通过仿真器,设计者可以对电路板上的 DSP 进行程序加载、单步/全速调试、查看等操作。各 DSP 厂商还为 DSP 初学者提供了入门套件,包括一块 DSP 电路板和相应软件。其它硬件设备包括计算机及相应软件、电源、示波器等。

具备了上述条件,就可以动手设计 DSP 系统了。在开始阶段,可能由于知识欠缺或对 DSP 不熟悉,会遇到不少问题,但只要经过不断的学习和实践,就能在较短的时间设计出高性能价格比的 DSP 系统。

1.3 DSP 的各种类型和应用特点

数字信号处理器的采用是为了达到实时信号的高速处理,为了适应各种各样的实际应用,出现了多种类型、档次的 DSP。从使用的广泛性可以把 DSP 分为通用 DSP 和专用 DSP。通用 DSP 一般指可以用指令/软件编程的 DSP,而专用 DSP 只针对一种应用,只能通过加载数据、控制参数或在管脚上加控制信号来使其具有有限的可编程能力。

从性能上,可以按精度/动态范围将通用 DSP 划分为定点 DSP 和浮点 DSP。定点 DSP 的数据格式大都是 16 bit 定点,少数 DSP 为 24 bit 定点。浮点 DSP 的数据格式为 32 bit 浮点,但浮点 DSP 也可以按定点格式处理数据。

通用 DSP 生产厂家中最有影响的是德州仪器(TI)公司、AD 公司、AT&T 公司、Motorola 公司,其中 TI 公司的 DSP 产品系列最全,市场占有率最高,覆盖领域广泛,产品更新很快。AT&T 公司、Motorola 公司的 DSP 逐步专业化,主要面向通信领域。

TI 公司的产品用 TMS320 系列表示,其中 TMS320C1X/C2X/C5X/C2XX/C54X/C62X/C64X 为定点 DSP, TMS320C3X/C4X/C67X 为浮点 DSP。TMS320C8X 针对多媒体应用的图像、视/听数字处理领域,其应用正在被 TMS320C6X 所取代。TMS320C1X/C2X/C5X/C2XX 是系列定点产品,保持了指令的兼容性,目前普遍使用 C2XX 系列。AD 公司定点产品为 ADSP21XX 系列,浮点产品为 ADSP21020/ADSP2106X 系列。

1.3.1 通用定点 DSP

1. TMS320C5X

TMS320C5X 与 TMS320C1X/C2X/C2XX 源代码兼容,结构类似,有多个品种,下面以 80 MHz 的 TMS320C50 为例作一介绍。图 1.2 为其结构图,图 1.3 为其运算单元。其特性如下:

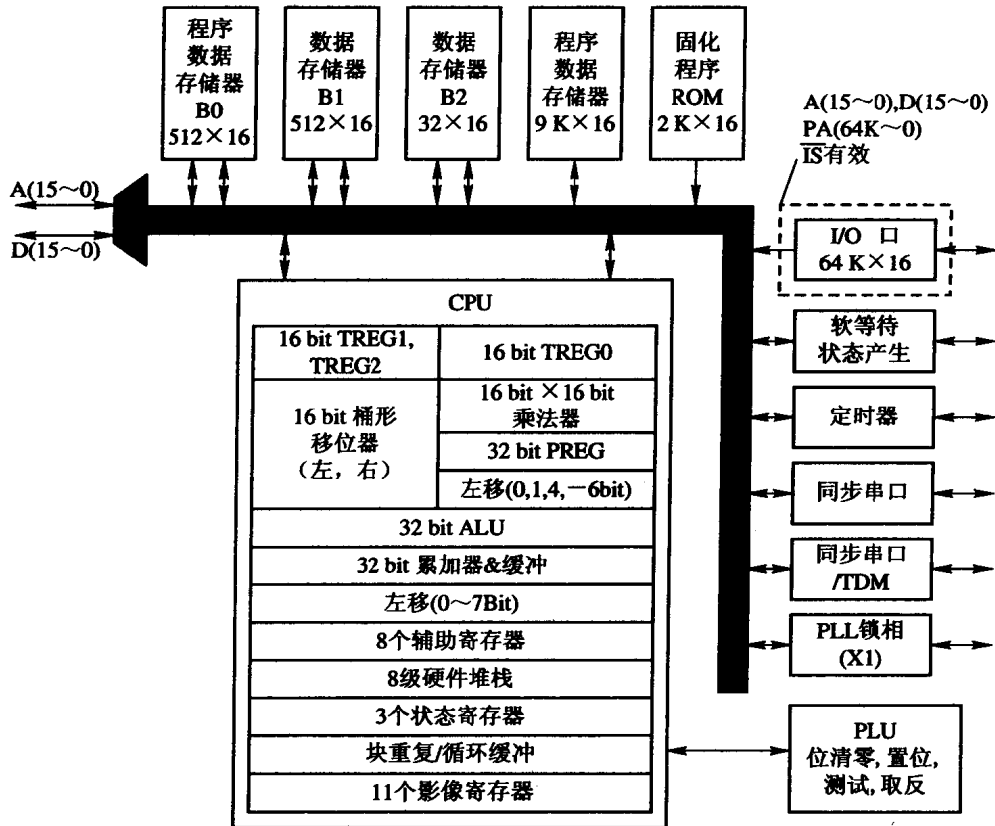


图 1.2 TMS320C50 功能结构图

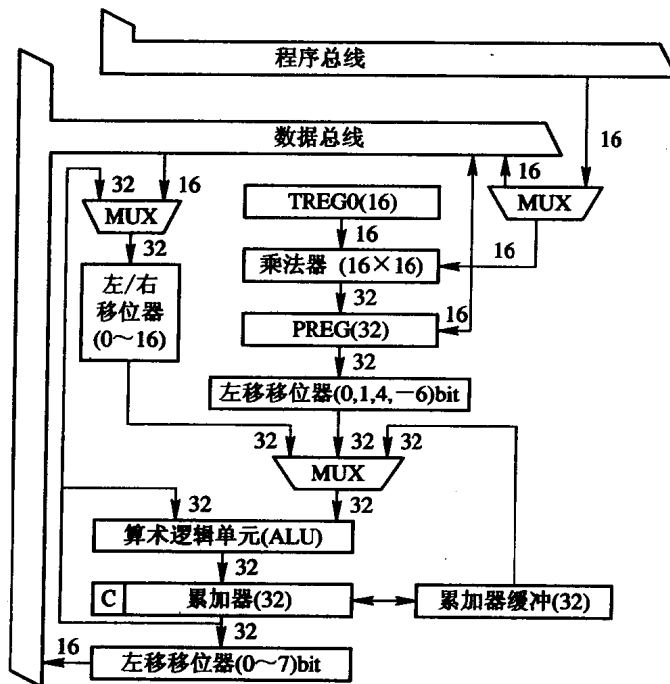


图 1.3 TMS320C50 运算单元