

清华大学计算机系列教材

计算机 组成与设计

实验指导

王 诚

刘卫东

董长洪

编著

清
华
大
学
计
算
机
系
列
教
材



清华大学出版社

清华大学计算机系列教材

计算机组成与设计实验指导

王 诚 刘卫东 董长洪 编著

清华大学出版社

(京)新登字 158 号

内 容 简 介

本书共分 7 章。第 1 章的内容属于预备性知识,简单介绍逻辑代数和常用逻辑器件;第 2 章~第 7 章讲解 TEC-2000 16 位教学计算机硬件系统的实际组成与设计技术,包括教学计算机的指令系统、中央处理器(CPU)、存储器子系统和输入输出(I/O)子系统;还包括教学计算机中的软件子系统的组成和使用,教学实验安排与要求等。

本书是《计算机组成与设计》(清华大学出版社)的配套用书,可以作为高等院校计算机或相关专业“计算机组成原理”课程的实验指导教材,也可供从事与计算机业务相关的生产、科研人员及其他有关人员参考。

版权所有,翻印必究。

本书封面贴有清华大学出版社激光防伪标签,无标签者不得销售。

图书在版编目(CIP)数据

计算机组成原理与设计实验指导 / 王诚,刘卫东,董长洪编著. —北京:清华大学出版社,2002

清华大学计算机系列教材

ISBN 7-302-05549-1

I. 计… II. ①王… ②刘… ③董… III. ①计算机体系结构-高等学校-教材②电子计算机-系统设计-高等学校-教材 IV. TP30

中国版本图书馆 CIP 数据核字(2002)第 040544 号

出版者: 清华大学出版社(北京清华大学学研大厦,邮编 100084)

<http://www.tup.tsinghua.edu.cn>

责任编辑: 马瑛珺

印刷者: 北京通州区大中印刷厂

发行者: 新华书店总店北京发行所

开本: 787×1092 1/16 **印张:** 13 **字数:** 306 千字

版次: 2002 年 7 月第 1 版 2002 年 7 月第 1 次印刷

书号: ISBN 7-302-05549-1/TP·3272

印数: 0001~5000

定 价: 21.00 元

作者简介



王诚,男,1940年3月出生,现为清华大学计算机系责任教授。1959年考入清华大学自动控制系统(现在的计算机系),学习计算机专业,1965年毕业留校任教至今。期间除1973—1975年到法国进修专业知识,其余时间均在校从事计算机硬、软件的科研和教学工作。目前主要承担计算机系本科生的计算机组成原理等课程的教学工作,科学研究方向是计算机体系结构、网络和大型分布式信息系统。

多年来,在科研工作中,主持或参加国家和部委级攻关等重大科研课题、横向科研课题20余项,其中有4项获部委级科技进步奖。这其中连续工作时间最长、最终成果在全国应用影响最大的当属“全国普通高校招生网上录取系统”和“全国成人高校招生网上录取系统”两项课题。这是国家863攻关子课题和“面向二十一世纪教育振兴行动计划”中的一项任务,经过几十人近6年的不懈努力,这两个系统终于先后研制成功并在全国各个省市和绝大多数院校全面应用,实现了高考招生录取手段的巨大变革,产生了明显的社会效益和经济效益,也成为建立全国高校在校学生信息库,进一步建立全国范围的人才信息库系统的龙头工程,在推动政府办公信息化系统建设方面有良好的示范作用。

在教学工作中,先后承担过多门专业课程的主讲任务,出版教材10本,其中有两本获部委级优秀教材奖。多种教学成果多次获得清华大学的奖励。在计算机组成原理课程的教学过程中,始终坚持把主教材和实验指导书编写、教学实验设备研制与配备、电子版的教学课件设计与制作等综合考虑,整体安排,注重理论和实践的统一;强调在传授知识的同时,还必须加强学生的创新意识和提高学生的开创能力,初步形成了一套比较新的课程教学改革的思路,并努力在课程的教学过程中不断地探索和完善,力争在提高课程教学质量和学生的全面素质两个方面取得更好的成绩。提出的国家“十五”教材立项申请已经得到教育部批准并进入实施阶段,力争把上述认识和思路体现到教材编写、设备改进、课件完善的诸项工作中。

序

清华大学计算机系列教材已经出版发行了近 30 种,包括计算机专业的基础数学、专业技术基础和 专业等课程的教材,覆盖了计算机专业大学本科和 研究生的主要教学内容。这是一批至今发行数量很大并赢得广大读者赞誉的书籍,是近年来出版的大学计算机教材中影响比较大的一批精品。

本系列教材的作者都是我熟悉的教授与同事,他们长期在第一线担任相关课程的教学工作,是一批很受大学生和研究生欢迎的任课教师。编写高质量的大学(研究生)计算机教材,不仅需要作者具备丰富的教学经验和科研实践,还需要对相关领域科技发展前沿的正确把握和了解。正因为本系列教材的作者们具备了这些条件,才有了这批高质量优秀教材的出版。可以说,教材是他们长期辛勤工作的结晶。本系列教材出版发行以来,从其发行的数量、读者的反映、已经获得的许多国家级与省部级的奖励、以及在各个高等院校教学中所发挥的作用上,都可以看出本系列教材所产生的社会影响与效益。

计算机科技发展异常迅速、内容更新很快。作为教材,一方面要反映本领域基础性、普遍性的知识,保持内容的相对稳定性;另一方面,又需要跟踪科技的发展,及时地调整和更新内容。本系列教材都能按照自身的需要及时地做到这一点,如《计算机组成与结构》一书十年中共出版了三版,其他如《数据结构》等也都已出版了第二版,使教材既保持了稳定性,又达到了先进性的要求,本系列教材内容丰富、体系结构严谨、概念清晰、易学易懂,符合学生的认识规律,适合于教学与自学,深受广大读者的欢迎。系列教材中多数配有丰富的习题集和实验,有的还配备多媒体电子教案,便于学生理论联系实际地学习相关课程。

随着我国进一步的开放,我们需要扩大国际交流,加强学习国外的先进经验。在大学教材建设上,我们也应该注意学习和引进国外的先进教材。但是,计算机系列教材的出版发行实践以及它所取得的效果告诉我们,在当前形势下,编写符合国情的具有自主版权的高质量教材仍具有重大意义和价值。它与前者不仅不矛盾,而且是相辅相成的。本系列教材的出版还表明,针对某个学科培养的要求,在教育部等上级部门的指导下,有计划地组织任课教师编写系列教材,还能促进对该学科科学、合理的教学体系和内容的研究。

我希望今后有更多、更好的我国优秀教材出版。

清华大学计算机系教授,中科院院士

张钹

2002 年 6 月 28 日

· III ·

前 言

本书作为“计算机组成原理”课程的实验指导教材,它有以下两个突出的特点:

一是本书突出 TEC-2000 教学计算机系统组成与设计内容的系统性与完整性,文字与图纸资料齐全,提供了可编程器件的逻辑内容和主要软件的源程序清单。本书虽然主要是针对清华大学出版社出版的《计算机组成与设计》教材(王诚主编)的教学要求编写的,但是也适用于选用其他教材、又要使用清华大学计算机系研制的 TEC-2000 教学计算机系统完成教学实验的教学单位。除了本书之外,我们还为使用 TEC-2000 教学计算机系统的实验辅导教师提供非正式出版的内部参考资料。

二是与本书配套使用的还有我们专门研制的供教师使用的电子版教学课件(清华大学音像出版社出版)。此课件由两部分内容组成,包括课堂授课用的教学课件,以及主要教学重点难点内容的动画和实验演示课件。这样既能够大大减轻主讲与实验教师的工作负担,又有利于提高授课水平和教学质量。动画和实验演示课件对深入理解所学知识,拓展学生的知识面,培养学生的创新意识和设计能力大有益处。

TEC-2000 教学计算机系统的硬件子系统的组成相对完整,支持在同一块主板上组装成 8 位或 16 位两种字长的不同机型,支持微程序和组合逻辑两种控制器。该机的指令系统、CPU 系统、存储器、总线与输入输出系统等完全自主设计,并具有良好的可修改与可扩展性,使教学计算机系统有着更强的实验性能和更多的应用场合,对培养学生建立整机概念、提高实验动手能力和创新意识起着非常重要的作用。

TEC-2000 教学计算机系统的软件子系统的组成精简实用,实现了监控程序、交叉汇编程序、PC 机仿真终端程序,保证了教学计算机系统硬软件组合的完整性、配置的合理性、更好的实用性,符合当今计算机研究和教育发展的新潮流。

TEC-2000 教学计算机系统支持的实验项目比较多,实验规模大,实验技术层次高,并编写了完整、详细的实验指导书,以及实验指导教师用书。把教学计算机系统的设计、实现与配套的文字教材、教学课件等统筹安排,密切配合,一起使用,达到三位一体的良好效果,为提高“计算机组成原理”课程的教学质量和水平奠定了坚实的基础。

本书的第 1 章由董长洪副教授编写,第 2 章~第 5 章由王诚教授编写,第 6 章和第 7 章由刘卫东副教授编写,王诚对全书进行了统编与审查。几名作者都有多年从事有关计算机硬件和软件的教学、科研工作经历。在本书的编写过程中,得到清华同方教学仪器公司的杨春武、许嘉林和冯堃等人的协助,在此表示衷心的感谢。

由于时间短促和作者水平所限,本书中可能有不当之处,欢迎广大读者惠予批评指正。

编 者
2001 年 12 月于清华园

目 录

第 1 章 逻辑代数和教学计算机中的逻辑器件	1
1.1 逻辑代数基础	2
1.1.1 基本逻辑运算与基本逻辑门电路.....	2
1.1.2 基本定理、常用公式和基本规则	4
1.1.3 逻辑函数的化简.....	5
1.1.4 逻辑设计举例:一位全加器的逻辑线路设计过程	6
1.2 组合逻辑电路	8
1.2.1 基本逻辑门.....	8
1.2.2 三态门.....	8
1.2.3 数据选择器	10
1.2.4 译码器和编码器	10
1.3 时序逻辑电路.....	12
1.3.1 基本 R-S 触发器	12
1.3.2 D 型触发器与寄存器、计数器器件.....	13
1.3.3 启停控制电路	18
1.4 GAL 器件及其编程	20
1.4.1 现场可编程器件概述	20
1.4.2 通用可编程器件 GAL20V8	21
1.5 MACH 器件	27
1.5.1 MACH 器件的性能和特点.....	27
1.5.2 MACH4 的基本结构和性能	29
1.5.3 MACH 器件的编程.....	34
1.6 几个专用功能器件和存储器芯片的引脚图.....	35
第 2 章 TEC-2000 教学计算机系统概述	38
2.1 TEC-2000 教学计算机系统的研制目标	38
2.2 TEC-2000 教学计算机系统的硬件、软件组成	39
2.2.1 教学计算机硬件子系统的组成	39
2.2.2 教学计算机软件子系统的组成	40
2.3 TEC-2000 教学计算机系统的技术指标	41
2.4 TEC-2000 教学计算机系统支持的实验项目	42
2.4.1 基本实验项目	42
2.4.2 其他实验项目	44

第 3 章	TEC-2000 16 位教学计算机指令系统	45
3.1	16 位教学计算机指令系统综述	45
3.1.1	指令分类	45
3.1.2	指令格式	46
3.2	16 位机指令汇总表	49
3.2.1	基本指令	49
3.2.2	扩展指令	50
3.3	16 位机简单汇编程序设计举例	50
第 4 章	TEC-2000 教学计算机硬件系统的基本组成与实现	53
4.1	TEC-2000 教学计算机硬件系统的总线构成	53
4.2	启停控制线路	54
4.3	运算器部件	55
4.3.1	Am2901 芯片的结构和功能	55
4.3.2	教学计算机运算器部件的设计与实现	58
4.4	组合逻辑控制器部件	63
4.4.1	组合逻辑控制器部件硬件组成	63
4.4.2	16 位教学计算机的指令执行流程图	66
4.4.3	16 位教学计算机的指令执行流程表	67
4.4.4	16 位教学计算机可编程器件内容	67
4.5	主存储器部件	88
4.6	串行 I/O 接口	89
4.7	中断线路	90
4.7.1	中断线路的设计原理	90
4.7.2	中断处理在教学计算机中的具体实现	94
4.8	TEC-2000 教学计算机使用简要说明	95
第 5 章	TEC-2000 16 位教学计算机软件系统	99
5.1	监控程序	99
5.2	仿真终端程序 PCEC	100
5.3	交叉汇编程序 ASEC	101
5.3.1	交叉汇编程序使用说明	102
5.3.2	交叉汇编程序设计要求	104
第 6 章	TEC-2000 16 位教学计算机实验指导	107
6.1	基础汇编语言程序设计实验	107
6.2	脱机运算器部件实验	110
6.3	组合逻辑控制器部件教学实验	111
6.4	内存储器部件教学实验	113

6.5	I/O 接口扩展实验	114
6.6	中断实验	115
第 7 章	TEC-2000 教学计算机微程序控制器	116
7.1	微程序控制器的基本组成与实现	116
7.1.1	微程序定序器 Am2910 芯片的组成与功能	116
7.1.2	教学计算机微程序控制器的实现	120
7.2	16 位教学计算机微程序入口地址映射表	124
7.3	16 位教学计算机微程序控制器可编程器件逻辑表达式	125
7.3.1	SCC GAL 的逻辑表达式	125
7.3.2	GAL1~GAL7 的逻辑表达式	126
7.4	16 位教学计算机基本指令微程序流程图	127
7.5	16 位教学计算机基本指令微程序表	127
7.6	16 位教学计算机微程序控制器实验	130
附录	133
附录 A	TEC-2000 教学计算机的总体框图与功能部件逻辑图	133
附录 B	教学计算机的监控程序源码和汇编符号表	140
附录 C	汇编符号表	188
附录 D	TEC-2000 教学计算机系统鉴定意见	191
参考文献	192

第 1 章 逻辑代数和教学计算机 中的逻辑器件

本章教学内容是为配合讲解 TEC-2000 教学计算机系统实例而安排的。简要介绍逻辑代数、数字逻辑电路设计与逻辑化简的入门性知识,给出了教学计算机中用到的各种器件的内部逻辑组成、实现的功能和器件引脚图,包括以下 5 个部分的近 30 个型号的器件。

属于基本组合逻辑电路的逻辑器件有如下 4 类:

- (1) 简单组合逻辑门电路中,列出了 SN74LS00、SN74LS04、SN74LS08 器件;
- (2) 三态门电路中,列出了 SN74LS240、SN74LS244、SN74LS245 器件;
- (3) 数据选择器电路中,列出了 SN74LS257 器件;
- (4) 译码器和编码器电路中,列出了 SN74LS138、SN74LS139、SN74LS148 器件。

属于时序逻辑电路的逻辑器件有如下 3 类:

- (1) 基本 R-S 触发器;
- (2) D 型触发器和由它构成的寄存器、锁存器、计数器电路,列出了 SN74LS273、SN74LS374、SN74LS377、SN74LS373、SN74LS161 器件;
- (3) 作为很典型的时序逻辑电路,本节还介绍启停控制电路 SN74LS120 器件,并参照其功能,用现场可编程器件 GAL20V8 实现的一个启停控制电路的例子。

属于可以运行于组合逻辑,也可以运行于时序逻辑的现场可编程器件有如下两种:

- (1) 小容量的 GAL20V8 器件;
- (2) 高集成度大容量的 MACH-4 器件。

本章重点讲解这两类器件的内部逻辑组成、外部引脚图、编程的逻辑表达式文件设计,对得到的 PLD 文件的编译,对 JED 文件内容的编程写入等内容。

属于具有一定处理功能的部件一级的芯片,有以下 4 种:

- (1) 位片结构的运算器芯片 Am2901;
- (2) 微程序控制器用到的产生微下地址的芯片 Am2910;
- (3) 通用串行接口芯片 INTEL8251;
- (4) 通用并行接口芯片 INTEL8255。

这里只是给出它们的引脚图,以方便查阅。

属于静态存储器的器件,有以下 4 种:

- (1) 2K×8 位随机读写的存储器芯片 6116;
- (2) 4K×8 位用紫外线擦除的只读存储器芯片 2732;
- (3) 8K×8 位用紫外线擦除的只读存储器芯片 2764;
- (4) 8K×8 位通过电擦除的只读存储器芯片 28C64(58C65 与 28C64 兼容);

这里只是给出它们的引脚图,以方便查阅。

1.1 逻辑代数基础

逻辑代数又称为布尔代数,是分析和设计数字电路的一种数学工具,是学习数字电路的基础。逻辑代数中输出逻辑与输入逻辑变量之间的对应关系称为逻辑函数,逻辑函数通常可以采用真值表、逻辑表达式、逻辑图和卡诺图 4 种方法来表示。逻辑函数通常需要化简,常用的化简方法是公式化简法、图解化简法和表格化简法。

1.1.1 基本逻辑运算与基本逻辑门电路

逻辑代数处理的是输出逻辑变量和输入逻辑变量之间的对应关系即逻辑函数,就是通过对输入逻辑变量执行逻辑运算来得到输出逻辑变量的值。逻辑变量只有“0”和“1”两个取值,用来表示逻辑命题的假和真两个状态,逻辑变量的两个取值“0”和“1”没有任何数量上的概念。

在数字电路中,输出信号与输入信号之间构成一种因果关系,它们的高电位与低电位状态一般采用逻辑代数中的“1”和“0”表示,因此,数字电路实现的功能可以用逻辑关系即逻辑函数来描述。逻辑代数中最基本的逻辑运算是“与”、“或”和“非”3 种,数字电路中正好有“与门”、“或门”和“非门”3 种电路实现这 3 种最基本的逻辑运算功能。

1. “与”运算和“与门”电路

定义:如果仅在全部的输入条件都具备(均为真)时,函数的输出才成立(为真),则这种关系为“与”逻辑关系,可以用数字电路中的“与门”实现这种逻辑运算。

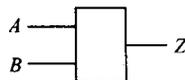
表达式:

$$Z = A \cdot B$$

真值表:

A	B	Z=A·B
0	0	0
0	1	0
1	0	0
1	1	1

逻辑门电路:



表达式 $Z = A \cdot B$ 也可写成 $Z = AB$ 。逻辑表达式可以通过真值表的内容直接写出来。

给出真值表的内容,是表示一个逻辑关系的通用办法。具体的完成过程是:把 n 个输入逻辑变量可能的全部组合状态(2^n 种)与每种状态下的输出逻辑变量的取值情况填写在表格中。例如,此处的 A 和 B 为输入逻辑变量, Z 为输出逻辑变量,其输出和输入的逻辑关系为“与”运算,结果已在表中给出。

依据真值表的内容写出相应的逻辑表达式,主要有两个步骤:

(1) 把输出变量中取值为 1 的一行中的输入变量的状态“与”一起来表明这一行的逻辑关系;

(2) 把输出变量中取值为 1 的每行的逻辑关系“或”在一起表明该表中完整的逻辑关系。

例如,此处的输入变量数为 2,可构成 4 种组合状态,仅在输入变量状态组合为 11 时,

输出变量 Z 才为 1, 故相应的逻辑表达式为 $Z = A \cdot B$ 。

上述方法通用于各种逻辑运算关系。

2. “或”运算和“或门”电路

定义: 如果在全部的输入条件中只要有一个具备(为真)时, 函数的输出就成立(为真), 则这种关系为“或”逻辑关系, 可以用数字电路中的“或门”实现这种逻辑运算。

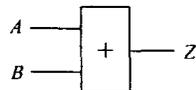
表达式:

$$Z = A + B$$

真值表:

A	B	$Z = A + B$
0	0	0
0	1	1
1	0	1
1	1	1

逻辑门电路:



3. “非”运算和“非门”电路

“非”运算是逻辑否定, 或称逻辑求反。非运算函数的输出是其输入条件的取反值, 可以用数字电路中的“非门”(又称反相器)实现非运算。

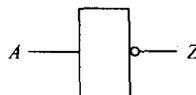
表达式:

$$Z = \bar{A}$$

真值表:

A	$Z = \bar{A}$
0	1
1	0

逻辑门电路:

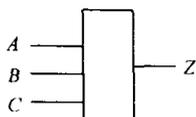


以上“与”和“或”逻辑运算, 可以推广到三个或更多输入变量的情况, 下面我们仅列出逻辑表达式和逻辑符号, 例如:

逻辑表达式:

$$Z = A \cdot B \cdot C$$

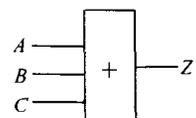
逻辑符号:



逻辑表达式:

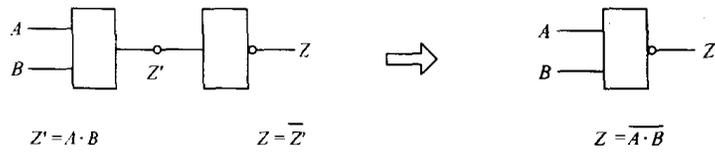
$$Z = A + B + C$$

逻辑符号:

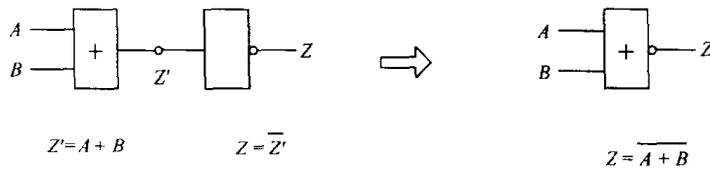


有了这三种基本运算, 用它们就可以组合成“与非”、“或非”和“与-或(非)”等常用的逻辑运算, 以及其他复杂的逻辑运算。注意: “或”运算和“与”运算存在运算顺序关系, “与”运算优先于“或”运算。例如, 逻辑函数 $A \cdot B + C \cdot D$ 的运算顺序为: 先计算 A 和 B 的“与”, 再计算 C 和 D 的“与”, 最后完成两个与运算结果的“或”才得到最终运算结果。

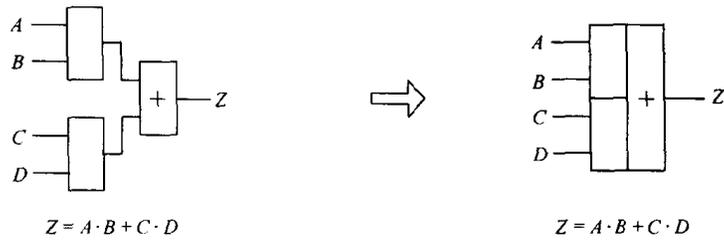
由“与门”和“非门”组成的“与非”门、由“或门”和“非门”组成的“或非门”以及“与门”、“或门”(和“非门”)组成的“与-或(非)”门的电路和符号如下所示:



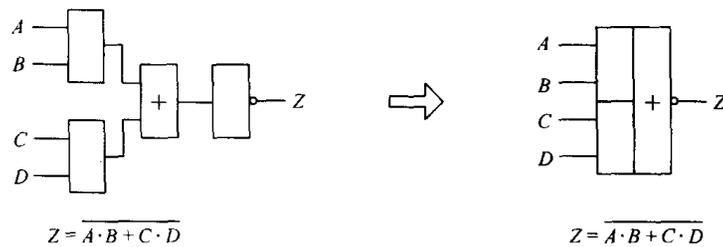
与非门



或非门



与或门



与或非门

1.1.2 基本定理、常用公式和基本规则

下面简要介绍逻辑代数运算中经常用到的基本定理、常用公式和基本规则。

1. 基本定理和常用公式

$$A + 0 = A \quad A \cdot 0 = 0 \quad A = \overline{\overline{A}}$$

$$A + 1 = 1 \quad A \cdot 1 = A$$

$$A + A = A \quad A \cdot A = A$$

$$A + \overline{A} = 1 \quad A \cdot \overline{A} = 0$$

$$\text{交换律} \quad A + B = B + A$$

$$A \cdot B = B \cdot A$$

结合律	$(A+B)+C=A+(B+C)$	$(AB)C=A(BC)$
分配律	$A(B+C)=AB+AC$	$A+BC=(A+B)(A+C)$
吸收律	$A+AB=A$ $A+\bar{A}B=A+B$	$A\cdot(\bar{A}+B)=AB$ $(A+B)(A+C)=A+BC$
反演律(德·摩根律)	$\overline{A\cdot B}=\bar{A}+\bar{B}$	$\overline{A+B}=\bar{A}\cdot\bar{B}$

上述定理和公式可以直接用公理和前面的定理证明。例如,吸收律 $A+AB=A$ 的证明,先利用分配律,原式的左边就为 $A(1+B)$,再利用公理 $1+A=1$ 和 $A\cdot 1=A$,就证明了吸收律。当然,它们都可以用真值表证明,即看表达式两边的真值表是否一致,一致则定理或常用公式成立,反之,则不成立。

2. 基本规则

(1) 代入规则:任何一个含有变量 X 的逻辑等式,如果将等式两边所有出现 X 位置都代之以一个逻辑函数,则该等式仍然成立。

例如,等式 $A+1=1$,将 A 代之以函数 $C+D$,即 $C+D+1=C+(D+1)=C+1=1$,则 $C+D+1=1$ 仍然成立。

(2) 反演规则:将逻辑函数 F 中所有的变量取反,并将函数中的“+”变成“ \cdot ”、“ \cdot ”变成“+”,“0”变成“1”、“1”变成“0”,即可求得其反函数 \bar{F} 。

例如等式 $F=A+B\cdot\bar{C}$,则它的反函数为 $\bar{F}=\bar{A}\cdot(\bar{B}+C)$ 。用此规则很容易求出一个函数的反函数。

注意:在使用反演规则时,必须保持原有的运算顺序不变,必要时可以加括号。

(3) 对偶规则:某一逻辑等式 Z ,如果把该等式中的“+”变成“ \cdot ”、“ \cdot ”变成“+”,“0”变成“1”、“1”变成“0”,就可以求得一个新的逻辑等式 Z' ,并称 Z' 为 Z 的对偶式。当某一逻辑等式成立时,则它的对偶式也成立。

注意:在使用对偶规则时,也需要保持原有的运算顺序不变。

上述三个基本规则是逻辑代数中非常重要的规则,可以依据这三个规则由已有的恒等式推出更多的恒等式。

1.1.3 逻辑函数的化简

一般来说,如果一个逻辑函数的表达式比较简单,则实现这个逻辑表达式所需要的电路元件就比较少,这样既节约了器材,提高了电路的可靠性,也有利于缩短信号的传输延迟时间。因此,在设计逻辑电路时,对逻辑表达式的化简是必不可少的操作步骤。

1. “与-或”式

在逻辑代数中,“与-或”式是最常见的一种表达式。在逻辑表达式中逻辑变量的与运算称为与项,与项之间的或运算称为“与-或”式。比如, GHJ 、 $\bar{G}H$ 都是与项,而 $GHJ+\bar{G}H$ 、 $GH+HJ+JG$ 就是“与-或”式。

2. 最简的含义

由于一个逻辑函数所对应的逻辑表达式不是惟一的,因此,对于繁简程度不同的表达式,实现它的电路也各不相同。如果表达式“简单”,所用的电路元件就少。对于不同类型的表达式而言,“简单”的标准也各不相同。对于常见的与-或表达式,“最简”的含义是指该表达式中与项的个数最少,而且在此条件下,每个与项所含的变量个数也最少。例如:

$$\begin{aligned}L &= AB + \overline{AC} + \overline{BC} && (\text{含 3 个“与”项}) \\ &= AB + \overline{ABC} && (\text{含 2 个“与”项,但其中一个“与”项含 3 个变量}) \\ &= AB + \overline{AB} + \overline{C} && (\text{含 3 个“与”项}) \\ &= 1 && (\text{恒值 1})\end{aligned}$$

3. “与-或”式的化简

逻辑函数的化简有三种方法:公式化简法、卡诺图(Karnaugh map)化简法和表格化简法。卡诺图化简法也称为图解化简法,表格化简法也称为 Q-M(Quine-McCluskey)化简法。公式化简法是利用逻辑代数的基本定理、常用公式和规则来达到化简的目的。例如,

合并项法:利用 $AB + A\overline{B} = A$,两项合为一项。

消去法:利用 $A + \overline{A}B = A + B$,消去多余因子。

配项法:配因子,先展开再化简。

$$\begin{aligned}A(B + C) + \overline{BC} &= AB + AC + \overline{B} + \overline{C} \\ &= AB + \overline{B} + AC + \overline{C} \\ &= A + \overline{B} + A + \overline{C} \\ &= A + \overline{B} + \overline{C} \\ &= A + \overline{BC}\end{aligned}$$

吸收法:利用 $A + AB = A$,吸收多余的项。

1.1.4 逻辑设计举例:一位全加器的逻辑线路设计过程

本节介绍一位加法器逻辑电路的设计过程。加法器是计算机内完成算术运算功能的部件,对学习逻辑设计而言,加法器逻辑线路设计过程具有典型性。其设计过程由如下三步组成:

(1) 写出加法器逻辑的真值表;

(2) 由真值表推导出对应的逻辑表达式;

(3) 对得到的逻辑表达式进行一定目的的化简或优化,以便选用基本逻辑门电路实现加法器。

如果仅考虑两个二进制数本身加减,而不考虑高低位之间的进位关系时,此时的加法器被称为半加器,其设计过程如下:

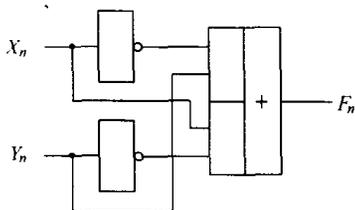
(1) 依据半加器的运算功能,写出它的逻辑真值表。 X_n 和 Y_n 是参加相加的 2 个数, F_n 是相加的和。

X_n	Y_n	F_n
0	0	0
0	1	1
1	0	1
1	1	0

(2) 依据真值表的内容推导出对应的逻辑表达式:

$$F_n = X_n \bar{Y}_n + \bar{X}_n Y_n = (X_n \oplus Y_n)$$

(3) 用基本的逻辑门电路实现半加器。其逻辑线路为:



如果考虑两个二进制数连同其高低位之间的进位关系时,此时的加法器被称为全加器,一位全加器逻辑电路的设计过程如下:

(1) 根据一位全加器的运算功能写出真值表:

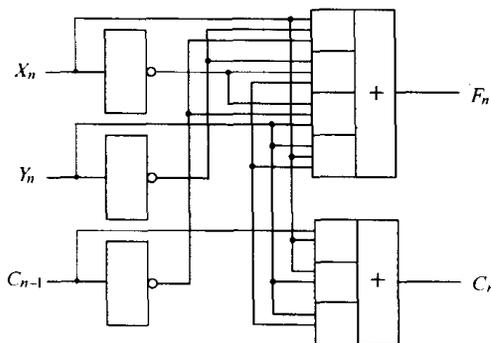
X_n	Y_n	C_{n-1}	F_n	C_n
0	0	0	0	0
0	1	0	1	0
1	0	0	1	0
1	1	0	0	1
0	0	1	1	0
0	1	1	0	1
1	0	1	0	1
1	1	1	1	1

(2) 由真值表推出如下逻辑表达式:

$$F_n = \bar{X}_n \bar{Y}_n C_{n-1} + X_n \bar{Y}_n \bar{C}_{n-1} + \bar{X}_n Y_n \bar{C}_{n-1} + X_n Y_n C_{n-1}$$

$$C_n = \bar{X}_n Y_n C_{n-1} + X_n \bar{Y}_n C_{n-1} + X_n Y_n \bar{C}_{n-1} + X_n Y_n C_{n-1} = X_n Y_n + X_n C_{n-1} + Y_n C_{n-1}$$

(3) 用基本逻辑门电路实现一位全加器。其逻辑电路为:



1.2 组合逻辑电路

计算机中使用的数字电路有两种:组合逻辑电路和时序逻辑电路。组合逻辑电路的特点是,电路的输出仅决定于该电路当前输入信号的状态,而与电路的以前状态(以前的输入或操作过程)无关。换言之,组合逻辑电路无记忆功能。

1.2.1 基本逻辑门

基本逻辑门是指最简单的非门、与(非)门、或(非)门。在教学计算机中选用了六反相器 SN74LS04、四 2 输入正与非门 SN74LS00 和四 2 输入正与门 SN74LS08,它们的功能和图形符号如图 1-1 所示。

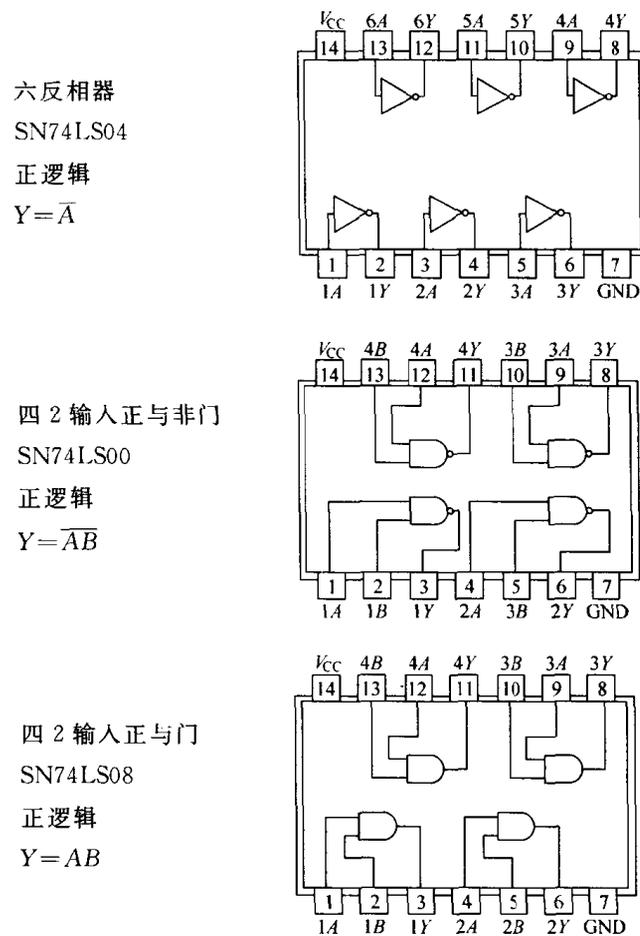


图 1-1 基本逻辑门电路

1.2.2 三态门

三态电路是一种最重要的总线接口电路,它既具有图腾输出结构的 TTL 电路驱动能力强、传输速度快的优点,又具有集电极开路输出可以实现“线与”的长处。