

21世纪高职高专系列教材

S H U Z I L U O J I D I A N L U

数字逻辑电路

陈 松 主编

东南大学出版社

21 世纪高职高专系列教材

数字逻辑电路

陈 松 主编

东南大学出版社

· 南 京 ·

内 容 提 要

本书系统地介绍了数字逻辑电路的基本理论、数字逻辑电路的分析和设计方法、数字集成电路的功能和应用,以及可编程逻辑器件的构成原理和设计方法,并介绍了仿真软件在数字逻辑电路分析和设计中的应用。

每章末附有习题,书后附有实验及部分集成电路的资料。

本书可作为高等职业学校和中等职业学校电子技术、电子与信息技术、通信技术、自动控制和机电类等专业的专业基础课教材,也可供从事电子、信息技术的有关人员参考。

图书在版编目(CIP)数据

数字逻辑电路/陈松主编. —南京:东南大学出版社,
2002.7

ISBN 7-81050-977-2

I. 数... II. 陈... III. 数字电路:逻辑电路—高等
学校:技术学校—教材 IV. TN79

中国版本图书馆 CIP 数据核字(2002)第 046911 号

东南大学出版社出版发行
(南京四牌楼 2 号 邮编 210096)

出版人:宋增民

江苏省新华书店经销 江苏武进第三印刷厂印刷
开本:787mm×1092mm 1/16 印张:13.25 字数:338千字
2002年7月第1版 2002年7月第1次印刷
印数:1-4000册 定价:21.00元

(凡因印装质量问题,可直接向发行科调换,电话:025-3792327)

前 言

本书是根据全国电子与信息技术类高等职业学校教材建设会议精神和电子与信息技术类专业关于数字逻辑电路教材的编写要求编写的,是高等职业学校电子技术、电子与信息技术、通信技术、自动控制和机电类等专业的专业基础课教材。

本书包括数字逻辑电路的理论部分和实验部分内容。书后附有一些常用的集成电路资料,让学生了解手册的内容和帮助理解各种器件的工作特点。

在内容安排上,注意贯彻从实际出发,注重器件外部特性的介绍和应用。在教材中将最新的计算机软件介绍给学生,帮助学生对所知识的理解,并了解最新的设计概念。

全书包括数字电路基础、逻辑门电路、组合逻辑电路、组合逻辑电路的PLD实现、触发器、时序电路、脉冲信号的产生和变换、时序电路的PLD实现、模数转换与数模转换电路及实验,共10章。书中带星号(*)的内容作为选讲内容。

本书第3章和第10章由南京信息职业技术学院(原南京无线电工业学校)姜红编写,其余内容由南京信息职业技术学院陈松编写。全书由陈松统稿。

由于编者水平有限,书中难免存在不当之处,望广大读者批评指正。

编者电子邮件地址:njchensong@163.com

编 者

2002年6月于南京

625 64/11

目 录

1 数字电路基础	(1)
1.1 模拟信号和数字信号	(1)
1.1.1 模拟信号	(1)
1.1.2 数字信号	(1)
1.2 数制和码制	(3)
1.2.1 十进制数	(3)
1.2.2 二进制数	(4)
1.2.3 进制之间的相互转换	(4)
1.2.4 BCD 编码	(6)
1.2.5 格雷码	(7)
1.3 逻辑代数基础	(8)
1.3.1 基本逻辑运算	(8)
1.3.2 复合逻辑运算	(10)
1.3.3 逻辑代数的基本定律及规则	(11)
1.3.4 逻辑函数的表示方法	(13)
1.3.5 逻辑函数的变换和化简	(14)
1.3.6 逻辑函数的表达式	(16)
1.3.7 卡诺图化简法	(20)
1.3.8 具有无关项的函数化简	(24)
1.3.9 利用 Multisim 软件进行逻辑化简	(26)
1.4 本章小结	(27)
习题 1	(28)
2 逻辑门电路	(30)
2.1 概述	(30)
2.2 分立元件门电路	(30)
2.2.1 二极管与门	(30)
2.2.2 二极管或门	(32)
2.2.3 三极管非门——反相器	(33)
2.3 TTL 集成逻辑门电路	(34)
2.3.1 标准 TTL 与非门电路	(34)
2.3.2 输入特性	(37)

2.3.3	输出特性	(38)
2.3.4	TTL 集成门电路的改进	(40)
2.3.5	TTL 集成门电路的其他形式	(42)
2.4	CMOS 集成门电路	(43)
2.4.1	CMOS 门电路	(43)
2.4.2	其他类型的门电路	(45)
2.5	门电路使用注意事项	(47)
2.5.1	电源要求	(47)
2.5.2	输入电压要求	(47)
2.5.3	输出负载问题	(47)
2.5.4	工作和运输环境问题	(47)
2.6	本章小结	(48)
	习题 2	(48)
3	组合逻辑电路	(51)
3.1	概述	(51)
3.2	组合逻辑电路的分析和设计	(52)
3.2.1	组合逻辑电路的分析	(52)
3.2.2	组合逻辑电路的设计	(54)
3.2.3	组合逻辑电路设计中的实际问题	(57)
3.2.4	Multisim 在组合逻辑电路设计和分析中的应用*	(58)
3.3	译码器	(59)
3.3.1	变量译码器	(60)
3.3.2	常见的数码显示器件	(65)
3.3.3	显示译码驱动器	(67)
3.4	编码器	(68)
3.4.1	普通编码器	(69)
3.4.2	优先编码器	(70)
3.5	多路选择器和多路分配器	(71)
3.5.1	多路选择器	(71)
3.5.2	多路分配器	(74)
3.5.3	模拟多路调制解调器	(75)
3.6	组合逻辑电路的竞争 - 冒险现象	(75)
3.6.1	组合逻辑电路竞争 - 冒险现象产生的原因	(75)
3.6.2	组合逻辑电路竞争 - 冒险现象的判断	(76)
3.6.3	组合逻辑电路竞争 - 冒险现象的消除	(77)
3.7	本章小结	(77)

习题 3	(78)
4 组合逻辑电路的 PLD 实现	(81)
4.1 概述	(81)
4.2 只读存储器	(81)
4.2.1 只读存储器的结构及工作原理	(81)
4.2.2 一次可编程只读存储器	(82)
4.2.3 紫外光可擦除只读存储器	(83)
4.2.4 电可擦除只读存储器	(84)
4.2.5 只读存储器实现组合逻辑函数	(84)
4.3 可编程逻辑器件基础	(85)
4.3.1 可编程逻辑器件的特点	(85)
4.3.2 可编程逻辑器件的构成原理	(86)
4.3.3 可编程逻辑器件的表示方法	(87)
4.3.4 可编程逻辑器件的输出结构	(88)
4.3.5 GAL 器件	(90)
4.4 可编程逻辑器件的设计	(92)
4.4.1 可编程逻辑器件的设计步骤	(92)
4.4.2 可编程逻辑器件设计软件简介	(93)
4.4.3 可编程逻辑器件设计举例	(97)
4.5 本章小结	(104)
习题 4	(104)
5 触发器	(105)
5.1 概述	(105)
5.2 基本 RS 锁存器	(106)
5.2.1 RS 锁存器的电路结构和工作原理	(106)
5.2.2 RS 锁存器的状态真值表及特征方程	(107)
5.2.3 RS 锁存器应用举例	(107)
5.3 钟控锁存器	(108)
5.3.1 钟控 RS 锁存器	(108)
5.3.2 钟控 D 锁存器	(109)
5.3.3 钟控锁存器存在的空翻现象	(110)
5.4 主从触发器*	(111)
5.4.1 主从 D 触发器	(111)
5.4.2 主从 JK 触发器	(111)
5.4.3 主从 JK 触发器的一次翻转现象	(112)
5.4.4 实用主从 JK 触发器	(113)

5.5	边沿触发器	(113)
5.5.1	维持阻塞型边沿触发器	(114)
5.5.2	利用传输延迟实现的边沿触发器	(115)
5.5.3	CMOS 边沿触发器	(116)
5.6	本章小结	(117)
	习题 5	(117)
6	时序电路	(120)
6.1	概述	(120)
6.2	同步时序电路分析	(121)
6.3	同步时序电路设计	(124)
6.3.1	同步时序电路的设计步骤	(124)
6.3.2	同步时序电路设计举例	(125)
6.3.3	同步时序电路自启动设计方法	(126)
6.4	计数器	(128)
6.4.1	计数器分类	(128)
6.4.2	计数器电路的描述	(128)
6.4.3	计数器模数的变换	(133)
6.4.4	计数器应用举例	(135)
6.5	寄存器	(136)
6.5.1	数码寄存器和锁存器	(136)
6.5.2	寄存器的工作模式	(136)
6.5.3	集成多功能寄存器	(137)
6.5.4	移位寄存器的应用	(138)
6.6	异步时序电路分析*	(139)
6.7	本章小结	(140)
	习题 6	(140)
7	脉冲信号的产生和变换	(142)
7.1	555 定时器电路	(142)
7.1.1	555 定时器内部结构	(142)
7.1.2	555 定时器功能描述	(143)
7.2	脉冲信号的产生	(143)
7.2.1	555 定时器构成的振荡器电路	(143)
7.2.2	CMOS 石英晶体振荡器电路	(144)
7.3	单稳态触发器	(145)
7.3.1	单稳态触发器的特点	(145)
7.3.2	单稳态触发器电路	(146)

7.3.3	单稳态触发器电路的应用	(146)
7.4	施密特触发器	(147)
7.4.1	施密特触发器的特点	(147)
7.4.2	常见的施密特触发器	(148)
7.4.3	施密特触发器的应用	(148)
7.5	脉冲信号的变换	(149)
7.5.1	非方波信号变换为方波信号	(149)
7.5.2	方波的频率变换	(149)
7.5.3	方波占空比的改变	(150)
7.6	本章小结	(150)
	习题7	(150)
8	时序电路的 PLD 实现	(152)
8.1	时序电路的编程	(152)
8.2	GAL 器件的实现方法	(153)
8.3	时序电路可编程器件的设计	(154)
8.3.1	时序电路设计中的 ABEL-HDL 语言	(154)
8.3.2	时序电路的语言描述	(155)
8.3.3	时序电路的设计举例	(156)
8.4	本章小结	(157)
9	数模转换和模数转换电路	(158)
9.1	概述	(158)
9.2	D/A 转换电路	(158)
9.2.1	权电阻网络 D/A 转换电路	(159)
9.2.2	倒梯形电阻网络 D/A 转换电路	(160)
9.2.3	集成 D/A 转换电路 DAC0832	(161)
9.2.4	D/A 转换电路应用举例	(162)
9.3	A/D 转换电路	(163)
9.3.1	A/D 转换的基本原理	(163)
9.3.2	直接 A/D 转换电路	(164)
9.3.3	间接 A/D 转换电路	(166)
9.4	本章小结	(168)
	习题9	(169)
10	实 验	(170)
10.1	TTL 门电路逻辑功能测试	(170)
10.2	逻辑功能变换	(172)
10.3	组合逻辑电路	(173)

10.4	组合逻辑电路仿真分析和设计*	(175)
10.5	变量译码器	(176)
10.6	数码显示电路	(178)
10.7	4 输入多路选择器	(180)
10.8	PLD 实现组合逻辑	(182)
10.9	JK 触发器	(183)
10.10	计数器	(185)
10.11	PLD 实现时序电路	(187)
附录 A	部分集成电路详细资料	(188)
A1	54/74LS00 四 2 输入 TTL 与非门	(188)
A2	54/74HC00 四 2 输入 CMOS 与非门	(189)
A3	54/74LS10 三 3 输入与非门	(190)
A4	54/74LS32 四 2 输入或门	(191)
A5	54/74LS112 双边沿 JK 触发器(带清零和预置)	(192)
A6	54/74LS138 3-8 线译码器	(193)
A7	54/74LS153 双 4 选 1 数据选择器	(194)
A8	54/74LS163 4 位二进制同步计数器	(195)
A9	54/74LS194 4 位双向通用移位寄存器	(196)
A10	CD4511 BCD-锁存/7 段译码/驱动器	(197)
附录 B	部分集成电路管脚排布	(199)
参考文献		(201)

【内容提要】

本章主要介绍:模拟信号和数字信号及两种信号之间的区别;逻辑代数的基本概念、基本公式及法则;逻辑函数的几种表示方法,逻辑函数的化简方法。

1.1 模拟信号和数字信号

1.1.1 模拟信号

在《模拟电子线路》教材中讨论的信号主要为模拟信号,这种信号的共同特点是:在时间上连续,并且幅度也是连续变化的,这些信号中有的可以用数学表达式来表达,例如交流电源的50 Hz正弦信号、正弦信号发生器的输出信号、调幅信号等;但并不是所有的模拟信号都可以用数学表达式加以表示,例如人的讲话声音信号、电视中的视频信号、医院中检查身体的心电信号和脑电信号、人们四周环境温度的变化等自然界的信号,这种信号是随机的,是无法用数学表达式表示的。

图1.1(a)为周期性正弦信号的波形,图1.1(b)为人们讲话的音频信号波形。

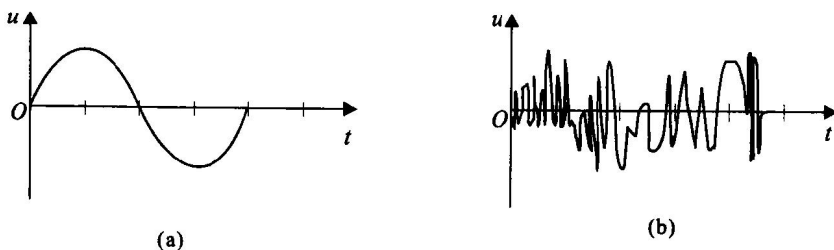


图 1.1 模拟信号的波形

在模拟电路中主要是对模拟信号进行处理,例如进行电压放大、电流放大、功率放大等,其讨论的内容是如何借助于晶体管电路对信号按照要求实现无失真的处理。

1.1.2 数字信号

模拟信号的幅度是连续变化的,在进行存储、传输时容易造成失真,并且无法借助于计算机进行分析处理;数字信号正好可以很好地克服这些问题,这是由于数字信号的状态是有限的。最常见的数字信号为二值数字信号,即只有0和1两个状态。

1) 数字逻辑和逻辑电平

数字信号在时间和幅度上都是离散的,常用数字0和1表示。这里的0和1不是十进制数中的数字,而是用0和1这两个数字来表示逻辑的两种状态,因而将“逻辑”称为数字逻辑。

数字逻辑是从客观现实的许多事件描述抽象出来的。这两个逻辑状态可以对应于:好与

坏、真与假、高与低、开与关等。在电路中可以利用器件的开关特性来实现,由此产生了两种离散电压状态,常将这两种电压状态称为逻辑电平。

逻辑电平不是一个固定的电压,而是一个相对的状态表示,例如在电源电压为 5 V 的电路中,将 5 V 定义为逻辑 1,将 0 V 定义为逻辑 0;在一个电源电压为 3.3 V 的电路中,将 3.3 V 定义为逻辑 1,将 0 V 定义为逻辑 0。5 V 和 3.3 V 都可描述为高电平(H),而将 0 V 描述为低电平(L)。表 1.1 列出了电压大小与逻辑状态及逻辑电平的对应关系。

表 1.1 电压大小与逻辑状态及逻辑电平的对应关系

电压 /V	逻辑	逻辑电平
5(3.3)	1	H
0	0	L

2) 数字信号的波形

图 1.2 所示为数字信号的波形。图 1.2(a) 为幅度与时间的关系波形,从图中可见信号的幅度仅 0 V 和 5 V 两种电平;图 1.2(b) 为逻辑状态与时间的关系波形,通常的数字信号波形都表示为逻辑状态与时间的波形。

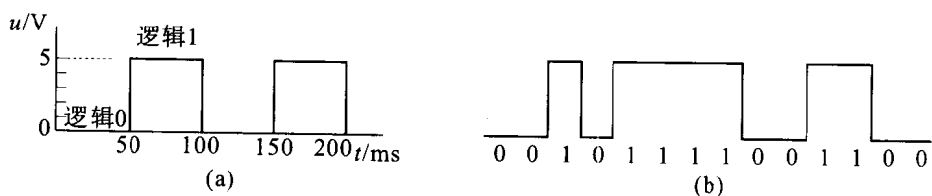


图 1.2 数字信号的波形

数字信号的波形根据时间上是否重复可分为周期性数字信号和非周期性数字信号。

在实际的数字系统中,数字信号不可能做到立即上升或下降,而是需要经过一段时间。通常,将从低向高变化的过渡时间定义为上升时间 t_r ,从高向低变化的过渡时间定义为下降时间 t_f 。图 1.2(b) 所示波形为理想的数字信号波形,其 t_r 和 t_f 都为 0。图 1.3 所示波形为实际的数字信号波形,其上升时间和下降时间都有一个非零的值与之对应。很显然,上升时间和下降时间越小越好。

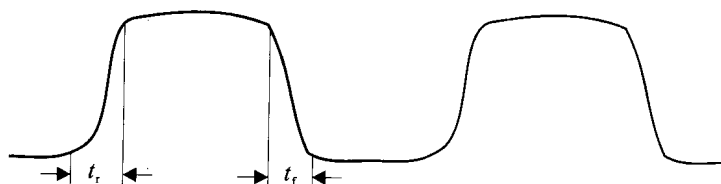


图 1.3 实际的数字信号波形

在数字信号参数中,上升时间是指波形从幅值的 10% 上升到 90% 所经历的时间,下降时间是从幅度的 90% 下降到 10% 所经历的时间。一般数字电路的上升时间及下降时间在几纳秒至几十纳秒之间。

3) 模拟信号的数字表示

前面提到,由于模拟信号的幅度是连续变化的,在存储、传输和分析时带来不便,而数字信号可以很好地克服这些不足,因此现在很多电子设备先将模拟信号转变为数字信号进行存储、分析和传输,例如 CD 音乐、数字电视、IP 电话等都是利用了这个特点。

从图 1.2 所示的数字信号的波形上看,数字信号仅两种状态,这是无法用来表示模拟信号的无限状态的。在模拟信号转变为数字信号时采用了编码方法,用数字 0 和 1 来表示模拟信号幅度的大小。这里的 0 和 1 是指数字 0 和 1,图 1.4 显示模拟信号转换为数字信号的原理。

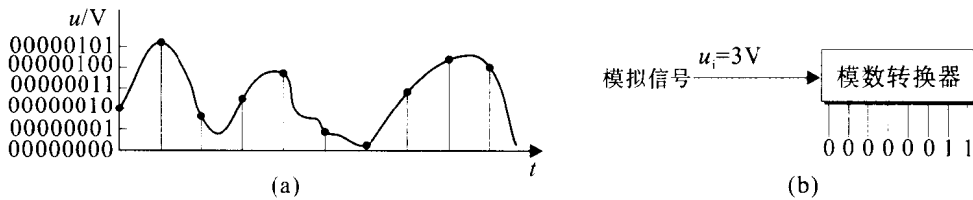


图 1.4 模拟信号的数字表示

图 1.4(a) 为模拟信号转换为数字信号的原理曲线,可以看出,它是将一些点的电压值用一串 0 和 1 来表示,这种不同的 0,1 组合代表不同的幅度值;图 1.4(b) 表示当输入电压为 3 V 时,输出的二进制数码为 00000011,相当于十进制数的 3。从图 1.4(a) 所示的转换过程可以看出转换可能存在误差,但如果二进制数的位数足够多,误差可以忽略不计,就可以用二进制数码复制原来的模拟信号,在需要的时候通过相反的方法将其还原为模拟信号。

1.2 数制和码制

1.2.1 十进制数

日常生活中,当人们记录事件的多少时通常用十进制数来表示。所以被称为十进制数,是因为采用了 10 个有序数码 0,1,2,3,4,5,6,7,8,9 代表 1 位十进制数字的 10 种不同状态,并遵循“逢十进一,借一当十”的进借位规则。通常将用来进行计数的数码个数称为基数,即十进制数的基数为 10。

十进制数中数码所在的位置不同,它所表示的值就不同。例如:

$$6\ 834 = 6 \times 1\ 000 + 8 \times 100 + 3 \times 10 + 4 \times 1$$

式中,每个数码分别有一个系数 1 000,100,10,1,这些系数称为权或位权。

十进制数 N 可表示为:

$$(N)_{10} = a_{n-1} \times 10^{n-1} + a_{n-2} \times 10^{n-2} + \cdots + a_1 \times 10 + a_0 \times 10^0 + a_{-1} \times 10^{-1} + a_{-2} \times 10^{-2} + \cdots + a_{-m} \times 10^{-m} = \sum_{i=-m}^{n-1} a_i \times 10^i$$

式中: a_i 为 0 ~ 9 中任一数码,是基数 10 的第 i 次幂的系数;10 为进制的基数; 10^i 为第 i 位的权; n 和 m 为正整数, n 为整数部分的位数, m 为小数部分的位数。

例如:

$$(32.45)_{10} = 3 \times 10^1 + 2 \times 10^0 + 4 \times 10^{-1} + 5 \times 10^{-2}$$

任一进制 R 的数可表示为:

$$(N)_R = \sum_{i=-m}^{n-1} a_i \times R^i$$

式中: R 为基数; R^i 为第 i 位的权; a_i 为第 i 位对应的数码; n 和 m 为正整数, n 为整数部分的位数, m 为小数部分的位数。

在数字系统中,除了常用的十进制外,还有二进制、八进制、十六进制等。

1.2.2 二进制数

与十进制相似,二进制也遵循两个规则:一是由两个不同的数码 0,1 来表示;二是遵循“逢二进一,借一当二”的进借位规则。任一个二进制数 N 可以表示为:

$$(N)_2 = \sum_{i=-m}^{n-1} a_i \times 2^i$$

式中: a_i 为第 i 位的数码,为 0,1 两数码中的一个。

于是

$$(1011.01)_2 = 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2}$$

二进制数由于只有 0,1 两个数码,所以其运算规则比较简单。下面是二进制数加法和乘法的运算规则:

加 法	乘 法
$0 + 0 = 0$	$0 \times 0 = 0$
$1 + 0 = 0 + 1 = 1$	$1 \times 0 = 0 \times 1 = 0$
$1 + 1 = 10$	$1 \times 1 = 1$

二进制数和十进制数在书写时为了不至于引起混淆,常在十进制数后面加一个下标 10,二进制数后面加一个下标 2,以便区分,有时也用 B(Binary) 和 D(Decimal) 来代替 2 和 10 两个下标。例如,十进制数 32.7 可以写为 32.7_D 或 $32.7D$;二进制数 1001.11 可以写为 1001.11_B 或 $1001.11B$ 。

1.2.3 进制之间的相互转换

二进制数具有易于表示、方便运算和易于实现的优点,但当位数较多时,二进制数就不便于读写;十进制数虽然是生活中最常用、最习惯的一种进制数,但由于每一位数所使用的数码较多,计算机在实现运算、处理时所需设备较复杂而且不易实现。因此,常常需要把十进制数转换成二进制数进行运算、处理,再将运算及处理的结果逆变换为十进制数进行读取及记录。因此,在使用中经常要进行不同进制数之间的转换。

1) 二进制数转换为十进制数

二进制数转换为十进制数时,只要将二进制数按公式 $(N)_2 = \sum_{i=-m}^{n-1} a_i \times 2^i$ 展开,然后把所有各项按十进制数相加,就可以得到等值的十进制数。

【例 1.1】将二进制数 1011.011_B 转换为十进制数。

$$\begin{aligned} 1011.011_B &= 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2} + 1 \times 2^{-3} \\ &= 8 + 2 + 1 + 0.25 + 0.125 = 11.375_D \end{aligned}$$

2) 十进制数转换为二进制数

十进制数转换为二进制数时,可将其分为整数和小数两个部分分别进行转换,最后将结果合并为目标数。

(1) 整数部分的转换

整数部分的转换采用除基取余法。所谓除基取余法,是指用目标数的基数去除十进制数的整数部分,第一次除以所得余数为目标数的最低位,把得到的商再除以该基数,所得余数为目标数的次低位,依次类推,继续上述过程,直至商为0止,此时所得余数为目标数的最高位。

【例 1.2】将 53_D 转换为二进制数。

$$\begin{array}{r}
 2 \overline{) 53} \\
 \underline{26} \quad \dots\dots 1 \quad \text{低位} \\
 2 \overline{) 13} \quad \dots\dots 0 \\
 \underline{6} \quad \dots\dots 1 \\
 2 \overline{) 3} \quad \dots\dots 0 \\
 \underline{1} \quad \dots\dots 1 \\
 0 \quad \dots\dots 1 \quad \text{高位}
 \end{array}$$

$53_D = 110101_B$

(2) 小数部分的转换

小数部分的转换是采用乘基取整法。所谓乘基取整法,是指用该小数乘以目标数的基数,第一次乘得结果的整数部分为目标小数部分的最高位,其小数部分再乘以目标数的基数,所得结果的整数部分为目标数的次高位,依次类推,继续上述过程,直至小数部分为0或达到要求的精度为止。

【例 1.3】将十进制数 0.625_D 转换为二进制数(转换结果取4位小数)。

$$\begin{array}{r}
 0.625 \\
 \times \quad 2 \\
 \hline
 \boxed{1}.250 \quad \dots\dots 1 \quad \text{最高位} \\
 \times \quad 2 \\
 \hline
 \boxed{0}.500 \quad \dots\dots 0 \quad \text{次高位} \\
 \times \quad 2 \\
 \hline
 \boxed{1}.000 \quad \dots\dots 1 \quad \text{最低位}
 \end{array}$$

$0.625_D = 0.101_B$

【例 1.4】将十进制数 0.345_D 转换为二进制数(转换结果取4位小数)。

$$\begin{array}{r}
 0.345 \\
 \times \quad 2 \\
 \hline
 \boxed{0}.690 \quad \dots\dots 0 \quad \text{高位} \\
 \times \quad 2 \\
 \hline
 \boxed{1}.380 \quad \dots\dots 1 \quad \text{次高位} \\
 \times \quad 2 \\
 \hline
 \boxed{0}.760 \quad \dots\dots 0 \\
 \times \quad 2 \\
 \hline
 \boxed{1}.520 \quad \dots\dots 1 \quad \text{低位}
 \end{array}$$

从上述过程可以看出,再往下计算,其结果不可能使小数部分为0,这时就取决于要求达到的精度。本题要求的精度为4位小数,故计算结果为:

$$0.345_{10} \approx 0.0101_{16}$$

这里需要指出的是:任何非十进制数(包括整数部分和小数部分)都可以完整地转换为十进制数,而十进制数有时不能完全转换为非十进制数,这时只能根据精度要求,求到一定位数就近似表示。

3) 利用工具软件进行进制转换

前面介绍了手工进行进制转换的方法。在实际使用时,可以借助于计算机软件来实现进制的相互转换,最简单的方法是通过 Win 98/NT/2000 操作系统软件中附带的计算器软件进行进制的转换。

在 Win 98/NT/2000 桌面上单击“开始”按钮,先后打开“程序”、“附件”、“计算器”,在计算器界面中“查看”菜单下的选择“科学型”就可以出现图 1.5 所示的科学型计算器的界面,选择源进制后输入数据,再单击转换的目标进制,这时计算器界面中将显示出转换的结果。

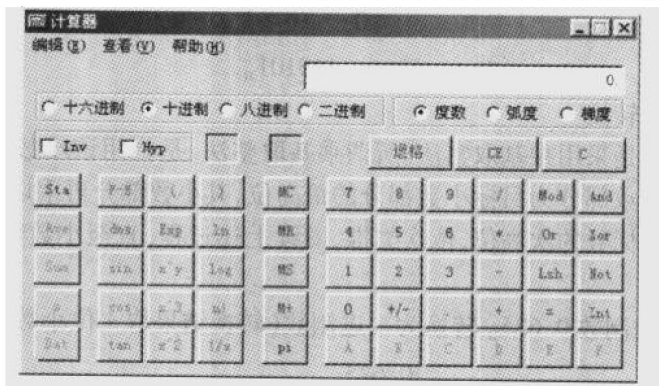


图 1.5 Win 98 中计算器界面

1.2.4 BCD 编码

在数字系统中,各种数据要转换为二进制代码才能进行处理,而人们习惯于使用十进制数,所以在数字系统的输入/输出中仍采用十进制数,这样就产生了用4位二进制数表示1位十进制数的编码方法。这种用于表示十进制数的二进制代码称为二-十进制代码(Binary Coded Decimal),简称为BCD码。它具有二进制数的形式,可以满足数字系统的要求,又具有十进制数的特点(只有10种数码状态有效)。在某些情况下,计算机也使用这种形式的数直接进行运算。

BCD 码有多种形式,下面介绍几种常见的 BCD 码形式。

1) 8421 BCD 码

8421 BCD 码是 BCD 编码中使用最多的一种编码形式,是一种有权码,其各位(从最高位开始至最低位)的权分别是 8,4,2,1。如果把每一个代码看成一个4位的二进制数,这个代码的数值恰好等于它所代表的十进制数的大小。

【例 1.5】写出 563.97_{10} 对应的 8421 BCD 码。由于:

$$\left(\begin{array}{cccccc} \underline{5} & \underline{6} & \underline{3} & \underline{.} & \underline{9} & \underline{7} \\ \underline{0101} & \underline{0110} & \underline{0011} & \underline{.} & \underline{1001} & \underline{0111} \end{array} \right)_{8421 \text{ BCD}}$$

因此,

$$563.97_D = (0101\ 0110\ 0011 . 1001\ 0111)_{8421\ BCD}$$

【例 1.6】写出 $01101001.01011000_{8421\ BCD}$ 对应的十进制数。由于

$$\left(\frac{0110}{6} \quad \frac{1001}{9} \quad . \quad \frac{0101}{5} \quad \frac{1000}{8} \right)_{8421\ BCD} \quad \left(\right)_D$$

因此,

$$(01101001.01011000)_{8421\ BCD} = 69.58_D$$

注意:8421 BCD 码的有效码为 0000 ~ 1001,不可能出现 1010 ~ 1111 之间的编码。

2) 2421 码

2421 码也是一种有权码,该码也是用 4 位二进制代码来表示 1 位十进制数,自左至右各位的权值分别为 2,4,2,1。

2421 码的位权展开式可写为:

$$a_4 a_3 a_2 a_1 = 2 \times a_4 + 4 \times a_3 + 2 \times a_2 + 1 \times a_1$$

从表 1.2 中不难看出,在 2421 码中,十进制数 0 和 9,1 和 8,2 和 7,3 和 6,4 和 5 的对应位码的一个为 0 时,另一个就为 1,即互为反码。

表 1.2 常见 BCD 编码

十进制数	8421 BCD 码	2421 码	余 3 码
0	0000	0000	0011
1	0001	0001	0100
2	0010	0010	0101
3	0011	0011	0110
4	0100	0100	0111
5	0101	1011	1000
6	0110	1100	1001
7	0111	1101	1010
8	1000	1110	1011
9	1001	1111	1100
10	0001,0000	0001,0000	0100,0011

3) 余 3 码

余 3 码也是用 4 位二进制数代表 1 位十进制数,由于它是在 8421 BCD 码上加 0011 得到的,所以这种编码称为余 3 码。

从表 1.2 中不难看出,其对应的十进制数 0 和 9,1 和 8,2 和 7,3 和 6,4 和 5 的码也是互为反码。它是一种无权码。

1.2.5 格雷码

格雷码是一种无权码,其特点是任意两个相邻的码组之间只有 1 位数不同。表 1.3 中给出了 4 位格雷码的编码情况。从表中可以看出,最小数 0 与最大数 15 之间也只有 1 位数不同,可将