

● 张秀文
编著

双极型 逻辑电路 分析与设计

兰州大学出版社

内 容 简 介

本书讲述了集成电路方面最主要的知识。内容包括：逻辑代数和门电路及电位符号设计法；时序电路的分析与设计；TTL集成电路的原理、性能和应用，对新型超高速电路LS、ECL系列作了较详尽的阐述；集成电路的设计和实例及如何识别版图等。书中还收录了较多的应用例题和研究生入学试题。

本书可作为高等院校集成电路课的教材，并可供从事集成电路研制和生产的工程技术人员参考。

双极型逻辑电路分析与设计

张 秀 文 编 著

兰州大学出版社出版

(兰州大学校内)

陕西省西安市 7226 厂印刷 甘肃省新华书店发行

开本：850 × 1168 毫米 1/32 印张：11.25

1988年5月第1版 1988年5月第1次印刷

字数：289 千字 印数：1—5000册

ISBN7-811-00040-8/0·10

书号：13402·17 定价：2.12元

前 言

本书是在多年教学实践的基础上，总结、提高而编成。主要内容包

括：
一、逻辑代数和逻辑门电路。除通常设计方法外，还讲了“电位符号法”；

二、时序电路的分析与设计；

三、TTL 集成电路。在讲述了一般电路的工作原理、相关的集成技术及其对器件性能的影响之后，对新型的超高速电路 LSTTL、ECL 系列产品的性能、特点和使用知识也进行了较详尽的阐述。另外还对集成电路的实际应用作了必要的介绍；

四、集成电路的设计，并给出了设计实例，对如何阅读和分析版图也作了强调和讲述。

在每一章都选编了较多的实用例题和习题，包括近几年研究生的入学试题，以开拓思路，丰富运算技巧，提高解决实际问题的能力。

在选材上，力求新颖、先进，突出了“少而精”和实用性。在关键部分和新内容上展开得充分，对一些次要内容则进行了精炼、合理的压缩。

全书思路清晰，充分考虑了它与有关课程的衔接和区别，上连“晶体管电路”，下接“微机基础”，力求从电路的内在矛盾上，注意弄清楚由分立元件到集成电路的改进、演变和发展。

孙彩恩讲师承担了全部绘图、抄写和核对工作；

在编写过程中，参考了部分兄弟院校的有关教材和电路生产厂家、研究所的若干资料、手册；李思渊教授审阅了书稿并提出了宝贵意见；物理系领导给予了大力支持。在此一并向他们表示衷心的感谢！

本书可作为高等学校集成电路课的教材，并可供从事集成电路研制和生产的工程技术人员参考。

由于本人学识有限，时间仓促，书中难免有不当甚至错误之处。恳切希望能得到专家和读者的厚爱和指导。

编 者

目 录

第一章 逻辑代数基础和门电路	(1)
1-1 逻辑代数的基本概念和术语	(1)
1-2 几种常用的逻辑运算及其相应门电路	(3)
1-3 逻辑代数中的基本公式	(18)
1-4 逻辑代数中的几个重要规则	(15)
1-5 正逻辑和负逻辑	(21)
1-6 逻辑函数的公式化简法	(22)
1-7 逻辑函数的卡诺图化简法	(26)
1-7-1 最小项和函数的最小项表达式	(26)
1-7-2 最大项和函数的最大项表达式	(28)
1-7-3 卡诺图的格式, 逻辑函数的填法	(31)
1-7-4 逻辑函数的卡诺图化简法	(35)
1-7-5 卡诺图的运算法则	(39)
1-8 奎宁——麦克劳斯基法	(41)
1-9 组合逻辑电路的分析	(44)
1-10 组合逻辑电路的设计	(56)
1-10-1 组合逻辑电路的设计步骤	(56)
1-10-2 用与非(或非)单一门来设计电路	(59)
1-10-3 对多变量输出及有“约束”条件下的逻辑电路的设计	(64)
1-11 电位符号法及其在逻辑设计中的应用	(72)
1-11-1 电位符号法的主要内容	(72)
1-11-2 用电位符号法进行组合逻辑设计	(76)
1-11-3 电位符号法中的其它门电路	(81)
习 题	(82)
第二章 触发器	(94)

2-0 基本概念	(94)
2-1 $S-R$ 触发器	(98)
2-1-1 直接置位、复位触发器	(98)
2-1-2 导引电路和时钟 $S-R$ 触发器	(100)
2-1-3 空翻现象——对 CP 脉宽的要求	(102)
2-1-4 $S-R$ 触发器的特征方程	(104)
2-2 $[D]$ 触发器	(105)
2-2-1 维持——阻塞触发器	(105)
2-2-2 $[D]$ 触发器	(108)
2-3 $J-K$ 触发器	(112)
2-3-1 主——从触发器	(112)
2-3-2 主——从式 $J-K$ 触发器	(114)
2-4 T 触发器	(121)
2-5 控制逻辑的设计方法——触发器的转换	(122)
习 题	(130)
第三章 TTL 集成电路	(140)
3-1 双极型集成工艺和元件的寄生效应	(140)
3-2 集成与非门的发展过程	(144)
3-3 TTL 标准与非门	(149)
3-3-1 TTL 标准与非门的结构特点和静态工作点的估算	(150)
3-3-2 电压传输特性曲线和直流参数及其测试	(153)
3-3-3 与非门的瞬态特性及其测试	(163)
3-4 浅饱和 TTL 与非门	(170)
3-5 抗饱和和高速逻辑电路	(172)
3-5-1 $STTL$ 电路	(173)
3-5-2 $LSTTL$ 电路	(178)
3-6 TTL 门电路的逻辑扩展	(181)
3-6-1 开路集电极输出 $O.C$ 门	(181)
3-6-2 三态逻辑门 $TSLG$	(183)

8-6-3	与非门的变形电路和简易门	(188)
8-6-4	高阈值逻辑电路——HTL	(192)
3-7	超高速电路 ECL	(194)
8-7-1	ECL反相器电路	(194)
8-7-2	ECL或/或非单元电路	(198)
8-7-3	ECL的电路类型	(200)
8-7-4	改进型的ECL电路	(206)
8-7-5	ECL 电路的特点及其注意事项	(208)
3-8	双极型集成(D)触发器	(212)
3-9	双极型集成J—K触发器	(218)
8-9-1	第一种主——从式J—K触发器	(219)
8-9-2	第二种主——从式J—K触发器	(220)
3-10	集成触发器的参数及测试	(228)
3-11	ECL集成触发器	(232)
8-11-1	用或非门构成的S—R 门锁触发器	(232)
8-11-2	由串级门构成的钟控S—R锁存触发器	(235)
8-11-3	ECL(D)型主——从触发器	(237)
8-11-4	ECL主——从式J—K 触发器	(243)
3-12	TTL 电路的应用	(246)
8-12-1	用门电路组成的脉冲电路	(247)
8-12-2	集成计数器	(256)
8-12-3	集成寄存器	(272)
8-12-4	集成555时基电路及其应用	(279)
习 题		(286)
第四章	TTL 集成电路设计	(299)
4-1	总 论	(299)
4-2	线路设计简介	(300)
4-3	电阻的设计	(305)
4-4	电容的设计	(310)
4-5	二极管的设计	(311)

4-6 集成电路中晶体管的设计	(314)
4-6-1 晶体管的尺寸与其特性间的关系	(314)
4-6-2 集成电路中 NPN 晶体管常用图形	(317)
4-6-3 多射头的设计	(318)
4-6-4 T_0 泄放网络的设计	(322)
4-7 版图设计的一般原则	(325)
4-8 版图设计的程序和设计举例	(328)
4-9 ECL 电路版图设计的特点	(336)
4-10 集成触发器版图设计中应注意的问题	(339)
4-11 版图识别	(341)
习 题	(346)

第一章 逻辑代数基础和门电路

1-1 逻辑代数的基本概念和术语

1. 布尔代数

逻辑学是研究思维形式及思维规律的一门科学，它研究“结果”与“条件”之间具有怎样的规律性。列宁说：“逻辑规律就是客观事物在人的主观意识中的反映。”

在数字电路中，逻辑指的是电路输出与输入间的因果关系。一个有 N 个输入变量的电路，输出就有 2^N 个不同组合情况。另外，满足同一逻辑功能的电路，可有很多种组成方式，有的很复杂，有的极简单。若用文字和语言来表达清楚输出和输入间这些错综复杂的关系，从而进行逻辑分析和设计，择优电路，那恐怕是“老虎吃天，无从下手”了。

英国数学家 $G \cdot Boole$ 创造了一种用字母和符号代替语言、文字进行逻辑推理、运算并进而表达逻辑关系的方法，这就是布尔代数（也称逻辑代数、开关代数等）。这样就可以把逻辑元件间的关系，在数学上表达为逻辑变量间的一定运算，显得十分简便。它是逻辑设计的数学基础，是分析和设计数字系统的有力工具。逻辑代数虽是一种符号逻辑，但却是客观世界的反映，有很大的实用价值。

一般来说，若干个逻辑变量 $A_1, A_2 \cdots A_n$ ，它们的每一组取值完全决定了另一变量 F 的取值，这样的逻辑关系称为逻辑函数关系。记作： $F = F(A_1, A_2 \cdots A_n)$ 。其中 $A_1, A_2 \cdots A_n$ 称为输入逻辑变量， F 称为输出逻辑。逻辑代数中，其变量取值范

围只能是“0”和“1”，它代表两种截然不同、互相对立的现象或状态，如：关和开；无和有；伪和真等，不允许有中间值，所以是二值代数。但要注意，“0”和“1”决不是算术运算中的数字符号0和1，这里指的是逻辑运算！

2. 逻辑电平

在数字线路中的“1”、“0”状态，常用电平的高低来表示。因只有两个状态，故能满足上述要求的元件很多，制作起来比较容易，线路工作可靠，且抗干扰性能也好。但“0”、“1”

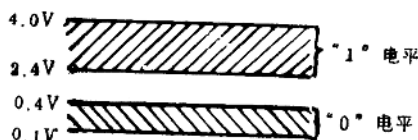


图 1-1

图 1-1 TTL 电路逻辑电平

状态不是一个固定的数值，而都具有一定的允许电压范围。图 1-1 为 TTL 电路的情况。在“0”电平和“1”电平两者之间的电压范围内，究竟

是逻辑“0”还是逻辑“1”，不能明确决定。关于它的意义，将在噪声容限中详述。在上述电压范围中，最重要的是其内侧的上、下限电压，即最大“0”和最小“1”电压。

另外，逻辑电平只是对某一电路程式而言的，不同种类的电路，分别具有不同的逻辑电平数值。图 1-2 是一些例子。

3. 真值表

是与所有独立输入变量的全部可能组合相对应

的逻辑函数值的集合的表格表示法。因为每个变量有两种不同取值，所以 N 个变量的可能组合数为 2^N 个，即逻辑函数值有 2^N ，

电路程式	“0”电平	“1”电平
TTL	0.2V	2.8V
HTL	1.5V	11.5V
PMOS	-2 V	-11 V
ECL	-1.6V	-0.8 V

图 1-2 一些电路的典型电平值

真值表也就有 2^N 行。真值表完全描写了逻辑函数。

4. 逻辑函数相等

真值表完全相同，则说该二个逻辑函数相等；反之，两逻辑函数相等，则它们的真值表必定全同。

1-2 几种常用逻辑运算及其相应门电路

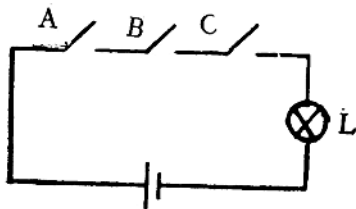
门电路——凡是对脉冲通路上的脉冲，起开关作用的电子线路，我们泛称为门电路，它一般有多个输入端，一个输出端。原则上讲，门电路加触发器，可构成所有的数字电路系统。

任何复杂的逻辑函数，总是由逻辑加、逻辑乘和逻辑非三种最基本的逻辑函数构成。与此相应的或门、与门和非门，也是构成任何逻辑电路的三种最基本的逻辑单元。

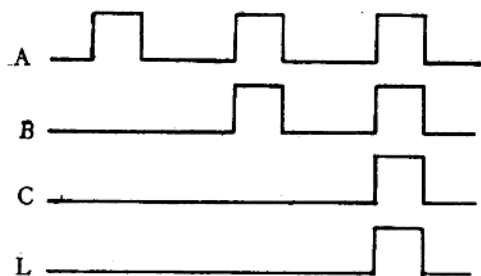
1. “与”运算和“与”门电路 (AND GATE)

“与”表示为了完成某种逻辑功能(如使逻辑函数值为“1”)，独立变量间的关系应是“缺一不可”的，即，“共同”，“都”的意思。假如把“变量”通俗地理解为“范围”、“区域”的话，那么，“与”表示变量间的“公共部分”，“交叉部分”，

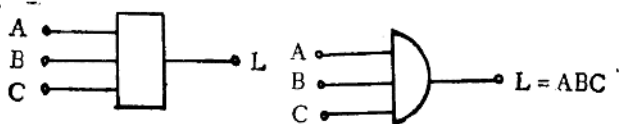
“即是A又是B的部分”。线路上相当于“串联开关”的情况。下图表示只有三个开关全部闭合时，灯才亮；任何一个开关断开，灯都不亮。亮灯与三个开关之间的关系就是“与”的关系。如果灯亮用“1”表示，不亮用“0”表示，“1”表示开关合上，



(a) 串联开关电路



(c) “与” 波形图



(d) “与” 门逻辑符号

输 入 变 量			输出函数
A	B	C	L
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

(b) “与” 真值表

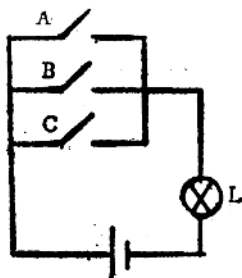
图 1-3 “与” 逻辑和 “与” 门

“0”表示开关断开，则其真值表、波形图及逻辑符号如图1-3所示。“与”运算也叫逻辑乘，用 $L = ABC$ 表示。真值表助记法为：

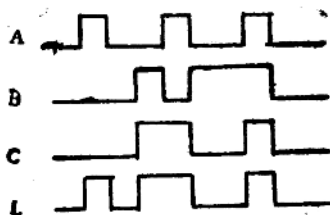
{ 有“0”便有“0”，
 { 全“1”才为“1”。

2. “或”运算和“或”门 (OR GATE)

“或”表示逻辑变量间的关系是“无论谁都行”，“任一即可”，“或者是A，或者是B”均能完成某一逻辑功能，“全体”都来也行，但大家都不来却不行。“或”表示逻辑变量的“范围”之“和”、之“全体”。相当于“开关并联”情况，如图1-4(a)所示。它表示：三闸刀A、B、C中任何一个合上，灯L就



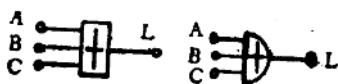
(a) 并联开关电路



(c) “或”波形图

A	B	C	L
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

(b) “或”真值表



(d) “或”门符号

图 1-4 “或”逻辑和“或”门电路

亮，只有三个闸刀都断开时，灯才不亮。灯亮和开关间的关系为“或”，用 $L = A + B + C$ 表示。“或”运算也叫逻辑加。

助记法： $\begin{cases} \text{有“1”便有“1”，} \\ \text{全“0”才为“0”。} \end{cases}$

3. 非运算和非门

“非”表示“取反”，“否定”之意。“非”是逻辑变量本身的逆运算，又叫逻辑补，线路上也叫反相器。它只有一个输入端和一个输出端。

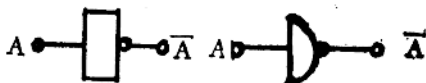


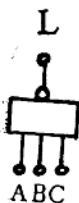
图 1-5 “非”门符号

不难理解： $\overline{1} = 0$ ， $\overline{0} = 1$ 。

上面为三种基本逻辑门。由它们又推演出许多常用门。以下只给出它们的逻辑表达式、符号、真值表和助记法，不作另外解释了。

4. “与非”门 (NAND GATE)

“与非”门逻辑表达式为： $L = \overline{ABC}$



(a) “与非”门符号

A	B	C	L
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

(b) “与非”真值表

图 1-6 “与非”逻辑和“与非门”

助记法: $\begin{cases} \text{有“0”便有“1”} \\ \text{全“1”才为“0”} \end{cases}$

5. “或非”门 (NOR GATE)

“或非”的逻辑表达式: $L = \overline{A+B+C}$



(a)

(a) “或非”逻辑符号

A	B	C	L
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

(b) 真值表

图 1-7 “或非”逻辑和“或非”门

助记法 { 有1便有0
全0才为1.

6. “与或非”门 (AND—OR—NOT GATE)

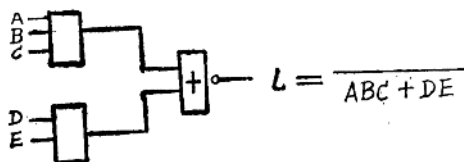
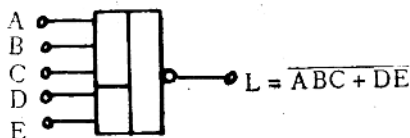


图 1-8 “与或非”门

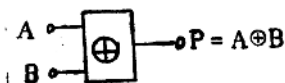
其真值表，请读者自己画出来。

助记法 { 任一“与”门全部输入都为“1”，则 $L = 0$ ；
否则 $L = 1$ 。

7. “异”门 (EXCLUSIVE OR GATE)

“异门”逻辑表达式为：

$$P = A \oplus B = (A + B)(\overline{A} + \overline{B}) = A\overline{B} + \overline{A}B$$



A	B	P
0	0	0
0	1	1
1	0	1
1	1	0

(a) “异”门符号

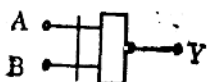
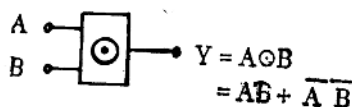
(b) 真值表

图 1-9 “异”门和“异”门逻辑

它表示输入变量是相斥的，不能相同，只有在不相同时，输出才为“1”。异门又叫异或门。

助记法 $\begin{cases} \text{异者为“1”} \\ \text{同者为“0”} \end{cases}$

8. “同”门（符合电路，一致电路，比较器，异或非门）



(a) “同”门的逻辑符号

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

(b) “同”门真值表

图 1-10 “同”门

“同”门的逻辑表达式：

$$Y = A \odot B = (A + \bar{B})(\bar{A} + B) = AB + \bar{A}\bar{B}$$

助记法 $\begin{cases} \text{同者为“1”} \\ \text{异者为“0”} \end{cases}$

9. 禁止电路

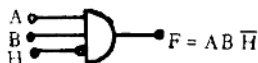
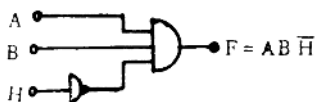


图 1-11 禁止电路

H称为禁止输入端。

当 $H = 0$ 时，则 $F = AB$ （即 F 等于其它输入端的逻辑乘，此时相当于没有这个 H 门一样）。

当 $H = 1$ 时，则 $F = 0$ ，（意思是说，要禁止 $H = 1$ ）

这样，就可以利用 H 上的信号，来控制输入与输出间的逻辑