

MOS 数字 集成电路

彭 介 华 编 著

湖南科学技术出版社

内 容 提 要

本书对MOS数字集成电路的基本理论和基本电路分析作了较为全面和深入的阐述。内容包括MOS集成电路所必需的半导体物理知识——半导体表面场效应、MOS场效应晶体管、MOS集成电路的特殊问题、MOS逻辑电路、CMOS集成电路、中、大规模MOS数字部件、电荷耦合器件(CCD)、以及MOS集成电路使用方面的问题等等。本书侧重于电路分析,并以N-MOS集成电路为主进行定性和定量分析。本书内容较为丰富。内容的叙述由浅入深,由特殊到一般,由定性到定量。分析严谨,逻辑性强。

本书可作为大专院校电类专业“脉冲与数字电路”课程的教学参考书;也可供从事电子技术的工程技术人员参考。

MOS数字集成电路

彭 介 华 编 著

责任编辑:陈清山

*

湖南科学技术出版社出版

(长沙市展览馆路14号)

湖南省新华书店发行 湖南省新华印刷二厂印刷

*

1981年6月第1版第1次印刷

开本: 787×1092毫米 印张: 9 字数: 202,000

印数: 1—4,500

统一书号: 15204·59 定价: 0.94元

前 言

MOS集成电路具有功耗低、集成度高、制造工艺简单、成品率高、成本低和抗干扰能力强等一系列优点。因此，它的兴起立即引起人们极大的注意，并得到极为迅速的发展。目前，它在微型计算机、数控机床、电子手表、导弹、宇宙航行等许多领域内都得到广泛的应用，成为与双极型集成电路并行发展的数字集成电路的分支。

MOS数字集成电路的迅速发展和被广泛的应用，将对我国实现四个现代化发挥重要的作用。因此，越来越多的人希望了解和学习 MOS 数字集成电路方面的知识，尤其是高等学校电类专业师生和从事电子技术的工程技术人员，迫切要求进一步加深、加宽这方面的知识。为此，作者在多年教学实践和调查研究的基础上编写了这书，以供大家学习和参考。

本书侧重MOS数字集成电路的基本理论和基本电路分析，并以N-MOS集成电路为主进行阐述，对静态MOS和动态MOS以及CMOS 集成电路都有较深入的介绍。在强调基本物理概念的同时，在定性分析的基础上进行较深入的定量分析，俾使读者对MOS数字集成电路原理有一个全面深入的了解。

本书内容有：MOS集成电路所必需的半导体物理知识——半导体表面场效应、MOS场效应管的工作原理、MOS数字集成电路的特殊问题、MOS逻辑电路、CMOS 集成电路和中、大规模MOS数字集成电路以及电荷耦合器件等。附录中介绍了MOS数字集成电路的主要参数及其测试、MOS集成电路与双极型电

路之间的耦合问题、MOS集成电路的正确使用、主要MOS工艺简介等。

本书在编写过程中得到许多同志的热情支持和帮助。湖南大学的钱升、罗瑞璋、兰忠毅,兄弟院校的汤之璋、康华光和许道荣等同志都对本书提出过不少宝贵意见,作者从中得到了教益和鼓励。另外,蔡宣庠、胡陵等同志对图纸等方面工作给予很大的帮助。在此,一并表示衷心的感谢。

由于本人水平所限,书中的错误和不妥之处仍在所难免,恳切希望读者批评指正。

湖南大学电气工程系 彭介华

目 录

绪言	(1)
----------	-------

第一章 半导体表面场效应	(3)
--------------------	-------

§ 1.1 电场作用下的半导体表面	(3)
-------------------------	-------

1.1.1 半导体表面多数载流子积累	(3)
--------------------------	-------

1.1.2 半导体表面载流子耗尽	(4)
------------------------	-------

1.1.3 半导体表面载流子反型	(5)
------------------------	-------

§ 1.2 MOS电容	(7)
-------------------	-------

1.2.1 理想MOS电容	(7)
---------------------	-------

1.2.2 实际MOS电容	(15)
---------------------	--------

§ 1.3 MOS结构的开启电压	(16)
------------------------	--------

1.3.1 开启电压 V_T	(16)
------------------------	--------

1.3.2 氧化层厚度 d_0 的影响	(18)
-----------------------------	--------

1.3.3 耗尽层空间电荷 Q_D 的影响	(18)
-------------------------------	--------

1.3.4 氧化层中正电荷 Q_{SS} 的影响	(19)
----------------------------------	--------

第二章 MOS场效应晶体管 (MOSFET)	(21)
------------------------------	--------

§ 2.1 概述	(21)
----------------	--------

§ 2.2 MOS场效应晶体管的工作原理	(22)
----------------------------	--------

2.2.1 MOS场效应管的基本结构	(22)
--------------------------	--------

2.2.2 增强型MOS管的工作原理	(23)
--------------------------	--------

2.2.3 耗尽型MOS场效应管	(26)
------------------------	--------

2.2.4 漏源电压对导电沟道的影响	(28)
--------------------------	--------

§ 2.3 MOS场效应管的特性	(30)
------------------------	--------

2.3.1 MOS场效应管的输出特性	(30)
一、I 区——非饱和区	(33)
二、II 区——饱和区	(34)
三、III 区——击穿区	(35)
2.3.2 MOS场效应管的转移特性	(36)
§ 2.4 MOS场效应管漏极电流的定量分析	(37)
§ 2.5 MOS场效应管的四种类型	(43)
§ 2.6 MOS场效应管的主要性能参数	(47)
2.6.1 开启电压 V_T 和夹断电压 V_P	(47)
2.6.2 跨导 g_m	(49)
2.6.3 输入阻抗	(52)
第三章 MOS集成电路的特殊问题	(55)
§ 3.1 MOS集成电路线路结构的特殊性	(55)
3.1.1 级间直接耦合	(55)
3.1.2 “天然”的隔离	(56)
3.1.3 “地铁”式布线	(58)
3.1.4 用MOS管代替电阻	(59)
§ 3.2 MOS集成电路的寄生效应	(62)
3.2.1 寄生MOS管	(62)
3.2.2 寄生电容	(63)
§ 3.3 MOS集成电路的体效应(衬底效应)	(65)
3.3.1 体效应(衬底效应)	(65)
3.3.2 体效应的应用	(67)
§ 3.4 栅极击穿与保护	(69)
第四章 MOS反相器	(71)
§ 4.1 概述	(71)
§ 4.2 电阻负载MOS反相器	(72)
4.2.1 MOS反相器的工作原理	(72)

4.2.2	MOS反相器工作原理的图解分析	(73)
4.2.3	输出低电平值	(76)
4.2.4	MOS反相器的静态稳定工作条件	(79)
4.2.5	举例计算	(79)
§ 4.3	以MOS管作为负载的MOS反相器	(80)
4.3.1	饱和型负载MOS反相器(图4-8)	(80)
4.3.2	非饱和型负载MOS反相器	(86)
§ 4.4	MOS负载反相器传输特性的定量分析	(89)
§ 4.5	MOS反相器的瞬态响应	(92)
4.5.1	上升时间 t_r	(93)
4.5.2	下降时间 t_f	(95)
4.5.3	举例计算	(97)
§ 4.6	提高MOS反相器开关速度的措施	(97)
第五章	MOS逻辑电路	(102)
§ 5.1	静态MOS门电路	(102)
5.1.1	“与非”门	(103)
5.1.2	“或非”门	(103)
5.1.3	“与或非”门	(105)
5.1.4	正负逻辑门	(105)
5.1.5	“异或”门	(106)
5.1.6	MOS“三态输出”电路	(109)
5.1.7	MOS驱动器	(110)
§ 5.2	级间“门控管”耦合方式	(113)
§ 5.3	静态MOS触发器	(119)
5.3.1	基本MOS触发器	(119)
一、	基本R-S触发器	(119)
二、	时钟基本R-S触发器	(121)
三、	门控记忆基本触发器(准静态基本触发器)	(122)
5.3.2	J-K型MOS触发器	(124)

5.3.3 D型MOS触发器	(129)
一、静态D触发器	(129)
二、准静态D型触发器	(131)
§ 5.4 动态MOS逻辑电路	(133)
5.4.1 概述	(133)
5.4.2 栅极电容的电荷存贮效应	(135)
§ 5.5 动态MOS反相器	(136)
5.5.1 有比动态MOS反相器	(136)
5.5.2 无比动态MOS反相器	(140)
§ 5.6 动态MOS门电路	(143)
5.6.1 有比动态MOS“与非”门和“或非”门	(143)
5.6.2 无比动态MOS“与非”门和“或非”门	(144)
§ 5.7 动态MOS触发器	(144)
5.7.1 D型动态MOS触发器	(145)
一、两相有比电路	(145)
二、两相无比电路	(147)
三、四相无比电路	(149)
5.7.2 J-K型动态MOS触发器	(153)
一、准动态J-K型触发器	(153)
二、全动态J-K型触发器	(154)

第六章 CMOS数字集成电路 (157)

§ 6.1 概述	(157)
§ 6.2 CMOS反相器	(160)
6.2.1 CMOS反相器的工作原理	(160)
6.2.2 CMOS反相器的传输特性	(163)
一、CMOS反相器的图解分析	(163)
二、CMOS反相器传输特性的定量分析	(168)
6.2.3 几种反相器的传输特性	(171)
6.2.4 CMOS反相器的功耗	(172)

§ 6.3	CMOS传输门	(176)
一、	工作原理	(176)
二、	传输门通导电阻的定量分析	(179)
§ 6.4	CMOS逻辑门电路	(183)
6.4.1	CMOS“与非”门	(183)
6.4.2	CMOS“或非”门	(184)
6.4.3	CMOS“与或非”门	(185)
6.4.4	CMOS门输入端的扩展	(187)
6.4.5	CMOS“异-或”门	(188)
6.4.6	CMOS门输入端并联效应	(189)
§ 6.5	CMOS触发器	(193)
6.5.1	基本R-S触发器	(193)
6.5.2	门控记忆基本触发器	(194)
6.5.3	D型CMOS触发器	(196)
6.5.4	J-K型CMOS触发器	(200)
§ 6.6	CMOS电路的栅极保护	(202)
6.6.1	单二极管保护	(202)
6.6.2	电阻、二极管保护电路	(203)
第七章	MOS数字部件	(206)
§ 7.1	MOS寄存器和移位寄存器	(206)
7.1.1	MOS寄存器	(206)
一、	静态MOS寄存器	(206)
二、	准静态MOS寄存器	(209)
三、	动态MOS寄存器	(210)
7.1.2	MOS移位寄存器	(211)
§ 7.2	MOS随机存取存储器(RAM)	(213)
7.2.1	概述	(213)
7.2.2	存储单元	(214)
一、	静态存储单元	(214)

二、动态存贮单元.....	(216)
7.2.3 RAM存贮原理	(221)
§ 7.3 MOS只读存贮器(ROM)	(224)
7.3.1 ROM的工作原理	(224)
7.3.2 可编程序只读存贮器(PROM)和再 编程序只读存贮器 (RROM)	(227)
一、PROM.....	(227)
二、RROM.....	(228)
§ 7.4 ROM的应用	(232)
7.4.1 代码转换器.....	(232)
7.4.2 八段译码显示电路.....	(236)
§ 7.5 MOS二-十进制计数器	(238)
第八章 电荷耦合器件(CCD)	(244)
§ 8.1 CCD的结构.....	(244)
§ 8.2 信息的存贮.....	(245)
§ 8.3 信息的传输.....	(246)
§ 8.4 信息的输入与输出.....	(249)
8.4.1 信息的输入.....	(250)
8.4.2 信息的输出.....	(250)
附录I MOS数字集成电路主要参数的测试.....	(252)
附录II 部分国产MOS数字集成电路的主要技术参数	(258)
附录III MOS数字集成电路与TTL电路的耦合问题	(266)
附录IV MOS数字集成电路的正确使用	(270)
附录V 几种 MOS 工艺简介	(275)

绪 言

“MOS”数字集成电路主要是由 MOS 场效应晶体管构成的数字集成电路。所谓场效应晶体管，它是利用半导体电场效应而进行工作的一种新型半导体器件。换句话说，它是一种电场(或电压)控制半导体导电的半导体器件，类似电子管的工作特性。MOS场效应管是由金属-氧化物-半导体构成的场效应晶体管(简称MOS管*)。它是利用半导体表面电场效应进行工作的场效应晶体管。场效应管与普通晶体管的本质差别在于它是依靠多数载流子(电子或空穴)运动而进行工作的。而普通晶体三极管不仅依靠多数载流子运动而且还依靠少数载流子运动来进行工作的，即依靠两种极性载流子(电子和空穴)运动进行工作的。所以普通晶体管又称“双极型”晶体管，而MOS管又称“单极型”晶体管。MOS管较普通晶体管的突出优点是输入阻抗很高(一般输入直流电阻可高达 $10^{15} \Omega$)，稳定性好，可靠性高，以及制造工艺简单。

早在三十年代人们就提出过场效应晶体管的设想，然而由于当时的技术水平的限制而沉睡了三十年。随着科学技术飞速地向前发展，终于在1952年出现了第一个半导体体内电场效应的结型场效应管。又过十年，由于晶体管平面工艺的发展，促使1962年出现第一个半导体表面电场效应的MOS场效应晶体管。尽管MOS管比普通晶体管出现较晚，但是发展很快。由MOS管所

* MOS为Metal-Oxide-Semiconductor的缩写

构成的数字集成电路已成为与双极型数字集成电路并行发展的另一方向。目前MOS集成电路已广泛地用于台式计算机、微型计算机、数控机床、顺序控制、数字显示仪器仪表、巡回检测及其他自动控制装置中。特别在微型计算机中，MOS集成电路的应用已占绝对优势。

MOS数字集成电路有如下的显著优点：

(1) 功率消耗小。MOS管的工作电流只有上百微安，因此每个基本单元的功耗只有毫瓦甚至十分之一毫瓦，这比双极型晶体管集成电路要小10~100倍。

(2) 制造工艺简单，成品率高。因为不需要双极型集成电路中元件之间的电隔离，以及采用MOS管代替扩散电阻作为负载，这样就大大简化了工艺程序（只为双极型集成电路工艺程序的一半左右），使成品率提高，成本大大下降。

(3) 集成度高。MOS集成电路由于：①功耗远比双极性集成电路小，可以高度密集；②MOS管本身占用面积小；③省去元件之间的隔离和扩散电阻所占用的面积；④级间采用直接耦合，且MOS管可作双向开关用等等使得MOS集成电路所用的元件少，电路构成简单。因此，在一片同样面积的硅片上的MOS集成电路，可以制造更多的逻辑单元。它特别适于制造中规模(MSI)和大规模集成电路(LSI)。

MOS数字集成电路的主要缺点是工作速度低。如不采取特殊措施，电路的工作频率一般小于1兆赫，这比双极型数字集成电路要小十到几十倍。所以MOS集成电路一般用于工作速度低的地方。最近迅速发展起来的互补型MOS数字集成电路（简称CMOS*），使工作速度大大提高（可达25兆赫），而且功耗更小，集成度亦很高，引起人们极大的注意。

*CMOS为Complementary Metal—Oxide—Semiconductor的缩写

第一章 半导体表面场效应

§ 1.1 电场作用下的半导体表面

如同温度、光照等外界作用会改变半导体的导电能力一样，人们很早就知道，在垂直于半导体表面的电场作用下，会引起半导体表面载流子数目的变化，从而导致半导体表面导电能力的变化，这就是所谓半导体的“表面场效应”，MOS 场效应管正是利用这种半导体“表面场效应”来工作的。

1.1.1 半导体表面多数载流子积累

图 1-1 是一个说明表面电场效应的示意图（以 P 型半导体为例来说明）。以 P 型半导体硅为衬底，在它的表面上是一层二氧化硅薄膜，再在二氧化硅层上是一层金属板，这样就构成一个金属—二氧化硅—半导体的结构，它好象是以金属板和半导体硅为两个极板，而以二氧化硅层为介质的电容器。

我们假定二氧化硅层中是不带任何电荷的绝缘层，如果在金属板和半导体之间加上一定的电压 V_G 时，那么在金属板和半导体之间就会产生一个垂直于半导体表面的电场。当 MOS 结构加上负电压 ($-V_{G1}$) 时，即金属板接负，而半导体接正时，则建立的电场，其方向是从半导体指向金属板（如图 1-2(a)）。在此电场的作用下，把半导体中的多数载流子空穴吸引到半导体表面，并在衬底与 SiO_2 交界处的硅表面上形成一层空穴积累层，同时在金属板上积累一层电子层，相应的电荷分布如图 1-2(b) 所示。随着金属板与半导体间施加的负电压 ($-V_{G1}$) 增加，

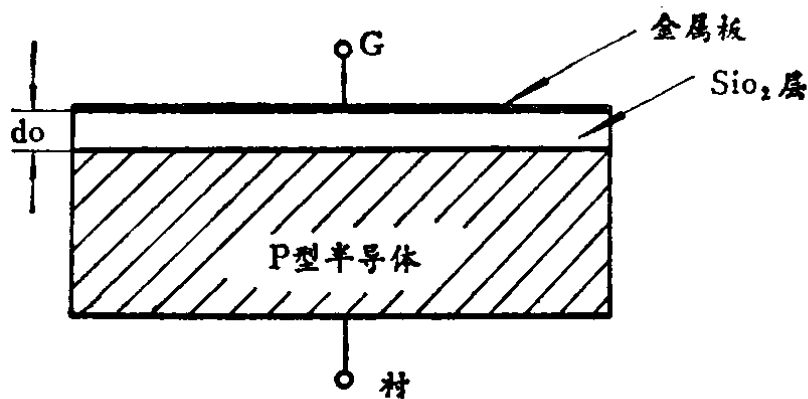


图1-1 金属-二氧化硅-硅结构

则在硅表面建立的电场越强(电场强度 $E = \frac{V_G}{d_o}$, d_o 为 SiO_2 膜的厚度),因而在硅表面积累的空穴越多。

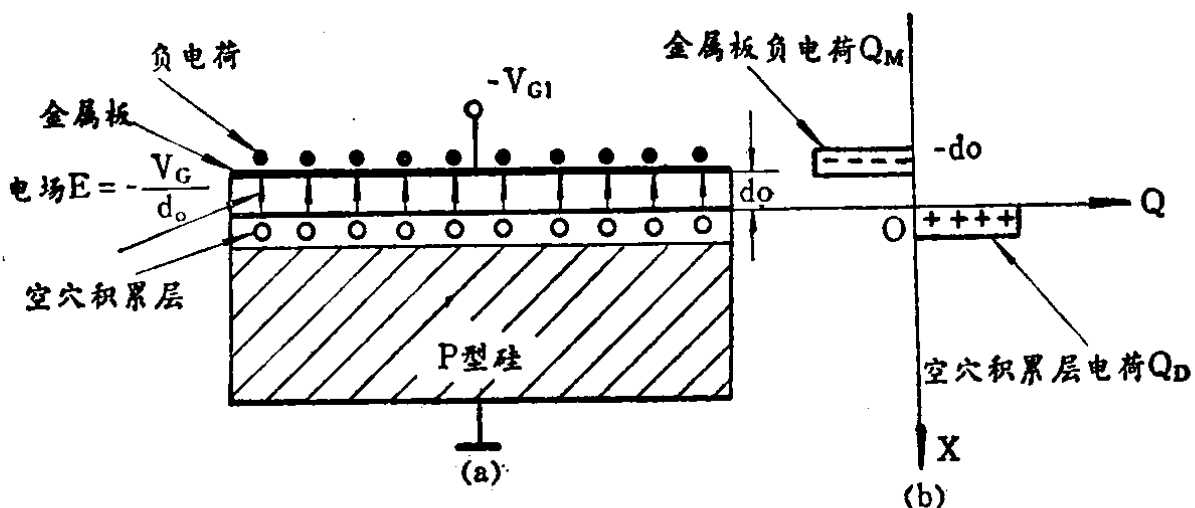


图1-2 负电压($-V_{G1}$)作用下,半导体表面多数载流子积累

1.1.2 半导体表面载流子耗尽

当金属-二氧化硅-硅结构加上正电压 ($+V_{G2}$) 时,金属板接正,半导体接负,则在金属与半导体间产生的电场是垂直指向半导体硅表面〔图1—3(a)〕。在此电场作用下,排斥P型硅表面的多数载流子——空穴,导致硅表面形成一层缺乏载流子的薄层(实际上是吸引电子到衬底表面并被空穴俘获而形成负

离子组成的空间电荷层)。在此薄层中,由于载流子空穴被排斥走,而剩下的是一些受晶格束缚的不能导电的负离子(受主离子),所以叫耗尽层(即导电载流子耗尽的意思)。这样半导体表面形成负离子空间电荷积累,其空间电荷量 Q_D 与金属板上的电荷量 Q_M 是相等的,而极性相反。相应于此 $+V_{G2}$ 的电荷分布如图1—3(b)所示。图中 X_D 为耗尽层厚度。随着 $+V_{G2}$ 的增加,电场排斥硅表面层中的空穴越多,则形成的耗尽层厚度 X_D 越大,以保持耗尽层空间负电荷与金属板上正电荷的平衡。

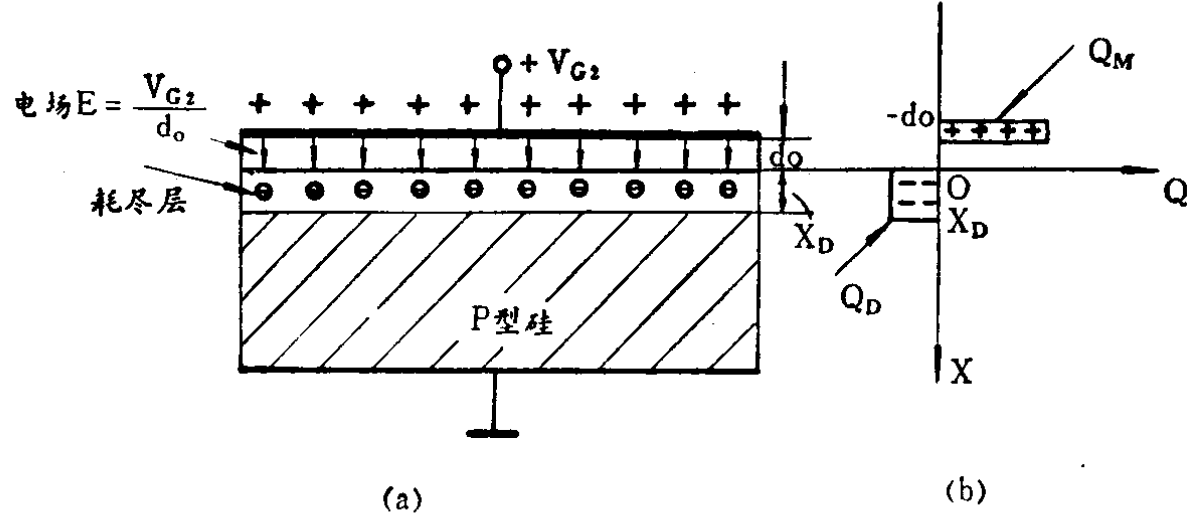


图1-3 $+V_{G2}$ 作用下, 半导体表面多数载流子耗尽

1.1.3 半导体表面载流子反型

从上述已知, 增加金属与半导体之间的正电压 V_G , 则产生的垂直指向半导体表面的电场强度就越强, 在此电场作用下, 排斥半导体表面的多数载流子(空穴), 吸引少数载子(电子)的能力越强。那么为什么硅表面只形成一层耗尽层而未形成一层电子积累层呢?这是因为正电压 $+V_G$ 还比较小, 因而产生的电场亦比较小, 因此吸引电子的能力有限, 再加上在P型硅中电子数目较少, 电子在被电场力吸引到表面的过程中, 多数都被多数载流子空穴复合掉, 即使有少数电子到硅表面但也构不成一层

电子层，因此在电场作用下排斥硅表面的空穴起了决定性的作用，故在硅表面形成是一层负离子组成的耗尽层。

如果进一步增加金属板与半导体之间的正向电压 $+V_G$ ，则不仅会把P型半导体表面层中的空穴全部赶走，而且使吸引到半导体表面来的电子数目大大增加，当 $+V_G$ 增加到某一数值即 $V_{G3} = V_T$ (V_T 称为开启电压或阈值)时，则大量吸引到半导体表面来的电子就形成微薄的一层电子积累层，从而使原来为空穴占多数的P型半导体表面层变成了电子占多数的N型层。P型半导体表面形成的这个N型薄层，由于与衬底P型半导体导电类型相反，所以叫反型层。而在反型层的下面才是负离子组成的耗尽层，见图1-4(a)所示，相应的载流子分布如图1-4(b)所示，图中 Q_M 为金属板所带正电荷量， Q_I 为反型层所带的负电荷量， Q_D 为耗尽层所带负电荷量。

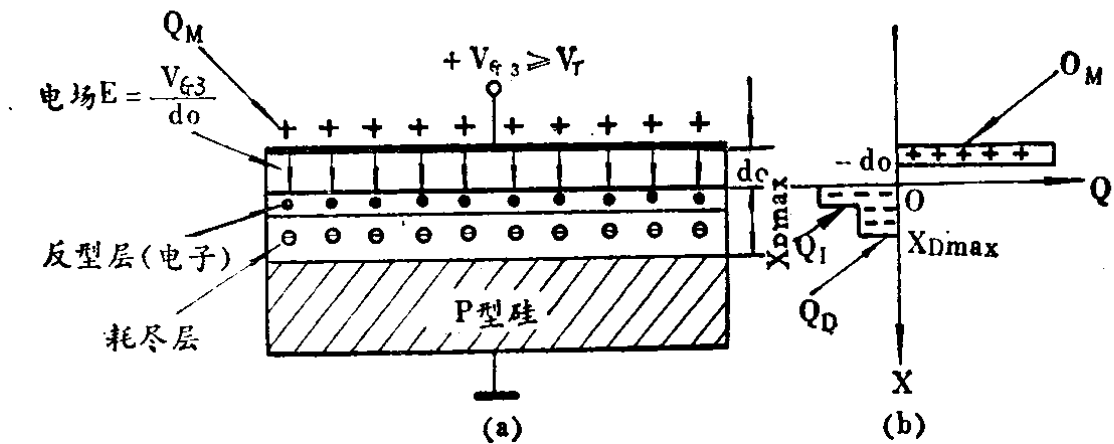


图1-4 $+V_{G3}$ 作用下，表面形成反型层时的载流子分布

显然，平衡状态下应有

$$Q_M = -(Q_I + Q_D), \tag{1-1}$$

由于反型层是在电场作用下产生的，不言而喻，此反型层的厚度和反型层中电子的数目会受半导体表面电场强度的控制，

随着电场强度的增大而增加。MOS场效应管就是利用这种表面效应而进行工作的半导体器件。

§ 1.2 MOS电容

上面所介绍的金属-二氧化硅-半导体系统，类似一个以金属和半导体为两个极板，以二氧化硅为介质的电容器，通常简称为MOS电容。它是构成MOS管的核心。因此研究MOS电容效应，对我们深入了解MOS集成电路的工作原理和工作速度是很重要的。初看起来，MOS电容似乎是一个以金属和半导体为两极板的平行板电容，它的电容值是恒定的，不随外施电压变化而变化，其实不然，它与半导体表面电荷分布有着密切的关系，而半导体表面电荷的分布是随外施电压变化而变化的。所以MOS电容亦是随外施电压的变化而变化。

1.2.1 理想MOS电容

所谓理想的MOS电容，是指二氧化硅层中完全不带任何电荷以及氧化层是理想绝缘体的MOS电容。对于这样的理想电容，我们不必考虑氧化层中的电荷效应，同时也不必考虑由于金属与半导体中电子逸出功的不同而产生的接触电势问题。

上一节已经分析了外施电压作用下，MOS电容结构中半导体表面的场效应可分为半导体表面多数载流子积累层、表面耗尽层以及表面反型层等三种情况，如图1-2~1-4所示。对应这三种情况下的理想MOS电容分析如下。

1. 表面积累层情况

上节介绍了P型硅MOS电容结构，在外施负电压作用下，半导体表面形成一层多数载流子空穴积累层，如图1-2所示。积累层的电荷量是随着外施负电压的增加而增加的。我们知道电容量的定义是，极板上电荷的变化量(dQ)与两极板间的电压