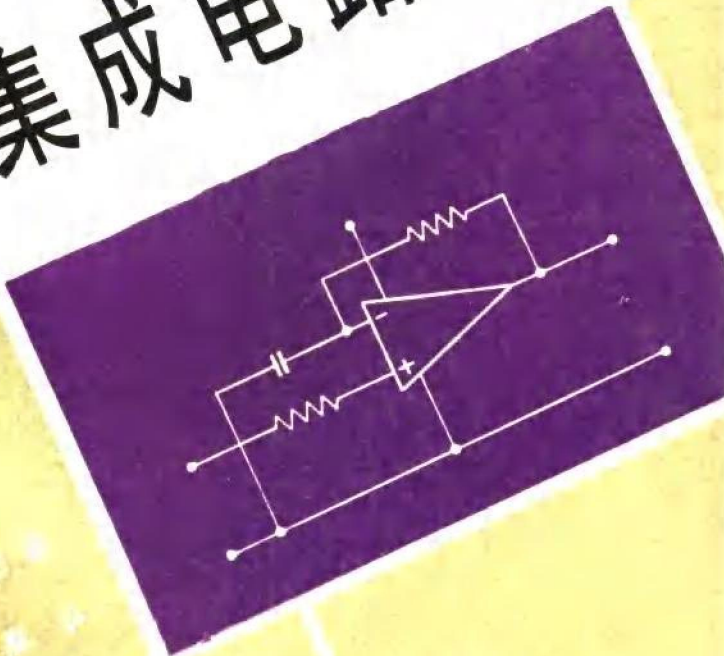
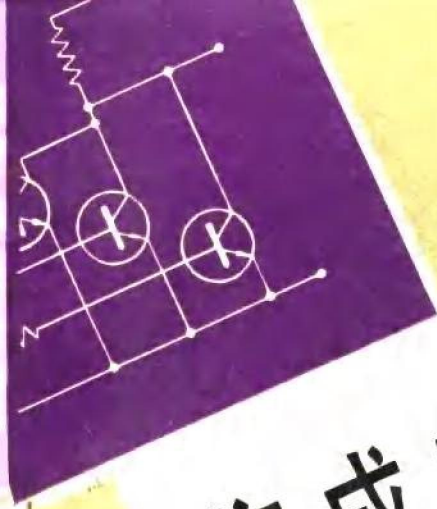


新技术、科学系列

集成电路手册



内 容 简 介

这是为工程技术人员提供的《新技术、科学系列》中的一本，在集成电路方面的众多书籍中，它以其全面性和实用性受到欢迎。本书简述了集成电路的基本原理，介绍了集成电路的一般工艺，评述了各种类型的集成电路及其应用，并给出了线性集成电路的应用实例。读者并不需要具备高深的专业知识就能领会和掌握书中的内容。它可供工程技术人员、理工科大学生、业余无线电爱好者使用。

R. G. Hibberd

INTEGRATED CIRCUIT POCKET BOOK

Newnes Technical Books, 1982

新技术、科学系列

集 成 电 路 手 册

R. G. 希伯德 著

张邦宁 译

孙彦卿 石秉学 校

责任编辑 鄢德平 王昌泰

科学出版社出版

北京东黄城根北街16号

中国科学院印刷厂印刷

新华书店北京发行所发行 各地新华书店经售

*

1989年10月第一版 开本：787×1092 1/32

1989年10月第一次印刷 印张：7 1/2

印数：0001—5 420 字数：170 000

ISBN 7-03-001255-0/O · 281

定价：4.70 元

序 言

这本书是事先计划好要接着我较早的作品《晶体管手册》写的，在集成电路的题目下继续叙述固态电子学。我努力保持类似的水准——基本上具有全面性、实用性。

在准备原稿过程中，我大量地采用了我在以前的书《集成电路——一本基础教程》中所使用的资料，并为此向我的公司“得克萨斯仪器公司”和出版者“McGraw-Hill（美国）”表示感谢。前些时候，这本基础教程曾由《机械设计》期刊（在美国）和《轨道》期刊（在欧洲）连载，我也对有关人士表示感谢。我女儿凯（Kay）承担了此书手稿的打字工作，耐心地校对了手稿，谢谢她。

R. G. 希伯德

目 录

第一章	集成电路的基本原理·····	1
第二章	硅平面工艺·····	16
第三章	双极集成电路工艺·····	38
第四章	数字集成电路·····	68
第五章	线性集成电路·····	92
第六章	MOS 集成电路 ·····	115
第七章	中规模和大规模集成·····	139
第八章	标准商品集成电路评述·····	162
第九章	集成电路的使用·····	190
第十章	线性集成电路的使用实例·····	203
附录 1	缩写词汇编·····	219
附录 2	单位·····	226
索引	·····	227

第一章 集成电路的基本原理

引言

集成电路是一种小型、完整的电子电路；所谓“小”和“完整”，是指在大约 $1\frac{1}{4} \times 1\frac{1}{4} \times \frac{1}{4}$ 毫米的小硅片上包含了全部的元件和接线。为了帮助看清楚这点，图 1.1 表示出这样的小芯片在人手指上的情形。这种小芯片被密封在一个外壳中，其典型尺寸是 $18 \times 6 \times 3$ 毫米，上面带有大约 14 条引线，这样就可以把它方便地装配在电子仪器上。

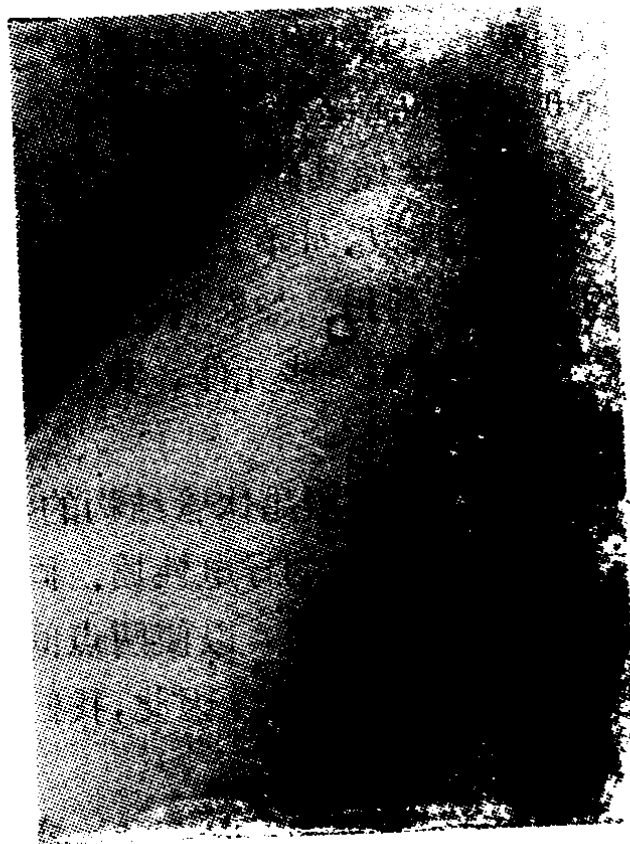


图 1.1 在人手指上的集成电路芯片

一个电子电路，若用电子管装配，则占有的体积大约为 0.5 立方英尺，即使用小晶体管组装也占据 100 立方英寸体积，现在如何在一块小薄硅片上印制包含这些元件的线路并且将其密封在小于 1/10 立方英寸的外壳内？为了说明这种惊人的发展，最好把导致集成电路的一些因素逐个罗列出来。

(1) 无疑，第一位的，也是最主要的因素是晶体管的发明。晶体管的一个显著特点是它靠电子通过固体导电材料运动而工作，而不是象电子管中那样通过真空而工作。其结果是晶体管的内阻很低。

(2) 晶体管的低内阻使其在低电压（低到一、二伏特）和小电流（小到几微安）的条件下就能有效地工作。在这些条件下工作其功率消耗极低，无论是晶体管本身还是有关的电路电阻都是如此。

(3) 晶体管的低内阻还允许通过高电流密度，进而允许有很小的有效面积。一典型的小信号晶体管能够设计得在硅芯片上仅占有 0.15×0.1 毫米（ 6×4 毫英寸）的有效面积。对于分立的晶体管，要使其硅芯片小于 0.37 毫米（15 毫英寸）见方是不可能的，所以，对于上述的晶体管，大部分硅片浪费了，仅有约 10% 被利用。如果我们在制造晶体管的同时，利用多余的硅片来制造另一些元件，我们就能在同样大小的硅片上做成完整的电路。

(4) 制造晶体管时，按照晶体管结构的要求，在硅片中相继掺入杂质，以此来改变硅的导电性质。同样的工艺还能用来改变硅的选定区域的导电性，以使两点间具有所需要的阻值，或得到能起电容作用的结构。因此，我们能够用此工艺同时做出晶体管、电阻和电容。

(5) 使用晶体管所要求的同一工艺，在 0.3×0.05 毫米（ 12×2 毫英寸）的硅片上能做成 1000 欧姆的电阻，高阻值

电阻则按比例加长。

(6) 如果典型晶体管和 1000 欧姆的电阻所占的面积为上文所述,那么我们能够将 35 个元件(比方说 15 个晶体管和 20 个 1000 欧姆的电阻),制做在 0.75 毫米(30 毫英寸)见方的硅片上。把一合适的铝条图形蒸镀在芯片表面上,就能把晶体管和电阻互相连接起来,以得到任何所需要的电路。

(7) 这种集成电路只需 5 伏的电源就能工作,并且在这电压下每个元件的功耗只有一、二毫瓦。上述的约 0.75 毫米见方的芯片的总功耗为 30—60 毫瓦,虽然硅片封装在很小的管壳里,功耗热也能散掉。

这样,一种全新的电子学方法就出现了。集成电路的第一个优点是体积小,可直接用在导弹和电子计算机的电子设备中。而现在更为重要的是,这种新方法使所有电子设备的造价大大降低,而设备的可靠性却大大提高。

在这头一章的其余部分,我们将看到集成电路对电子学各个方面的影响。

小 型

如上所述,一块集成电路能用很小的硅芯片做成,其典型大小在 $1\frac{1}{4}$ — $2\frac{1}{2}$ 毫米见方 ($\frac{1}{20}$ — $\frac{1}{10}$ 英寸见方) 之间。芯片小意味着最终封装后的整体可以相应的小。第一种标准封装只有约 $6 \times 3\frac{1}{2} \times 1\frac{1}{4}$ 立方毫米 ($\frac{1}{4} \times \frac{5}{32} \times \frac{1}{20}$ 立方英寸), 因此毫不奇怪,集成电路的第一个优点是,可以使电子设备体积大大缩小。其初型发展的重要动力来自空间计划,这是因为宇宙飞船每减轻一磅意味着要减少发射飞船所耗的

燃料，因而减少飞船费用约 10000 镑。集成电路在这方面的潜力是相当大的。另外的动力来自军事上对减少空运的和便于携带的电子设备的重量的需要。这些设备越来越复杂，因而尺寸也越来越大。但是，除空间应用外，把这么小的芯片密封在很小的管壳里显然是没有必要的。在很多设备中，整个体积的大小主要是由其它构件或外部设备所决定的。一个很好的例子是电视接收机，其体积主要是由阴极射线管所决定的。组件设计得大些，可能减少其本身的成本，而且也适合于现代印刷电路板的装配技术。

现已制成的几种标准管壳如图 1.2 所示。图上部的是一个圆形管壳，由普通的 TO-5 型晶体管管壳发展而成。接下来是两个小的扁平管壳，当必须要求小体积时使用之。其中左边一个管壳是金属的，通过金属片和低融玻璃焊封金属引线，整个尺寸为 $6.5 \times 3.5 \times 1.25$ 立方毫米 ($0.26 \times 0.15 \times 0.05$ 立方英寸)。右边的是稍大些的陶瓷封装。下部的两个是“双列直插式”管壳，其引线设计成间隔为 2.5 毫米 (0.1 英



图 1.2 几种集成电路管壳

寸) 的两行, 以与标准印刷电路板中的插座孔一致。这种“双列直插式”管壳尺寸为 $18.5 \times 6 \times 3$ 立方毫米 ($0.75 \times 0.25 \times 0.125$ 立方英寸)。左边的是模压塑料结构, 适合于大多数的应用, 而右边的是陶瓷结构。

小型的另一优点与电路的功能有关。集成电路芯片上一些元件和连线的紧凑排列增强了抗电干扰的性能, 这种干扰是由变动着的磁场引起的, 所以可以在很低的信号电平下很好地工作。因此, 可以充分利用晶体管在低电源电压下工作的能力, 以降低对功率的需求。尽管这样做最重要一点是使硅片内部温升减至最小, 但对一些大设备来说在电源需求中经济上的节约也是十分重大的。在很多情况下, 用电池就可以工作。

集 成 度

在引言中, 列举了集成电路中元件的一些典型面积。在集成电路发展初期, 半导体制造工艺中所用的光刻技术远未发展起来, 并且元件的面积太大。元件面积能缩到多么小直接取决于用光刻和用化学蚀刻工艺所复制的线条有多窄。1960 年前后, 已能刻出宽 25—50 微米 (1—2 毫英寸) 的线, 其互相之间的间距也是这个量级。以后, 工艺规程和加工设备逐渐有了改进, 到现在已经可以大量生产宽为 5 微米 ($1/5$ 毫英寸) 的线, 其间距也是 5 微米。这就使元件尺寸减少很多, 以致能够把更多元件做在一块集成电路芯片上。图 1.3 表明在 1.25 毫米 (50 毫英寸) 见方的集成电路芯片上电路元件的数目是如何逐年增加的。毫无疑问, 随着工艺的改进和更精密设备的发展, 这个数目将继续增加。

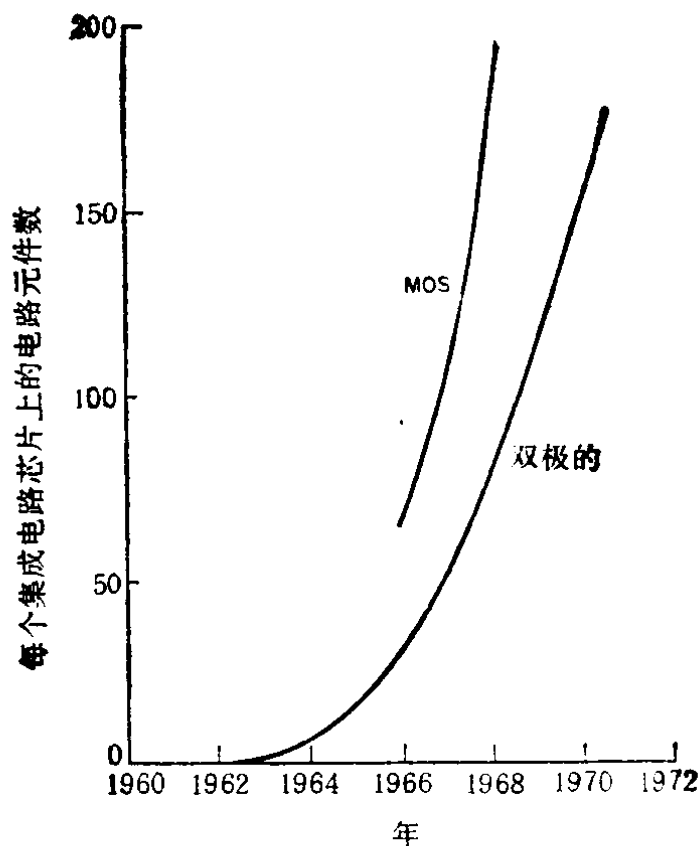


图 1.3 集成电路芯片的集成度增长图解

价 格

自从有了半导体工业以来，随着经验的积累和产品数量的增加，卖出价格便不断下降。这有些象“学习曲线”，半导体器件生产是这种理论的典型例子，制成品的价格每下降 25 % 左右，器件生产的累加量(从产品一开始算起)就要增加一倍。图 1.4 中曲线 (a) 表明小信号硅晶体管的平均售价自 1960 年后是怎样下降的。

对于集成电路，列举每个集成电路的平均价格是不明智的，因为各种集成电路的容量大不相同。通常用基本电路功能的平均价格作为比较的基础。基本功能是指数字电路的逻辑门或线性电路的一个放大级。图 1.4 中曲线 (b) 给出了数

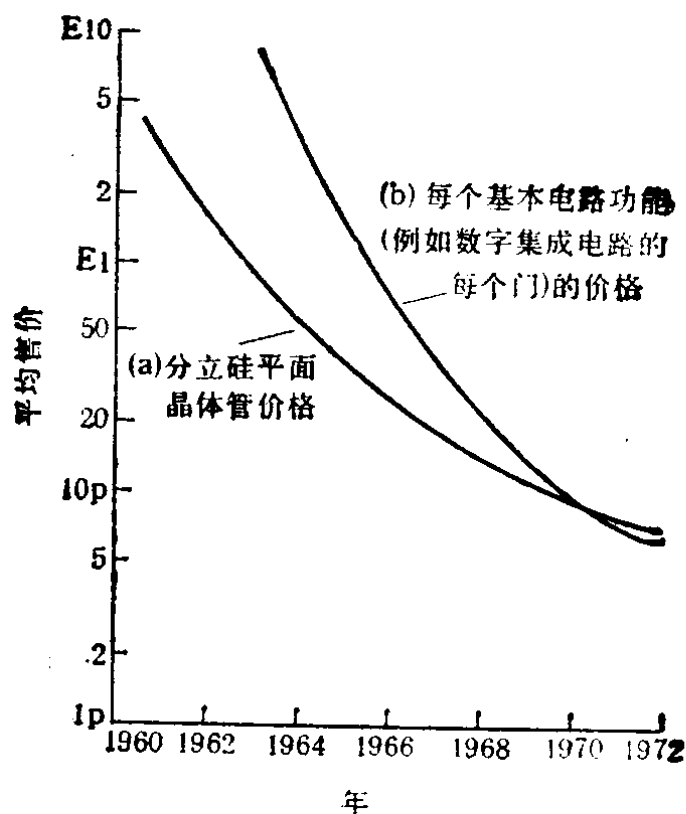


图 1.4 硅平面晶体管 and 数字集成电路的平均售价的下降曲线

字集成电路的每个基本电路功能的售价是如何降低的。

有意思的是,对于集成电路来说,一个基本电路功能 (一个完整的门或级)的价格比一个单个的分立晶体管价格要低。其原因正像前面提到的,一个分立的晶体管芯片上大部分硅片浪费了,然而在集成电路芯片中硅片全部都利用了。图 1.5 说明了这点。它用同一比例画出一个典型的小信号晶体管和一个集成电路芯片,晶体管芯片为 0.5 毫米 (20 毫英寸) 见方,含有一个器件结构,而一个大 4 倍的集成电路片含有 28 个电路元件结构。它们基本上形成了五个基本电路级。这样平均一个基本电路级比一个分立晶体管使用硅片面积要少,因而生产成本相应降低。

上述讨论所涉及的是作为标准编目产品大量生产时的售价,小量的或定制生产的产品情况则可能不同。在这里,我们

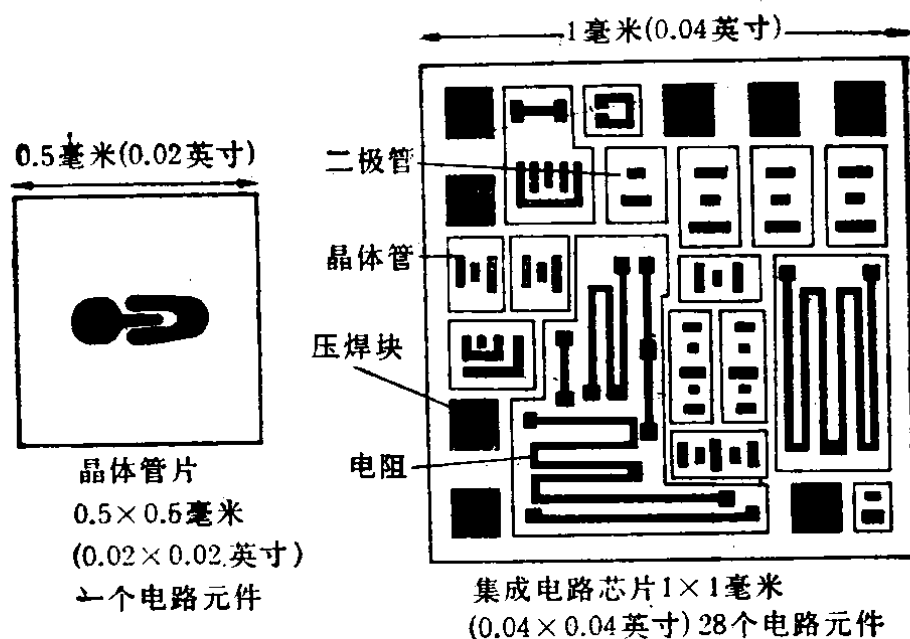


图 1.5 按相同比例绘制的晶体管和集成电路芯片

必须看到：总成本包括了设计成本和加工机械的成本。对于集成电路来说，全部设计成本是很高的。它包括设计初始功能电路（常常以试验电路板的形式出现）；然后设计每一个电路元件以及它们的矩形面积版图，包括接线图；还要设计和制作用于光刻工艺的几个（最少六个）光掩模，试生产批量器件并研制合适的测试程序，可能还要研制测试设备。然而，一旦证明设计是正确的，而且制造设备建立起来了，那么，每块集成电路大量生产的成本是很低的。如果把设计成本摊给所有集成电路制成品，则每个集成电路成本与制造总量的关系如图 1.6 所示。假定设计成本是 4000 镑，大量生产的每块成本是 25 便士。每个集成电路块的总成本是分摊的设计成本（曲线 (a)）与制造成本（曲线 (b)）的总和。利用如上的估计可以看出，当生产 100000 块时，每个集成电路分摊的设计成本下降为制造成本的 10%。随着产品总数的降低，每个集成电路的总成本迅速增加。在图 1.6 中包含有对应的印制电路板装配的、电路功能像集成电路一样的分立器件电路成本的估

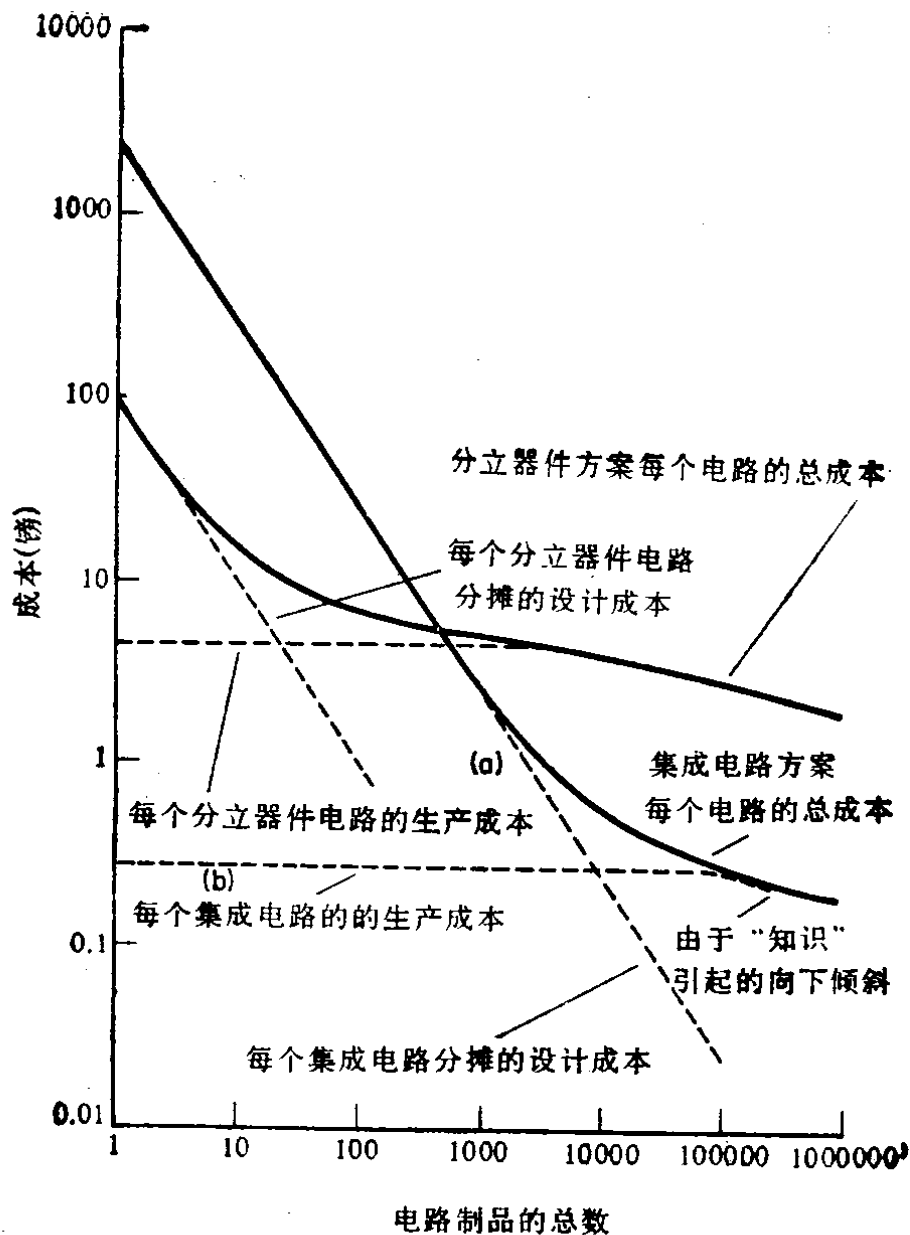


图 1.6 每个电路总成本与电路制品总数之间的关系

计。这时设计成本相当低，但是装配分立元件所需要的劳动使制造成本变高。可以看出，仅当大量生产时，集成电路的成本才能远低于分立器件装置的成本。假定一买主希望得到一定制设计的电路，总共仅要 100 块。从图 1.6 可以看出，与分立器件装置的 8 镑一台相比，集成电路成本是 40 镑。然而，如果用户要买 100000 块，那么集成电路芯片的成本仅为 25 便士，对应的分立装置为 3.2 镑。看看另一种情况，用

户也仅要 100 块电路，但是能够找到标准化大量生产的集成电路，这 100 块也是每个 25 便士。因此为降低费用，使用标准的、载入商品目录的集成电路，对于设备设计者是很有吸引力的。

集成电路的设计

在集成电路制造中所用的工艺会对电路的容量、特性、成本产生某些限制，所以设计者必须仔细加以考虑，以得到在任何要求下的最佳设计。

初期的电子线路使用分立元件，有源元件——电子管和晶体管——通常是最昂贵的元件。无源元件，特别是电阻，相对要便宜些。因此要得到价格低的装置，电路设计者希望用尽量少的有源元件来满足要求。

对于集成电路的制造来说，加工包含许多相同集成电路硅片的费用，基本上与硅片的总容量无关。集成电路占据面积越小，硅片上的电路数目就越多。每个电路的生产成本就越低。因此，制作一个集成电路的费用基本上与它所占面积成正比。与此类似，制做电路中任一元件的费用与此元件所占的面积成正比。几千欧姆以上的扩散电阻和大约 30 皮法以上的电容所占面积比一个小信号晶体管大，因而费用也多。所以，为了减少总的占用面积，设计集成电路要尽量利用晶体管和二极管而不用电阻和电容，这样制作费用少。由于电阻的费用与其阻值成正比，因此使用电阻时，都应尽可能采用低的阻值；对于电容更是这样。一般说来，低电阻以及级间不用电容而直接耦合都会降低电路造价。

另一种考虑是设计集成电路时必须使所占面积尽可能小。实践中发现，随着电路面积变大，硅片上集成电路的成品

率就要降低,如图 1.7 所示,其原因几乎肯定是硅材料中的随机缺陷. 电路面积越大,其中出现缺陷的几率也越大,进而电路报废的几率也越大.

构成集成电路的元件具有某些特点,这些特点在分立元件电路中是没有的,因此设计时要非常小心,确保不出现所不希望效应. 每个元件被隔离区域包围着,此隔离区有电容,并且高频时能与其它元件发生寄生耦合. 扩散电阻与形成扩散电阻的区域之间也有一分布电容,而且这会导致高频时有效阻抗改变. 结电容的值由其上的偏压决定,因此,在电路设计时可能要特别加以注意. 并且一批批相继制出的扩散电阻绝对值相差一般要大于 $\pm 10\%$. 然而,并排制造的两个电阻的阻值之比在批与批之间相差不多——接近 $\pm 2\%$. 因此电路设计往往使起作用的只是两个电阻的比. 在负反馈电路

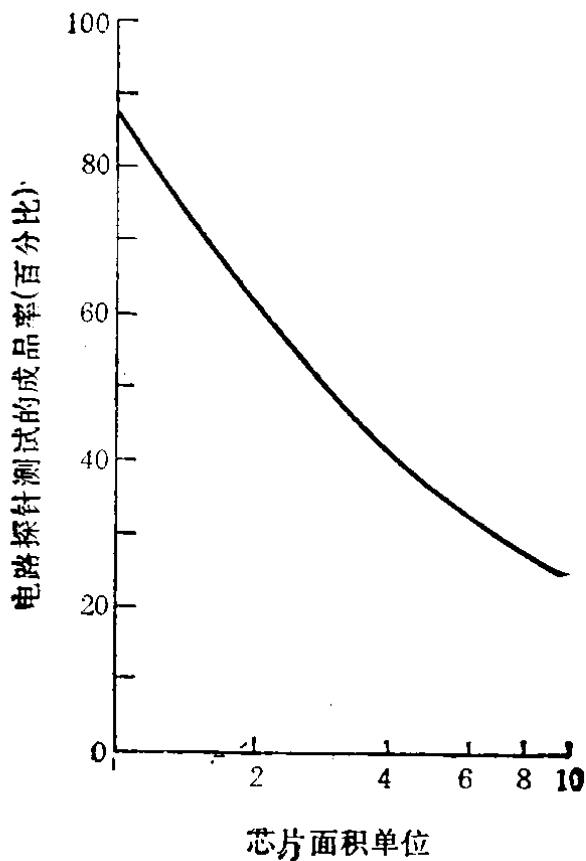


图 1.7 集成电路芯片面积和它的探针测试成品率之间的典型关系

中,这是特别重要的。

性 能

在集成电路设计中,有时必须兼顾几方面的性能,因为全部元件都是用同一工艺流程来完成的。扩散工艺通常是为电路中的晶体管制定的,因此,它对其它电路元件可能并非最佳。这可能带来在分立元件电路中所没有的某些限制,但是一个好的协调方案通常是可能的,而且仔细设计的集成电路能够得到与对应的分立元件电路类似的或更好的性能。

集成电路改善性能的特别情况出现在元件的匹配和热跟踪中。比如,在差动放大级中的两个晶体管需要初始匹配,而当温度变化时,为减小直流漂移,要继续匹配。在集成电路中,两个并排做成的晶体管本质上有同样的特性,包括温度变化特性。当然,同样的说明也适用于集电极负载电阻和基极偏压电阻。

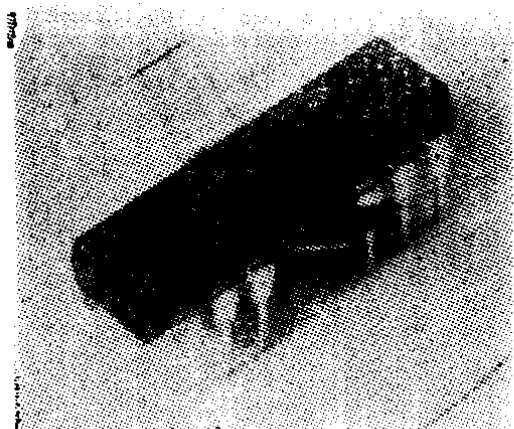


图 1.8 5 瓦集成电路放大器的封装

尺寸小,靠得近,减少了寄生电容和时间延迟。进一步减少整个系统的时间延迟是可能的,因为集成电路间需要较少的外部系统连线。

虽然,由于硅片尺寸很小,对集成电路的功率耗散有某种限制,然而,把芯片镶在专门的管座上,使热量从片上散出去,就能使允许的功率增加。5 瓦音频放大器集成电路是个例

子,如图 1.8 所示.芯片被镶在管座上,靠一个宽的长条引出,后者能固定到外部热沉上。

可 靠 性

现代电子设备越来越复杂,一个完整系统往往要大量电路互相连结,这就要特别强调可靠性。

可靠性可以定义为“一个器件或系统在一规定时期完成一特定功能而不失败的概率”。为了更好地理解其涵义,考虑一个包含 50000 个晶体管的电子计算机,其中任何一个管子坏了,计算机都不能工作。如果假定在晶体管失效的间隔中,计算机必须平均工作七天,那么晶体管的平均寿命必须是 350000 天,约 1000 年。然而我们不能监测或精确测定这么长的时间周期,这就是为什么通常要规定每个器件的失效率常数及最大失效率的原因。在上述情况下,一个器件的最大失效率是 50000 分之一每 7 天 (168 小时)。另一种说法是:失效率为 0.012% 每 1000 小时。这是正常评估集成电路失效率的一个方法。

前面提到过,制作集成电路所使用的工艺基本上同硅平面晶体管所使用的一样。因此,能够证明:一个集成电路的可靠性应该与相同芯片尺寸硅平面晶体管的有同样量级。事实上,结果已表明,这是合理的推论;一些证据说明,在一定尺寸的芯片上,集成电路的可靠性一般和所含元件的数量无关,这是最重要的一点。比如,在以前单个硅平面晶体管使用的芯片尺寸上,集成电路有 50 个元件,那么这意味着,设备可靠性要比分立元件装配时提高约 50 倍。

还有证据表明,使用分立元件装配的设备,其许多失效是由于元件间的外部连线引起的。在集成电路中,外部联线的