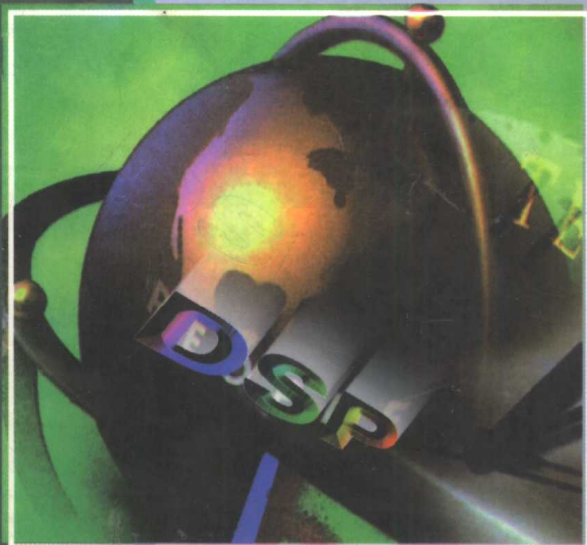




研究生系列教材

# 高性能数字信号处理器 与高速实时信号处理



苏 涛  
吴顺君 编著  
廖晓群



西安电子科技大学出版社  
<http://www.xduph.com>

## 内 容 简 介

以数字信号处理器(DSP)为基础的实时数字信号处理技术正在迅猛发展,现已广泛应用于图像处理技术、语音处理、智能化仪表、生物医学与工程、通信、自动控制系统等许多新技术领域。通用DSP,特别是高性能通用DSP的处理能力正在迅速提高,可以完成FIR滤波、IIR滤波、自适应滤波、FFT及DFT、各种通信体制下的信号编解码等大量常用数字信号处理任务。以ADSP2106X系列并行32bit浮点DSP构成的分布式并行系统和共享总线式并行系统,可以满足运算量日益增长的雷达、声纳、软件无线电等应用领域的需要。

本书对各种类型DSP的性能和应用特点作了比较,以综合性能较高的ADSP2106X为主,全面介绍了DSP及其外围设备接口的设计方法,从实用性和使用两个方面帮助读者掌握各种实时处理算法的实现和DSP处理系统设计。本书取材于当今最新的DSP器件和外围设备技术,并分析了未来DSP技术的发展方向。

本书面向通信、雷达和电子工程专业类的科研和工程设计人员,可作为研究生和高年级本科生的教材,也可以兼作工程设计手册和DSP学习教程。

### 图书在版编目(CIP)数据

高性能数字信号处理器与高速实时信号处理/苏涛等编著.

—西安:西安电子科技大学出版社,1999.9

ISBN 7-5606-0742-X

I. 高… I. 苏… III. ①数字信号发生器 ②数字信号—信号处理 N. TN911.72

### 中国版本图书馆CIP数据核字(1999)第24205号

责任编辑 杨宗周

出版发行 西安电子科技大学出版社(西安市太白南路2号)

电 话 (029)8227828 邮编 710071

http://www.xduph.com E-mail: xdupfxb@pub.xaonline.com

经 销 新华书店

印 刷 西安长青印刷厂

版 次 1999年9月第1版 1999年9月第1次印刷

开 本 787毫米×1092毫米 1/16 印张 21.875

字 数 511千字

印 数 1~4 000册

定 价 28.00元

ISBN 7-5606-0742-X/TN·0133

\* \* \* 如有印制问题可调换 \* \* \*

本书封面贴有西安电子科技大学出版社的激光防伪标志,无标志者不得销售。

# 前 言

经过长期的理论研究与实践,在各种实时处理应用需求的推动下,数字信号处理的理论和实现技术日趋完善。随着超大规模集成电路技术水平的飞速发展,数字信号处理器的处理能力正以指数级的速度得到提高,在科学研究、军事及民用电子技术领域发挥着越来越重要的作用,其应用广度和深度正在不断地扩展和深化。

然而实际应用对处理速度的需求在不断增长,现有 DSP 并不能满足所有需求。同时,受 VLSI 器件开关速度的限制和 DSP 外围存储器吞吐能力的制约,仅靠单 DSP 系统性能的提高已经不能适应超大运算量的要求。专用 DSP 利用硬件运算方式和片内多运算部件并行处理能力,在 FFT、FIR 滤波等应用中可以取得很高的处理速度和数据吞吐率。但专用 DSP 灵活性差,不具备通用编程能力,不能适应实时处理所要求的可重构和软件化发展的要求。而并行通用浮点 DSP 将片间并行功能集成在单片 DSP 内部,可以获得很高的并行处理能力和并行效率。AD 公司的 ADSP2106X 具备了并行 DSP 的种种功能,可以直接构成分布式并行系统和共享存储式并行系统,而且 ADSP2106X 特有的超级哈佛结构、片内大容量存储器、有效的寻址能力、单周期内三次运算能力以及更长的指令字使其各项性能显著高于同类型浮点 DSP,并且与更高性能的 ADSP21160 在指令、结构、设计方法上的高度兼容性使它能更好地向未来 DSP 进行代码移植,因此 ADSP2106X 系列 DSP 有更广泛的应用前景。

同样,定点 DSP 的 ADSP218X 也具备远大于其它定点 DSP 的片内存储器,可以构成高性能、低成本、小体积、低功耗的处理系统,在通信和消费类电子产品领域有很好的应用价值。

本书以 ADSP2106X 为主讨论了实时信号处理的实现方法和技巧,用它实现了 FIR、IIR、FFT/DFT、自适应均衡、正交插值、脉冲压缩、多 DSP 并行处理、自适应波束合成等,并介绍了 DSP 与各种类型存储器、A/D、D/A、直接频率合成器(DDS)的接口实现。本书所举实例和程序具有代表性和很强的实用性,部分设计直接取自于编著者的科研和工程实践。本书介绍的各种类型 DSP 大都取自于各著名 DSP 厂商的最新产品。

本书第 1、2、7、8 章由吴顺君和苏涛共同编写,第 3、4、5、6 章由苏涛编写,第 9、10 章由廖晓群编写,全书由苏涛统稿。

本书的出版得到了西安电子科技大学研究生教材基金的资助。

本书的出版得到了 AD 公司中国代理——深圳晨兴电子科技公司的支持与帮助。惠军龙先生向编著者提供了丰富的 AD 公司最新数据手册和技术应用资料，在此作者向晨兴电子科技公司表示衷心的感谢。

AD 公司为 DSP 设计提供了各种应用算法的源码程序和库支持文件，需要这些技术资料和相关技术支持的读者可以通过下述站点、电子信箱或电话联系。

<http://www.sunrise-hk.com>

<http://rsp.xidian.edu.cn/rsp/persons/adst.htm>

[sunrise\\_adi @ 163.net](mailto:sunrise_adi@163.net), 0755-3325656

由于掌握的资料和编著者水平有限，书中的不当与错误之处，恳请读者批评指正。

编著者

1999年6月于西安电子科技大学

# 目 录

<b>第 1 章 数字信号处理器技术综述</b> .....	1
1.1 数字信号处理器的发展和特点 .....	1
1.2 数字信号处理器的应用领域 .....	3
<b>第 2 章 数字信号处理器类型及应用概述</b> .....	5
2.1 DSP 种类 .....	5
2.2 各类型 DSP 介绍 .....	6
2.2.1 专用 DSP .....	6
2.2.2 定点 DSP .....	14
2.2.3 浮点 DSP .....	22
2.2.4 并行浮点 DSP .....	28
2.2.5 其它超高性能 DSP .....	34
2.3 DSP 的应用和开发 .....	39
2.3.1 DSP 的应用 .....	39
2.3.2 DSP 的开发系统 .....	41
2.3.3 模块化系统 .....	43
<b>第 3 章 ADSP2106X 功能与结构</b> .....	46
3.1 ADSP2106X 处理器概述 .....	46
3.2 ADSP2106X 运算控制单元 .....	48
3.2.1 运算单元 .....	48
3.2.2 程序控制器 .....	50
3.2.3 地址产生器和总线 .....	50
3.2.4 中断 .....	50
3.2.5 寄存器组成 .....	52
3.2.6 寄存器状态标志 .....	53
3.2.7 ADSP2106X 管脚说明 .....	56
3.3 存储器组织 .....	61
3.3.1 存储器总线 .....	61
3.3.2 存储器映射 .....	61
3.3.3 多处理器存储共享 .....	62
3.3.4 片内存储器 .....	63
3.3.5 片外存储器 .....	66

3.3.6	存储器控制与接口 .....	66
3.4	DMA .....	66
3.4.1	DMA 建立 .....	67
3.4.2	DMA 端口选择 .....	68
3.4.3	DMA 状态寄存器和参数寄存器 .....	68
3.4.4	DMA 通道优先权 .....	69
3.4.5	链式 DMA .....	69
3.4.6	DMA 中断 .....	69
3.4.7	DMA 的产生和终止 .....	70
3.4.8	外部总线 DMA 的特别用法 .....	70
3.4.9	DMA 传送速度 .....	70
3.4.10	二维 DMA .....	71
3.5	多处理器共享存储总线 .....	71
3.5.1	多处理器总线仲裁 .....	73
3.5.2	总线仲裁规则 .....	73
3.5.3	主处理器时间限制 .....	73
3.5.4	核优先访问 .....	74
3.5.5	复位后的总线同步 .....	74
3.5.6	直接读写从处理器 .....	74
3.5.7	通过 EPB 缓冲的数据传输 .....	75
3.5.8	总线锁定和信号机 .....	76
3.5.9	处理器间消息传递和矢量中断 .....	77
3.6	主机接口 .....	77
3.6.1	主机控制 .....	78
3.6.2	异步传送 .....	79
3.6.3	同步传送 .....	80
3.6.4	利用 $\overline{\text{SBTS}}$ 解决主机接口死锁 .....	80
3.6.5	直接读写从机 .....	80
3.6.6	通过 EPB 的数据传送 .....	81
3.6.7	处理器间消息传递和矢量中断 .....	84
3.7	链路口 .....	85
3.7.1	链路口功能和特点 .....	85
3.7.2	链路口控制寄存器 .....	86
3.7.3	握手信号 .....	88
3.7.4	链路缓冲 LBUF .....	88
3.7.5	链路 DMA 通道 .....	89
3.7.6	链路口中断 .....	89
3.7.7	传送错误检测 .....	90
3.7.8	令牌传递 .....	91
3.7.9	链路传送信号线 .....	92
3.8	串行口 .....	92
3.8.1	串口控制寄存器和数据缓冲 .....	93
3.8.2	数据字格式 .....	96

3.8.3	时钟信号 .....	97
3.8.4	帧同步信号 .....	97
3.8.5	多通道操作 .....	97
3.8.6	串口和存储器数据传送 .....	98
3.8.7	串口自环 .....	99
3.8.8	串口的应用 .....	99
<b>第 4 章</b>	<b>ADSP2106X 指令集 .....</b>	<b>100</b>
4.1	指令形式 .....	100
4.2	计算类操作 .....	106
4.2.1	ALU 运算 .....	107
4.2.2	移位器操作 .....	110
4.2.3	乘法器操作 .....	112
4.2.4	多运算指令 .....	114
4.3	其它类指令 .....	115
<b>第 5 章</b>	<b>ADSP2106X 开发系统 .....</b>	<b>117</b>
5.1	定义结构文件 .....	118
5.2	编写汇编程序 .....	119
5.2.1	语法和符号 .....	120
5.2.2	预处理伪指令 .....	121
5.2.3	汇编伪指令 .....	122
5.3	汇编器 .....	123
5.4	链接器 .....	123
5.4.1	链接器的作用 .....	124
5.4.2	运行链接器 .....	124
5.5	引导加载器 .....	124
5.5.1	引导模式和引导加载码 .....	124
5.5.2	运行 ldr21k .....	125
5.5.3	生成加载程序文件 .....	126
5.6	模拟器 .....	127
5.6.1	模拟器操作 .....	128
5.6.2	模拟器运行步骤 .....	128
5.6.3	I/O 口描述 .....	129
5.7	库管理器 .....	129
5.7.1	lib21k 命令形式 .....	129
5.7.2	库管理器使用方法 .....	130
5.7.3	软件包中的标准库函数 .....	130
5.8	C 编译器 .....	131
5.8.1	C 编译器的有关概念 .....	131
5.8.2	C 调用汇编函数 .....	135
5.8.3	行插入式汇编语句 .....	137
5.8.4	联系 C 变量和汇编符号 .....	139

5.8.5	汇编支持的宏 .....	140
5.8.6	C语言规范和扩展 .....	140
5.8.7	C编译器开关参数 .....	141
5.8.8	C源码调试器 CBUG .....	145
5.9	仿真器 .....	149
5.9.1	多DSP的JTAG链 .....	150
5.9.2	仿真多DSP .....	150
5.10	ADSP2106X开发板EZ-LAB和EZ-KIT Lite .....	151
<b>第6章</b>	<b>ADSP2106X系统设计</b> .....	<b>152</b>
6.1	电路设计 .....	152
6.1.1	重要信号线的设计 .....	152
6.1.2	印制板制作 .....	152
6.1.3	混合电路印制板要求 .....	153
6.2	多处理器并行系统设计 .....	154
6.3	引导模式 .....	155
6.3.1	Prom引导 .....	156
6.3.2	Host引导 .....	157
6.3.3	Link port引导 .....	157
6.3.4	生成引导文件 .....	158
6.3.5	多处理器引导 .....	164
6.4	ADSP2106X处理系统的构成 .....	169
6.4.1	外存储器组成 .....	169
6.4.2	链路口使用 .....	171
6.4.3	与其它设备接口 .....	172
6.4.4	系统功耗 .....	172
6.5	仿真接口JTAG设计 .....	172
6.6	ADSP2106X管脚与封装及型号 .....	174
6.7	ADSP2106X设计实例 .....	176
6.7.1	用C语言设计程序 .....	176
6.7.2	ADSP2106X与DRAM接口 .....	179
6.7.3	ADSP2106X与EDRAM接口 .....	180
6.7.4	ADSP2106X与Flash存储器接口 .....	181
6.7.5	ADSP2106X与液晶接口 .....	185
6.7.6	存储重叠技术 .....	186
<b>第7章</b>	<b>ADSP2106X应用实现</b> .....	<b>194</b>
7.1	滤波器实现 .....	195
7.1.1	N阶有限冲击响应滤波器FIR .....	195
7.1.2	基2FIR滤波 .....	197
7.1.3	实时抽取 .....	200
7.1.4	实时内插 .....	203
7.1.5	级联IIR(直接型II或变换型I)滤波器的二阶节实现 .....	205



7.2 快速付立叶变换 .....	207
7.2.1 基 2 复数 FFT .....	210
7.2.2 基 4 复数 FFT .....	210
7.2.3 基 2 实数 FFT .....	215
7.3 离散付立叶变换 .....	216
7.4 正交插值 .....	218
7.4.1 低通滤波法 .....	219
7.4.2 希尔伯特滤波法 .....	219
7.4.3 插值滤波法 .....	219
7.4.4 频域方法 .....	220
7.5 脉冲压缩 .....	221
7.6 用 FFT 实现 FIR .....	222
7.6.1 线性卷积与时频域变换 .....	222
7.6.2 通用 DSP 与专用 DSP .....	223
7.6.3 横向滤波器实现 .....	225
7.7 自适应通道均衡 .....	225
7.8 电机转速控制系统 .....	228
7.9 浮点 DSP 用于消费类电子产品 .....	230
<b>第 8 章 多 DSP 并行处理系统设计 .....</b>	<b>231</b>
8.1 并行处理技术的现状和发展 .....	231
8.2 各种实时信号处理领域对实时并行处理的要求 .....	233
8.3 并行处理技术的内容 .....	234
8.3.1 加速比和效率 .....	235
8.3.2 处理单元的选择 .....	236
8.3.3 并行处理网络的构成 .....	239
8.3.4 并行处理任务的分配与调度 .....	242
8.4 时空二维自适应处理机通道处理 .....	243
8.5 自适应波束形成 .....	245
8.5.1 最小二乘问题求解 .....	245
8.5.2 脉动阵求解最小二乘问题 .....	247
<b>第 9 章 ADSP218X 定点 DSP .....</b>	<b>249</b>
9.1 定点 DSP 概述 .....	249
9.2 功能结构 .....	250
9.2.1 ADSP2183 特点 .....	250
9.2.2 ADSP2183 管脚定义 .....	251
9.2.3 ADSP2183 内部主要功能 .....	253
9.2.4 存储器组织 .....	253
9.2.5 DMA 功能 .....	255
9.2.6 引导方式 .....	256
9.2.7 总线请求和回应 .....	256
9.2.8 标志及 I/O 管脚 .....	256

9.2.9	EZ-ICE 仿真接口 .....	256
9.2.10	ADSP2183 中断矢量表及屏蔽寄存器 .....	257
9.2.11	存储器映射寄存器 .....	257
9.3	ADSP2183 指令系统 .....	258
9.3.1	寄存器 .....	258
9.3.2	循环寻址和指令符号 .....	259
9.3.3	ALU 指令 .....	260
9.3.4	乘加器指令 .....	262
9.3.5	移位器指令 .....	262
9.3.6	数据移动 .....	263
9.3.7	多操作指令 .....	264
9.3.8	程序流控制 .....	265
9.3.9	其它指令 .....	266
9.4	ADSP218X 软件开发 .....	267
9.4.1	汇编语言编程 .....	267
9.4.2	汇编器 .....	268
9.4.3	链接器 .....	269
9.4.4	模拟器 .....	269
9.4.5	PROM 码产生 .....	269
9.5	存储重叠技术 .....	270
<b>第 10 章</b>	<b>ADSP218X 定点 DSP 应用 .....</b>	<b>275</b>
10.1	FFT 算法实现 .....	276
10.2	数据压扩 .....	283
10.3	DSP 与液晶接口 .....	285
10.4	ADSP218X 与直接频率合成器接口 .....	287
10.5	双音多频实现 .....	289
10.6	滤波器实现 .....	291
10.7	高精度算法 .....	293
10.8	ADSP218X 定点 DSP 的其它应用 .....	299
<b>附录 A</b>	<b>ADSP2106X 控制/状态寄存器 .....</b>	<b>300</b>
A.1	寄存器分类 .....	300
A.2	重要寄存器功能定义 .....	303
<b>附录 B</b>	<b>def21060.h 文件和结构文件 .....</b>	<b>305</b>
B.1	头文件 def21062.h .....	305
B.2	结构文件 .....	312
B.3	C 编译器生成的文件头 .....	312
<b>附录 C</b>	<b>ADSP2106X 时序图 .....</b>	<b>313</b>

附录 D ADSP218X 控制与状态寄存器 .....	323
附录 E ADSP218X 时序图 .....	328
附录 F 数字信号处理中的名词注释 .....	333
参考文献 .....	336

# 第 1 章

## 数字信号处理器技术综述

数字信号处理相对于模拟信号处理有很大的优越性，表现在精度高、灵活性大、可靠性好、易于大规模集成等方面。随着人们对实时信号处理要求的不断提高和大规模集成电路技术的迅速发展，数字信号处理技术也发生着日新月异的变革。

### 1.1 数字信号处理器的发展和特点

实时数字信号处理技术的核心和标志是数字信号处理器。自第一个微处理器问世以来，处理器技术水平得到了十分迅速的提高，而快速付立叶变换等实用算法的提出促进了专门实现数字信号处理的一类微处理器的分化和发展。数字信号处理有别于普通的科学计算与分析。它强调运算处理的实时性，因此 DSP 除了具备普通微处理器所强调的高速运算和控制功能外，针对实时数字信号处理，在处理器结构、指令系统、指令流程上做了很大的改动，其结构特点如下：

- DSP 普遍采用了数据总线和程序总线分离的哈佛结构及改进的哈佛结构，比传统处理器的冯·诺依曼结构有更高的指令执行速度；

- DSP 大多采用流水技术，即每条指令都由片内多个功能单元分别完成取指、译码、取数、执行等多个步骤，从而在不提高时钟频率的条件下减少了每条指令的执行时间；

- 片内有多条总线可以同时进行取指令和多个数据存取操作，并且有辅助寄存器用于寻址，它们可以在寻址访问前或访问后自动修改内容，以指向下一个要访问的地址；

- 针对滤波、相关、矩阵运算等需要大量乘法累加运算的特点，DSP 大都配有独立的乘法器和加法器，使得同一时钟周期内可以完成相乘、累加两个运算，最新出现的如 ADSP2106X、DSP96000 系列 DSP 可以同时进行乘、加、减运算，大大加快了 FFT 的蝶形运算速度；

- 许多 DSP 带有 DMA 通道控制器，以及串行通信口等，配合片内多总线结构，数据块传送速度大大提高；

- 配有中断处理器和定时控制器，可以很方便地构成一个小规模系统；

- 具有软、硬件等待功能，能与各种存储器接口。

数字信号处理器 (DSP)、通用微处理器 (MPU)、微控制器 (MCU) 三者的区别在于：DSP 面向高性能、重复性、数值运算密集型的实时处理；MPU 大量应用于计算机；MCU

则适用于以控制为主的处理过程。而 DSP 本身具有以下功能,支持其实时数字信号处理应用:

- 单指令周期的乘、加操作;
- 特殊的高速寻址方式,可以在其它操作进行的同时完成地址寄存器指针的修改,并具有循环寻址、位反序寻址功能。循环寻址用于 FIR 滤波器,可以省去相当于延迟线功能的大量数据移动,用于 FFT 则可以紧凑地存放旋转因子表;位反序利于 FFT 的快速完成;
- 针对实时处理所设计的存储器接口,能在单指令时间内完成多次存储器或 I/O 设备访问;
- 专门的指令流控制,具有无附加开销的循环功能以及延迟跳转(相当于预跳转)指令;
- 专门的指令集和较长的指令字,一个指令字同时控制片内多个功能单元的操作;
- 单片系统,易于小型化设计;
- 低功耗,一般为 0.5~4 W,采用低功耗技术的 DSP 只有 0.1 W,可用电池供电,对嵌入式系统很适合,而新型 MPU,如 Pentium、Power PC 等功耗达 20~50 W。

因此, DSP 的运算速度要高得多,以 FFT、相关为例,高性能 DSP 不仅处理速度是 MPU 的 4~10 倍,而且可以流水无间断地完成数据的实时输入/输出。DSP 结构相对单一,普遍采用汇编语言编程,其任务完成时间的可预测性相对于结构和指令复杂(超标量指令)、严重依赖于编译系统的 MPU 强得多。以一个 FIR 滤波器实现为例,每输入一个数据,对应每阶滤波器系数需要一次乘、一次加、一次取指、二次取数,有时还需要专门的数据移动操作, DSP 可以单周期完成乘加并行操作以及 3~4 次数据存取操作,而普通 MPU 至少需要 4 个指令周期,因此,在相同的指令周期和片内指令缓存条件下, DSP 是 MPU 运算速度的 4 倍以上。

正是基于 DSP 的这些优势,在新推出的高性能通用微处理器(如 Pentium MMX、Power PC 604e 等)片内已经融入了 DSP 的功能,而以这种通用微处理器构成的计算机在网络通信、语音图像处理、实时数据分析等方面的效率大大提高。

自 1985 年第一片数字信号处理器 TMS320C10 产生以来, DSP 发展大致经历了三个阶段,也形成了目前 DSP 产品的三个档次:第一阶段是以 TMS 320C10/C2X 为代表的 16 bit 定点 DSP。目前这类 DSP 仍在广泛使用,但代之以更为先进的 ADSP21XX、TMS320C25/C5X/C2XX/C54X 等型号;第二阶段推出了 32 bit 浮点 DSP,目前代表产品有 ADSP21020、TMS320C3X 等型号;最近几年推出了性能更高的第三代处理器,包括并行 DSP 和超高性能 DSP,如 ADSP2106X、TMS320C4X 以及新近推出的 TMS320C67X、ADSP21160 等型号。

不同类型 DSP 适用于不同场合。早先 DSP 都是定点的,定点 DSP 可以胜任大多数数字信号处理应用,但在某些场合,如雷达、声纳信号处理中,数据的动态范围很大,按定点处理会发生数据溢出或下溢出,严重时处理无法进行。如果用移位定标或用定点模拟浮点运算,程序执行速度将大大降低。浮点 DSP 的出现解决了这些问题,它拓展了数据动态范围,常见的 16 bit 定点 DSP 动态范围仅 96 dB,每增加 1 bit,动态范围只增加 6 dB;而 32 bit 浮点数据的动态范围为 1536 dB。浮点 DSP 的处理性能在许多情况下要比定点 DSP 高得多。得益于 VLSI 技术,32 位浮点 DSP 在各项指标上都远好于定点 DSP,它可以完成 32

位定点运算,具备更大的存储访问空间,而且最新发展的并行 DSP 无一例外地采用浮点格式,还有一点就是高级语言(如 C 语言)编译器主要面向浮点 DSP,这使得普通计算机上的源码程序可以移植到 DSP 设计中而无需大的修改。

尽管 VLSI 技术已经产生了峰值运算能力达每秒 10 亿次的 DSP,但相对于人们要求的每秒几百亿、上千亿次运算来说仍远远不够。而且 VLSI 技术的发展已经受到其开关速度极限的限制,进一步提高 DSP 主频所遇到的难度和付出的成本越来越大,单处理器性能的提高空间受到限制,为此,在 DSP 研制中引入了并行处理技术。其实在许多 DSP 的多级流水处理、相乘/累加同时进行等功能中已经融入了片内并行技术,TMS320C6X 进一步发展了超长指令字(VLIW)和多流水线技术。在每条长达 256 bit 的指令字中规定了多条流水线、多个处理单元的并行操作。DSP 并行技术的主流则是向片外/片间并行发展,因为这种并行可以不受限制地扩大并行规模。以 TMS320C4X 和 ADSP2106X 为代表的并行 DSP 为用户提供了设计大规模并行系统的硬件基础,它们都提供了 6 个通信(链路)口,并为共享总线系统的设计提供了相应的总线控制信号线,可以组成松耦合的分布式并行系统和紧耦合的总线共享式并行系统。由于并行浮点 DSP 囊括了 DSP 的各种功能特点,本书将以综合性能较高的 ADSP2106X 为主介绍 DSP 的结构特点和应用,此外还将介绍同一系列低成本的定点处理器 ADSP21XX。

## 1.2 数字信号处理器的应用领域

随着 DSP 性能的迅速提高和成本价格的大幅度下降,DSP 的应用范围不断扩大,成为当前产量和销售量增长最快的电子产品之一。DSP 应用几乎遍及整个电子领域,常见的典型应用有:

### 1. 通用数字信号处理

数字滤波、卷积、相关、FFT、希尔伯特变换、自适应滤波、窗函数、波形发生等。

### 2. 通信

高速调制解调器、编/译码器、自适应均衡器、传真、程控交换机、蜂房移动电话、数字基站、数字留言机、回音消除、噪声抑制、电视会议、保密通信、卫星通信、TDMA/FDMA/CDMA 等各种通信制式。随着互联网络的迅猛发展,DSP 又在网络管理/服务、信息转发、IP 电话等新领域扮演着重要角色,而软件无线电的提出和发展进一步增强了 DSP 在无线通信领域的作用。

### 3. 语音处理

语音识别、合成、矢量编码、语音信箱。

### 4. 图形/图像处理

三维图像变换、模式识别、图像增强、动画、电子出版、电子地图等。

### 5. 自动控制

磁盘、光盘、打印机伺服控制、发动机控制。

### 6. 仪器仪表

测量数据谱分析、自动监测及分析、暂态分析、勘探、模拟试验。

#### 7. 医学电子

助听器、CT 扫描、超声波、心电图、核磁共振、医疗监护等。

#### 8. 军事与尖端科技

雷达和声纳信号处理、雷达成像、自适应波束合成、阵列天线信号处理、导弹制导、火控系统、战场 C<sup>3</sup>I 系统、导航、全球定位 GPS、目标搜索跟踪、尖端武器试验、航空航天试验、宇宙飞船、侦察卫星。

#### 9. 计算机与工作站

阵列处理机、计算加速卡、图形加速卡、多媒体计算机。

#### 10. 消费电子

数字电视、高清晰度电视、图像/声音压缩解压器、VCD/DVD/CD 播放机、电子玩具、游戏机、数字留言/应答机、汽车电子装置、音响合成、住宅电子安全系统、家电电脑控制装置。

## 第 2 章

# 数字信号处理器类型及应用概述

### 2.1 DSP 种 类

数字信号处理器的采用是为了达到实时信号的高速处理，为适应各种各样的实际应用，产生了多种类型、档次的 DSP。从使用的广泛性可以把 DSP 分为通用 DSP 和专用 DSP，从性能上可以按精度/动态范围和处理速度将通用 DSP 作进一步的划分。通用 DSP 一般指可以用指令/软件编程的 DSP，而专用 DSP 只针对一种应用，只能通过加载数据、控制参数或在管脚上加控制信号来使其具有有限的可编程能力。图 2.1 列出了各种类型 DSP 的主要性能指标。衡量专用 DSP 性能的主要指标是它完成相应处理任务的速度以及字长，评价通用 DSP 最常用的指标是每秒百万次指令执行个数 MIPS。对大多数定点 DSP 来说，单周期内可以完成一次乘法和加法，对浮点 DSP 来说单周期内可以完成 2~3 次乘法和加法，每秒百万次浮点运算 (MFLOPS) 就成为衡量浮点 DSP 的重要指标，TMS320C3X/TMS 320C4X 等浮点 DSP 每指令周期可以执行乘法和加法各一次，因而其 MFLOPS 指标是其 MIPS 指标的两倍。ADSP21XXX 和 DSP96XXX 系列的浮点 DSP 在一个指令周期内可以完成乘、加、减各一次，因而其 MFLOPS 指标是 MIPS 指标的三倍。DSP 片内除了运算单元外还有许多其它功能部件，每秒百万次操作 MOPS 就成了衡量 DSP 片内功能强弱的又一指标。这一指标可以达到 MIPS 指标的 5~10 倍，但这一指标并不能与 DSP 的实际处理速度等同，于是执行 FFT、FIR 滤波等算法的执行时间就成为一个比较客观的评价标准。通常通用 DSP 的以上性能指标往往只是在 DSP 执行片内程序及读写片内存储器数据的条件下得来的，实际上如果将程序和数据放在片外存储器，DSP 的处理速度要慢 2~3 倍，因此片内存储器的大小对 DSP 性能影响很大。大容量片内存储器配置的 DSP 对系统设计简化和性能提高十分有效。

通用 DSP 的运算和处理是用“软件”实现的；而专用 DSP 的运算是用硬件直接实现的，其内部结构规则简单，通常可以容纳很多相同的运算单元，如 32 个乘加器，因此专用 DSP 在作指定运算时，速度远高于通用 DSP。其缺点是灵活性差，几乎都是定点型的，精度和动态范围有限，需要较多外围控制器件和严格的时钟同步信号，并且专用 DSP 几乎不具备自适应处理能力。



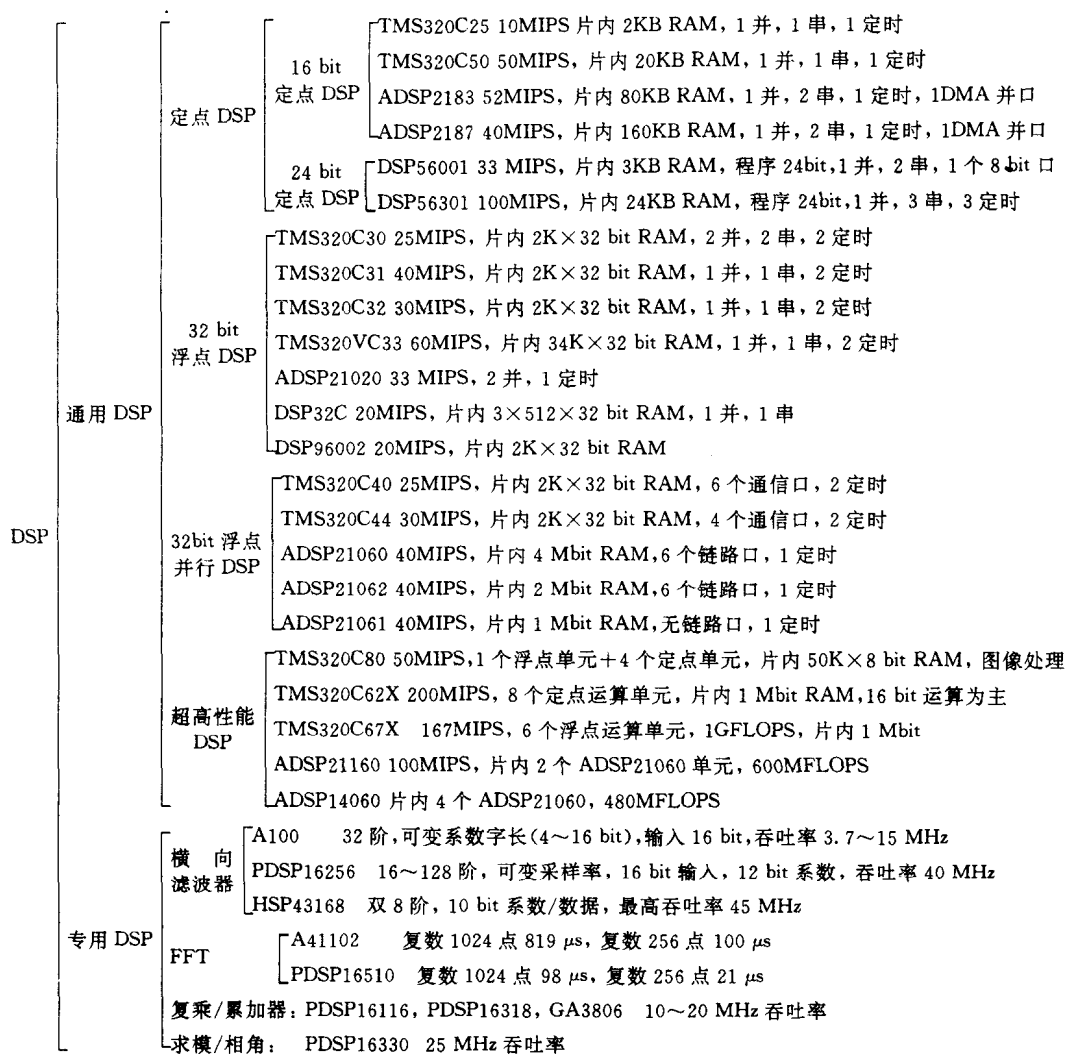


图 2.1 各种类型 DSP 性能

注: MIPS——每秒百万条指令; MFLOPS——每秒百万次浮点运算; GFLOPS——每秒 10 亿次浮点运算。

## 2.2 各类型 DSP 介绍

### 2.2.1 专用 DSP

专用 DSP 是针对某种具体应用而设计的。常见的有 FFT 专用 DSP、卷积/相关器、复乘加器、求模/相角等。由于它们的结构规则, 可以达到很高的数据吞吐率, 有的还采用脉动阵设计等并行处理技术, 片内有许多并行工作的处理单元, 因而在专项应用中, 运算速度远快于通用 DSP。专用 DSP 要求数据按节拍以规则的方式流入和流出 DSP, 需要严格的