

超大规模 集成电路学

微结构科学

蒋志 李林法 编译
张建人 李瑞伟

科学出版社

4

内 容 简 介

本书是《超大规模集成电路电子学 微结构科学》的第四册,全书共六章,内容分为两个方面:前四章讨论了超大规模集成电路按比例缩小的 MOS 及双极型工艺技术,如光刻、薄栅氧化、激光直接加工等;第五、六章讨论了提高超大规模集成电路性能的各种限制因素,并从原理上分析了超大规模集成电路中的噪声问题。

本书可供从事大规模及超大规模集成电路研制和生产的科研人员、工程技术人员以及大专院校有关专业的教师、研究生和高年级学生阅读参考。

超大规模集成电路电子学

微结构科学

第 4 册

蒋 志 李林法 编译

张建人 李瑞伟

责任编辑 魏 玲

科学出版社出版

北京朝阳门内大街 137 号

中国科学院印刷厂印刷

新华书店北京发行所发行 各地新华书店经售

*

1987 年 9 月第 一 版 开本:787×1092 1/32

1987 年 9 月第一次印刷 印张:10 7/8

印数:0001—2,200 字数:245,000

统一书号:15031·860

本社书号:5117·15—7

定价:2.60 元

出版说明

大规模和超大规模集成电路是发展电子计算机和其他电子系统的基础技术。在当前这个信息时代中,它的作用越来越显著,影响也越来越深远。我国的电子工业近年来也发展较快,国家已确定,在“七五”计划期间,电子工业要围绕工农业总产值翻两番的任务超前发展,努力使集成电路、计算机、通信和软件四个重大技术领域达到国际上比较先进的水平。

在这种情况下,我们编译出版了《超大规模集成电子学微结构科学》。本书译自 N. G. Einspruch 主编、美国科学院出版社出版的“VLSI ELECTRONICS Microstructure Science”(《超大规模集成电子学 微结构科学》)一书。原书是一套文集,从一九八一年起陆续出版。为适应我国电子工业发展的需要,我们根据国内超大规模集成电路研制、教学和生产的形势以及我们的出版力量,从中选出部分内容,陆续编辑出版。

原书前言中写道:人类文明现在已经越过了第二次工业革命的门槛。蒸汽发动机的问世引起了第一次工业革命,使人类做功的本领得到成倍的增长。在半导体电子学基础上出现的第二次工业革命,使人类在智力方面得到成倍的增长。超大规模集成电子学是半导体电子学的最先进阶段,它体现了各门科学知识应用于生产技术中所取得的卓越成就。本书的出版,正是为了对此作一全面评述,介绍这门科学技术的现状,对其发展趋势和使其得以发展的科学基础进行讨论。

书中各章的读者对象有所不同,有些是对那些想要了解这一飞速发展领域现状的科学家和工程师,有些是针对那些对材料和工艺感兴趣的基础研究人员,有些是针对那些关注器件性能基本特征和应用限制的器件设计师,有些是针对那些担负把各种超大规模集成电路结合在一起的各种系统的设计师,有些则是针对那些关心在各个特殊应用领域里利用超大规模集成电路的工程师。因而本书所包括的题目和内容非常广泛,从材料到器件性能的各个微观方面,直到超大规模集成电路在各种系统中的广泛应用。总之,各方面的内容均有涉及。本书各章基本上自成体系,每一章均由该领域内公认的权威和专家撰写,这种写法便于读者阅读和领略他们所感兴趣的专题,而不必顾及各章的顺序。

电子和信息产业是技术和知识高度密集的产业,能否振兴,根本的因素是人材,因此,必须把智力开发提到战略高度来认识。我们希望本书的出版能对我国从事超大规模集成电路研制的科技人员有所裨益,也希望它能对正在高等院校深造的有关专业的研究生、大学生有一定的参考价值。

编译者前言

本书是《超大规模集成电子学 微结构科学》的第四册，全书共六章，内容可分为两个方面：一是讨论超大规模集成电路（VLSI）按比例缩小的 MOS 和双极型工艺技术，如光刻、薄栅氧化、激光直接加工等；二是讨论提高 VLSI 性能的各种限制因素，并从原理上分析了 VLSI 中的噪声问题。

本书第一章“VLSI 按比例缩小的 MOS 和双极工艺技术”，分别以静态存储器 and PL 微处理器为 MOS 和双极型电路的中间产品，讨论了 LSI 缩小到 VLSI 密度时，MOS 和双极型电路各会碰到什么问题。第二章“对 VLSI 制造中先进光刻设备的评价”，从 VLSI 对光刻要求的技术特点（如分辨率、对中、生产能力等）出发，详细讨论并比较了光学光刻、电子束光刻、X 射线光刻的优缺点和适用范围，指出了使用混合式光刻是 VLSI 电路制造的必然趋势。第三章“VLSI 的激光直接加工”，从 VLSI 工艺发展的需要出发，讨论了激光腐蚀、淀积、掺杂及激光加工设备，介绍了激光加工的初步应用。第四章“用于 VLSI 的超薄栅介质工艺”，从薄氧化层的漏电、击穿、缺陷等几个方面讨论了超薄栅氧化层的性质以及 VLSI 工艺对介质的影响，并从不同器件的不同要求出发讨论了薄栅介质。第五章“提高硅集成电路性能的限制”，从物理、工艺、复杂性三方面详细讨论了提高 VLSI 电路性能的各种限制因素，研究了 VLSI 发展的极限。第六章“VLSI 中的噪声”，分析了 VLSI 电路中的各种噪声源，讨论了 VLSI 中噪声的影响及 α 射线引起的软失效问题。

我们希望编译的这本书对我国目前正在从事 LSI 和 VLSI 电路研制和生产的科研人员及工程技术人员有所裨益,也希望对大专院校有关专业的教师、研究生及高年级学生有一定的参考价值。

在本书编译过程中,清华大学李志坚教授、南德恒教授给予了很大支持,并得到了杨之廉副教授、陈兆龙副教授的具体帮助,在此致以谢意。由于编译者水平有限,文中难免有错误和不妥之处,恳请批评指正。

目 录

第一章 VLSI 中按比例缩小的 MOS 和双极工艺技术

.....	1
I. 引言	1
A. 工艺演变和产品周期	2
B. 先进的 MOS 和双极型器件结构	8
C. VLSI 面临的挑战	12
II. MOS 和双极型 VLSI 的通用工艺	16
A. 光刻	16
B. 图形传递	24
C. 隔离	28
D. 互连	32
III. MOS 器件的按比例缩小及其工艺实现	39
A. VLSI 中按比例缩小的 MOS 器件	41
B. 按比例缩小的 MOS 工艺研究	45
C. 器件特性和工艺特性	58
D. LSI 的制造和特性	64
IV. 双极型器件的按比例缩小及其工艺实现	66
A. 双极型器件按比例缩小的种种问题	71
B. 复杂电路的按比例缩小	82
C. 一种双极型情况的研究	84
V. 结论	94
参考文献	95
第二章 对 VLSI 制造中先进光刻设备的评价	100
I. 引言	100

A. 一般引言	100
B. 八十年代的工业需要	101
II. 光刻工艺的一般性质	103
A. 系统的技术指标——主要参数	103
B. 分辨率	107
C. 对准-套刻	107
D. 生产率、开机工作时间、生产量	109
E. 工艺与系统的互相影响	115
F. 成本-性能	116
III. 光学光刻	118
A. 一般考虑	118
B. 系统的部件	119
C. 一些新概念	122
IV. 电子束精细光刻	123
A. 现有方法	123
B. 电子束光刻中主要竞争者的选择	126
V. X射线光刻	127
VI. 混合式光刻	128
VII. 最新形势	128
A. 光学光刻的近况	128
B. 电子束光刻的近况	131
C. X射线光刻的近况	131
VIII. 其他考虑	134
A. 基本限制的研究	134
B. 最新腐蚀方法的使用	135
C. CAD、自动化、集成化制造	135
D. 检查和测量技术	137
E. 材料的可供性和环境问题	138
IX. 未来的精细光刻系统以及它们与未来工厂间的关系	139
X. 总结和结论	141
参考文献	142

第三章 VLSI 的激光直接加工	144
I. 引言	144
II. 激光直接加工的设备	148
III. 激光腐蚀	150
A. 半导体	150
B. 金属	154
C. 绝缘体	155
IV. 激光淀积	157
A. 半导体	156
B. 金属	158
C. 绝缘体	160
V. 激光掺杂	162
VI. 应用	165
A. 平面制造	165
B. 非平面制造	172
VII. 总结和前景	175
参考文献	177
第四章 用于 VLSI 的超薄栅介质工艺	182
I. 引言	182
II. 薄氧化层的生长	183
III. 薄氧化层的性能及其描述	184
A. 漏电	184
B. 击穿	187
C. 缺陷密度	190
D. $C-V$ 特性曲线	192
IV. 与工艺过程有关的问题	193
A. 基本的 MOS 工艺流程	193
B. 与 VLSI 工艺的兼容性	196
V. 与器件有关的薄氧化层	200
A. MOS 晶体管的按比例缩小	200

B. 静态 RAM.....	204
C. 动态 RAM.....	205
D. 电可编程序 ROM	209
E. 电可擦可编程序 ROM.....	210
F. 可靠性	211
VI. 其他介质的情况.....	212
参考文献.....	213
第五章 提高硅集成电路性能的限制.....	216
符号一览表.....	216
缩写一览表.....	217
I. 写在前面的评论.....	217
A. VLSI 的小型化.....	217
B. VLSI 的多种含义.....	219
II. 引言.....	221
III. 物理限制.....	225
A. 光速	226
B. 热能	227
C. 噪声	230
D. 信号电平	231
E. 热产生	232
F. 最终的限制	233
IV. 工艺限制.....	234
A. 材料常数	234
B. 器件参数	237
C. 按比例缩小	245
D. 低温工作	251
E. 微细加工问题	254
F. 验证电路	263
V. 复杂性限制	268
A. 冗余度	268
B. 设计复杂性	270

C. 密度的度量	272
D. 存储器	274
E. 逻辑电路	276
F. 光刻的进步	277
G. 经济约束	280
VI. 小结	281
参考文献	282
第六章 VLSI 中的噪声	289
I. 引言	289
II. VLSI 中的噪声源	290
A. 热噪声	290
B. 散粒噪声	291
C. 双极晶体管中的猝发噪声	292
D. MOSFET 中的闪烁噪声	293
E. 双极晶体管中的闪烁噪声	294
III. VLSI 构块的噪声输出	294
A. FET 电路	295
B. 双极晶体管电路	303
C. 器件的高频噪声性能	308
D. 双极晶体管 VLSI 电路中猝发噪声的影响	311
E. VLSI 电路中的 $1/f$ 噪声	312
F. 阈值电压	313
G. Wallmark 方法	316
IV. 交叉耦合	316
A. 容性和感性耦合	318
B. 公共阻抗耦合	320
V. VLSI 中由 α 粒子和宇宙射线引起的软失效	321
A. α 粒子	322
B. 宇宙射线	328
VI. 按比例缩小	332
A. 电路按比例缩小后的噪声参数 $(\overline{v^2})^{1/2}$	332

B. 电路按比例缩小后的交叉耦合	334
C. 电路按比例缩小后 α 粒子和宇宙射线的影响	334
参考文献	335

第一章 VLSI 中按比例缩小的 MOS 和双极工艺技术

P. L. Shah R. H. Havemann

I. 引 言

在过去一、二十年间,半导体技术的发展引起了一场电子学革命. 从对社会的影响来看,电子学革命很可能使工业革命黯然失色. 这个新的“信息时代”^[1]在精确计算的基础上给社会提供了大量信息,同时,半导体也已经迅速进入了日常生活,进入了从通讯、学习辅助到商业管理和个人娱乐等各个日常生活领域. 这种普及主要归功于电路集成度的指数性增长和单位电子功能块成本的指数性下降. 这种增长率可望在整个八十年代都继续下去,在此期间,将完成从 LSI 到 VLSI 的过渡,预计到 1990 年,每个芯片上的元件数将超过一百万^[2].

所以会有这种惊人的增长速度,其主要推动力是半导体器件和工艺技术的革新,以及有关设计和设备制造技术的进步. 同时,在半导体产品生产周期中,设计和工艺的配合也是一个重要因素,因为它可以使工业高效率地建立在最新技术的基础上. 然而,由于竞争加剧,缩短产品周期的要求也随之增加,因此,短周期试制样品这样的发展道路就变得更重要了. 此外,还需要有按比例缩小的器件或电路的经验数据,以便指导长期规划和将来的设计和工艺.

本章将总结一种通过把 MOS 和双极型 LSI 按比例缩小到 VLSI 的密度来研制尖端样品的协调方案。本方案包括很多工作,如:电路按比例缩小的设计、器件结构的优化、微米和亚微米光刻的研究、干法腐蚀工艺的研究以及与 MOS 和双极按比例缩小工艺的优化有关的其他支援性工作。该方案的意图(也就是本章的范围)是,论述在 VLSI 密度下制造 LSI 电路时的一般工艺问题。固定设计规则下工艺和性能的优化是与器件按比例缩小同等重要的一个方面,对它的讨论可以不涉及先进的光刻能力。这个方案采用了电子束直接写的系统,其分辨率和对准能力均优于当时(1979—1981)的其他光刻系统。因为我们的主要目标是发展对 MOS 和双极型 VLSI 都适用的先进工艺技术,所以,重点是放在按比例缩小以求得到最大电路密度上,而不是放在设计或器件的创新上。

以下几节将详细讨论在 MOS 和双极型电路按比例缩小到 VLSI 密度方面的争论、难题和结果。在本节,还将叙述这十年中半导体工艺发展的历史和前景,并讨论在八十年代 VLSI 面临的主要挑战。第 II 节将描述在 MOS 和双极型器件制造中几个通用的一般性工艺,同时简要地评述几个关键性的工艺问题,例如光刻、图形传递(腐蚀)、器件隔离以及互连。第 III 节和第 IV 节分别讨论 $1\mu\text{m}$ MOS 和双极型工艺技术的发展,并讨论将 4K 位静态 MOS 随机存取存储器(RAM)及 5K 门的双极型微处理器按比例缩小到 VLSI 密度的过程中电子束光刻的具体应用。最后,第 V 节总结该工作的一些重要结果以及半导体工艺技术在 VLSI 时代面临的主要挑战。

A. 工艺演变和产品周期

七十年代中期以前,妨碍半导体器件按比例缩小主要是

以下因素：光刻技术的限制、各向同性的图形传递技术(如湿法腐蚀)、以及用于器件隔离和有源结形成的高温扩散。在七十年代后期，器件制造工艺中引用了离子注入和硅的局部氧化(LOCOS)隔离技术^[3]，这减轻了按比例缩小的工艺障碍，并为八十年代器件按比例缩小所需的光刻和图形传递技术的发展铺平了道路。

在这十年中，光刻和图形传递技术对按比例缩小制造工艺的影响见表 1-1，该表给出了 MOS 和双极型器件的关键特性及所需工艺技术的演变情况。这类工艺(光刻、图形传递、隔离和互连)中的每一种均将在第 II 节中详加讨论，不过，从表 1-1 已可明显地看出下列趋势：

1. 当最小特征尺寸缩小到亚微米范围时，如果要整个电路的设计规则均按比例缩小，那么，成像系统不仅必须提供更高的分辨率，而且也必须提供更高的套刻精度。在满足这些要求方面，自动逐个芯片对准的方案是必不可少的；步进机系统(紫外的、离子束的、X 射线的)和直接写系统(电子束的、离子束的)看来都有条件迎接这种挑战。

2. 随着图形按比例缩小，光致抗蚀剂图形经腐蚀而被复制到硅片上的过程(图形传递)也需要有较好的线宽控制，到八十年代中期，在制造工艺中将普及各向异性的干法腐蚀。

3. 进入八十年代仍能很好地满足 MOS 和双极型电路隔离要求的 LOCOS^[3] 和凹槽型 LOCOS^[4] 工艺，在 VLSI 时代也要有相当大的改进，以便限制侵蚀(或称“鸟嘴”)并提供微米和亚微米光刻及图形传递所需要的平面化表面。另外，对将来的互补 MOSFET(CMOS) 和双极型器件，也需要改善将它们的阱和子集电区隔离开的办法，这将在第 II 节中讨论。

4. 目前，互连是决定整个设计规则和芯片尺寸的主要因素，很可能在整个八十年代及其以后的一段时间内仍然如此。

表 1-1 MOS 和双极型工艺技术的演变¹⁾

	年				
	1978	1980	1982	1985	1990
光刻	5—7	3.0	2.0	1.25	0.75
	2.0	1.5	0.5	0.25	0.15
	2—3	2.0	1.0	0.5	0.25
	接触/接近/1:1 投影	接近/1:1 投影	DSW/1:1 投影	DSW/电子束	DSW/X射线/电子束
图形传递	2.0	1.0	0.5	0.25	0.15
	湿法/干法	干法	干法 ²⁾	干法 ²⁾	干法 ²⁾
	湿法/干法	干法	干法 ²⁾	干法 ²⁾	干法 ²⁾
	湿法	湿法	干法 ²⁾	干法 ²⁾	干法 ²⁾
隔离	湿法	湿法	湿法/干法	干法	干法 ²⁾
	MOS 工艺	LOCOS	LOCOS	各向异性/等平面	各向异性/等平面
	双极型工艺	LOCOS ³⁾	LOCOS ³⁾	各向异性/等平面	各向异性/等平面

互连 ⁴⁾	MOS 有源型	SLP	DLP	DLP	硅化物/DLP	硅化物/难熔金属
	MOS 无源型	SLM	SLM	DLM	DLM	MLM
	双极有源型				硅化物	硅化物/难熔金属
	双极无源型	DLM	DLM	MLM	MLM	MLM
MOS 器件关键参数	最小金属条和间距之和 (μm)	12—15	10	6—8	4—5	2—3
	有效沟道长度 (μm)	4—5	2.5	1.5	1.0	0.6
	栅介质厚度 (nm)	80—100	60	40	25	≤ 10
	发射区面积 (μm^2)	18	12	4	2	1
双极型器件关键参数	基区结深 (μm)	0.5	0.5	0.5	0.4	0.3
	外延层厚度 (μm)	1.2	1.2	1.2	1.0	0.75

1) 表示制造中用的工艺.

2) 表示各向异性.

3) 表示凹槽型的 LOCOS.

4) 表 1-1 中, SLP 表示单层多晶; DLP 表示单层金属; SLM 表示双层多晶; DLM 表示双层金属; MLM 表示多层金属.