

高等学校教学用书

集成电路制造技术

—原理与实践

主 编：庄同曾

副主编：张安康

黄兰芳



电子工业出版社

内 容 提 要

本书是一本较全面地介绍集成电路制造技术的书籍，共分十六章，包括单晶制备、芯片制造、测试、组装技术、器件与工艺模拟、化学气相淀积、完美晶体工艺、测试结构、理化分析、可靠性与质量管理等。

该书文字简练、内容丰富、取材新颖、注重实际，较好地反映了八十年代 IC 制造技术的水平。

该书可供从事集成电路研制、生产等一线的科技人员参考，也可作为有关专业师生的教学参考书。

集成电路制造技术

——原理与实践

主编 庄同曾 副主编 张安康 黄兰芳

责任编辑：郭延龄

电子工业出版社出版（北京海淀区万寿路）

新华书店北京发行所发行 各地新华书店经售

（限国内发行）

北京隆昌印刷厂印刷

•

开本：787×1092 毫米 1/16 印张：46.25 字数：1184千字

1987年10月第一版 1987年11月第一次印刷

印数：1—4200册 定价：7.65元

统一书号：15290.591

ISBN 7-5053-0174-8/TN83

序 言

感谢清华大学微电子研究所、南京工学院微电子研究中心、江南无线电器材厂和电子工业出版社的同志们做了一件有意义的工作。他们在电子工业部及微电子器件局（其前身为中国电子器件工业总公司）的组织下，选派了富有教学和实践经验的教师和科技人员，在一年多的时间内编写出版了“集成电路制造技术——原理和实践”一书。为从事半导体器件研制和生产的同行们，为高等院校半导体专业的师生们，提供了一本结合我国国情的较为实用的参考书。

我国的半导体器件工业起步并不算太晚。从一九五六年八月，周恩来总理主持制定“十二年科学技术发展规划”，把半导体技术列为国家四大新技术发展重点之一算起，至今已有三十余年的历史。即使从一九六五年底，我国研制出第一块集成电路算起，我国的集成电路研制和生产也已有二十余年的历史了。但是，纵观这二、三十年的发展，抛开十年动乱这一众所周知的因素，客观地说，我国的半导体器件工业仍长期停留在作坊式的小生产状态，始终未能取得大的成功、关键的突破。究其原因，至今尚未能形成现代化的半导体器件工业大生产乃是其中的一个至关重要的成败所在。

一九七八年以来，随着对外开放政策的贯彻实施，我国先后引进了多条集成电路生产线，并于一九八〇年后逐步投入生产，从而初步取得了组织半导体器件工业化大生产的经验。江南无线电器材厂在这方面的的工作，为我们做出了成功的范例。我本人曾于一九八五年一月陪同李鹏副总理详细参观了该厂的集成电路生产线，从而更进一步坚定了我早先的一个想法：尽快推广他们已经取得的组织工业化大生产的技术和管理经验，并使其和理论结合起来，编写出版一本具有我国自己特点、又能反映出八十年代集成电路制造和生产的参考书，以供我国半导体器件制造和生产的广大同行们借鉴，同时也可让在校的半导体专业学生及早了解和掌握半导体器件制造和生产的现代化大生产技术。

现在，这一本理论和实践相结合，以实践为主的“集成电路制造技术——原理和实践”一书出版发行了。我相信它必将进一步促进我国半导体器件工业化大生产的发展进程，加快缩短我国的半导体工业和国外先进工业化国家的差距。我衷心地希望，我国电子工业战线上的广大科技工作者，努力工作，结合自己的实践，多写作出版具有我国自己特点的电子学专业书籍。

微电子器件局前总工程师武尔桢同志生前对本书的编写出版极为关注和重视，曾亲自听取汇报、部署工作。故由武总序言最为合适。现在，由我代序，聊以慰念我的前辈——武尔桢老师！

书 武尔桢
一九八七年六月

编 者 的 话

本书是根据电子工业部李铁映部长的建议，在电子器件工业总公司的组织下，由清华大学、南京工学院及江南无线电器材厂集体编写。

全书共分十六章，即单晶生长和衬底制备、外延、氧化、掺杂、光刻、制版、接触与互连、化学气相淀积、完美晶体工艺、器件工艺模拟与电路分析、微电子测试图形、组装技术、测试技术、可靠性、理化分析以及工业化大生产技术的质量管理等。各章附有思考题和参考资料，供查阅讨论。

编写过程中我们曾多次在工厂现场交流、讨论。在认真总结集成电路大生产经验和收集国内先进经验的基础上，力求理论结合实际，理论上不求全求深，而侧重于概念的阐述，并以此指导实际；既总结了半导体器件工业化大生产的经验，又反映了八十年代集成电路制造技术的水平。

在编写过程中，李铁映部长就本书的编写目的、组织形式、大纲制订以及书稿内容作过多次指示，并为本书作了序。

本书承蒙清华大学李志坚教授、南京工学院童勤义教授、无锡电子联合公司车运洪高工、上海元件五厂黄汉祥总工审阅，并提出了很多宝贵意见。电子器件工业总公司楼洁年同志参加并组织了大纲和书稿的讨论。江南无线电器材厂孙瑞楠、袁克明等同志参加了本书的编审，并做了许多具体的组织工作。对于上述为本书编审工作作出贡献的同志，在此一并表示感谢。

本书可作为从事集成电路研制，特别是生产第一线科技人员的参考书，也可供半导体物理与器件专业的师生参考。

本书从制订大纲、组织编写、讨论初稿、直至审阅、定稿，只化了半年多的时间。加上编写者水平有限，书中难免有错漏之处。敬请读者不吝指正。

编者

1986 年 10 月

于无锡

目 录

第一章 单晶生长与衬底制备	1
§ 1.1 集成电路技术的发展和硅材料的关系	1
§ 1.2 单晶生长	7
1.2.1 单晶炉	8
1.2.2 单晶生长对单晶炉热场的要求	10
1.2.3 单晶硅中的杂质分布	12
1.2.4 大直径单晶的拉制特点	14
1.2.5 拉晶工艺	16
1.2.6 单晶硅中的原生缺陷	20
1.2.7 硅单晶的质量标准和检测方法	24
§ 1.3 硅片制备	27
1.3.1 概述	27
1.3.2 晶向测定	29
1.3.3 机械加工	31
1.3.4 腐蚀	41
1.3.5 抛光	42
1.3.6 清洗	44
第二章 外延生长	48
§ 2.1 硅气相外延概述	48
§ 2.2 外延生长动力学	51
§ 2.3 外延层的掺杂和杂质分布	56
2.3.1 外延层的掺杂	56
2.3.2 外延层的杂质分布	57
§ 2.4 外延层的缺陷	61
2.4.1 体内缺陷	61
2.4.2 表面缺陷	65
§ 2.5 外延系统与典型工艺流程	68
2.5.1 外延系统	68
2.5.2 典型工艺介绍	71
§ 2.6 外延层的质量标准及检测方法	74
2.6.1 缺陷密度的检测	75
2.6.2 外延层厚度的测量	75
2.6.3 外延层电阻率的测量	77
§ 2.7 硅烷热分解外延简介	81
第三章 热氧化	83
§ 3.1 概述	83
§ 3.2 二氧化硅膜的结构、性质和功能	85
3.2.1 二氧化硅膜的结构	85
3.2.2 二氧化硅膜的性质	88
3.2.3 二氧化硅膜在电路中的功能	92
§ 3.3 热氧化原理	95

§ 3.3.1 热氧化膜生长机理.....	95
3.3.2 硅的热氧化模型和生长动力学.....	96
3.3.3 影响氧化速率的因素.....	98
§ 3.4 热氧化方法.....	101
3.4.1 常规热氧化方法介绍.....	101
3.4.2 水汽氧化氢氧化.....	103
3.4.3 热氧化工艺质量控制.....	107
§ 3.5 氢氧合成HCl氧化.....	111
§ 3.6 LSI 及 VLSI 中的氧化技术.....	114
3.6.1 低温薄栅氧化.....	114
3.6.2 硅的局部氧化.....	118
3.6.3 高压氧化.....	117
§ 3.7 氧化膜的质量评价.....	122
3.7.1 厚度的检测及评价.....	122
3.7.2 氧化膜缺陷的检测及评价.....	123
3.7.3 可动电荷的检测及其评价.....	124
第四章 掺杂.....	130
§ 4.1 概述.....	130
§ 4.2 杂质在半导体中的扩散.....	131
4.2.1 扩散原理.....	131
4.2.2 理论分布与实际分布的差异.....	138
§ 4.3 扩散方法.....	149
4.3.1 双温区锑扩散.....	150
4.3.2 固-固扩散.....	156
4.3.3 片状源扩散.....	161
4.3.4 液态源扩散.....	167
4.3.5 乳胶源扩散.....	170
§ 4.4 扩散的工艺控制和质量检测.....	172
4.4.1 扩散工艺的污染控制.....	172
4.4.2 扩散工艺的参量控制.....	176
4.4.3 扩散工艺质量参数的偏差控制.....	178
4.4.4 扩散工艺的质量检测.....	184
4.4.5 扩散工艺常见质量问题及分析.....	188
§ 4.5 离子注入.....	190
4.5.1 离子注入设备.....	191
4.5.2 离子注入原理.....	199
4.5.3 注入损伤与退火.....	214
4.5.4 离子注入的应用.....	221
4.5.5 离子注入的检测.....	226
第五章 化学气相淀积 (CVD).....	234
§ 5.1 引言.....	234
§ 5.2 化学气相淀积方法介绍.....	234
5.2.1 常压化学气相淀积 (APCVD).....	236
5.2.2 低压化学气相淀积 (LPCVD).....	237
5.2.3 等离子体化学气相淀积 (PCVD).....	238

5.2.4 化学气相淀积的安全问题.....	240
§ 5.3 二氧化硅	240
5.3.1 淀积方法.....	241
5.3.2 淀积参数对形成膜的影响.....	243
5.3.3 台阶覆盖与磷硅玻璃回流工艺	247
5.3.4 淀积二氧化硅膜的性质.....	249
5.3.5 二氧化硅淀积工艺实例.....	250
§ 5.4 多晶硅	256
5.4.1 多晶硅的功能.....	256
5.4.2 多晶硅淀积方法.....	258
5.4.3 淀积参数.....	258
5.4.4 结构	261
5.4.5 掺杂多晶硅.....	262
5.4.6 多晶硅的氧化	265
5.4.7 多晶硅的其他性质	268
§ 5.5 氮化硅	269
5.5.1 氮化硅的功能.....	269
5.5.2 氮化硅的制备方法.....	270
5.5.3 CVD 氮化硅与 PCVD SiN_xH_y 的性质	272
§ 5.6 其它材料	274
§ 5.7 本章摘要及展望	275
第六章 完美晶体器件工艺.....	277
§ 6.1 引言	277
§ 6.2 工艺诱生缺陷的理论模型	278
6.2.1 热应力和热应力诱生位错	278
6.2.2 氧化诱生层错	284
6.2.3 扩散诱生位错.....	291
§ 6.3 工艺诱生缺陷对集成电路的影响	296
6.3.1 硅片翘曲.....	296
6.3.2 $p-n$ 结特性	297
6.3.3 双极器件特性	299
6.3.4 MOS 器件特性.....	301
§ 6.4 完美晶体工艺	302
6.4.1 完美单晶衬底工艺	302
6.4.2 无缺陷扩散工艺.....	303
6.4.3 无缺陷氧化工艺	314
6.4.4 防止滑移位错的工艺.....	315
6.4.5 吸除工艺.....	316
第七章 掩模制造.....	319
§ 7.1 概述.....	319
§ 7.2 掩模材料	322
7.2.1 掩模材料的分类.....	322
7.2.2 对掩模材料的要求.....	322
§ 7.3 计算机辅助掩模制造技术	325
7.3.1 引言.....	325

7.3.2	原图数据处理子系统的组成	326
7.3.3	典型的版图处理流程	326
§ 7.4	原版制造	329
7.4.1	乳胶原版的制造	329
7.4.2	铬原版的制造	331
§ 7.5	母版制造	331
7.5.1	母版制造及有关问题	331
7.5.2	分步重复	332
7.5.3	工艺控制	333
§ 7.6	接触复印	340
7.6.1	接触复印及复印机	340
7.6.2	接触复印工艺控制	341
§ 7.7	掩模版的质量检测	342
7.7.1	掩模版外观及版面图形一般质量检查	342
7.7.2	小尺寸检查	342
7.7.3	间距测定(坐标测定)	343
7.7.4	套准精度测定	345
7.7.5	缺陷检查	346
§ 7.8	掩模缺陷修补术	348
7.8.1	掩模缺陷的成因及其控制	348
7.8.2	掩模缺陷的种类	349
7.8.3	掩模缺陷的修补	349
§ 7.9	电子束曝光技术	351
7.9.1	概述	351
7.9.2	电子束曝光的特点	351
7.9.3	电子束曝光装置的组成	352
7.9.4	电子束的扫描方式	353
7.9.5	电子束曝光技术工艺要点	354
第八章	光刻	356
§ 8.1	概述	356
§ 8.2	光刻胶的种类及感光机理	357
8.2.1	光刻胶的种类及感光机理	357
8.2.2	光刻胶的主要性能及其测定方法	361
§ 8.3	光刻工艺	366
8.3.1	衬底材料对光刻工艺的影响	366
8.3.2	增粘处理	368
8.3.3	涂胶	371
8.3.4	前烘	375
8.3.5	对位与曝光	377
8.3.6	显影	384
8.3.7	后烘	387
8.3.8	湿法腐蚀	389
8.3.9	干法腐蚀	394
8.3.10	去胶	400
§ 8.4	光学光刻的发展概况	402
8.4.1	限制光刻条宽的主要因素	402

§ 4.2 光刻技术的进展	404
第九章 接触与互连	410
§ 9.1 概述	410
§ 9.2 欧姆接触	411
9.2.1 欧姆接触的基本原理	411
9.2.2 形成欧姆接触的方法	412
9.2.3 接触电阻的检测	414
§ 9.3 接触与互连材料的选择	415
9.3.1 选择原则	415
9.3.2 铝电极	416
9.3.3 铝合金电极	418
§ 9.4 金属薄膜的形成方法	419
9.4.1 电子束蒸发	419
9.4.2 磁控溅射	422
§ 9.5 合金化	422
9.5.1 合金化原理	423
9.5.2 合金化工艺	424
§ 9.6 接触与互连中的质量控制	425
9.6.1 台阶覆盖	425
9.6.2 铝的变色与腐蚀	427
9.6.3 淀积系统的真空度	428
9.6.4 真空系统污染度测定	431
9.6.5 金属膜厚度测定	431
§ 9.7 多层布线技术	433
9.7.1 多层布线的一般考虑	433
9.7.2 Al_2O_3 膜和涂布 SiO_2 乳胶膜的多层布线工艺	435
§ 9.8 VLSI 中的接触与互连问题	438
9.8.1 固定布线与选择布线	438
9.8.2 难熔金属及其硅化物在 VLSI 中的应用	439
第十章 CAD——工艺模拟和电路分析	442
§ 10.1 集成电路工艺技术现状及使用计算机模拟的重要性	442
§ 10.2 工艺模拟程序的建立方法	448
10.2.1 杂质流的连续性方程	448
10.2.2 高浓度下的杂质再分布问题	450
10.2.3 模型方程的数值解方法	458
§ 10.3 SUPREMII 工艺模拟程序介绍	462
§ 10.4 计算机辅助电路分析程序	482
10.4.1 电路分析程序在集成电路研制中的重要性	482
10.4.2 器件模型和模型参数的提取	483
10.4.3 网络方程的建立和求解的一般步骤	491
§ 10.5 通用电路分析程序——SPICE	492
10.5.1 SPICE 的功能和适用范围	492
10.5.2 SPICE 中的BJT模型	493
10.5.3 SPICE 中的MOSFET模型	497
§ 10.6 实例	499

第十一章 微电子测试图形	505
§ 11.1 概述	505
§ 11.2 微电子测试图形的配置及作用	508
§ 11.3 几种常用的测试结构及其原理	508
11.3.1 薄层电阻测试结构	508
11.3.2 平面四探针测试结构	511
11.3.3 金属-半导体接触电阻测试结构	512
11.3.4 MOS 电容测试结构	513
11.3.5 十字(交叉)桥式测试结构	515
11.3.6 腐蚀控制测试结构	516
11.3.7 分辨率测试结构	516
11.3.8 掩膜套准测试结构	517
11.3.9 集成栅控二极管测试结构	519
11.3.10 MOS 晶体管测试结构	522
11.3.11 金属台阶覆盖电阻测试结构	522
§ 11.4 微电子测试图形在 IC 制造中的应用	523
11.4.1 应用实例	523
11.4.2 微电子测试图形参数的测量	529
第十二章 组装技术	530
§ 12.1 概述	530
§ 12.2 减薄与分片	530
12.2.1 背面减薄	530
12.2.2 划片	531
§ 12.3 装片	532
12.3.1 共晶焊	523
12.3.2 聚合物粘接	528
12.3.3 装片工艺	533
12.3.4 装片的质量控制	533
§ 12.4 键合工艺	536
12.4.1 键合引线材料	536
12.4.2 键合剪刀	541
12.4.3 键合方法	542
§ 12.5 封装	550
12.5.1 塑料封装	550
12.5.2 陶瓷封装	559
12.5.3 封装气密性的检验	563
12.5.4 高性能封装	564
§ 12.6 老化、打印、包装	565
12.6.1 老化	565
12.6.2 打印	565
12.6.3 包装	566
第十三章 测试	567
§ 13.1 概述	567
13.1.1 测试的意义	567
13.1.2 测试的应用	567

13.1.3	电性能测试	568
13.1.4	测试方式	569
§ 13.2	测试规范	570
13.2.1	各种规范的意义	570
13.2.2	各种规范的关系	570
13.2.3	生产规范的制定	571
§ 13.3	静态参数测试	572
13.3.1	施压测流法	572
13.3.2	施流测压法	573
13.3.3	测试的问题	573
§ 13.4	动态参数测试	574
13.4.1	测试策略	574
13.4.2	单脉冲测量法	576
13.4.3	取样数字化法	577
13.4.4	测试注意事项	578
§ 13.5	存储器测试	578
13.5.1	常见故障	578
13.5.2	测试图形	579
13.5.3	测试方法	582
13.5.4	测试设备	583
13.5.5	测试技术	584
§ 13.6	微处理器测试	585
13.6.1	测试方法	585
13.6.2	测试图形的产生	585
13.6.3	测试方案	589
13.6.4	测试设备	592
§ 13.7	模拟集成电路测试	595
13.7.1	模拟式方法	595
13.7.2	DSP 式方法	598
13.7.3	测试技术	600
13.7.4	彩电电路测试	604
§ 13.8	测试集中管理	606
13.8.1	分布系统	606
13.8.2	参数记录表	607
13.8.3	测试统计表	609
13.8.4	测试评估图	611
§ 13.9	测试工艺	612
13.9.1	芯片测试工艺	612
13.9.2	成品测试工艺	613
第十四章	集成电路的可靠性	615
§ 14.1	概述	615
14.1.1	器件可靠性的重要性	615
14.1.2	集成电路可靠性工作的基本内容	615
14.1.3	集成电路可靠性的特点	616
14.1.4	本章主要内容	616

§ 14.2 可靠性基础	617
14.2.1 可靠度与不可靠度	617
14.2.2 失效率	617
14.2.3 产品可靠性指标间的内在联系	618
§ 14.3 集成电路的失效机理	620
14.3.1 集成电路常见的失效模式和失效机理	620
14.3.2 表面失效和 $p-n$ 结退化	620
14.3.3 晶体缺陷对集成电路性能与可靠性的影响	624
14.3.4 金属化系统的失效	626
14.3.5 塑封集成电路的可靠性	627
§ 14.4 其它失效机理	632
14.4.1 α 射线引起半导体存贮器的软失效	632
14.4.2 高能粒子辐射造成集成电路的失效	634
14.4.3 静电放电失效	637
14.4.4 电过应力失效	639
§ 14.5 集成电路的可靠性保证	640
14.5.1 工业化大生产的可靠性保证体系	640
14.5.2 集成电路可靠性设计	640
14.5.3 工艺过程中的质量控制	642
14.5.4 集成电路的可靠性评估	642
14.5.5 电视机用集成电路的质量保证试验实例	646
§ 14.6 超大规模集成电路的可靠性	646
14.6.1 热电子效应	647
14.6.2 VLSI 的接触与互连	647
14.6.3 栅氧化层的缺陷和栅氧化层的击穿	650
14.6.4 VLSI 中的工艺缺陷	651
14.6.5 塑封 VLSI 的铝引线腐蚀	652
第十五章 理化分析	655
§ 15.1 概述	955
§ 15.2 IC 生产中常用的理化分析仪器	656
15.2.1 扫描电子显微镜 (SEM)	656
15.2.2 扫描俄歇微探针 (SAM)	661
15.2.3 离子探针显微分析仪 (IMA)	664
15.2.4 透射电子显微镜 (TEM)	666
15.2.5 红外热象仪	669
15.2.6 其它分析仪器	670
§ 15.3 理化分析仪器应用实例	671
15.3.1 原材料检验分析	671
15.3.2 工艺分析	672
15.3.3 失效分析	675
第十六章 集成电路工业化生产的管理	677
§ 16.1 质量管理基础	677
§ 16.2 生产管理	681
16.2.1 管理体制的选择及其特点	681
16.2.2 生产计划管理	683

16.2.3 新建生产线的管理	684
§ 16.3 技术管理	687
16.3.1 工艺技术文件的编制和管理	687
16.3.2 实行条件管理和解决技术问题	691
16.3.3 新产品新工艺的研制和开发	693
§ 16.4 质量管理	694
16.4.1 质量管理的组织机构	695
16.4.2 IC 制造中质量管理流程	695
16.4.3 质量检测	695
16.4.4 工序质量控制	704
16.4.5 生产环境和动力条件的管理	707
16.4.6 质量反馈	709
16.4.7 质量管理基础工作	711
附录	716
附录一 集成电路制造技术常用数据表	716
附录二 集成电路制造中的常用清洗、腐蚀剂	718
附录三 集成电路制造用的主要动力标准	720
附录四 集成电路制造用气体	721

第一章 单晶生长与衬底制备

郑其经 孙瑞楠 李克尧

硅是自然界中蕴含最丰富的元素之一，约占地壳重量的百分之二十五，仅次于氧。由于现代半导体器件和集成电路技术的发展，硅已成为人类迄今研究最深入、了解最清楚的物质。现在人类提取的最纯材料是硅，人类制取的最大单晶也是硅。硅单晶作为最重要的集成电路衬底材料是制作复杂微电子器件的基础。硅单晶质量和硅片加工技术对集成电路性能和芯片合格率有直接的影响。为了适应单片集成技术发展的需要，人们对硅单晶材料性质的认识还在深入，单晶生长和衬底圆片加工技术也在不断改进和提高。本章首先讨论集成电路制造技术和硅单晶材料的关系，然后分别叙述硅单晶制备和硅圆片加工技术。

§ 1.1 集成电路技术的发展和硅材料的关系

为了尽可能提高性能价格比，半导体集成电路技术一直在沿着增大圆片直径和缩小器件图形特征尺寸的方向发展。表 1.1 以动态随机存取存储器 (DRAM) 为例，说明自六十年代后期以来随着单片集成电路集成度的提高，芯片尺寸和硅圆片基本尺寸的相应变化^[1]。表中数据是指大规模工业生产的数据，而实验样品的开发通常约比生产提前三年，例如 1M DRAM 在 1984 年初即已研制成功，但估计 1987 年才能投入生产。

表 1.1 集成电路集成度的发展及其对硅片尺寸的要求^[1]

年	DRAM	芯片面积 (mm ²)	特征尺寸 (μm) (曝光方式)	圆片直径 (mm)	圆片厚度 (μm)	圆片平整度 (μm)
1968*	1k (LSI)	10	8~10 接触式	50	250	15~20
1972"	4k (LSI)	13	5~7 接触式, 投影式	75	380	10~15
1977	16k (LSI)	20	3~5 接触式, 投影式	75~100	380~525	6~10
1980	64k (VLSI)	25	2~3 投影式, DSW	100~125	525~625	4~6
1985	256k (VLSI)	40	1.5~2 DSW	150	625~675	(1.5~2)/20mm
1987	1M (ULSI)	45	1.0~1.5 DSW	200	725~775	(1.0~1.5)/20mm

• 参考文献 [1] 分别将 1k DRAM 作为小规模集成 (SSI) 电路，将 4k DRAM 作为中规模集成 (MSI) 电路是不妥的，本表已经更正。

集成电路不仅对硅圆片的几何尺寸和表面加工质量提出了要求,而且也要求对单晶硅的内在质量提出了要求。高密度集成电路要求严格控制单晶硅中杂质和缺陷的浓度与分布,以及杂质和缺陷在随后的热加工过程中的动力学行为。表 1.2 列举了 1983 年美国工业化生产的直拉(CZ)单晶和区熔(FZ)单晶的典型质量指标和超大规模集成(VLSI)工艺的要求^[2]。表中数据表明,单晶硅的实际质量与 VLSI 工艺的要求之间还存在差距,这些差距指出了当前单晶生长,硅片加工及有关基础研究的方向。

下面具体讨论当前硅集成电路工艺技术发展的特点及其与硅单晶材料的关系。

1. 集成电路的特征尺寸逐渐缩小,芯片的面积逐渐增大。

从表 1.1 可以看出,为了追求芯片的高集成度、高性能和低成本,这个发展趋势还在

表 1.2 单晶硅的实际质量和 VLSI 工艺的要求^[2]

项 目 参 数	1983 年水平		VLSI 要求
	CZ 单晶	FZ 单晶	
电阻率(掺磷 n 型)($\Omega \cdot \text{cm}$)	1~50	1~300	50~500
电阻率(掺锑 n 型)($\Omega \cdot \text{cm}$)	0.005~10	—	0.001~0.02
电阻率(掺硼 p 型)($\Omega \cdot \text{cm}$)	0.005~100	1~1000	50~500
电阻率变化率(4 探针测量)	5~10%	20%(一般), <10% (中子嬗变掺杂)	<1%
微分凝引起的电阻率变化	10~15%	20~50%	<1%
少数载流子寿命(μs)	30~300	50~500	300~1000
氧含量(ppma)	5~25	检查不出	均匀可控
碳含量(ppma)	0.1~5	0.1~1	<0.1
位错(热处理前)	<500 cm^{-2}	<500 cm^{-2}	<1 cm^{-2}
旋涡缺陷(热处理前)	无	有	无
位错(1100 °C 处理后)*	有	层错	无
旋涡缺陷(1100 °C 处理后)*	多	有	无
直径(mm)	>125	125	150
硅片弯曲(μm)	≤ 25	≤ 25	<5
硅片两面平行度(μm)	≤ 15	≤ 15	<5
硅片表面平整度(μm)	≤ 5	≤ 5	≤ 1
硅片背面	未控制	未控制	受控制
重金属杂质(ppba)	≤ 1	<0.01	<0.001

* 指硅片表面 1~20 μm 范围内的器件制作区。

继续。这将对作为集成电路制造基础的硅单晶材料产生以下影响：

(1) 微缺陷对芯片的影响增大。

所谓微缺陷是泛指单晶体中线度为微米级的各种结构缺陷，如旋涡缺陷、氧化层错、外延层错、杂质沉积团、失配位错等。当芯片面积增大时，器件的图形和微缺陷相遇的机会将增加。根据二项式分布法计算芯片含有缺陷的几率，可以写出芯片合格率的泊松分布表达式^[3]。

$$Y = e^{-D_0 A} \quad (1-1)$$

式中 Y ——芯片合格率，即芯片不含缺陷的几率；

D_0 ——硅片中缺陷的平均面密度；

A ——芯片面积。

(1-1) 式明确指出，芯片面积增大将导致芯片合格率急剧下降。当然也应指出，该式没有考虑硅片中缺陷分布的特点，根据该式计算的合格率比实际合格率低。但是对于特征尺寸较小的电路来说，由于芯片上器件图形的线条宽度与微缺陷的线度相近，所以与微缺陷相遇后受到的影响也较大，因此超大规模集成电路对于控制衬底材料中微缺陷的要求是很严格的。

(2) 器件参数对单晶硅中杂质和缺陷的密度、分布特点、电活性等更加敏感。

这一方面是因为器件的特征尺寸缩小了，而衬底材料中的缺陷密度和电活性并不能按比例缩小，另一方面为了减小 $p-n$ 结寄生电容和 MOS 器件阈电压的衬底偏置效应，今后的集成电路大都将倾向使用较高电阻率的衬底材料。为此将更加重视单晶硅电阻率和杂质分布的均匀性，对于各种可能引起电阻率微区变化的因素，如由于杂质微分凝而引起的杂质条纹、氧的热施主等应当受到严格控制。

2. 为了降低生产成本，硅圆片的直径越来越大。

三十年来硅单晶直径的发展可用图 1-1^[4] 表示。目前国外集成电路工业中普遍采用直径为 100~150mm 的硅圆片，并且正在积极开发圆片直径为 200~250mm 的集成电路工艺。在我国，75mm 硅圆片的线性集成电路也已进入工业化生产阶段。

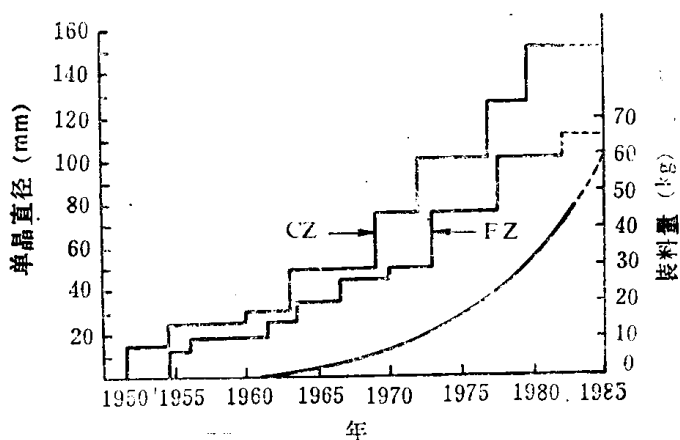


图 1-1 直拉单晶和区熔单晶直径及直拉单晶装料量的发展^[4]

大直径单晶的生长及其加工存在以下问题：

(1) 硅片电参数径向均匀性问题。

在大直径单晶生长过程中，结晶前沿受熔硅波动的影响较难保持稳定。局部生长速度的瞬态起伏所引起的杂质微分凝效应将使杂质浓度呈现条纹状分布，从而使硅片电阻率的微区

分布出现相应的变化。大直径硅单晶的拉制特点和杂质条纹的形成将分别在 1.2.5 节和 1.2.7 节详细讨论。

(2) 硅片平整度问题。

大直径硅片在应力作用下容易翘曲。翘曲的程度可以用翘度(又称挠度)大小表示。硅片上某点的翘度为该点偏离平衡位置的距离。材料力学分析^[5]指出, 对于均匀对称的圆片, 距离中心 γ 处的翘度 W 可以表示为:

$$W = \frac{p(R^2 - r^2)}{64P} \cdot \left(\frac{5 + \gamma}{1 + \gamma} R^2 - r^2 \right) \quad (1-2)$$

其中 p ——负荷强度;

R ——圆片半径;

γ ——泊松比, 即样品在垂直力作用下水平应变和垂直应变之比;

P ——抗挠刚度;

$$P = \frac{Ed^3}{12(1 - \gamma)} \quad (1-3)$$

其中, E ——弹性模量; d ——圆片厚度。

图 1-2 表示因受力而发生翘曲的硅片。

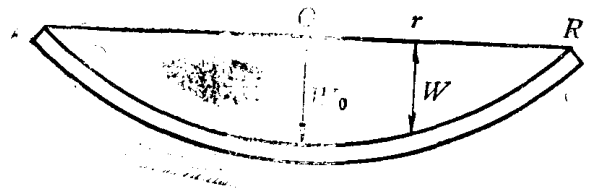


图 1-2 硅圆片均匀受力后的翘度

由图可见, 圆片中心的翘度 W_0 最大。将 $\gamma = 0$ 代入 (12) 式则得到

$$W_0 = \frac{(5 + \gamma)PR^4}{64(1 + \gamma)P} \quad (1-4)$$

(1-4) 式指出, 圆片的最大翘度与圆片半径四次方成正比。但是 (1-3) 式表明, 增加圆片厚度可以提高抗挠刚度。因此在集成电路的发展过程中, 硅圆片厚度是随着直径增大而增加的, 如表 1.1 中数据所示。但在开发硅大圆片工艺技术时如何确定合适的直径/厚度比是一个比较复杂的问题。

表 1.1 表明, 硅圆片直径增大的趋势和特征尺寸缩小的趋势是平行的。在这种形势下材料加工技术面临的任务是在增大硅圆片直径的同时保证更好的参数均匀性和更好的表面平整度。对于 VLSI 来说, 由于离子注入工艺的应用, 器件制造中的掺杂过程已经可以精确控制(浓度偏差可以控制在 5% 范围以内)。在这种情况下, 必须对原始硅片中杂质浓度分布的均匀性提出相应的要求, 才能保证器件参数的可控性和重复性。同时, 为了保证光刻图形的质量, 在整个硅圆片的光刻过程中, 曝光表面都应当在光学系统的焦平面上, 因此要求硅圆片的表面平整度与电路设计规则相匹配也是十分重要的。