

高等学校教学用书

双极集成电路分析与设计基础

贾松良 编著

电子工业出版社

· · · · ·

观察与思考与写作

——

——

内 容 简 介

本书介绍双极型模拟和数字集成电路的分析和设计原理。全书共十章, 主要包括: 双极型集成电路的基本制造过程, 各种集成晶体管及其寄生效应, 集成电路中的无源元件, 版图设计和各种隔离技术; 模拟集成电路中的基本单元电路, 各类运算放大器 and 集成稳压器; 以及数字集成电路方面的LSTTL电路、I²L 电路、ECL 电路及门阵列等内容。

本书可作为电子类工程技术人员、专业教师和研究生的技术参考书, 也可作为高等院校半导体专业本科生的教材。

双极集成电路分析与设计基础

贾松良 编著

责任编辑 郭延龄

*

电子工业出版社出版(北京海淀区万寿路)

新华书店北京发行所发行 各地新华书店经售

山东电子工业印刷厂印刷

*

开本: 850×1168毫米1/32 印张: 19.375 字数: 503.4千字

1987年9月第一版 1987年9月第一次印刷

印数: 1—4000册 定价: 3.80元

统一书号: 15290·528

ISBN7-5053-0168-3/TN82

前 言

本书重点讲述双极型模拟和数字集成电路的分析和设计原理。作者希望它能成为对设计、制造和使用集成电路的工程技术人员都有用的一本参考书。由于集成电路仍在异常迅速地发展,电路的品种繁多、应用广泛。因此,在内容选择上我们把重点放在双极型集成电路基本元器件的原理、结构、特性和它们的设计原则;模拟集成电路中的基本单元电路和典型模拟集成电路的设计、分析;各类数字逻辑集成电路的基本特性、典型电路的分析和它们的设计制作特点等方面。本书也对一些典型产品的电路、参数、使用方法及与双极型集成电路有关的新技术、新器件作了一定的介绍。但由于篇幅及时间的限制,如存储器、有源滤波器、A/D、D/A转换器等电路本书内没有专门介绍。

作为一本工程技术方面的书籍,我们在书中强调了近似估算,而尽量避免冗长的数学推导。对一些常用公式、典型数据、典型产品的主要技术参数等常列表表示,以便读者查找参考。为便于使用计算机辅助设计,书中增加了等效电路、模型参数及各类器件模型参数的典型值,所用参数与符号一般都与 SPICE 模型参数相一致。在集成电路的生产中提高成品率和可靠性是十分重要的问题,除了工艺保证外设计上的保证有重要意义,为此,在第二、四、八、十章中都引入了“容差设计”——考虑各种最坏因素进行优化设计的内容。

总之,作者努力想使本书既强调基础又适当介绍科研、生产的新成果;既强调工程设计制作又适当加强理论分析;既照顾国内目前情况又努力向国际先进水平靠拢。

全书共分三大部分。第一部分是基础部分,它包括第一至第

四章，第一章主要介绍半导体集成电路的简史、分类和双极型集成电路的基本制造过程。第二章介绍集成晶体管及其寄生效应，除了重点介绍集成NPN管外，还介绍了集成PNP管、肖特基钳位晶体管、二极管和JFET等。第三章介绍各类集成电阻器、集成电容器及集成电路内的互连。第四章介绍集成电路版图设计的一般规则，最小图形间距的估算，PN结隔离最小面积晶体管的设计，并介绍了LSI和VLSI中用其它隔离方法制成的集成晶体管结构。第二部分是模拟集成电路，它包括第五到第七章。其中第五章是重点，它较全面、深入地介绍了模拟集成电路中的各种基本单元电路，如单管、双管组态、射耦对和源耦对、恒流源、恒压源、模拟乘法器等，这是深入分析和设计各类模拟IC的基础。第六章介绍了各类集成运算放大器的设计和分析，重点是运放输入级、741运放的分析及高精度、高速、JFET输入等特殊运放。作为功率集成电路的例子，在第七章介绍了各类集成稳压器，重点是集成稳压器的基本组成部分、三端固定输出电压和三端可调输出电压集成稳压器。第三部分是数字集成电路，它包括第八至第十章，重点介绍了LSTTL(第八章)、 I^2L (第九章)和ECL(第十章)，主要介绍它们基本逻辑单元的设计和分析，同时介绍了近几年发展起来的ASTTL、ALSTTL、门阵列电路、各类改进的 I^2L 电路及全补偿ECL电路等。电路温度特性的考虑虽然列在第三章，但从某种意义上说可能对模拟IC更为重要。

本书在作为半导体专业学生的教材使用时，学生最好应先学半导体工艺、晶体管原理、电子线路等课程。本书中的部分内容可作为学生自学或开阔眼界的参考资料，有的可作为复习材料，具体学时安排可由学生的具体情况而定，一般约需50~60学时。

本书是在作者近几年来给清华大学无线电电子学系半导体器件和物理专业学生讲课时所编讲义的基础上修改而成。该讲义也被北京大学计算机科学技术系微电子学专业采用为教材，也曾被北京市的一些半导体专业进修班、电大班采用作教材。这次作者

又作了较大修改，删去了一些过时的和次要的内容，加强了模拟IC部分和近几年来双极型IC方面的一些新进展。

在编写过程中承蒙电子工业部878厂、871厂、4433厂、742厂、北京市半导体研究所、常州半导体厂、北京半导体器件二厂、五厂和六厂、上海无线电七厂等十余个单位积极提供资料，作者向他们深表谢意。

本书第一部分由曹培栋副教授审稿，第二部分由南德恒教授和王筱颖副教授审稿，第三部分由王尔乾副教授审稿。李志坚教授和曹培栋副教授审查了全书详细提纲和原讲义稿。杨之廉副研究员、黄令仪副研究员和崔杨同志分别审查了九、十、七章。他们提出了许多宝贵的修改意见。北京大学赵宝瑛同志对原讲义也提了许多宝贵的意见。作者对所有给予指导、帮助和提供资料的同志表示衷心的感谢！由于作者水平有限，时间仓促，书中定有不少缺点和错误，热诚欢迎读者批评指正。

作 者

1985年8月于清华

目 录

前 言

第一章 双极型集成电路简介.....1

1.1 半导体集成电路技术简史.....1

1.2 半导体集成电路的种类.....5

1.3 双极型半导体集成电路的基本制造过程.....7

1.3.1 典型的双极型集成电路工艺8

1.3.2 双极型集成电路中元件的形成过程和元件的结构11

1.4 典型的集成NPN管举例.....17

1.5 集成电路的封装和热阻.....22

1.5.1 集成电路的封装22

1.5.2 集成电路的热阻24

第二章 双极型集成晶体管及其寄生效应..... 28

2.1 理想的PN结二极管模型.....28

2.2 理想本征晶体管的埃伯斯-莫尔模型.....31

2.2.1 理想的四层结构晶体管31

2.2.2 四层结构晶体管的埃伯斯-莫尔模型32

2.3 集成晶体管的有源寄生效应..... 37

2.3.1 NPN管工作在正向工作区时 38

2.3.2 NPN管工作于截止区时38

2.3.3 NPN管工作于反向工作区时39

2.3.4 NPN管工作于饱和区时 40

2.3.5 降低寄生PNP管影响的办法41

2.4 集成晶体管中的无源寄生效应..... 42

2.4.1 集成晶体管中的寄生电阻44

2.4.2 集成晶体管中的寄生电容53

2.5 双极型集成晶体管的小信号模型及特征频率 f_T66

2.6 超 β NPN晶体管.....70

2.7 集成电路中的 PNP 管	72
2.7.1 横向PNP管	72
2.7.2 衬底PNP管	83
2.7.3 自由集电极纵向PNP管	87
2.8 集成二极管	88
2.8.1 一般集成二极管	88
2.8.2 集成齐纳管及次表面齐纳管	89
2.9 肖特基势垒二极管(SBD)和SBD钳位晶体管(SCT)	92
2.9.1 肖特基势垒二极管(SBD)	92
2.9.2 SBD和一般硅PN结二极管的差别	93
2.9.3 SBD 钳位晶体管(SCT)	94
2.9.4 SBD和SBD 钳位晶体管的等效电路	95
2.9.5 SBD钳位所带来的问题	98
2.9.6 SBD和 SCT 的设计	99
2.10 集成JFET	101
2.10.1 JFET的伏安特性	101
2.10.2 集成JFET的小信号等效电路	105
2.10.3 集成JFET的设计	107
第三章 集成电路中的无源元件	117
3.1 基区扩散电阻器	117
3.1.1 基区扩散电阻的结构和设计	118
3.1.2 基区扩散电阻的公差	124
3.1.3 扩散电阻的功耗限制	125
3.1.4 扩散电阻的温度系数TCR	127
3.1.5 基区扩散电阻的等效电路、频率特性及偏置效应	128
3.2 其它常用集成电阻器	130
3.2.1 发射区(磷)扩散电阻	130
3.2.2 隐埋层电阻	133
3.2.3 基区沟道电阻	133
3.2.4 外延层电阻和外延层沟道电阻	135
3.2.5 离子注入电阻	137
3.2.6 薄膜电阻	138
3.3 集成电容器	140
3.3.1 PN 结电容器	140

3.3.2 MOS 电容器	141
3.4 互连	144
3.4.1 金属条互连	144
3.4.2 交叉连线	148
第四章 集成电路的版图设计	151
4.1 集成电路设计的一般程序	151
4.2 掩模对准容差和最小图形尺寸	154
4.2.1 掩模对准容差	154
4.2.2 最小图形尺寸	156
4.3 最小图形间距	156
4.3.1 隐埋层扩散	158
4.3.2 隔离扩散	160
4.3.3 最小图形间距的估算	152
4.4 最小面积晶体管	168
4.5 关于集成 NPN 管几个参数的设计考虑	170
4.5.1 击穿电压	170
4.5.2 电流增益和电流容量	173
4.6 集成电路布线的一般规则	174
4.7 其它隔离方法的集成晶体管结构	176
4.7.1 其它 PN 结隔离	177
4.7.2 全介质隔离	179
4.7.3 PN 结-介质混合隔离	181
第五章 模拟集成电路中的基本单元电路	187
5.1 单管放大级	188
5.1.1 共射 (CE) 放大器	188
5.1.2 射极跟随器	192
5.1.3 带射极负反馈电阻的共射放大器	196
5.1.4 共基 (CB) 放大器	200
5.2 复合器件及双管放大级	205
5.2.1 达林顿管和 CC-CE 级	206
5.2.2 复合 PNP 管	211
5.2.3 钳位式复合 PNP 管	213
5.2.4 共射-共基 (CE-CB) 单元	215

5.2.5 共集-共基(CC-CB)单元	218
5.3 恒流源电路	221
5.3.1 基本恒流源电路	221
5.3.2 改进型的基本恒流源	223
5.3.3 比例恒流源电路	225
5.3.4 精密匹配电流镜	227
5.3.5 小电流恒流源(Widlar恒流源)电路	
5.3.6 补偿恒流源(Wilson恒流源)电路	233
5.3.7 CE-CB 恒流源	235
5.3.8 PNP 管恒流源电路	236
5.3.9 JFET 恒流源电路	237
5.4 偏置电压源和基准电压源电路	238
5.4.1 简单齐纳管电压源	240
5.4.2 正向二极管串联电压源	241
5.4.3 V_{BE} 倍增电路	241
5.4.4 小电压恒压源	243
5.4.5 温度补偿齐纳管基准电压源	244
5.4.6 三管能隙基准源	247
5.4.7 复合式能隙基准源	251
5.4.8 两管能隙基准源	252
5.5 射耦对差分放大器	254
5.5.1 小信号放大特性	255
5.5.2 直流传输特性	262
5.5.3 输入失调和失调的温度系数	267
5.5.4 共模抑制比 K_{CMR}	273
5.6 JFET源耦对差分放大器	277
5.6.1 小信号参数	278
5.6.2 输入失调电压 V_{IC}	279
5.6.3 失调电压温度系数 α_{VIO}	280
5.7 有源负载放大级	281
5.8 电平位移电路	284
5.8.1 射极跟随器电平位移电路	284
5.8.2 简单恒压源电平位移电路	285
5.8.3 恒流源-电阻电平位移电路	287

5.8.4 PNP 管电平位移电路	287
5.9 输出级电路	288
5.9.1 射极输出器输出级	289
5.9.2 互补推挽输出级	292
5.9.3 输出过流保护电路	296
5.10 模拟乘法器	299
5.10.1 射耦对简单乘法器——二象限乘法器	299
5.10.2 双差分模拟乘法器	300
第六章 运算放大器	309
6.1 引言	309
6.2 运算放大器的主要技术指标	310
6.2.1 输入特性	311
6.2.2 传输特性	312
6.2.3 输出特性	313
6.2.4 频率特性	313
6.2.5 电源特性	316
6.3 运算放大器的基本应用	316
6.3.1 两条基本的近似假定	317
6.3.2 反相放大器	318
6.3.3 同相放大器和电压跟随器	319
6.3.4 差分放大器和减法器	320
6.3.5 加法器	322
6.3.6 积分器和微分器	322
6.3.7 对数放大器和指数放大器	323
6.4 实际运算放大器参数引起的计算误差	325
6.4.1 A_{VD} 、 R_{ID} 为有限值和存在 I_{IB} 、 I_{IO} 、 V_{IO} 所引起的 V_o 计算误差	325
6.4.2 输出电阻 $R_O \neq 0$, 负载电阻 $R_L \neq \infty$ 的影响	323
6.4.3 同相放大器的误差及共模抑制比为有限值的影响	329
6.5 运放的输入级	330
6.5.1 电阻负载射耦对差分输入级	332
6.5.2 有源负载互补复合管差分输入级	333
6.5.3 达林顿管差分输入级	338
6.5.4 自举式输入级	342

6.5.5 FET源耦对差分输入级	346
6.6 运算放大器的直流和低频增益	348
6.6.1 增益	349
6.6.2 热反馈对增益的影响	350
6.7 运放的频率补偿	354
6.8 运放的小信号频率响应	357
6.9 运放的转换速率和全功率带宽	359
6.10 运算放大器的分类	361
6.11 通用集成运算放大器举例	364
6.11.1 709型通用运放电路简介	364
6.11.2 741型通用运放电路分析	368
6.11.3 108型通用运放电路介绍	377
6.12 高精度运算放大器	378
6.12.1 内调平衡式高精度运放	378
6.12.2 斩波稳零运算放大器	388
6.13 高速运算放大器	393
6.13.1 运放频率特性参数间的关系	393
6.13.2 提高运放速度的措施	395
6.13.3 典型高速运算放大器介绍	400
6.14 其它特殊运算放大器	403
6.14.1 FET输入运算放大器	403
6.14.2 低功耗运算放大器	406
6.14.3 程控运算放大器	408
6.14.4 跨导运算放大器	409
6.14.5 电流型运算放大器	410
第七章 集成稳压器	417
7.1 集成稳压器的基本结构	417
7.2 集成稳压器的主要参数	418
7.3 集成稳压器的主要组成部分	420
7.3.1 基准电压源	420
7.3.2 误差放大器	421
7.3.3 调整管	421
7.3.4 取样电阻	424

7.3.5 启动电路	424
7.3.6 保护电路	427
7.4 一般通用集成稳压器(W723)	431
7.5 三端固定输出电压式集成稳压器(W7800)	436
7.6 三端输出电压可调式集成稳压器(W138)	441
7.7 集成高精度电压基准源	445
第八章 晶体管-晶体管逻辑(TTL)电路	450
8.1 双极型逻辑电路的简单回顾	450
8.2 一般TTL与非门电路	450
8.2.1 四管单元与非门电路	453
8.2.2 五管单元与非门电路	457
8.2.3 六管单元STTL与非门电路	458
8.3 低功耗肖特基TTL(LSTTL)电路	459
8.3.1 电路的基本结构	460
8.3.2 工作原理和直流工作点	461
8.3.3 电压传输特性	466
8.3.4 静态参数	468
8.3.5 瞬态特性	474
8.4 LSTTL门电路的逻辑扩展	485
8.4.1 非门、与门、或门及或非门	485
8.4.2 异或门	487
8.4.3 集电极开路(OC)门和三态(3S)门	489
8.5 ASTTL和ALSTTL电路	492
8.5.1 54/74系列ASTTL和ALSTTL电路	492
8.5.2 第二代LSTTL门(LS^2TTL)电路	496
8.5.3 FAST系列三级结构基本门	496
8.6 LSTTL电路的温度特性	497
8.6.1 R 、 V_F 、 β_F 的温度特性	497
8.6.2 LSTTL电路参数的温度特性	502
8.7 LSTTL电路的版图设计	503
8.7.1 隔离区的划分和基本设计条件	504
8.7.2 各单元的图形设计	505
8.8 中、大规模集成电路中的简化逻辑门	512

8.8.1	简化与非门	513
8.8.2	单管逻辑门	514
8.8.3	简化的 LSTTL 电路	520
8.9	LSTTL 门阵列	521
8.9.1	门阵列一般介绍	521
8.9.2	LSTTL 门阵列内的基本门	523
8.10	集成触发器	526
8.10.1	前沿触发D触发器	527
8.10.2	后沿触发集成J-K触发器	529
8.10.3	简化集成触发器电路	531
第九章 集成注入逻辑(I^2L)电路		535
9.1	I^2L 电路的基本结构	535
9.2	I^2L 电路的工作原理	537
9.2.1	当前级的输出为“1”态时	537
9.2.2	当前级的输出为“0”态时	539
9.3	I^2L 电路分析	539
9.3.1	I^2L 电路能正常工作的必要条件	539
9.3.2	负载能力	541
9.3.3	电压传输特性和抗干扰能力	542
9.3.4	I^2L 电路的功耗延迟积	543
9.4	I^2L 电路的基本逻辑单元和逻辑组合	545
9.4.1	I^2L 电路的基本逻辑单元	545
9.4.2	线与非单元	546
9.4.3	并合晶体管与非门	549
9.5	I^2L 电路的工艺和版图设计	549
9.5.1	常规 I^2L 电路工艺类型	549
9.5.2	I^2L 电路的版图设计	552
9.6	改进的 I^2L 电路	556
9.6.1	离子注入 I^2L	556
9.6.2	等平面隔离 I^2L	557
9.6.3	自对准多晶硅工艺 I^2L	558
9.6.4	肖特基晶体管逻辑(STL)	559
9.6.5	集成肖特基逻辑(ISL)	560

9.6.6 适合于VLSI的双极型数字电路·····	562
第十章 发射极耦合逻辑(ECL)电路·····	565
10.1 ECL门电路的工作原理·····	566
10.1.1 射极耦合电流开关·····	567
10.1.2 射极输出器·····	568
10.1.3 参考电压源和 V_{OH} 、 V_{OL} 、 V_{BB} 的温度系数·····	569
10.2 ECL门电路的静态特性·····	571
10.2.1 电压传输特性·····	571
10.2.2 主要直流参数·····	573
10.3 ECL电路的瞬态特性·····	579
10.4 ECL电路的逻辑扩展·····	584
10.4.1 输出端线或功能·····	585
10.4.2 电流开关集电极点与功能·····	585
10.4.3 串级门——电流导引法形成与/与非门·····	586
10.5 ECL电路的设计特点·····	539
10.5.1 晶体管的设计·····	589
10.5.2 电阻设计·····	591
10.6 全补偿ECL电路和EFL电路·····	593
10.6.1 F100K全补偿ECL电路·····	593
10.6.2 射极功能逻辑(EFL)电路·····	596
附录一 常用物理常数及一些单位换算·····	599
附录二 300K下硅和二氧化硅、氮化硅的重要性质·····	600
附录三 半导体集成电路型号命名法·····	601
附录四 布尔代数恒等式·····	603

第一章 双极型集成电路简介

1.1 半导体集成电路技术简史〔1〕

自从1947年底肖克莱 (Shockley) 等发明了点接触双极型晶体管, 1951年发明结型晶体管以后, 在1952年英国人 G.W.A. Dummer 提出了“固体功能块”的设想。直至1958年美国工程师 J.Kilby 在调研军用电子设备超小型化的报告中首次提出了用同一种材料——硅来制作电阻、电容和晶体管, 且可将这些元件直接制作在电路中它们应在的位置上, 实现内部平面连线。三个月之后, 就做出了由硅 PN 结电容器, 硅电阻器和硅晶体管组成的全硅材料的相移振荡器。在这同时, 有人发明了平面工艺和 PN 结隔离技术, 在1959年很快有人将这几种技术结合在一起, 作出了用反向 PN 结隔离各元件的、全平面工艺制作的硅半导体集成电路(SIC)。

但SIC 的发明并没有使它立即很快地发展起来, 这除了技术成熟本身需要时间外, 主要是当时还存在着许多不同的看法, 有些人对集成电路的前途不很乐观。如认为集成电路中的元件都不是最佳的, 因为它们都是在同一种材料硅上以同一种工艺流程制作的, 集成电路中的晶体管其寄生效应比分立晶体管大, 硅电阻的稳定性和制作精度不及镍铬电阻好, PN结电容和 SiO_2 介质电容不及涤纶薄膜介质电容好。有人认为既然集成电路成品率将是各元件成品率的乘积, 则大型集成电路的成品率将很低, 以致使生产大型集成电路变得不现实。另一种看法是认为集成电路的设计费很贵, 且很难更改, 而当时已有的电路花样又很多, 如果逐个将这些电路复制成集成电路必然成本很高, 有的也很难

实现。

对半导体集成电路来说，上述三个矛盾的确是客观存在，但它的的一个很大优点是可以利用当时业已成熟的半导体技术，将现有部分电子系统较快地高可靠地转入超小型化，而不需要去等待尚未发明的新元件。

很显然，简单地去“复制”那些电子线路专家已精心设计好了的、种类繁多的电路，对集成电路是很不现实的。只有生产那些用途广泛、用量很大、电路形式简单、性能又可规格化的电路，才能降低成本，提高成品率，使集成电路具有竞争能力。这种电路是存在的，那就是数字电路中的逻辑电路，因为它可以用一批叫做“逻辑门”的基本单元来组成，而且实际上只要“与非”门或者是“或非”门等少数几种类型的门电路就可以了。另外，许多常用数字系统的功能也可由一些做在同一芯片上、经过适当连接的一些门来完成。这样就可归纳、设计出一些既能完成各种系统的功能又相互兼容的基本积木单元，便可大量生产。这充分发挥了集成电路可同时大量生产同一品种的突出优点，而使成本大大降低。

在1961年，RTL系列的数字集成电路问世，而在1962年相继研制出了DTL、TTL、ECL和MOS IC。这促使了集成电路的飞速发展，也促使其成本不断下降。

到了六十年代后期，在生产上已具备了可以制作更复杂、集成度更高的单片电路的能力，但在具体搞什么电路上又有不同的看法。那些原来的系统设计者总是希望半导体厂去“复制”他们的系统，而集成电路生产厂又很难这样去做，因为使用单位的要求是五花八门的，集成电路厂总希望生产用途广泛、内部结构简单而有规律的产品。这样销路大，设计和测试都较容易，可使电路的成本不是很贵。后来终于找到了这类产品：通用大规模集成电路——半导体存贮器和通用小型整机——微处理机。

半导体存贮器的内部电路数量很大，但许多电路都是一样