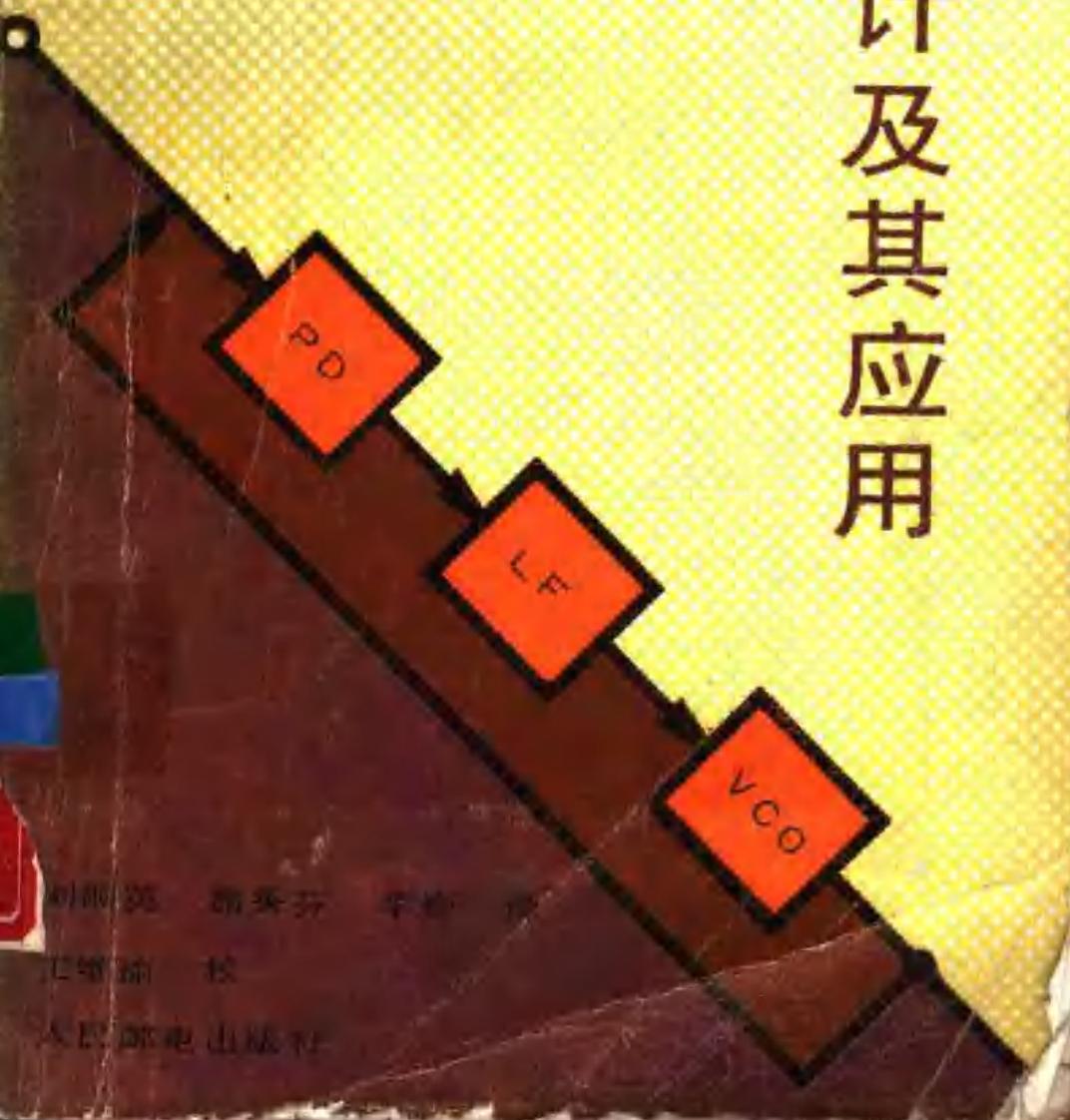


# 锁相环原理、设计及其应用

锁相环原理



周国钦 姚秀芳 编著

王增林 校

人民邮电出版社

# 锁相环原理、设计及其应用

刘顺英 昂秀芬 李巍 译  
王继瑜 校

人民邮电出版社

## 内 容 提 要

本书共八章，主要内容是模拟和数字锁相环（PLL）的原理、设计及其应用。书中概括地介绍了PLL的基本构成及其工作原理，着重论述了实用PLL的设计过程及具体应用，并列出了设计PLL所必须依据的一系列条件和一些具体的实验结果。对于有噪声情况下线性PLL的性能、数字PLL的硬件和软件实现以及如何测量PLL的有关参数，书中均作了介绍。另外，书中除有一些附录外，还附有一个目录表，表中列出了现在的PLL集成电路。

本书可供大专院校电子类专业的老师、高年级学生和工程技术人员参考。

## 锁相环原理、设计及其应用

刘顺英 昂秀芬 李巍 译  
王继瑜 校

人民邮电出版社出版  
北京东长安街27号  
河北省邮电印刷厂印刷  
新华书店北京发行所发行  
各地新华书店经售

开本：850×1168 1/32 1988年12月 第一版  
印张：10<sup>1</sup>/<sub>2</sub>/32页数：168 1988年12月河北第1次印刷  
字数：238 千字 印数：1—1 500 册

ISBN7—115—03749—3/TN·155

定价：2.40元

## 译者的话

本书根据1984年美国出版的 *Roland E.Best 著的《PHASE-LOCKED LOOPS Theory, Design, and Applications》* 第三版译出。

本书共八章。第一章PLL的工作原理；第二章PLL的分类；第三章线性PLL理论；第四章数字PLL原理；第五章锁相环路的设计；第六章商品化锁相环集成电路的技术发展水平；第七章PLL的实际应用；第八章锁相环参数的测试。书中概括地介绍了PLL的基本构成及其工作原理，着重论述了实用PLL的设计过程及具体应用，并列出了设计PLL所必须依据的一系列条件和一些具体的实验结果。对于有噪声情况下线性PLL的性能、数字PLL的硬件和软件实现以及如何测量PLL的有关参数，书中均作了介绍。

本书特点是语言简练，物理概念清楚，对问题的阐述深入浅出、理论结合实际，适合于大专院校电子类专业的师生及工程技术人员参考使用。

本书第1-3章由李巍译，第4-6章及附录B、C、D部分由昂秀芬译，第7-8章及附录其余部分由刘顺英译。

由于译者水平有限，译文中缺点错误在所难免，诚恳地希望读者批评指正。

1988年1月20日

# 目 录

<b>前言</b> .....	( 1 )
<b>第一章 PLL的工作原理</b> .....	( 3 )
<b>第二章 PLL的分类</b> .....	( 8 )
<b>第三章 线性PLL理论</b> .....	( 16 )
3-1 数学基础 .....	( 16 )
3-2 锁定与失锁过程 .....	( 36 )
3-3 线性PLL的跟踪性能 .....	( 44 )
3-4 线性PLL系统中的噪声 .....	( 54 )
3-5 小结 .....	( 67 )
<b>第四章 数字PLL原理</b> .....	( 70 )
4-1 具有中间模拟信号的数字PLL .....	( 70 )
4-2 全数字的和以软件为基础的锁相环 .....	( 88 )
<b>第五章 锁相环路的设计</b> .....	( 112 )
5-1 选择适当的锁相环类型 .....	( 112 )
5-2 最佳鉴相器的选择 .....	( 113 )
5-3 最佳环路滤波器的选择 .....	( 113 )
5-4 设计锁相环系统的简单过程 .....	( 114 )
<b>第六章 商品化锁相环集成电路的技术发展水平(1983年秋季)</b> .....	( 116 )
6-1 通用的PLL集成电路 .....	( 116 )
6-2 集成电路的附加外部元件 .....	( 136 )
6-3 用于频率合成器的PLL集成电路 .....	( 140 )
<b>第七章 PLL的实际应用</b> .....	( 141 )
7-1 跟踪滤波器 .....	( 141 )
7-2 调制器和解调器 .....	( 154 )

7-3	AM调制和解调	( 168 )
7-4	FM调制和解调	( 187 )
7-5	相位调制和解调	( 201 )
7-6	时钟信号的恢复	( 203 )
7-7	采用PLL的频率合成	( 208 )
7-8	PLL作为移相器	( 222 )
7-9	用PLL控制马达速度	( 231 )
7-10	同步滤波器	( 241 )
7-11	PLL的其它应用	( 247 )
7-12	脉冲同步PLL电路	( 256 )
<b>第八章</b>	<b>锁相环参数的测试</b>	( 262 )
8-1	中心频率 $f_0$ 的测试	( 262 )
8-2	VCO增益 $K_v$ 的测试	( 263 )
8-3	鉴相器增益 $K_d$ 的测试	( 264 )
8-4	同步带 $\Delta\omega_H$ 和快捕带 $\Delta\omega_L$ 的测试	( 266 )
8-5	自然振荡频率 $\omega_n$ 和阻尼系数 $\zeta$ 的测试	( 269 )
8-6	相位传递函数 $H(j\omega)$ 和3dB带宽 $\omega_{3dB}$ 的测试	( 272 )
<b>附录A</b>		( 276 )
<b>附录B</b>		( 284 )
<b>附录C</b>		( 287 )
<b>附录D</b>		( 289 )
<b>附录E</b>		( 295 )
<b>附录F</b>		( 297 )

## 前　　言

锁相环是于1932年由*De Bellescize*提出的，当时被认为是一种奇异的设备。在六十年代中期，当首次可用集成电路实现时，它引起了人们日益增长的兴趣。

今天，可以在每个家庭中找到锁相环。例如在电视接收机、立体声收音机、或其它民用设备中。因此，在你建议考虑使用PLL解决特殊问题时，不会从电子工程师那里得到令人失望的反应。使工程师为难的问题，即“PLL是什么东西？”，也许在100年以前已经被德国幽默家*Wilhem Busch*在他的关于农夫与狐狸的故事中回答了。

用斧子砍狐狸在任何时候都是一件困难的事情，特别是在猎手与狐狸之间有一个 $180^{\circ}$ 的“相差”时。如图(1, 2, 3)所示，农夫试图抓到狐狸，但是他不能够“同步”。很明显，虽然农夫与狐狸以相同的频率一起过墙，但农夫不能达到相位捕捉。于是，故事悲剧性地结束：斧子没击中狐狸，而击中拴着它的绳子，狐狸带着偷到的小鸡逃跑了。

如果一个锁相环失锁，我们的电子工程师只丢掉了当时的信号，但是如果失锁状态持续下去，这个工程师也许就要失业了。本书的目的就是减少发生这种事情的风险。

第一章写得很简短，甚至工程管理人员都可阅读。它以简练的语言解释了什么是PLL和PLL是做什么的。

第二章列出了不同类型的PLL。

第三章是线性PLL理论的一个回顾。在其它的论题中，特别研究了在有噪声的情况下PLL的性能。

第四章介绍了数字PLL的理论，同时讨论了数字PLL的硬件和软件实现。



图 1 虽然狐狸被拴住了，但仍然非常狡猾。它迅速从身旁的洞口窜出，并坐在墙外。杰克进来了，如图所示，院墙在他们中间。



图 2 杰克登上梯子，举起斧子，用力一砍，狐狸先生将被砍上了！



图 3 可怜的杰克！他的斧子没有砍到目标。情况逆转一噢，多好玩！现在杰克在外面——狐狸在里面，如图所示，而墙仍旧在中间。

第五章讨论了设计一个实用PLL电路的过程。列出了设计PLL所必须依据的一系列条件（如线性或数字PLL，鉴相器的类型，或者环路滤波器的类型）。

第六章提供了一个目录表，表中列出了现有的PLL集成电路（包括有关电路）。给出了许多在添加外部元件或电路时的实用提示。

第七章描述了大量的PLL应用，包括许多设计实例。对一些实用电路进行了逐步地分析，还列出了许多实验的结果。

第八章讨论了测量技术，测量技术在有关PLL的文献中通常是被忽略的。它讨论了如何用现有标准实验仪器，如示波器和简单的波形发生器去测量PLL有关参数。

在书后的附录中更详细地分析了线性PLL和数字PLL的动态特性。附录F是一个为工程师写的拉普拉斯变换的介绍。作者建议那些不太熟悉拉普拉斯变换的工程师用这个附录作为入门讲义。

# 第一章 PLL的工作原理

锁相环(PLL)技术帮助人们在多方面保持有序状态。如果我们打开电视机，由于用了PLL技术使人的头保持在屏幕的上端，而脚在屏幕的下端。在彩色电视机中，另一种形式的PLL使颜色逼真，即绿色就是绿色、红色就是红色。

PLL是一种电路，它使一个特殊的系统去跟踪另一个系统。更确切地说，PLL是一种使输出信号(由振荡器产生的)与参考信号即输入信号在相位与频率上同步的一种电路。同步状态常称为锁定，在此状态下振荡器的输出信号与参考信号之间的相位误差是零，或者非常小。

如果存在相位误差，通过控制电路作用于振荡器的方式使相位误差再次降低为最小值。在这种控制系统中，输出信号的相位实际上被锁定在参考信号的相位上。这就是为什么把这种锁定称为“锁相环”。

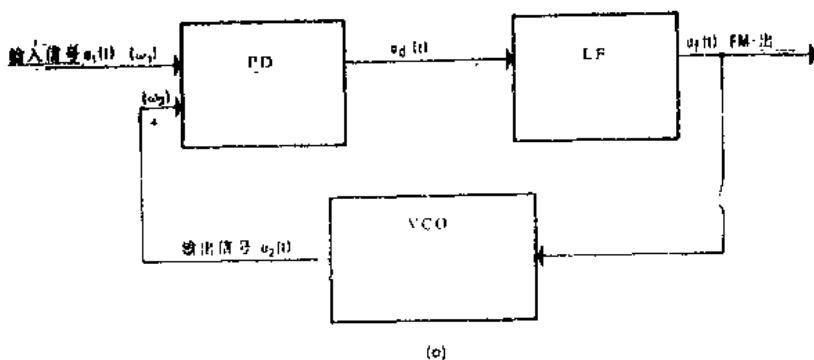
由上所述，我们可以推论出PLL的工作原理。PLL由三个基本功能模块组成，其方块图如图1-1(a)所示：

1. 电压控制振荡器( VCO )
2. 鉴相器( PD )
3. 环路滤波器( LF )

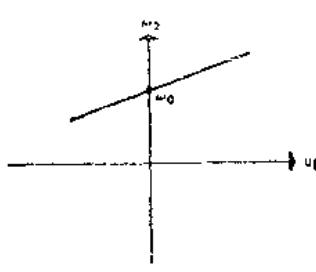
有些PLL电路用电流控制振荡器( CCO )来替代电压控制振荡器( VCO )。在这种情况下，鉴相器的输出信号不是受控的电压源，而是一个受控的电流源，但它们的工作原理是一样的。

PLL电路中几种重要的信号定义如下：

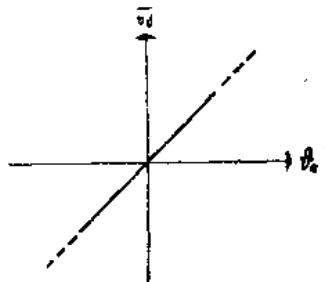
- 参考(或输入)信号 $u_1(t)$ ；
- 参考信号的角频率 $\omega_1$ ；



(a)



(b)



(c)

(a) PLL方块图。(b) VCO的传递函数。 $(u_f = \text{控制电压}; \omega_2 = \text{输出信号的角频率}.)$  (c) PD的传递函数。 $(\bar{u}_d = \text{鉴相器输出信号的平均值}; \theta_d = \text{相位误差}.)$

图 1-1

- VCO的输出信号  $u_2(t)$ ;
- 输出信号的角频率  $\omega_2$ ;
- 鉴相器的输出信号  $u_d(t)$ ;
- 环路滤波器的输出信号  $u_f(t)$ ;
- 相位误差  $\theta_d$ 。它由信号  $u_1(t)$  与  $u_2(t)$  之间的相位差来定义。

现在来讨论图1-1(a)中三个功能模块的工作原理。VCO振荡的角频率为  $\omega_2$ ，它是由环路滤波器的输出信号  $u_f(t)$  决定的。角频率  $\omega_2$  由下式给出：

$$\omega_2(t) = \omega_0 + K_o u_f(t) \quad (1-1)$$

式中  $\omega_0$  是 VCO 的中心(角)频率,  $K_o$  是 VCO 的增益, 用  $s^{-1}V^{-1}$  表示。

式(1-1)表示的曲线如图1-1(b)所示。许多教科书中, 由于角频率的单位经常用  $rads^{-1}$ , 所以 VCO 增益的单位为  $rads^{-1}V^{-1}$ 。本书中将省略 rad 单位(弧度)(注意: 本书中使用的任何相位变量都必须用弧度表示而不用度表示!)。因此, 在表达式中  $180^\circ$  的相移总是用  $\pi$  来表示。

PD——也称为“相位比较器”, 它能够比较输出信号和参考信号的相位, 并产生输出信号  $u_d(t)$ ;  $u_d(t)$  在相位误差  $\theta_e$  的极限范围内近似正比于相位误差  $\theta_e$ 。即:

$$v_d(t) = K_d \theta_e \quad (1-2)$$

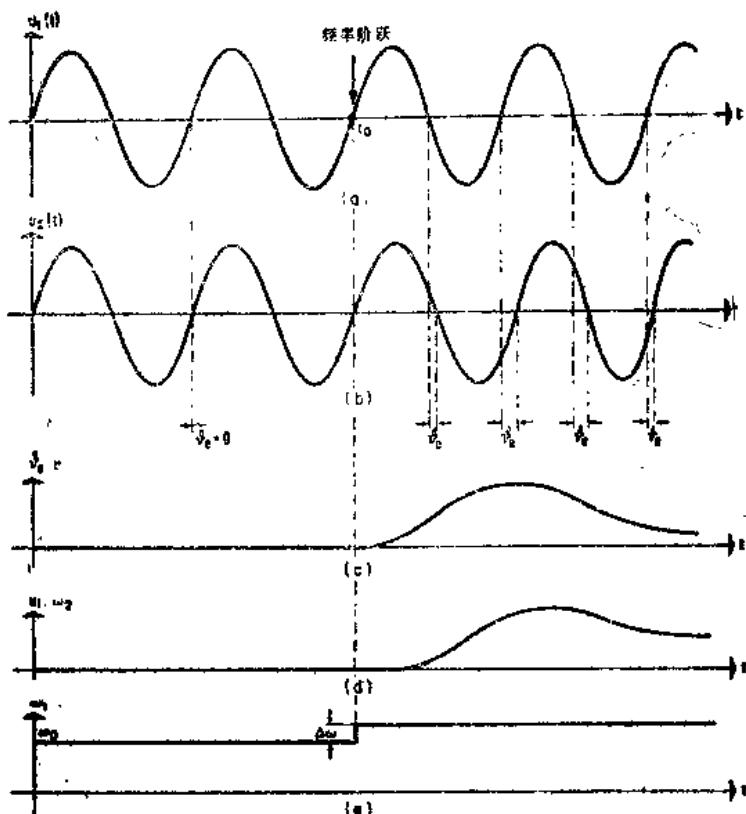
式中  $K_d$  是 PD 的增益, 单位是伏, 有些书中, 不省略  $rad^{-1}$ , 而用  $Vrad^{-1}$  表示。式(1-2)的曲线如图1-1(c)所示。

PD 的输出信号  $u_d(t)$  是由直流分量(*dc*)和叠加在其上面的交流分量(*ac*)组成。我们不希望有交流分量, 因此用环路滤波器将其滤除。在大多数情况下使用一阶低通滤波器(参见第二章)。

现在我们讨论一下三个功能模块联接后是如何工作的。首先假设输入信号  $u_1(t)$  的角频率等于中心频率  $\omega_0$ 。则 VCO 工作在它的中心频率  $\omega_0$  处, 此时相位误差  $\theta_e$  是零。如果  $\theta_e$  为零, PD 的输出信号  $u_d$  必定也为零, 则环路滤波器的输出信号  $u_f$  也为零。这是允许 VCO 工作在其中心频率的条件。

如果初始相位误差  $\theta_e$  不为零, 则 PD 将产生一个非零的输出信号  $u_d$ , 经过一定延迟后, 环路滤波器也会产生一个有限信号  $u_f$ , 改变 VCO 的工作频率, 使相位误差最终消失。

假设输入信号的频率在时间  $t_0$  时突然变化  $/\phi$ 。如图1-2 所示, 图中输入信号的相位超前输出信号的相位。这时产生了相位误差且相位误差随时间而增大, 而 PD 也输出一个随时间而增大的信号  $u_d(t)$ 。 $u_d(t)$  经过环路滤波器的延迟后也会增大。这样一来, 会引起 VCO 的工作频率增加, 使得相位误差变小。经过一定时间后, VCO



(a) 参考信号  $u_1(t)$ 。(b) VCO的输出信号  $u_2(t)$ 。(c) 信号  $u_2(t)$  和  $\theta_e(t)$  为时间函数。(d) VCO的角频率  $\omega_2(t)$  为时间函数。(e) 参考信号  $u_1(t)$  的角频率  $\omega_1$ 。

图 1-2 参考频率阶跃变化时 PLL 的瞬态响应

的振荡频率将恰好是输入信号的频率。选择不同类型的环路滤波器，可最终使得相位误差减小到零或减小到一个有限值。

上述 VCO 的工作频率比它的中心频率大  $\Delta\omega$ ，这将迫使信号  $u_f(t)$  稳定在最终值  $u_f = \frac{\Delta\omega}{K_o}$ 。如果输入信号的中心频率已被一个任意的低频信号调频，则环路滤波器的输出信号就是“解调信号”。因此，PLL可以用作FM检波器。在后面可以看到PLL还可以用作

**AM检波器或PM检波器。**

**PLL**最令人感兴趣的功能之一是抑制叠加在其输入信号上的噪声。假设**PLL**的输入信号淹没于噪声中。PD要检测输入与输出信号之间的相位误差。输入噪声使输入信号 $u_1(t)$ 的零点交叉以随机的方式超前或滞后，这又引起PD的输出信号 $u_d(t)$ 在平均值上下摆动。如果环路滤波器的拐角频率足够低，那么在信号 $u_f(t)$ 中几乎觉察不到噪声，且VCO的输出信号 $u_2(t)$ 的相位等于输入信号 $u_1(t)$ 的平均相位。因此，我们可以说**PLL**能够检测出淹没于噪声中的信号。这些简单的分析表明，**PLL**只不过是一个控制输出信号 $u_2(t)$ 相位的伺服系统。

如图1-2所示，**PLL**总是使输出信号的相位跟踪参考信号的相位，即该系统总是被锁定。但是，实际上情况未必如此，因为只要输入信号产生一个较大的频率阶跃就会引起系统“失锁”。这时，**PLL**的控制装置会企图使系统再次锁定，但是系统会真的再次锁定吗？我们将在下一章中讨论这个问题。这里，基本上有两类问题必须研究：

- **PLL**初始是锁定的，在什么条件下，它会保持锁定。
- **PLL**初始未锁定，在什么条件下，它会变为锁定。

如果要回答这些问题，就要注意到不同的**PLL**其性能有很大的差别。目前已经知道有几种基本不同类型的**PLL**。因此首先我们将识别这些不同的类型。

## 第二章 PLL的分类

目前使用的大多数PLL系统都具有相类似的VCO或CCO，并且都采用一阶环路滤波器，而不同类型的PLL系统所使用的鉴相器在电路上有相当大的差别。鉴相器电路的性能对PLL的动态性能有极大的影响，因此，首先讨论一下各种鉴相器电路的特性。

表2-1中列出了最常用的一些不同类型PD，其中包括线性型和数字型。线性型是由已经应用在模拟计算技术领域内的电路构成。而数字型是基于“异或”门之类的逻辑电路。数字PD只工作于二进制信号，这就意味着参考信号和输出信号都应该是方波信号。

表2-1中标有1型的鉴相器电路仅仅是一个模拟乘法器，也称为“四象限乘法器”。

现在假设参考信号和输出信号都是正弦信号且具有相同的频率 $\omega_1$ <sup>\*</sup>，它们的表达式为：

$$\left. \begin{array}{l} u_1(t) = \hat{U}_{10} \sin(\omega_1 t + \theta_1) \\ u_2(t) = \hat{U}_{20} \cos(\omega_1 t + \theta_2) \end{array} \right\} \quad (2-1)$$

鉴相器的输出信号 $u_d(t)$ 是由这两个信号的乘积决定的，表示为：

$$\begin{aligned} u_d(t) &= k u_1 u_2 \\ &= \frac{k \hat{U}_{10} \hat{U}_{20}}{2} (\sin(\theta_1 - \theta_2) + \sin(2\omega_1 t + \theta_1 + \theta_2)) \end{aligned} \quad (2-2)$$

式中 $\hat{U}_{10}$ 和 $\hat{U}_{20}$ 分别是 $u_1$ 和 $u_2$ 的振幅； $\theta_1$ 和 $\theta_2$ 分别是 $u_1$ 与 $u_2$ 的相位， $k$ 是增益常数。

\*注意：正弦函数和余弦函数的选择是任意的，详见3—1节。

表 2-1 不同类型的PD的特性

PD类型	序号	PD工作量大		PD工作量小	
		输出	输入	输出	输入
1 线性 放大器	1	幅频图 内含振荡器	幅频图 正弦波幅度	幅频图 4Ω信号的幅度	幅频图 相位
2 非线性	2	幅频图 正弦波方波	幅频图 4Ω信号的幅度	幅频图 上限频率	幅频图 相位
3 倍频	3	幅频图 1K正弦波输入	幅频图 1K正弦波输出	幅频图 下限频率	幅频图 相位
4 开关	4	幅频图 1K正弦波输入	幅频图 1K正弦波输出	幅频图 下限频率	幅频图 相位

见图 2-1, 2-2

式(2-2)说明 $u_d(t)$ 是直流分量和交流分量的叠加，其中交流分量几乎被环路滤波器完全滤除。因此，以后只考虑 $u_d$ 的直流分量或它的平均分量，平均分量 $\bar{u}_d$ 可由下式给出，即：

$$\bar{u}_d = K_d \sin \theta_e \quad (2-3)$$

式中  $K_d = \frac{k \hat{U}_{10} \hat{U}_{20}}{2}$  是鉴相器的增益； $\theta_e = \theta_1 - \theta_2$  是相位误差。

式(2-3)的曲线图绘在表2-1第4列中。对于小的相位误差来说， $\sin \theta_e$ 近似等于 $\theta_e$ ，则 $\bar{u}_d$ 近似等于 $K_d \theta_e$ ，这是式(1-2)表示的鉴相器的工作性能。对于小的相位误差 $\theta_e$ ，应该用PD1型的PLL系统来工作，这已在第一章叙述过。

应该注意，由式(2-3)定义的PD增益 $K_d$ 与信号 $u_1$ 和 $u_2$ 的振幅有关。显然这是不利的，因为这使PLL的动态性能将依赖于参考信号的振幅。只要PD1型中使用的模拟乘法器工作在它的线性范围内，则PD的增益 $K_d$ 将随振幅 $\hat{U}_{10}$ 线性地增加。对于较大的参考信号，乘法器将工作在饱和区，则 $K_d$ 将趋于一个有限值，如图2-1所示。

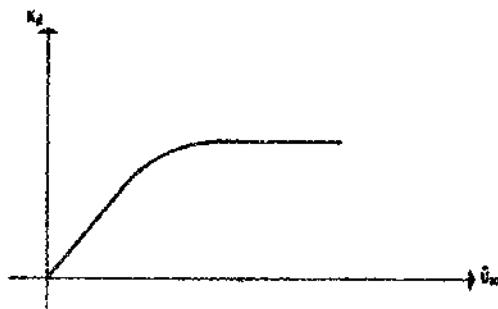


图 2-1 鉴相器增益 $K_d$ 与参考信号幅度 $\hat{U}_{10}$ 的函数关系

如果系统尚未锁定，PD1型的性能会如何呢？如果系统未锁定，则 $\omega_1 \neq \omega_2$ ，根据式(2-3)可知，信号 $u_d(t)$ 由角频率分别

为 $\omega_1 - \omega_2$ 、 $\omega_1 + \omega_2$ 的两个项组成。 $u_d(t)$ 这时没有直流分量，初看上去，会得出系统永远也不会锁定的结论。然而，如果满足一定的条件，锁定是有可能的。我们将在第三章详细讨论这种情形。

表 2-1 中第 4 列表明鉴相器输出信号的平均值 $\bar{u}_d$ 既为相位误差 $\theta_d$ 的函数，又为频率偏移 $\omega_1 - \omega_2$ 的函数。然而，对 PD1 型来说，第二种函数是不重要的，因为这种鉴相器，只在零频偏 ( $\omega_1 = \omega_2$ ) 情况下定义输出信号。注意，这在 PD3 型和 PD4 型中就不同了。

正如以后看到的，在输出信号与参考信号之间的初始频偏大时，后两种型号的 PD 更容易锁定。但是，如果说 PD1 型的性能不适用则是不正确的，PD1 型具有明显的抑制噪声的能力。叠加在参考信号上的噪声信号可以认为是包含无数不同频率分量的宽频带信号。由于这些频率与 VCO 的输出信号不相关，由这些噪声频率产生的 PD1 型的输出信号平均值是零。因此，使用 PD1 型的 PLL 系统可以锁定深埋在噪声中的信号。这就是 PLL 在通信接收机中得到广泛应用的原因。~

在式 (2-2) 中假设参考信号和输出信号都是正弦波。但是，实际上大部分 PLL 系统其 VCO 的输出信号是方波。对称方波信号的频谱只含有奇次谐波，即角频率  $3\omega_2$ 、 $5\omega_2$ ……等，能对信号  $u_d(t)$  的直流分量产生影响的只有基频  $\omega_2$ 。因此，PD1 型的性能与 VCO 输出信号的波形无关。

如果 PLL 的参考信号很大，PD 将工作在饱和区。其输出信号  $u_d(t)$  只表示两个电压电平，即  $U_+$  和  $U_-$ ，它们分别对应于正饱和电平和负饱和电平。在这种情况下，平均信号  $\bar{u}_d$  只决定于  $u_1(t)$  相对于  $u_2(t)$  的零点交叉相位。此外，在过激励状态下  $\bar{u}_d$  与相位误差  $\theta_d$  近似成正比。 $\bar{u}_d$  和  $\theta_d$  的关系曲线画在表 2-1 中。在深过激励状态时，PD1 型会丧失其抑制噪声的能力。因此，在通信接收机中应用的 PD 应该总是工作在线性范围内。

PD2 型、PD3 型和 PD4 型都是数字电路，它们要求参考信号和输出信号都是方波信号。在这三种数字鉴相器中最简单的是 PD2 型，