

国外电荷耦合器件

上海半导体器件研究所
成 字 1 2 8 部 队 编 译
复旦大学微电子教研组

上海科学技术情报研究所

国外电荷耦合器件

上海半导体器件研究所

成 字 1 2 8 部 队 编译

复旦大学微电子教研组

*

上海科学技术情报研究所出版

新华书店上海发行所发行

上海商务印刷厂印刷

*

开本: 787×1092 1/16 印张: 15.75 字数: 400,000

1976年3月第1版 1976年3月第1次印刷

印数: 1—6,500

书号: 151634 280 定价: 1.95 元

(只限国内发行)

前 言

电荷耦合器件(简称 CCD)是半导体电子学的一种新概念,是一种新颖的半导体表面器件。CCD 技术是近年来半导体技术的重大进展之一。CCD 不仅可以制造大容量存储器满足计算机发展的需要,同时又可导致模拟延迟和摄像方面的应用,所以 CCD 一经出现,就受到欧美各国半导体研制厂家及用户的重视,各半导体厂家无一不投入竞争。目前,通过对 CCD 机理的大量实验验证和理论分析,通过对 CCD 制造工艺及结构的改进,已使 CCD 技术有了较大的发展,在摄像、存储和模拟延迟方面的应用逐步进入实用阶段。

遵照伟大领袖毛主席关于“洋为中用”和“认真学习外国的好经验,也一定研究外国的坏经验”的教导,为了给深入研究 CCD 提供资料方便,我们在有关单位支持下,编译了这本文集,供国内从事 CCD 研制和使用单位的广大工人、技术人员及有关领导同志和高等院校工农兵学员、教师参考。

本文集包括:电荷耦合器件基本原理及结构的综述、电荷耦合器件的一般介绍、理论分析及计算、制造工艺及各种结构、测试、摄像、存储及模拟延迟三方面应用等内容,这对了解电荷耦合器件是有所帮助的。

本文集由上海半导体器件研究所、成字 128 部队、复旦大学微电子教研组、上海科技情报所共同编译。在编辑过程中也曾得到光华出版社等单位有关同志协助,特此致谢。

由于我们水平有限,本文集中一定存有不少错误和缺点,请读者批评指正。

编 者

1975 年 6 月

毛主席语录

外国有的，我们要有，外国没有的，我们也要有。

自力更生为主，争取外援为辅，破除迷信，独立自主地干工业、干农业，干技术革命和文化革命，打倒奴隶思想，埋葬教条主义，认真学习外国的好经验，也一定研究外国的坏经验——引以为戒，这就是我们的路线。

我们要保持过去革命战争时期的那么一股劲，那么一股革命热情，那么一种拚命精神，把革命工作做到底。

目 录

1. 电荷耦合器件的基本原理.....	(1)
2. 电荷耦合器件的原理与结构(综述).....	(8)
3. 国外电荷耦合器件发展概况(综述).....	(18)
4. 电荷耦合器件——MIS 器件结构的新途径.....	(34)
5. 电荷耦合器件.....	(45)
6. 电荷耦合器件.....	(51)
7. 电荷耦合器件.....	(61)
8. 为电荷耦合器件的电荷转移分析所用的数值法.....	(72)
9. 电荷耦合器件中转移电极间表面电荷转移的计算机分析.....	(83)
10. 用电荷控制法分析电荷耦合器件的电荷转移.....	(97)
11. 电荷耦合器件制造技术上的问题.....	(109)
12. 交迭栅埋沟电荷耦合器件.....	(115)
13. V 形槽 MOS 电导连接电荷耦合器件.....	(117)
14. 腐蚀槽二相电荷耦合器件.....	(119)
15. 电荷耦合器件及其应用.....	(125)
16. 具有电阻栅结构的 P 沟电荷耦合器件.....	(139)
17. 采用 Al-Al ₂ O ₃ -Al 双层金属化技术制作的电荷耦合器件.....	(141)
18. 电荷耦合器件结构的一种改进.....	(148)
19. 电导连接电荷耦合器件.....	(153)
20. 500 位 Al-Al ₂ O ₃ -Al 电荷耦合器件移位寄存器电特性.....	(157)
21. 二相埋沟电荷耦合器件的设计考虑.....	(159)
22. 一种新型的电荷转移器件——蠕动电荷耦合器件.....	(168)
23. 电荷耦合器件的新结构.....	(171)
24. 具有 250 个元件的钻蚀隔离电荷耦合器件转移效率的测量.....	(174)
25. 电荷耦合器件的转移效率测试.....	(178)
26. 电荷转移动态移位寄存器的模拟性能极限.....	(180)
27. 固体摄像的变革.....	(184)
28. 电荷耦合器件制作的小型电视摄像机.....	(193)
29. 正在发展中的图象传感器.....	(196)

30. 电荷耦合器件 101 型、201 型及其应用	(199)
31. 电荷耦合器件在存储器和模拟信号处理方面的进展.....	(210)
32. 采用 MNOS 存储电容的不挥发性电荷耦合器件存储器	(221)
33. 具有数字刷新的表面电荷移位寄存器.....	(224)
34. 电荷耦合器件用作延迟模拟信号.....	(230)
35. 盲人助读用的透明电极电荷耦合图象传感器.....	(237)
36. 附：国际电荷耦合器件技术应用会议简介.....	(246)

电荷耦合器件的基本原理

谢 希 德

电荷耦合器件(简称 CCD)是从 1970 年以来发展的一种新型半导体器件,在短短的五年中已经从实验室研制逐渐转入批量生产的阶段。CCD 中的雏形是在 n 型或 p 型硅衬底上生长一层厚度约 1200 埃的二氧化硅层,再在二氧化硅层上依一定次序淀积金属电极。这种作规则排列的金属-氧化物-半导体阵列再加上输入与输出端就构成了 CCD 的重要组成部分。通过在金属电极上施加时钟脉冲电压,在半导体内部形成储存少数载流子的势阱,用光注入或电注入的方法,将代表信号的少数载流子(以下简称少子)引入势阱,再通过时钟脉冲的有规则变化,使电极下的势阱深度作相应的变化,从而使注入的少子在半导体表面内作定向运动,这些少子即代表外界输入的电信号或光信号。当少子从器件的一端运动到另一端时,通过反向偏置的 $p-n$ 结对少子进行收集,然后经过放大而将信号输出。用 CCD 可作成移位寄存器、串行存储器、模拟信号的延迟器以及电视摄象机等等。CCD 具有工艺简单、集成度高、成本低等优点,因而是近年来受到普遍重视的一种器件。

一、电荷转移的原理

图 1 给出了三相 CCD 的一部分电极下势阱形成的示意图,所谓三相是指要在金属电极上依次施加三个位相不同的时钟脉冲 ϕ_1 、 ϕ_2 与 ϕ_3 。电极 1、4、7... 与时钟脉冲 ϕ_1 连接; 2、5、8... 与 ϕ_2 连接; 3、6、9... 等与 ϕ_3 相连。设衬底是 n 型的,在时间 t_1 , 施加于 1、4、7... 电极上的电压为 $-V_2$, 而在其它电极上的电压为 $-V_1$, $V_2 > V_1$, 如图 1a 所示。因此在电极 1、4、7 下形成较深的势阱。如果电极 1 附近有少子(空穴)注入,可以储存在势阱

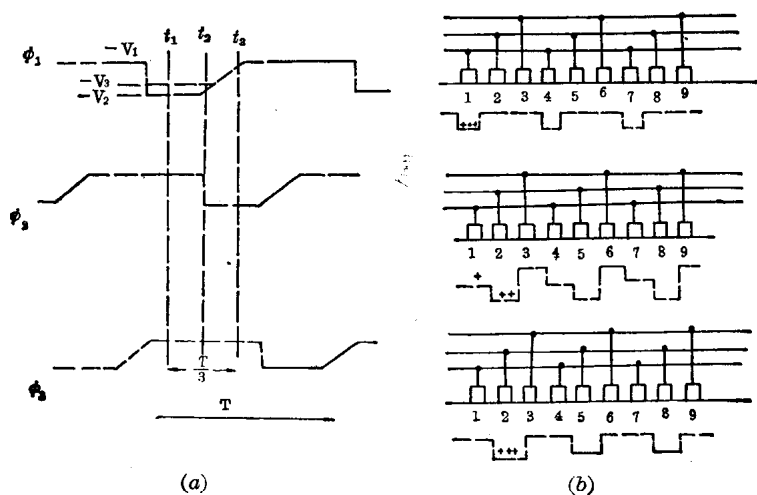


图 1 三相 CCD 电荷转移示意图

中,如图 1b 所示。

在 $t=t_2$ 时,如果时钟脉冲 ϕ_1 增加, ϕ_2 减小, ϕ_3 不变。在电极 1、4、7 上的电压为 $-V_3$, 2、5、8 上的电压为 $-V_2$, 3、6、9 上的电压仍为 $-V_1$, $V_2 > V_3 > V_1$ 。此时电极 1、4、7 下的势阱变浅, 2、5、8 下的势阱变深, 3、6、9 下面的势阱保持不变。在电极 1 下的空穴向电极 2 下面的更深的势阱运动。

在 $t=t_3$ 时,电极 2、5、8 上的电压为 $-V_2$, 而其它电极上的电压为 $-V_1$, 电极 2、5、8 下面的势阱最深,此时所有的空穴都转移到电极 2 的下面。从图 (1a) 中可看出,如果时钟脉冲的周期是 T , 电荷从电极 1 到电极 2 完成一次转移的时间为 $\frac{T}{3}$ 。

从上面的简单描述可以看出 CCD 具有下述特点:

(1) 是一种在非稳态下工作的器件

图 2 给出在金属电极上施加负脉冲时,半导体能带的变化,此时能带向上弯,半导体表面处于深耗尽,形成如图 2a 所示的很深的势阱。在瞬时的非稳态情况,空间电荷区中主要是电离施主。随着时间的增长,产生的电子-空穴对将使空间电荷区变窄。因为空穴向价带顶运动,电子则与电离施主复合,正是这后一个因素使空间电荷区的宽度变狭,势阱变浅,如图 2b 所示。如果要求 CCD 的势阱能有效地存储注入的少数,从非稳态过渡到稳态的时间必须足够长。在注入的少数从一个电极下面转移到下一个电极下面之前,电极下的空间电荷区应该处于非稳态。少数注入后可使势阱变浅。可以证明从非稳态过渡到稳态所需要的时间为 $\frac{2\tau N_D}{n_i}$, 常把这个时间称为电荷存储时间,式中的 n_i 为本征载流子浓度, N_D 为底杂质浓度, τ 为少数寿命。只要电荷存储时间在数秒以上,CCD 就能正常工作。可以用加脉冲电压后 MOS 电容 C 与时间 t 的关系来测量电荷存储时间。

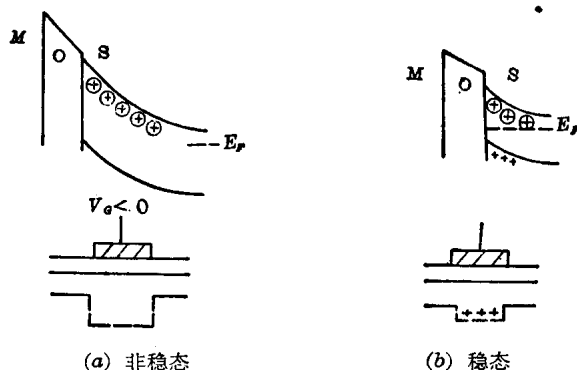


图 2 单个金属电极上施加脉冲电压时势阱从非稳态到稳态的变化

前,电极下的空间电荷区应该处于非稳态。少数注入后可使势阱变浅。可以证明从非稳态过渡到稳态所需要的时间为 $\frac{2\tau N_D}{n_i}$, 常把这个时间称为电荷存储时间,式中的 n_i 为本征载流子浓度, N_D 为底杂质浓度, τ 为少数寿命。只要电荷存储时间在数秒以上,CCD 就能正常工作。可以用加脉冲电压后 MOS 电容 C 与时间 t 的关系来测量电荷存储时间。

(2) 注入电荷必须作定向运动

在一层布线的环境下,必须用三相的时钟脉冲来形成不对称的势阱,才能使注入的少数作定向运动。

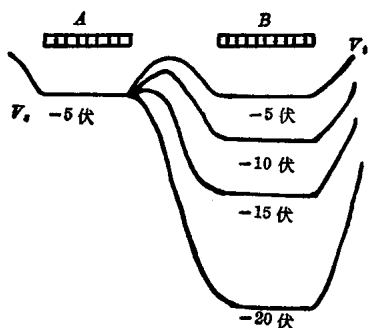


图 3 电极间势阱的变化情况

(3) 电极之间的间隙处必须没有势垒

可以证明,电极下势阱的深度近似地与时钟脉冲的幅度成正比。在电极间隙处没有电压,有可能产生势垒。图 3 给出在相邻电极施加不同电压时,计算得到的势阱的变化情况。从图中可看出要减小电极之间的势垒,必须在第二个电极上施加较大的电压。为了解决这个矛盾,目前多采用交迭栅或电阻海结构。计算也证明,如果要使电极之间没有势垒,电极之间的间隙要小于 3 微米,

在工艺上要求有比较高的光刻精度。

除去上述要求外, CCD 必须具有输入与输出端, 可以用电注入或光注入的方法注入少子, 在输出端有放大装置, 以得到所需要的信号。

二、决定器件性能的因素

表征 CCD 器件性能的两个参数是转移效率与工作频率。

(1) 转移效率 η

电荷转移效率是表示 CCD 性能好坏的一个重要参数。常用在每一次转移时被留下的电荷的百分数来描写效率的大小。如在 $t=0$ 时, 注入到某电极下的电荷是 $Q(0)$, 在时间 t 时, 大多数电荷在电场作用下向下一个电极转移。但是有一些电荷可能会被界面态俘获, 然后过一定时刻再放出来, 这些放出来的电荷不一定能追上原来的信号电荷, 因此转移不是百分之百的。即使不考虑界面态的俘获, 在任何时间 t , 可能由于某些电荷转移不够迅速, 而有些载流子仍留在原来的电极下面, 如果在时间 t , 留在原来电极下面的电荷为 $Q(t)$, 则电荷转移损失率 $\varepsilon(t)$ 的定义为:

$$\varepsilon(t) = \frac{Q(t)}{Q(0)} \times 100\% \quad (1)$$

$Q(t)$ 与 $Q(0)$ 的单位为单位面积上的电荷数。

显然转移效率 η 与损失率 ε 的关系为

$$\eta = 1 - \varepsilon \quad (2)$$

如果有某个 CCD, 原始注入的电荷为 Q_0 , 经过 n 次转移后, 所剩下的电荷为 Q_n , 则

$$Q_n = Q_0 \eta^n = Q_0 (1 - \varepsilon)^n \approx Q_0 (1 - n\varepsilon) \approx Q_0 e^{-n\varepsilon} \quad (3)$$

如果要求 $\frac{Q_n}{Q_0} = 90\%$, 即 $n\varepsilon = 0.1$ 。如果 $n=990$, 则每次转移的损失率 $\varepsilon = 10^{-4} = 10^{-2}\%$ 。

决定效率的因素主要取决于电荷转移的快慢与界面态的俘获, 下面分别讨论:

① 电荷转移的快慢

如设电荷沿 y 方向运动, 和在 p - n 结区的运动一样, 电荷的运动包括在电场作用下的漂移运动以及由于浓度梯度而产生的扩散运动, 如果设注入电荷是空穴, 总的电流密度可表示为

$$J_y = q \left(\mu_p E p - D_p \frac{\partial p}{\partial y} \right) \quad (4)$$

在一维近似下电荷的浓度 $p(y, t)$ 满足连续性方程

$$\frac{\partial p}{\partial t} = -\frac{1}{q} \frac{\partial J_y}{\partial y} \quad (5)$$

(4) 式中的 μ_p , D_p 分别代表空穴的迁移率和扩散系数。 E 为使空穴作漂移运动的电场。如果知道电场 E , 则可由 (4) 及 (5) 解出 $p(y, t)$ 。(1) 式中的 $Q(t)$ 与 $Q(0)$ 和 $p(y, t)$ 的关系为

$$Q(t) = \int_0^L p(y, t) dy \quad (6)$$

$$Q(0) = \int_0^L p(p, 0) dy \quad (7)$$

L 为相邻两个电极中心的距离, 因此只要知道电荷浓度 p 如何随时间 t 与空间 y 而变化, 就可以算出转移损失率 $\varepsilon(t)$ 。

使空穴漂移的电场是什么呢? 在 CCD 中电场 E 由两部分组成:

$$E = E_s + E_f \quad (8)$$

E_s 是自感生电场, E_f 是边缘电场, 自感生电场 E_s 可表示为

$$E_s = -\frac{\partial \psi_s}{\partial y} \quad (9)$$

ψ_s 是在时钟脉冲作用下在电极下半半导体内产生的表面势, 如图 3 所示, $-q\psi_s$ 代表势阱深度、由于在某个时刻, 相邻电极间的时钟脉冲幅度不同, 因此 ψ_s 沿 y 方向变化, 产生使空穴沿 y 方向的转移运动, 可以证明, 在一级近似下, 可将 E_s 写成

$$E_s = -\gamma \frac{\partial p}{\partial y} \quad (10)$$

γ 是与氧化层电容和电极长度 L 有关的参数。常把 E_s 叫做自感生电场, 因为从物理意义上看, 自感生电场对载流子的作用力包括了载流子之间的斥力以及载流子在金属电极上感应的电荷对于载流子的引力, 但是总的效果是斥力起主要作用。将 (8) 式代入 (4) 式得到:

$$\begin{aligned} J_y &= q \left[\mu_p (E_s + E_f) p - D_p \frac{\partial p}{\partial y} \right] \\ &= q \mu_p E_s p + q \mu_p E_f p - q D_p \frac{\partial p}{\partial y} = J_s + J_f + J_D \end{aligned} \quad (11)$$

$$J_s = q \mu_p E_s p \quad (12)$$

J_s 代表由于在自感生电场作用下, 载流子的漂移电流密度。

下面再介绍边缘电场 E_f 。和平行板电容器一样, 在电极的极板边缘存在着边缘电场, 当电荷转移到电极末端附近时将受到边缘电场 E_f 的作用。而在注入的初期, 电荷主要在电极的中心, 边缘电场的影响小, 电荷的转移主要取决于自感生电场。(11) 式中的 J_f 即代表在边缘电场 E_f 作用下, 载流子的漂移电流

$$J_f = q \mu_p E_f p \quad (13)$$

理论计算得出边缘电场 E_f 的近似值与电极中心的间距 L , 氧化层厚度 d_i , 空间电荷区耗尽层宽度 x_d 以及时钟脉冲电压幅度 V 的关系为

$$E_f = 6.5 \frac{d_i V}{L^2} \left[\frac{5 \frac{x_d}{L}}{5 \frac{x_d}{L} + 1} \right]^4 \quad (14)$$

数值计算得出 E_f 的空间分布如图 4 所示。从 (14) 式看出, 可以通过选择适当浓度的衬底与氧化层的厚度, 设计较短的电极, 来提高边缘电场以加速电荷转移。图 4 是对衬底浓度为 0.5×10^{15} 厘米⁻³ 的 p 沟道 CCD 所作的计算, 在 $\frac{y}{L} = 0.5$ 处相当于电极的中心, 边缘电场的值最小, 而在两端边缘电场有较大的值。

除去在电场作用下的漂移运动外, 载流子还靠扩散运动进行转移, 电流密度即 (11) 式中的 J_D

$$J_D = -q D_p \frac{\partial p}{\partial y} \quad (15)$$

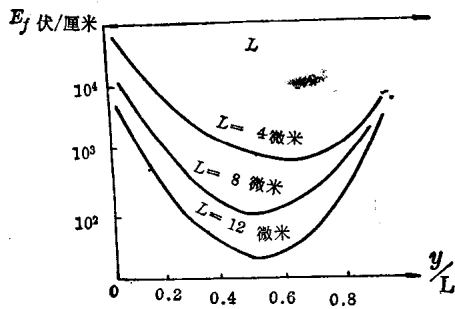


图4 边缘电场的空间分布

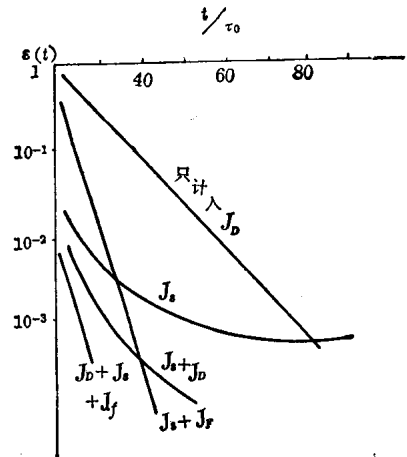


图5 自感生电场、边缘电场及扩散对于电荷转移损失率的影响

如果要求出不同时刻的电流密度, 必须解(4)和(5)式求出 $p(y, t)$ 。图5给出自感生电场、边缘电场及扩散对于电荷转移损失率的影响。图中的横坐标用归一化的时间 $\frac{t}{\tau_0}$ 来做单位, $\tau_0 = \frac{L^2}{\mu_p} = \frac{L}{\mu_p \frac{1}{L}}$ 。代表在长度为 L 的电极两端加1伏电压时, 在漂移电场 $\frac{1}{L}$ 伏/厘米的

作用下, 电荷以漂移速度 $\frac{\mu_p}{L}$ 穿过长度为 L 的电极所需的时间。从图中可看出在开始转移的几倍 τ_0 时间内, 主要靠自感生电场作用下的漂移运动使电荷转移。在转移的后期, 扩散及边缘电场作用下的漂移运动起主要作用, 从图5中我们看到计入边缘电场可以降低转移损失率, 大大提高转移效率。图6给出不同长度电极的CCD的损失率与时间的关系, 图中也画出了不计入边缘电场作用的计算结果, 再一次看出边缘电场在转移后期所起的作用。电极越短(即 L 小), 边缘电场越强, 电荷转移的速度也越快, 损失率 $\varepsilon(t)$ 越小。

总结上述讨论, 如果不考虑界面态会俘获电荷, 电荷转移的快慢取决于自感生电场和边缘电场作用下的漂移运动以及载流子的扩散运动。

② 界面态的俘获

当电荷沿硅与二氧化硅界面附近转移时, 由于界面态的存在, 电荷会因为被俘获而损失。如果这些界面态是空的, 电荷被界面态俘获的几率比较大。此外, 电荷被俘获的几率也与电极下注入的电荷密度成正比, 注入电荷越多, 被俘获的几率也越大, 当代表信号的电荷经过某个电极后, 被界面态俘获的电荷又可能逐步地被释放出来, 在这些重新释放出来的电荷中, 有些可以跟上原来的信号电荷, 有些却落在后面, 只能加入后面的信号。结果使原来的信号变弱, 而使后面的信号加大, 即使信号失真。如果电荷被俘获的时间 τ_0 小于电荷经过

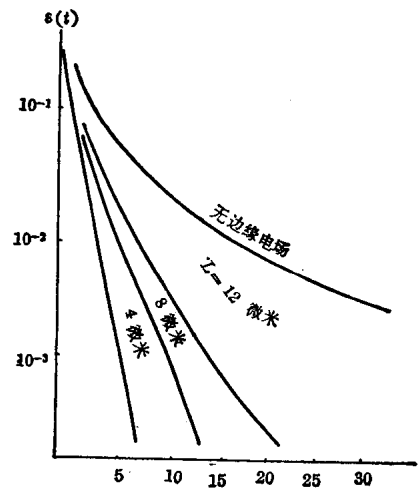


图6 电极长度对转移损失率的影响

$\mu_p = 200 \text{ 厘米}^2/\text{伏} \cdot \text{秒}$
 $N_D = 0.5 \times 10^{15} \text{ 厘米}^{-3}$

电极的时间 $t_{\text{转移}}$, 则大多数被俘获的电荷可以追上原来所属的信号, 否则就只能跟随下一个信号。

如果电荷从一个电极转移到另一个电极所需的时间是 $t_{\text{转移}}$ 对于三相 CCD, $t_{\text{转移}} = \frac{T}{3}$, T 为时钟脉冲的周期, 如果要信号不致因界面态的俘获而失真, 必须要求

$$\tau_c < \frac{T}{3}$$

或

$$\tau_c < \frac{1}{3f}$$

即

$$f < \frac{1}{3\tau_c} \quad (16)$$

上式表明界面态的俘获率是决定时钟脉冲频率上限的因素之一。当用注入电荷的数量表示数字信号“1”或“0”时, 电荷转移过程的损失将使“1”信号越来越小。由于被界面态俘获的电荷被放出后, 可能加入后面的“0”, 使“0”信号变大。显然, 如果输入信号是 101010..., 由于

界面态的俘获会使输出端的信号有比较大的失真, 除去在工艺上采用金属化后在 450°C 左右的氮氢气氛中退火的方法来降低界面态外, 为了减少界面态引起的失真, 还常采用以下两个措施:

(a) 胖“零”工作模式 即用一定数量的本底电荷将界面态填满, 使得再有注入电荷时, 被界面态俘获的几率很小, 而从界面态释放出的电荷可以跟随下一个代表“1”信号的电荷。因此“1”信号电荷损失到界面态中的电荷可能与它从界面态得到的电荷相等。也就是说采用一定的本底电荷, 可以在一定程度上减少界面态俘获带来的损失。由于在这种工作模式中, “0”信号也有电荷, 因此常称之为胖“零”工作模式。图 7 给出在两种不同频率下, 电荷转移损失率与本底电荷的关系。图中的 C 代表电极下空间电荷区的有效电容。 $Q(“1”)$ 代表“1”信号的电荷, $Q(“0”)$ 代表“0”信号的电荷。从图中可看出, 如果增加代表“0”信号的电平可以减少每次转移的损失。

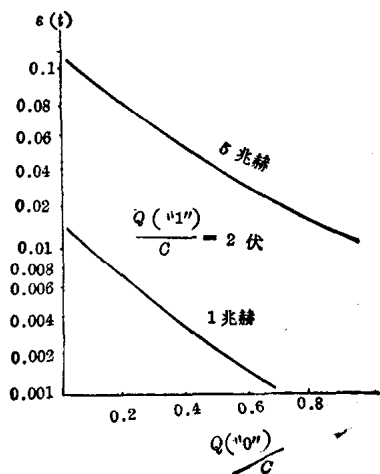


图 7 两种工作频率下转移损失率与本底电荷的关系

从图中可看出, 如果增加代表“0”信号的电平可以减少每次转移的损失。

(b) 埋沟道 CCD 这是从结构设计方面考虑的措施。为了避免界面态对电荷的俘获, 在薄氧化层下用离子注入的方法做成与衬底导电类型相反的区域, 使沟道形成在离界面比较远的区域。如果电荷能主要在这个较深的势阱中转移, 就可以减少界面态的俘获作用和散射作用, 提高少子的表面迁移率。此外, 这种结构还具有较大的边缘电场, 有利于电荷的转移。缺点是可以存储的信号电荷量比较少。

总结上面的介绍, 电荷转移的快慢与界面态的俘获决定了 CCD 的转移效率。下面我们再介绍电荷耦合器件的第二个参数——工作频率。

(2) 工作频率

① 决定工作频率下限的因素

为了避免热产生少子对于注入信号的干扰, 注入电荷从一个电极转移到另一个电极所用的时间 $t_{\text{转移}}$ 必须小于少子的寿命 τ

$$t_{\text{转移}} < \tau$$

在正常工作条件下, 对于三相 CCD

$$t_{\text{转移}} = \frac{T}{3} = \frac{1}{3f}$$

$$\frac{1}{3f} < \tau$$

或

$$f > \frac{1}{3\tau} \quad (17)$$

即少子的寿命越长, 工作频率的下限也越低。

② 工作频率的上限

前面讨论过界面态俘获电荷的时间是决定工作频率上限之一, 另一个决定上限的因素即电荷转移本身的快慢, 要使电荷有效的转移

$$t_{\text{转移}} \leq \frac{T}{3}$$

即

$$f \leq \frac{1}{3t_{\text{转移}}} \quad (18)$$

因此由上式和(18)式, 可以看出要提高工作频率, 必须减少界面态俘获电荷的时间以及减少电荷转移的时间, 图 8 给出转移损失率与时钟脉冲频率的关系。可以看出, 如果频率太高, 当少子还来不及经过电极时, 时钟脉冲电压就已经改变, 这样必然会导致有较多的电荷, 留在原来的电极下面, 即 $\varepsilon(t)$ 有较大的值。对于一定的工作频率, 原始注入电荷 $Q(0)$ 多, 自感生电场大, 转移速度快, 可以降低损失率。

由于电荷转移的快慢与载流子迁移率、电极长度、衬底杂质浓度和温度等因素有关。由于电子的表面迁移率比空穴的表面迁移率高, 对于相同的设计, n 沟道 CCD 比 p 沟道 CCD 的工作频率高。理论计算指出降低衬底的杂质浓度可降低电极之间的势垒, 有利于电荷的转移, 但是如果电阻率过高, 较难获得均匀性好的单晶。

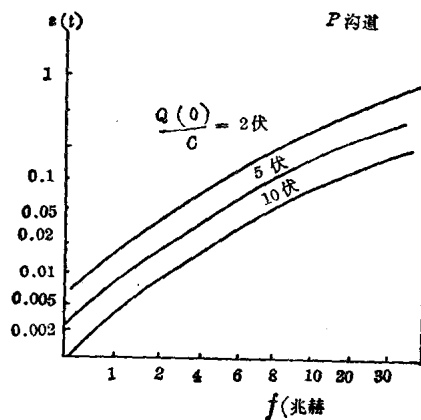


图 8 转移损失率与时钟脉冲频率的关系

电荷耦合器件的原理与结构

黄大明 戚兴棋 编译

在六十年代中期,为了解决 MOS 器件暴露出来的稳定性和可靠性问题,人们集中研究硅-介质系统界面现象,对系统的电荷分布、界面态性质以及离子沾污行为有了较深刻的理解,并提出相应的工艺措施,使这一问题基本得以解决,为 MOS 器件今后的发展奠定了基础。稍后,在 MOS 存储器方面提出了用 MOS 电容存储电荷来表示信息的概念,从而实现了 MOS 动态随机存取存储器的设计,推动了 MOS 器件的新发展。如今人们已清楚看到 MOS 器件在存储器应用方面的巨大生命力。然而在 MOS 器件中引进电荷存储表示信息的概念的意义不限于此,其更深刻的意义在于人们在生产和研究中应用和发展了这种概念,而提出了一种全新的功能器件,这便是 1970 年由贝尔电话实验室提出的电荷耦合器件(简称 CCD)。由于 CCD 结构简单新颖、工作原理清晰、具有多种应用潜力,因此它一提出便受到普遍重视。迄今,CCD 已经有五年多的发展历史。1973 年,美国费尔柴尔德公司第一家宣布出售 CCD 摄像传感器 CCD101,标志着 CCD 开始从实验室走向工业生产。在 1974 年 2 月份召开的国际固体电路会议上,发表了 80 篇论文,其中关于 CCD 的论文就占 9 篇,仅次于微波器件和电路方面的论文(10 篇)。这些动向表明,CCD 的发展最近可能有新的突破。本文着重介绍 CCD 工作原理及各种发展出来的 CCD 结构。

一、CCD 工作原理

在硅衬底上热生长一层薄氧化层,然后在氧化层上面淀积多个彼此相隔很近的栅电极,这便完成了一个基本的 CCD 结构。下面具体分析电荷的存储与转移过程。

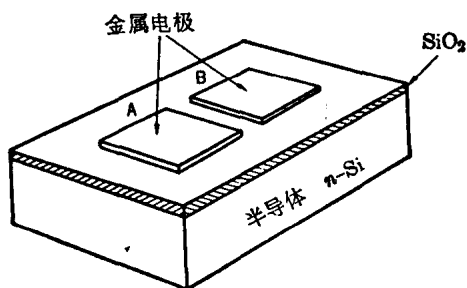


图 1 基本的 CCD 结构

1. 电荷存储模式

参看图 1 所示的最简单的 CCD 结构,如果在金属电极 A 施加一个大于该 MOS 结构阈值电压的负电压,开始时由于表面处存在可忽略的少数空穴,所以在电极 A 下面的硅表面形成一个较宽的耗尽区,这时系统的能带图如图 2(a)所示,表明在界面处存在一个关于少数空穴

的势阱。这时如果向耗尽区中注入空穴,空穴将在电场的作用下向界面漂移,并在界面处积聚起来。一旦空穴在界面积聚,同时便产生一个离开界面的空穴扩散流。开始的时候,空穴漂移流远大于空穴扩散流,因此空穴不断在界面积聚,随之耗尽区减薄,表面势逐渐趋向于零,也就是说,势阱逐渐被填充。当空穴在界面积聚至一定程度,空穴扩散流将等于空穴漂移流,这时界面不能再积聚任何空穴了,或者说,势阱被填满了,多余的空穴将流向体内

与电子复合,使系统恢复至平衡状态,其能带图如图 2(b) 所示。

从上面的分析,我们业已得到关于空穴的存储模式,同理可以得到关于电子的存储模式。但是,这种存储模式是否可供利用,还须考虑通过界面态以及耗尽区复合-产生中心产生的热激发电流对势阱的充电情况。如果热激发电流太大以至于填满势阱的充电时间短于 $\frac{1}{2}$ 秒,则上述的存储模式便无实用价值。在目前的硅材料和硅工艺的水平下,已经测出这个时间在数秒至数十秒的范围,为实现 CCD 提供了可靠的技术基础。

2. 电荷转移方式

在电极 A 偏加电压 $-V_s$ 并注入空穴达到稳定时,其电荷存储情况如图 3(a) 所示。这时,如果在电极 B 加一个比 $-V_s$ 更负的电势 $-V_t$, 那么电极 B 底下的硅表面就形成一个更深的势阱,且 A、B 电极间也出现一个较深的耗尽沟道。A 电极底下的空穴将经过这个沟道转移至 B 电极底下的势阱存储起来,如图 3(b) 所示。其后,电极 A 恢复至某一较低的负电势 $-V_R$, 电极 B 恢复至 $-V_s$, 完成了电荷的空间转移,如图 3(c) 所示。一般要求 V_t 充分大于 V_s , 因为随着空穴从电极 A 转移至电极 B, 电极 A 底下的势阱开始逐渐变深,而电极 B 底下的势阱则逐渐变浅,如果 V_t 不充分大于 V_s , 则电荷转移至一定程度便不能继续进行,影响了空穴的充分转移,其次,两个邻近电极的间隙 g 应越小越好,从图 4 可以看出,在 g 较大的情况下,间隙 g 底下将存在势垒,阻碍了空穴的转移,一般要求 $g \leq 3$ 微米。此外从图中也看出 V_t 充分大于 V_s 可减弱电极间隙下面存在的势垒。

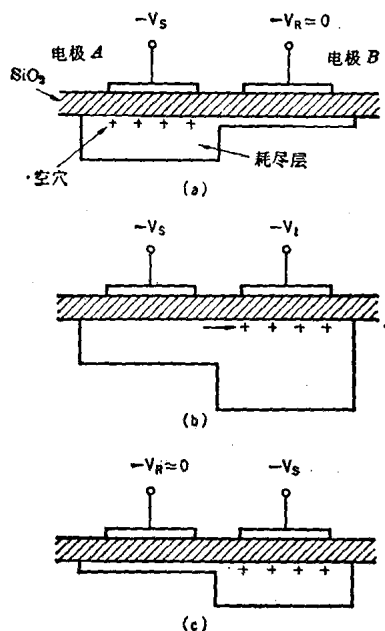


图 3 空穴转移过程

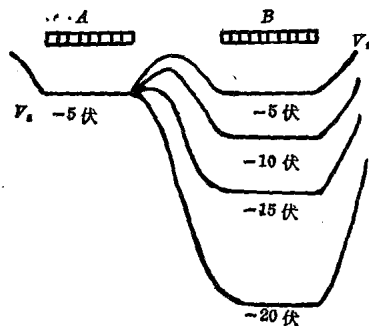


图 4 电极间隙 g 下面存在的势垒

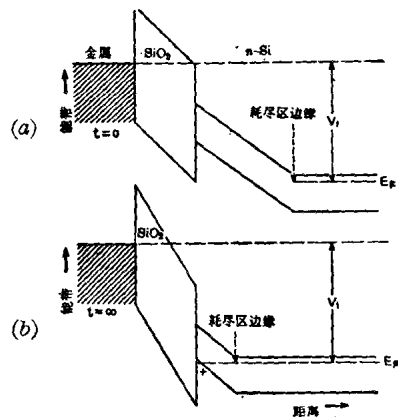


图 2 系统能带图

综上所述,对于 CCD 存储及转移电荷的模型可作如下描述: 当对栅极施加阶跃电压后,便会在该电极下的硅表面形成少数载流子势阱,这势阱需要一段相当长的时间来进行电荷的热积累,在比这热弛豫时间短得多的期间里,始终有一个势阱存在于表面。当作为信号电荷的少数载流子引入到势阱时,将使势阱深度减少一个与少数载流子电荷量成正比的值,这便是通常所说的对势阱的填充;相反,当把这些少数载流子充分引出势阱时,势阱的深度便恢复到原来的值(只要时间足够短,热积累作用的影响可以忽略),这两者便构成了 CCD 对电荷的存储功能。此外,电极下面的少数载流子势阱深度可通过栅极电压来改变,因此,在相邻的栅极加以大小不同的

电压便可造成深浅不同的势阱,只要栅极距离足够小,相邻势阱之间将不会有势垒分隔开,这

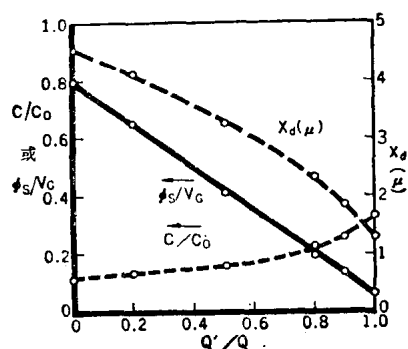


图5 MOS结构表面电势 ϕ_s 、耗尽层宽度 x_d 、电容 C 与注入电荷 Q' 的关系。
 Q 为势阱填满时的电荷

宽度变化检出信号。由图5可见,电荷的有无,电极间的电容变化3倍,耗尽层宽度变化5倍,所以容易觉察出电荷的变化。

样基于电荷趋于最小位能的趋势,便可实现电荷的转移。应该注意,所有这些过程都必须在比势阱的热弛豫时间短得多的时间里完成,否则,由于热生电荷对势阱的填充作用,便不可能实现对电荷的有效存储和转移。

3. 信号电荷输入和检出方式

在CCD结构中输入信号电荷可采用如下几种方法:①作输入二极管,在正向偏压条件下注入信号电荷;②在CCD电极上加足够高的反偏压,引起界面附近多子雪崩击穿注入;③光照射电极部分或背面产生电子-空穴对的注入。

一般采用反偏压输出二极管收集转移至末级的电荷以进行信号检出,也可以根据电极间电容或耗尽层

二、CCD的主要性能指标

CCD两个最重要参数是转移效率与转移速度。显然,在一个势阱中的电荷不可能100%同时转移至下一个势阱中。有些电荷被快态所俘获,甚至根本不参加转移。所以,在给定的时钟脉冲周期内,不是所有的电荷都从一个势阱转移至下一个势阱的。所谓转移效率就是,在一个势阱中被转移了的电荷量与总电荷量的比,用希腊字母 η 表示。在理论分析时,经常用到转移损失率,它定义为没被转移的电荷量与总电荷量的比,用希腊字母 ϵ 表示。因此 $\eta + \epsilon = 1$ 。转移效率表征器件性能好坏,是器件最重要的品质参数。它决定信号电荷在没有被严重畸变和衰变之前所能被转移的次数。它与相邻电极下面自由电荷转移速度以及表面态的情况有关。

自由电荷在转移过程中依赖于三种转移机构:自感生漂移、热扩散以及边缘场作用漂移。自感生漂移实际上是电荷排斥效应,所以在高信号电荷密度条件下才是重要的。在表面转移的CCD中,最后小部分电荷主要通过热扩散转移,因此热扩散作用最终限制自由电荷转移速度。已经计算出这类器件工作频率的上限为10兆赫左右。边缘场作用是可近似看作平行板电容器的边缘电场作用,它沿着电荷转移的方向作用,加速电荷的空间转移。这项作用大有潜力可挖。后来提出的埋沟道CCD和蠕动CCD,都是通过利用边缘场作用而大大提高电荷转移速度的。在表面CCD中,边缘场作用随着减薄氧化层厚度和增加栅电压而增强,随着增加栅电极长度和表面掺杂浓度而减弱。

界面态对电荷转移有重要的影响。在表面通过界面态产生的少子和通过耗尽区复合产生中心产生的少子将限制器件的低频工作。但是,最严重的是界面态对转移电荷的俘获作用。当电荷沿着半导体表面转移时,一些电荷将被界面态所俘获。这些俘获有一个按俘获能级而指数变化的再发射时间常数。如果对于一定的能量范围,这个时间常数小于电荷转移时间,那么绝大部分被俘获的电荷将再发射出来参加转移,这时界面态的影响不大。但如

果这个时间常数与转移时间在同一数量级或者甚至更长些, 那么只有一部分被俘获的电荷再发射出来参加转移, 而其余的将遗留在以后转移来的电荷包中, 造成信号严重畸变和衰变。有人提出“胖零”工作模式, 即在信号电荷转移过程中势阱始终保持一定量的本底电荷, 可在一定程度上消除界面态的影响。

三、CCD 结 构

1. 三相 CCD

三相 CCD 是最早发表的结构。图 6 示出三相 CCD 以及电荷转移过程。对于这种结构, 如果采用二相时钟脉冲工作, 则由于在每个电极两边的势阱分布是对称的, 因此电荷不能做定向转移。所以必须需要三相以上的时钟脉冲驱动, 以形成不对称的势阱分布, 使电荷定向转移。

这种结构的最大特点是结构简单, 不需要进行扩散, 采用最少的工艺步骤就能实现。但仔细分析起来, 这种结构存在不少缺点。最严重的问题是电极间隙(两邻近电极之间的部分)的问题。如前所述, 在电极间隙较宽的情况下, 电极间隙底下的传输沟道将形成有势垒, 严重阻碍了电荷的转移。因此希望电极间隙尽可能窄, 一般要求小于 3 微米, 这样就要受到光刻工艺的限制。其次电极间隙底下势垒的形成还与电极间隙氧化层的电荷分布有关, 这种电荷分布是目前工艺所不能控制的。第三, 电极间隙对外界刺激很灵敏, 甚至人的呼吸也会改变电极间隙下面势能分布从而器件性能变化。而电极间隙恰恰暴露于外界, 很容易受到沾污与刺激。最近贝尔实验室对一个 500 元件三相 CCD 进行研究, 由于电极间隙存在的问题而对这种结构表示否定的态度。此外, 由于采用三相工作, 存在着电极交叉, 不得不使用扩散隧道进行连接, 在结构布局上也存在不合理的地方。为了克服这些缺点, 已发展出来许多新的 CCD 结构。

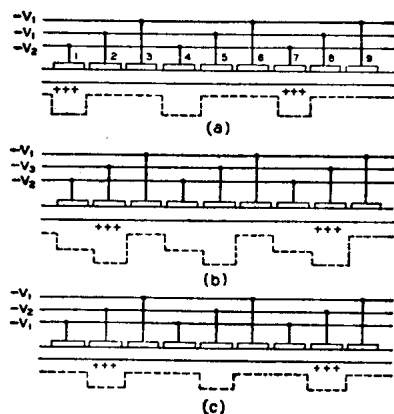


图 6 三相 CCD 及其电荷转移过程

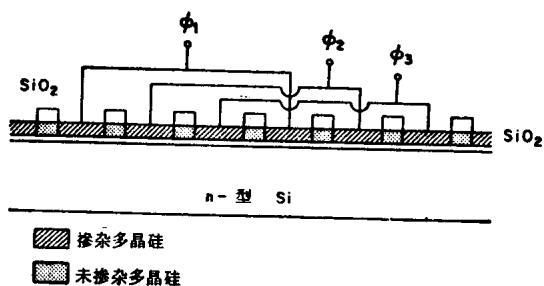


图 7 电阻栅 P 沟 CCD

使器件工艺流程稳定的工作。另外, 多晶硅对氧化层有钝化作用, 可减少外界的影响。对于这种结构设计, 电极间隙可放宽至 10 微米, 减少了光刻的困难。此外对衬底掺杂浓度范围要求也放宽了。

这样的设计对 n 沟 CCD 未必需要, 但多晶硅依然有钝化作用, 可以保护器件不受沾污。

2. 电阻栅 P 沟 CCD

电阻栅 P 沟 CCD 如图 7 所示。由于这种结构使用非掺杂多晶硅填充电极间隙作为电阻, 故也称为电阻“海”结构。在器件工作时, 时钟脉冲对电阻“海”负充电, 使它的电势控制在邻近两电极电压的平均值以上, 因此电极间隙底下的势能受到一定程度的控制,