

薄厚膜混合集成电路

成都电讯工程学院 胡忠谕 恽正中 杨邦朝

西北电讯工程学院 孙承永 梁瑞林

合 编

国防工业出版社

内 容 简 介

本书从理论和技术两方面着重论述了薄厚膜混合集成电路的基片、膜层材料、成膜技术、图形形成及微调焊封技术、线路转换的考虑、图形设计、热设计、电性能测试、可靠性分析与混合微波集成电路等方面的内容。

本书除可作高等院校工科电子类专业教材外，还可供从事微型电路、微小型整机的科研、设计、制造、使用等方面的工程技术人员使用。对于电子系统的专业管理干部也有一定的参考价值。

薄厚膜混合集成电路

成都电讯工程学院 胡忠谕 恽正中 杨邦朝
西北电讯工程学院 孙承永 梁瑞林 合编

*
国防工业出版社 出版

新华书店北京发行所发行 各地新华书店经售
国防工业出版社印刷厂印装

*
787×1092¹/₁₆ 印张 29 676 千字

1982年4月第一版 1982年4月第一次印刷 印数：0,001—4,600册

统一书号：15034·2337 定价：2.95元

前 言

本书系高等院校工科电子类专业的统编教材，全书共十一章，其主要内容可分为以下五个方面：

(1) 薄厚膜混合集成电路的基片与膜层材料。着重按微观结构分析材料的电性能与其他物理过程，并结合具体应用进行讨论；

(2) 薄厚膜的成膜技术，图形形成技术与电路的微调焊封技术。着重对混合集成电路的主要制造技术与有关工艺原理进行讨论；

(3) 薄厚膜混合集成电路的线路转换考虑，图形设计与热设计。着重讨论如何根据电路功能的要求和制作工艺的特点选择集成方式，概括说明整个设计程序和分别介绍了图形设计、热设计的方法；

(4) 薄厚膜混合集成电路的电性能测试，可靠性试验与分析。分别介绍了线性电路和数字电路的电性能测试方法。着重讨论混合集成电路的可靠性试验内容、数据处理方法，也介绍了混合集成电路的失效类型、分析程序与可靠性预测方法；

(5) 针对混合微波集成电路的特点，着重介绍集总参数混合微波集成电路膜式元件的设计方法和典型电路，对分布参数混合微波集成电路中微带无源电路的特性和设计方法进行了分析，还阐述了混合微波集成电路的材料和工艺。

以下同志参加了本书的编写工作：成都电讯工程学院胡忠谔（概述，第九章），恽正中（第一、二、三章），杨邦朝（第十一章）；西北电讯工程学院孙承永（第四、五、十章），梁瑞林（第六、七、八章）。主编胡忠谔。

本书由两院互审，参加审阅工作的同志有：成都电讯工程学院张志发、朱尧江、王恩信、胡忠谔、恽正中；西北电讯工程学院李天成、赵希明、周开蒋、张显焱、孙承永、梁瑞林。主审孙承永。

初稿编写过程中，两院许多教师曾提出宝贵的修改意见。制订大纲和收集资料的过程中，曾得到西安交通大学、天津大学、华中工学院、华南工学院等院校与四机部技术情报研究所、标准化研究所、可靠性研究所、有关专业工厂等单位的协助和支持，谨表深切的谢意。

鉴于薄厚膜混合集成电路涉及面广，发展迅速，本书只能着重讲清基本的、原理的、典型的内容，力求做到从理论和实际两方面反映新技术，扩展知识面，但由于主客观条件的限制，书中难免还存在一些缺点和错误。我们期待着读者的批评和帮助。

目 录

概 述	1	3.3 厚膜介质材料	61
第一章 混合集成电路的基片	4	3.3.1 概述	61
1.1 混合集成电路对基片的要求	4	3.3.2 厚膜电容器介质材料	64
1.1.1 基片在电路中的作用	4	3.3.3 厚膜交叉-多层布线介质材料	64
1.1.2 混合集成电路对基片的要求	4	第四章 成膜技术	67
1.2 基片性能及其对电路的影响	5	4.1 薄膜成膜技术	67
1.2.1 基片表面	5	4.1.1 真空蒸发	67
1.2.2 基片的电气特性	8	4.1.2 离子溅射	90
1.2.3 基片的热学性质与力学性质	9	4.1.3 膜厚监控技术	103
1.2.4 基片的化学稳定性	11	4.2 厚膜成膜技术	111
1.3 常用基片材料	13	4.2.1 厚膜浆料的制备	111
1.3.1 玻璃	13	4.2.2 印制烧结法	114
1.3.2 陶瓷	15	4.2.3 等离子喷涂	120
第二章 薄膜材料	17	第五章 图形形成及微调焊封技术	122
2.1 薄膜导体材料	17	5.1 图形形成技术	122
2.1.1 概述	17	5.1.1 光刻制版技术	122
2.1.2 铝膜导体材料	18	5.1.2 掩模制备	130
2.1.3 金膜导体材料	19	5.1.3 图形形成方法	134
2.2 薄膜电阻材料	21	5.2 微调技术	137
2.2.1 概述	21	5.2.1 膜式阻容微调	137
2.2.2 镍铬薄膜电阻材料	23	5.2.2 电路功能微调的基本概念	142
2.2.3 铬-二氧化硅薄膜电阻材料	24	5.3 焊接和封装	143
2.3 薄膜介质材料	26	5.3.1 焊接技术	143
2.3.1 概述	26	5.3.2 分立元器件与芯片的外贴	152
2.3.2 二氧化硅介质膜	28	5.3.3 混合集成电路的封装结构	153
2.4 钽薄膜材料	30	第六章 混合集成电路线路转换的	
2.4.1 概述	30	考虑	156
2.4.2 钽基膜的性能	31	6.1 集成方式的选择	156
2.4.3 钽膜电阻材料	36	6.2 电子系统的划分	157
2.4.4 钽膜介质材料	36	6.3 混合集成电路的设计程序	158
第三章 厚膜材料	45	6.4 外贴元器件	161
3.1 厚膜导体材料	45	6.4.1 电阻器	161
3.1.1 概述	45	6.4.2 电容器	163
3.1.2 贵金属厚膜导体材料	46	6.4.3 电感器	166
3.1.3 贱金属厚膜导体材料	50	6.4.4 陶瓷滤波器	167
3.1.4 导电胶	51	6.4.5 半导体器件	168
3.2 厚膜电阻材料	52	第七章 混合集成电路的图形设计	177
3.2.1 概述	52	7.1 膜电阻器的设计	177
3.2.2 贵金属厚膜电阻材料	56	7.1.1 方阻的概念和材料的选择	177
3.2.3 贱金属厚膜电阻材料	60	7.1.2 薄膜电阻器的图形设计	180
3.2.4 聚合物厚膜电阻材料	61	7.1.3 厚膜电阻器的图形设计	186
		7.1.4 寿命试验为膜电阻器功率密度设计 提供的依据	192

7.2 膜电容器的设计.....193	8.5.1 晶片上的热分布.....286
7.2.1 薄膜电容器的图形设计.....193	8.5.2 功率晶体管间热耦合的简化计算.....290
7.2.2 厚膜电容器的图形设计.....198	8.6 混合集成电路的热检测.....291
7.3 膜电感器的设计.....200	8.6.1 晶体管热阻的简易测试法.....291
7.4 膜导体的设计.....202	8.6.2 红外线显微热测试仪.....294
7.5 平面化总体设计的一般原则.....202	第九章 混合集成电路电性能的测试295
7.5.1 平面布局图设计的一般原则.....203	9.1 线性集成电路电参数的测试.....295
7.5.2 功能调整法及其微调图形.....212	9.1.1 差分及运算放大器电参数的测试.....295
7.6 电路平面化布局图设计举例.....213	9.1.2 宽带及低频放大器电参数的测试.....303
7.6.1 数字电路.....214	9.1.3 高频及中频调谐放大器电参数的测试.....308
7.6.2 模拟电路.....216	9.1.4 稳压电源电参数的测试.....309
7.6.3 薄膜混合集成数/模转换器.....221	9.2 数字集成电路电参数的测试.....313
7.7 混合集成电路中的寄生效应.....222	9.2.1 数字集成电路直流电参数的测试.....314
7.7.1 膜电阻器的寄生效应.....223	9.2.2 数字集成电路交流电参数的测试.....322
7.7.2 膜电容器的寄生效应.....230	第十章 混合集成电路的可靠性329
7.7.3 膜电感器的寄生效应.....235	10.1 可靠性的基本概念.....329
7.7.4 膜导体的寄生效应.....237	10.1.1 可靠性的定义与数量化的必要性.....329
7.8 厚膜电阻器的噪声特征.....237	10.1.2 可靠性的主要数量特征.....329
7.9 多层布线技术.....239	10.2 混合集成电路的可靠性试验.....337
7.9.1 厚膜多层布线.....240	10.2.1 工艺筛选试验.....337
7.9.2 薄膜多层布线.....241	10.2.2 环境试验(例行试验).....340
7.9.3 多层陶瓷芯片.....242	10.2.3 寿命试验.....341
7.10 混合集成电路计算机辅助设计简介.....243	10.3 可靠性抽样检查.....342
7.10.1 电路解析和电路最优设计.....243	10.3.1 失效率抽样检查方案.....342
7.10.2 混合集成电路的图形设计.....244	10.3.2 寿命抽样检查方案.....345
第八章 混合集成电路的热设计246	10.4 寿命试验的数据处理.....348
8.1 混合集成电路的热通路与内外热阻.....246	10.4.1 截尾寿命试验的数据处理.....348
8.1.1 混合集成电路的内热阻.....247	10.4.2 恒定应力加速寿命试验的数据处理.....353
8.1.2 混合集成电路的外热阻.....259	10.5 混合集成电路的可靠性预测.....361
8.2 一般混合集成电路的热设计原则.....262	10.5.1 混合集成电路失效率的预测模式.....361
8.2.1 晶片与布局.....262	10.5.2 混合集成电路的可靠性预测示例.....364
8.2.2 外引出线.....262	10.6 混合集成电路的失效分析.....366
8.2.3 组装.....263	10.6.1 失效分析的基本程序.....366
8.2.4 封装结构与散热器.....263	10.6.2 常见失效类型.....367
8.3 功率集成电路的热设计.....263	10.6.3 提高混合集成电路可靠性的途径.....370
8.3.1 功率晶体管的散热结构.....264	第十一章 混合微波集成电路372
8.3.2 功率集成电路外散热器的设计方法.....267	11.1 概述.....372
8.3.3 功率集成电路的瞬态热阻.....271	11.2 集总参数微波集成电路.....374
8.4 功率集成电路热设计举例.....277	11.2.1 电感器.....374
8.4.1 计算内热阻 R_{tm}279	11.2.2 电容器.....378
8.4.2 计算外热阻 R_{ex} 和封装外壳 表面的热状态.....281	11.2.3 电阻器.....382
8.4.3 计算数据与实测结果的对比.....283	11.2.4 集总元件电路.....384
8.4.4 计算 $T_a = 55^\circ\text{C}$ 时的热状态和可以 输出的功率.....284	11.3 微带传输线.....391
8.4.5 计算在最大输出功率条件下的热状态.....284	11.3.1 微带线的特性阻抗和相速.....394
8.4.6 计算铝散热板的尺寸.....285	11.3.2 微带线的厚度修正.....402
8.5 混合集成电路的晶片热分布.....286	11.3.3 微带线的损耗.....402
	11.3.4 微带线的Q值.....408
	11.3.5 微带线中的高次模及色散特性.....409

11.3.6 不连续微带线的特性	412	11.5.1 微波集成电路用材料	444
11.3.7 耦合微带线的特性	415	11.5.2 微波集成工艺	451
11.4 微带无源元件	420	11.6 微波集成电路应用简介	453
11.4.1 微带线定向耦合器	420	11.6.1 微波集成混频器	453
11.4.2 功率分配器	430	11.6.2 微波集成参量放大器	454
11.4.3 微带滤波器	431	11.6.3 倍频器	454
11.4.4 阻抗变换器	440	11.6.4 微带控制电路	455
11.5 混合微波集成电路工艺	444		

概 述

集成电路是微电子技术的一个方面，也是它的一个发展阶段。微电子技术旨在用微小电子元件组成电子系统。集成电路则是为了完成某种电子电路功能，以特定的工艺在单独的基片之上（或之内）形成并互连有关元器件，从而构成的微型电子电路。

电子技术在本世纪初电子管发明之后有了迅速的发展。到四十年代，电子系统的功能和结构日趋复杂化，使它们的体积、重量、电源功耗急剧增加，从而大大降低了它们的可靠性。此外，电子系统的组装更为繁复，生产成本更为高昂。四十年代后期，半导体理论、材料和工艺的突破导致晶体三极管的发明。这种固体电子器件具有小型化、低功耗、高可靠性等优点。半导体器件、小型电子元件和印制电路板组装工艺的结合，使电子技术在五十年代跨入了一个新的发展阶段。

然而，电子系统的结构和组装工艺仍有待继续简化，过多的连线、焊点和接插件严重地阻碍了生产率和可靠性的进一步提高。此外，工作频率和工作速度的提高也要求进一步缩短信号在系统内的传输延迟时间。所有这些都要求从根本上改革电子系统的结构和工艺。

五十年代后期，利用半导体平面工艺在硅片内制作元器件，然后按电路要求在硅片表面上制作互连导体，这样制成的高密度平面化微型电子电路称为半导体集成电路。

与此相平行，在电子材料与成膜技术不断发展的基础上，五十年代中期出现了具备电子电路功能的微模组。这是将膜式电子元件和微型晶体管分别制作或安装在统一外形尺寸的微型绝缘基片上，然后按电路要求叠合、焊接而成的。五十年代末期，进一步发展在单独的绝缘基片上用薄膜或厚膜技术制作膜式元件和互连导体，外贴微型晶体管或单片集成电路。这就是薄膜或厚膜混合集成电路。从六十年代起，薄厚膜混合集成电路就以其元件参数范围广、精度和稳定性高、电路设计灵活性大、研制生产周期短、适合于多品种小批量生产等特点，与半导体集成电路相互补充，广泛应用于微电子系统中，对电子设备的微小型化起到了重要的推动作用。

由于用薄厚膜技术制作全部元器件及互连线的全膜化电路至今尚处于研制阶段，所以，薄厚膜电路当前仍以混合形式为主。虽然在小规模数字电路方面，半导体集成电路充分发挥了小型化、高可靠性、适合于大批量低成本生产的特点，但是薄膜混合集成电路在高精度与高稳定性的无源网络、数-模转换器、高频线性电路和微波电路等方面，厚膜混合集成电路在高压、大功率电路方面，都保持着优于半导体集成电路的地位，继续得到广泛的应用和发展。

还应当指出，随着多层布线技术（特别是厚膜多层布线技术）的发展，以及适合于混合组装的各种形式（如凸点倒装、梁式引线、载带等）的半导体器件的出现，在两者相结合的基础上形成了逐步取代印制电路板组装的高密度、大面积的自动化混合微电子组装技术。在多层布线的基片上，还可制作高精度、高稳定性的膜式元件，对于外贴元器件的类型和品种几乎没有限制。因而电路设计的灵活性极大，混合电路的集成规模越来越大。电子计算机辅助布线设计和图版制作技术的使用，大大缩短了研制周期。目前，大规模、多功能的混合集成电路正在获得日益广泛的应用和发展，它们在混合集成电路的总产量中占据的比例日益增大。

近二十年来，国内外薄厚膜混合集成电路一直处于发展阶段，预计今后仍将保持不断进展的总趋势。

薄膜混合集成电路、厚膜混合集成电路和半导体集成电路三者之间的比较如表1所示，从表中可以看出它们之间相对的优缺点。

表1 三种集成电路的比较

项	目	薄膜混合集成电路	厚膜混合集成电路	半导体集成电路
设计灵活性	数字电路	中	中	高
	线性电路	高	高	低
寄生参数效应		低	低	高
电阻器	最高方阻	低	高	最低
	电阻温度系数	最低	低	高
	公差	最低	低	高
功耗		中	高	低
频率上限		高	中	中
尺寸		小	小	最小
集成密度		中	中	高
可靠性		高	高	最高
电路研制周期		中	短	长
线路-图形转换设计		直接对应转换	直接对应转换	按功能转换
设计修改周期		短	最短	中
生产成本	小批量	高	中	不可能
	大批量	中	中	低
研制一个电路的成本		中	低	高
资金周转		中	快	慢
生产设备和工装成本		中	低	高

薄厚膜混合集成电路在电子技术中的应用，可以分为以下几个方面：

1) 通信设备

包括无线电报话收发两用机、有线电话设备、长途载波电话设备、微波中继通信设备等在内。无线电报话收发两用机是短波或超短波调幅或调频的无线电接收和发送设备，着重于小型化、轻量化。用于接收方面的混合集成电路有：高频和中频放大器，混频器，本机振荡器，检波器，鉴频器等。用于发送方面的有：晶体振荡器，激励和倍频放大器，输出功率放大器等。这些混合电路的配套工作业已完成。

由薄厚膜阻容网络与半导体集成电路混合集成而制得的混合电路有：有线电话设备中的线路均衡器，旁音抑制电路，按键-音频拨号系统，数字通信装置等。混合集成数字电路还推动了电话交换设备的全电子化。

在长途载波电话设备中，薄厚膜混合集成衰减器、均衡器、有源滤波器、话音放大器、

载频振荡器、载频放大器、群路放大器、阻抗变换器等取代了分立元器件电路，实现了载波电话系统的小型化、低功耗、高可靠性。这对使用地下电缆和海底电缆的载波电话系统具有重大意义。

混合微波集成电路的应用对于实现微波中继通信设备的小型化是极有利的条件。

2) 电子计算机和数据处理机

目前，多层布线技术与半导体集成电路相结合的大规模混合集成数字电路在电子计算机中的应用已经非常普遍。大规模混合集成技术已成为数字电路子系统化的一种手段。这类电路有运算器、存储器、输入和输出部件的有关电路等。

3) 测量和控制系统

包括数字控制系统、遥测系统、模拟与数字混合计算系统和测量系统等。在这些系统中，数字量和模拟量之间的相互转换是应用数-模转换器进行的。转换器中一般含有精密电阻网络。薄膜电阻网络的精度和稳定性高，可微调，元件之间的跟踪特性极佳，因而特别适用。厚膜混合集成电机伺服功率放大器、高压和大电流的功率开关电路等在这方面也有广泛用途。

4) 航空和航宇

在航空和航宇技术方面，集中应用了现代电子技术的各项最新成就。薄厚膜混合集成电路由于其结构和设计的灵活性、小型化、轻量化、高可靠性、耐冲击和振动、抗辐射等特点，各类产品在机载通信、雷达、火力控制系统、导弹制导系统以及卫星和各类宇宙飞行器的通信、电视、雷达、遥感和遥测系统中获得大量应用。

5) 民用电子产品

种类繁多，最常见的有：收音机、电视接收机、高传真和立体声设备、磁带录音机和录象机、便携式对讲机、台式和袖珍式电子计算机（计算器）、电子钟表、商业电子设备及医疗电子设备等。在这些产品中，大量应用了薄厚膜混合集成电路，尤其是成本较低的厚膜混合集成电路。

6) 其他

厚膜多层布线技术已经成功地使用于数码显示管的译码、推动电路。透明厚膜还用作冷阴极放电型、液晶型数码显示管的电极。现已制成多位平面数码显示管。

平面显示系统中应用薄膜的潜力很大。电致发光薄膜矩阵是薄膜逻辑电路控制的显示系统的核心部分。随着薄膜晶体管和全膜化集成电路的出现，也诞生了可用于数码显示的全膜化平面显示系统，这种显示系统尚可进一步发展成为高分辨率的电视图象显示系统。

薄厚膜电阻器在电子计算机中，可以作为发热元件，用作热印字机的字头。这种热印字机现已开始大量生产。

综上所述，薄厚膜混合集成电路是现代微电子技术的重要分支，它不但已获得广泛的应用，并且具有坚强的生命力。

此外，薄厚膜技术在许多新兴的与电子技术交叉的边缘学科中也具有持续发展的潜力。有关门类有：声表面波器件，磁学与超导薄膜器件，各类膜式敏感器件（热敏、光敏、压敏、力敏、气敏等），膜式太阳能电池以及集成光路等。我们应当放开眼界，让薄厚膜技术在更广泛的电子技术领域内得到使用和发展。

第一章 混合集成电路的基片

1.1 混合集成电路对基片的要求

1.1.1 基片在电路中的作用

在混合集成电路中，基片起着承载薄厚膜元件、互连、外贴元件和器件以及包封等作用。在大功率电路中，基片还有散热的作用。

在通常的混合电路中，薄厚膜阻容元件、互连导电带等是直接淀积在基片上的，而一些外贴的阻容元件、晶体管、半导体集成电路等，则按照电路设计被“贴”在基片上的一定部位，从而成为混合集成电路，然后再封装。

在混合集成电路中，基片是直接和薄厚膜元件相接触的，因此基片本身的性质，对混合集成电路的性能，特别是可靠性和生产中的可重复性等关系非常密切。在混合集成电路生产中，基片通常是外购的，对于混合集成电路的设计者和制造者来说，关键在于怎样选择、正确应用和充分发挥基片材料的特性，使得制造出的电路既稳定可靠，又成本便宜。

1.1.2 混合集成电路对基片的要求⁽¹⁾

1. 基片平整度、光洁度高

目前的薄厚膜集成电路，大部分直接做在基片上，为了保证能得到很好的工艺重复性，和便于自动化生产，基片表面一定要非常平整。同时，表面光洁度对薄膜电路（特别是薄膜电容器）的成品率影响非常大。薄膜电路基片的光洁度应小于 1000 埃，而厚膜电路的基片的光洁度可略差一些，例如对膜厚为 10~25 微米的厚膜，基片的光洁度应小于 3 微米。

2. 良好的电气性能

基片应该具有良好的绝缘性能，即要有高的电阻率。随着混合集成电路在微波波段的应用，基片还应有小的介电常数 ϵ 和低的介质损耗 $\text{tg } \delta$ 。

3. 高的导热系数

随着集成度的提高和运用功率的增加，在一些功耗元、器件，特别是大功率晶体管和电阻器附近，会发生大量的焦耳热，如果这些热量不及时散发出去，将使电路过热而损坏。因此，高的导热系数有时成为大功率电路选择基片的重要条件。

4. 与其它材料相匹配的热膨胀系数

这种热膨胀系数的匹配，可以减少温度循环、温度冲击、焊接和电路功耗变化等引起的热应力。在实践中发现，如果基片与膜状材料的热膨胀系数相差较大（不匹配），热应力足以把膜从基片上剥离下来，或使电路不稳定。基片的热膨胀系数对膜状电阻器阻值的一致性和电阻温度系数（TCR）也有直接关系。

5. 良好的机械性能

基片应具有高的机械强度，能承受冲击、离心试验时的强应力和焊接、封装、温度循环等的热冲击。

6. 高稳定性

基片应对清洗、光刻、阳极氧化等工艺过程中使用的各种化学试剂稳定，不被腐蚀。在中温和高温下，基片应不向外挥发物质，再结晶温度高，基本上保证表面结构不随温度而变，并且与淀积材料不发生明显的化学反应和互扩散等作用。

7. 良好的加工性能

随着淀积技术的提高，有时为了降低成本，而采用大片工艺，即在一块较大的基片上制作出许多块相同的无源膜网络，然后再将它切割划片成一个个的小片。这种情况所选用的基片应当便于切割；或者从工艺上考虑，在基片上做出纵横交叉的沟槽。另外，在多基片重叠组装结构和微波集成电路的场合，由于装配工艺的需要，常常要求基片适于打孔。

8. 价格便宜

为了降低电路成本，在保证电路性能情况下，尽量选用价格便宜的基片。

1.2 基片性能及其对电路的影响

1.2.1 基片表面⁽¹⁾

1. 表面缺陷

在混合集成电路中，基片的表面性能对电路的性能和可靠性的影响是非常大的。由于基片表面直接与淀积材料相接触，特别是基片的表面缺陷会在淀积过程中延伸到材料中去。根据表面缺陷尺度的大小，基片表面缺陷大致可以分为下面四类：

(1) 原子尺度的缺陷：点缺陷、位错线、解理面上的单原子突出部分。

(2) 亚微米尺度的缺陷：抛光划痕、拉制玻璃时留下的伤痕、气孔。

(3) 微米尺度缺陷：研磨划痕、多晶基片材料的晶界、针孔、基片互相摩擦产生的划痕、拉制玻璃时留下的痕路。

(4) 宏观缺陷：表面弯曲，烧结时掉在基片上的融粒，上釉弯月面等。

原子尺度的缺陷对外延单晶膜和氧化膜的性能影响颇大。对混合集成电路来说，比较重要的是微米和亚微米尺度的缺陷。因为宏观缺陷比较容易观察出来，可由生产单位和使用者把有宏观缺陷的基片剔出。而微米和亚微米缺陷则一般不易直接观察出来，更严重的是往往在电路生产过程中还会人为地增加这些缺陷。这里要特别指出的是，在清洗、安放时基片间的相互摩擦和不锈钢镊子尖对基片的划痕，都是在生产过程中人为产生的缺陷。为此，在清洗和烘烤基片时，最好应将基片固定在专用夹具上。

亚微米缺陷和微米缺陷可以在斜射光线下用目测或显微镜观察到。如果在制造电路前能把这些有缺陷的基片剔除，则可大大提高电路的性能和成品率。

2. 描述基片表面的几何特征的参数⁽¹⁾

图 1-1(a) 是探针记录下的典型的基片表面起伏，一般要用三个参数才能精确地加

以描述。如图 1-1(b) 所示, h_1 反映基片上从一个点到另一点的起伏, 称为粗糙度[●]。图 1-1(c) 中的 h_2 表示基片上某一位置附近最高点与最低点的距离, 称为波动度。而图 1-1(d) 所示整个基片上最高点与最低点的距离 h_3 称为平整度。

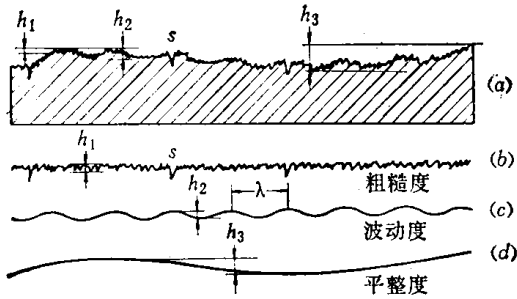


图 1-1 由探针记录的基片表面起伏

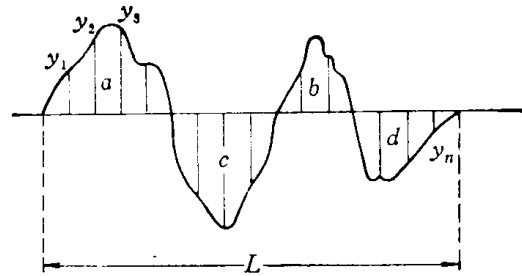


图 1-2 基片表面的纵截面示意图

1) 粗糙度

图 1-2 是图 1-1(a) 的放大, 度量基片粗糙度可以用均方根粗糙度 RMS 表示。在某个方向 (一般是长的方向) 把截面上每一点距水平基准线的距离 y 先平方, 求 n 点的平均值后再开平方, 即

$$\text{RMS} = \sqrt{\frac{y_1^2 + y_2^2 + \dots + y_n^2}{n}} \quad (1-1)$$

还有一种称为算术平均粗糙度, 简称 AA (Arithmetic average)。这种单位在日本和美国的资料上经常采用[●]。

$$\text{AA} = \frac{a + b + c + d + \dots}{ML} \quad (1-2)$$

式中 a 、 b 、 c 、 d ...——高于或低于基准水平直线的峰 (或谷) 的面积;

L ——探针移动的总距离 (基片长度);

M ——探针测量时在 y 方向的放大倍数。

一般来说, 对于同一试样, AA 值约比 RMS 低 10~30%。

基片的粗糙度与波动度或平整度无直接关系, 基片经过研磨之后可以显著地减小波动度和增加平整度, 但对粗糙度无显著影响。对多晶基片来说, 粗糙度直接受晶粒大小控制。

2) 基片平整度

基片的平整度对安置掩模、光刻、印刷等工艺有直接影响。如果基片不平整, 则通过这些工艺得到的图案会偏离原设计形状, 并且随批量而不同, 这就直接影响到生产中的一致性。这种现象对于精密电阻网络和各种细线工艺影响特别严重。

一般还可以用基片上最高点与最低点的距离 (h_3) 除以基片的长度来衡量基片的平整度, 又称基片的翘度。其常用单位为英寸/英寸和毫米/毫米。例如翘度为 0.004 (英寸/英寸), 则表示一块 1 英寸² 的基片, 表面上的最高点与最低点的距离不应超过 0.004 英寸。表 1-1 列出几种常用基片材料表面的翘度^[1]。

● 有时也用光洁度表示。

● 英国等国家用中心线平均度, 简称 CLA (Centerline average)。

表 1-1 几种基片材料的粗糙度

材 料	粗糙度 (密耳/英寸)①
经研磨和抛光的表面	<0.1
钠钙玻璃	2
7059玻璃	4
烧结99%或96%三氧化二铝	5
上釉96%三氧化二铝	5

① 1密耳 = 0.001英寸。

厚度应当尽可能一致，所以必须尽可能保证基片平整^[11]。

1) 对薄膜电阻器的影响

只要基片的粗糙度不大于电阻薄膜的厚度，薄膜电阻器的方阻、温度系数、稳定性等对基片的粗糙度便不十分敏感，但有一定的影响。因此，玻璃、抛光石英玻璃、陶瓷和单晶片等都适宜作薄膜电阻器的基片。在对镍铬膜电阻器的研究中发现，随着基片（烧结陶瓷）粗糙度的增加，方阻增大，TCR减小，在热老练时电阻器的稳定性下降。表 1-2 为氮化钽电阻膜方阻与基片粗糙度的关系。

表 1-2 基片表面粗糙度 (AA) 与氮化钽薄膜方阻 (R_s) 的关系

基片材料	抛 光	上釉96%	抛光99%	抛光96%	烧结96%	抛 光	烧结90%	烧 结
	蓝宝石	氧化铝	氧化铝	氧化铝	氧化铝	块滑石	氧化铝	钛酸钽
AA (微英寸)	1	1	2	6	18	30	40	65
R_s (与用光滑玻璃时的比值)	1	1	1.07	1.23	1.59		1.91	
			3.0	1.4	1.7	2.0		4.0

进一步的研究表明，基片的晶格类型，表面玻璃相与晶相的比例，以及晶相密度等对方阻的影响比起粗糙度来要大得多。

2) 对薄膜电容器的影响

介质膜的性质对表面的缺陷是敏感的，这是因为在这些缺陷附近往往会引起电场集中，而使该区域的介质膜易于击穿。如果基片表面的粗糙度大，薄膜电容器的成品率是非常低的。对于钽膜电路中 Ta-Ta₂O₅-Au 结构的钽膜电容器，由阳极氧化得到的氧化钽膜一般厚 2000 埃左右，如果表面粗糙度大于 1 微英寸 (250 埃)，则电容器经常发生低压击穿^[2]。对于 Al-Al₂O₃-Al 和一氧化硅薄膜电容器也发现有类似情况。目前薄膜电路中的薄膜电容器大都淀积在微晶玻璃、石英玻璃或上釉氧化铝陶瓷等基片上，以保证电路的良好性能和成品率。

3) 对薄膜导电带的影响

在薄膜电路中用于互连薄膜元件的导电带，对基片表面的粗糙度也有一定的要求。当导电带宽度小于 2 密耳时，表面的粗糙度应当小于 30 微英寸，如果线宽大于 5 密耳，则粗糙度大于 30 微英寸尚可允许，但焊接效率要受到影响。资料[2]指出，对于 2 密耳宽，间隔是 2 密耳的总长为 150 英寸的导电带，表面上最高点与最低点的距离不应超过 5 密耳。

3. 基片表面对混合集成电路的影响

基片表面对混合集成电路影响很大。下面以薄膜电路为例进行分析，其结果对厚膜电路也大致适用。应当指出，以往认为基片表面的粗糙度和平整度对厚膜电路无多大影响，其实这种看法并不完全正确。随着厚膜细线技术和厚膜微波集成电路的发展，要求印刷的（或光刻以后的）电阻膜或导电带的

超声焊接对表面平整度的要求比锡焊要高。为了提高超声焊的效率和成品率，基片的粗糙度不宜超过 3 微英寸。

1.2.2 基片的电气特性

在混合集成电路中，基片除了承载膜状元件和外贴元器件之外，还起着电绝缘作用。在极个别的场合，基片还作为电容器介质使用。对各种基片材料电气性能的讨论，将有助于在设计电路时正确地选用基片。

1. 体电阻率

许多玻璃中都加有一定数量的碱金属原子，使玻璃易于拉制。玻璃中的碱金属以离子形式位于玻璃网格之中，它们体积小，活动性大，经常导致玻璃化学稳定性差，电阻率小，介质损耗大。图 1-3 是各种玻璃的体电阻率与绝对温度的倒数的关系曲线，它们也满足阿伦尼斯定律。一般认为玻璃中主要是离子电导。图 1-3 中各曲线的斜率就是离子运动的热激活能。

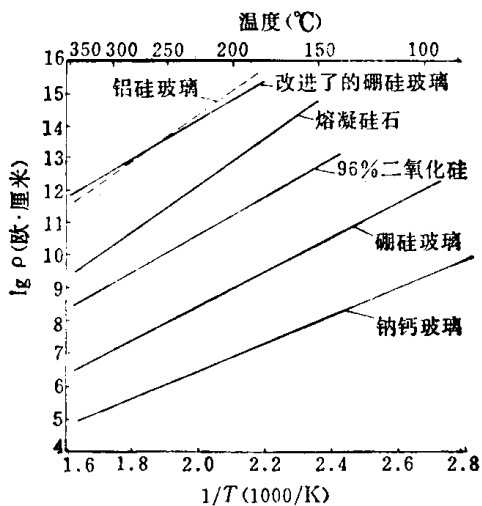


图1-3 各种玻璃的体电阻率与温度的关系

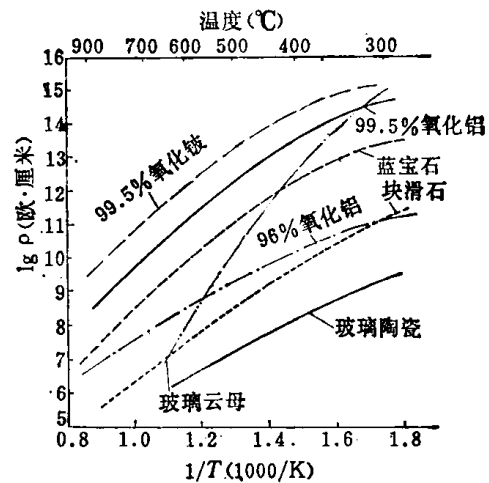


图1-4 各种陶瓷材料体电阻率与温度的关系

由图 1-3 可见，玻璃的体电阻率从 25 到 300°C 大致下降了七个数量级！淀积在玻璃基片上的一个功耗为 40 瓦/英寸² 的氮化钽膜电阻器，能使基片温度升高到近 200°C。玻璃基片在 800~1000 伏/厘米强场作用下，会发生显著的离子迁移。随着温度升高，离子迁移加快。这些碱金属离子往负极运动与电阻膜金属发生电化学反应，把该处金属“腐蚀”掉，这种情况已经在镍铬电阻膜和氮化钽电阻膜中观察到。还有人认为，玻璃基片的碱金属离子往薄膜电容器中的迁移，是薄膜电容器早期失效的原因之一。

各种陶瓷基片的体电阻率与绝对温度的倒数的关系曲线如图 1-4 所示。一般来说，陶瓷由禁带宽度大的氧化物所组成，所以在室温下都是良好的绝缘体，除非在温度很高的情况，一般可以不考虑离子迁移。一般温度下，陶瓷的电导主要是由某些缺陷、杂质等引起的电子电导。

多晶陶瓷中的气孔会使电阻率增加。如果气孔被第二相填满，则陶瓷的电阻率可能增加也可能减少，这要由第二相的成分和杂质能级在禁带的位置等因素决定。

基片表面吸附的水汽有时会使基片的电阻率下降。清洁而平整的表面，并经过烘烤等

处理,将有助于增加基片的绝缘电阻^[1]。常用基片材料电阻率列于表 1-3。

表 1-3 基片材料的电阻率^①

材 料	电阻率 (欧·厘米)			材 料	电阻率 (欧·厘米)		
	300°C	350°C	500°C		300°C	350°C	500°C
98%氧化铍	6×10^{13}	2×10^{13}	2×10^{12}	96%氧化铝	1×10^{10}	3×10^9	8×10^7
7059玻璃	3×10^{12}	5×10^{11}	6×10^8	96%二氧化硅	8×10^8	1×10^8	3×10^6
熔融石英	1×10^{11}	2×10^{10}	3×10^8	碱土陶瓷	1×10^8	—	—
合成蓝宝石	$>1 \times 10^{10}$	—	—	7740玻璃	2×10^7	4×10^7	3×10^5
99.9%氧化铝	$>1 \times 10^{10}$	—	—	钠钙玻璃	4×10^5	1×10^5	6×10^3
铝硼硅酸盐釉	$>1 \times 10^{10}$	—	—				

① 数据系由实验曲线外推求得。

2. 介电特性

玻璃和陶瓷的介电常数,一般在 4~10 之间。在一般混合电路中应用的基片,最重要的介电性能是介质损耗。在高频电路中,小的介电常数和损耗往往作为选为选择基片的主要指标。在 10 千兆赫以下的频率和室温,陶瓷材料的振动和形变损耗很小,所以陶瓷是一种良好的电介质。玻璃中有活动性大的碱金属离子,在频率高于 1 兆赫就存在显著的损耗,故玻璃基片不适用于高频电路。但是,在陶瓷基片中含有玻璃等第二相成分时,两相界面的空间电荷会产生附加的极化和介质损耗,因此高频应用应当选择高铝瓷。

1.2.3 基片的热学性质与力学性质

在电路的制作以及工作过程中,基片经常受到热应力和力学应力的作用。如果基片与膜状材料的热膨胀系数不一样,就会引起应力(热应力)^[4],所以把基片的热学性质和力学性质放在一起讨论。

1. 热膨胀

我们知道,固体受热时原子热能增加,它在平衡位置附近的振幅将随温度上升而增大。由于原子相互作用之间的非简谐力^[6]使得原子间距增大,固体就发生膨胀。一般用热胀系数 α 来定量地描述固体的热膨胀。它略受温度的影响。图 1-5 是几种常用基片材料和薄膜材料的热胀系数和温度的关系。

玻璃之类的无定形体和对称性高的晶体的热胀系数是各向同性的。氧化铝晶体具有三方结构,平行于 C 轴方向和垂直于 C 轴方向的热胀系数是不相等的(各向异性),故使用单晶氧化铝材料(蓝宝石)时应注意到这一点。

由图 1-5 可见,热胀系数随温度的变化并不十分明显。在很多资料上,在 0~300°C 范围内各种材料常用一个平均的热胀系数表示。

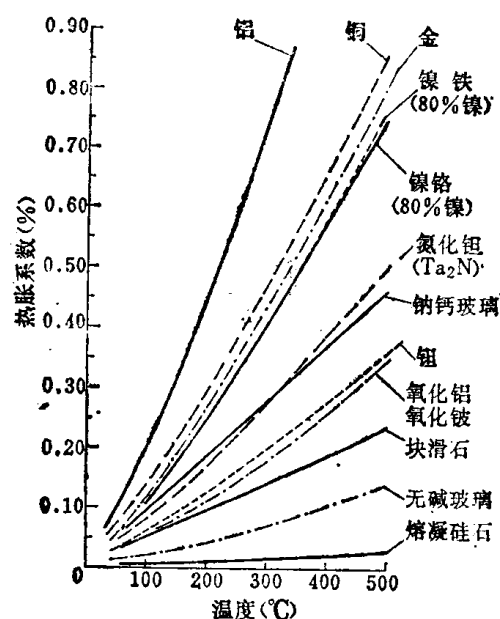


图 1-5 各种基片、薄膜材料热胀系数

2. 导热系数

混合集成电路的温升随外加负载功率增大而增加。如果电路温升很高，则膜状材料将发生再结晶、氧化，并使端头材料和基片与膜材料间的互扩散、反应扩散、电化学腐蚀等加速。严重时，还可导致局部地区膜状材料熔化或蒸发，使电路中各种元件（如电阻器和电容器）性能发生退化，电路可靠性下降。因此，控制电路的温升，也就是说把电路功耗元、器件产生的焦耳热及时散发出去，成为使电路正常工作和提高可靠性的一个很重要的因素。在大功率电路中，基片的导热系数 K 是选择基片的一个主要指标。

图 1-6 示出，在目前常用的基片材料的导热系数之间有三个数量级的差别。玻璃的导热系数最小，在室温下为 $0.002 \sim 0.004$ 卡/厘米·秒· $^{\circ}\text{C}$ ，温度每升高 100°C ，导热系数约增加 10%。陶瓷的导热系数的范围较宽，块滑石瓷的导热系数最低为 0.01 卡/厘米·秒· $^{\circ}\text{C}$ ，而高氧化铝瓷的导热系数较高；氧化铍陶瓷的导热系数接近于铝，其值约为 0.6 卡/厘米·秒· $^{\circ}\text{C}$ ，是目前混合集成电路所用导热最好的基片材料。陶瓷的导热系数一般均随温度上升而减小，温度上升 300°C ，导热系数约减少 50%。被釉氧化铝陶瓷基片的导热系数比玻璃要高得多，又具有光滑的表面，所以适于在薄膜电路中应用。被釉陶瓷基片，根据釉层厚度，其导热系数可以有一个数量级的变化，为了适应中功率电路应用，釉层不宜太厚。

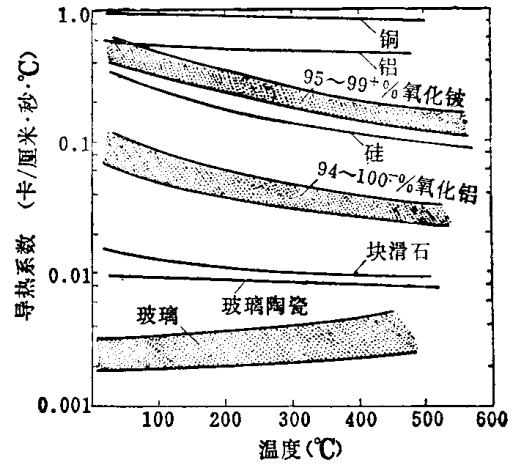


图1-6 几种常用基片材料和铜、铝金属的导热系数与温度的关系

在大功率厚膜电路中，普遍使用不被釉的高氧化铝瓷基片。

3. 机械强度

基片应具有一定的机械强度，以承受电路、外贴元器件，以及在封装、焊接时的机械应力和热应力的冲击。在一般温度下，玻璃和陶瓷具有脆性，并且和金属材料不同，一直到断裂前，应力和应变基本上满足虎克定律，不产生塑性形变。但是，玻璃在高温时会发生粘滞流动，这种流动与塑性流动不一样，在外力作用下能连续地流动。所以，玻璃只宜在远低于软化点温度下工作。

玻璃和陶瓷的抗机械冲击能力是它们弹性模数的函数，但是与其中的缺陷（特别是表面缺陷）的存在和分布有十分密切的关系。例如，玻璃的理论拉伸强度大概是 10^{10} 牛顿/米²，由于成型和操作过程中引起的表面伤痕，实际拉伸强度低于理论值三个数量级，约为 10^7 牛顿/米²。陶瓷比玻璃坚韧，常用基片的机械特性列于表 1-4^[1,3]。

表 1-4 基片的机械特性

材 料	弹性模数 (牛顿/米 ²)	拉伸强度 (牛顿/米 ²)
氧化铝陶瓷	37×10^{10}	34×10^7
氧化铍陶瓷	30×10^{10}	10×10^7
玻 璃	6×10^{10}	5.5×10^7
二氧化硅	7×10^{10}	$(4.1 \sim 8.3) \times 10^7$

4. 基片热学性质和力学性质对薄膜电阻器性能的影响

热胀系数失配对电阻膜的方阻和电阻温度系数均能发生影响。曾发现淀积在不同基片上的氧化锡电阻膜，其老化特性主要受基片热胀系数的影响。使阻值发生变化的原因可能是热应力使膜状材料中原子间距发生变化，从而使材料的禁带宽度、有效质量等发生变化，最终导致薄膜的方阻改变，并使电阻温度系数也发生改变。薄膜电阻材料的电阻温度系数 TCR_f 与块状材料的电阻温度系数 TCR 以及基片材料热胀系数 α_s 和膜状材料热胀系数 α_f 之间满足以下关系^[3]●：

$$TCR_f = TCR + 1.4(\alpha_s - \alpha_f) \quad (1-3)$$

如取 $\alpha_f = 60 \times 10^{-6}/^\circ\text{C}$ ， $\alpha_s = 15 \times 10^{-6}/^\circ\text{C}$ ，则式 (1-3) 成为

$$TCR_f = TCR - 63 \times 10^{-6}/^\circ\text{C}$$

例如，把软玻璃基片换为石英玻璃， α_s 从 $28 \times 10^{-6}/^\circ\text{C}$ 降至 $2 \times 10^{-6}/^\circ\text{C}$ ，对应于薄膜电阻温度系数改变为 $36 \times 10^{-6}/^\circ\text{C}$ 。目前一般薄膜电阻器的电阻温度系数为 $(0 \sim 100) \times 10^{-6}/^\circ\text{C}$ ，所以这对薄膜电阻器是一个很重要的修正，这也是薄膜电阻器的电阻温度系数依赖于基片的原因之一。

1.2.4 基片的化学稳定性

基片的化学稳定性对混合集成电路的性能关系非常重大。无论是厚膜元件还是薄膜元件，有时要求在较高的温度下 ($500 \sim 1000^\circ\text{C}$) 进行烧结或热处理。因此，基片在这一温度范围不应发生分解或者释放出气相物质。由于这一要求，限制了许多有机材料作为基片使用。

在混合集成电路中，随着细线工艺的进展，许多电路图形都由光刻来获得。钽膜电路在阳极化时，基片要浸泡在电解液中。因此，基片的化学稳定性，即基片不受各种腐蚀液和电解液的侵蚀是非常重要的。钠钙玻璃含有比较多的 Na_2O ，当长期暴露在潮气中时，表面极易风化。几乎所有的玻璃都含有易被氢氟酸腐蚀的硅酸盐，而光刻钽等难熔金属的腐蚀液都含有氢氟酸，所以玻璃基片不太适用于钽膜电路^①。用作陶瓷釉的铝硼硅酸盐同样会受氢氟酸及其某些阳极氧化电解液所侵蚀。表 1-5 列出几种玻璃基片在各种腐蚀液中的腐蚀速度。

表 1-5 玻璃基片在 95°C 的腐蚀速率 (毫米/厘米·24小时)

材 料	腐 蚀 液		
	5% HCl	5% NaOH	0.1% Na_2CO_3
熔融石英	0.001	2.8	0.12
96% 二氧化硅	0.001	4.4	0.12
7740 玻璃	0.005	0.4	0.4
钠钙玻璃	0.02	2.0	0.4
7059 玻璃	5.5	14.8	1.2

● 资料[1]上的表示式为 $TCR_f = TCR - 4.2(\alpha_f - \alpha_s)$ ，第二项系数与式 (1-3) 有差别，这是因为计算过程中选用的参数不同之故。

● 我国钽膜电路有很大一部分淀积在微晶玻璃基片上，但光刻液用 KOH 、 KMnO_3 。根据资料[6]，国外也有用氢氟酸蚀刻玻璃基片上的钽膜电路的，但其性能总没有用氧化铝基片的好。