

计算机系列教材

本书第一版获普通高等教育“十一五”国家级规划教材

数字逻辑设计 (第二版)



薛宏熙 胡秀珠 编著

清华大学出版社



计算机系列教材

本书第一版获普通高等教育“十一五”国家级规划教材

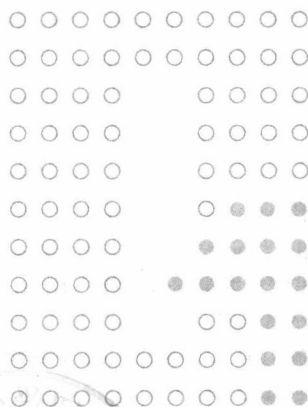


郑州大学 *04010812778 *

薛宏熙 胡秀珠 编著

数字逻辑设计

(第二版)



TN79
X948

清华大学出版社
北京

内 容 简 介

本书的特点是引入了电子设计自动化(Electronic Design Automation, EDA)工具和硬件描述语言VHDL,使理论教学和上机实践相结合,使学习基本原理和掌握设计方法相结合。从教学改革的角度看,这种教学实践实现了学校教育和产业界接轨,实现了教材和教学方法的与时俱进。

全书共分8章和2个附录。第1章是逻辑电路导论;第2章介绍门电路的物理实现和特性;第3~4章介绍各种组合逻辑电路及其优化实现;第5章介绍触发器和寄存器;第6章介绍同步时序电路;第7章介绍异步时序电路;第8章以实例介绍数字系统的特点和设计方法。附录A介绍EDA工具Quartus II,附录B介绍硬件描述语言VHDL。本书所附光盘包含了EDA软件Quartus II 9.0网络版、PPT形式的课件以及本书中所涉及的VHDL代码。作者将习题解答放置在清华大学出版社网站,教师向出版社提供身份证明后可免费下载。

本书可作为高等院校计算机、自动化、电子工程及相关专业“数字逻辑”课程的教材,也可作为从事相关工作的工程技术人员参考书。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

数字逻辑设计/薛宏熙,胡秀珠编著. —2版. —北京:清华大学出版社,2012.7
计算机系列教材
ISBN 978-7-302-28032-3

I. ①数… II. ①薛… ②胡… III. ①数字电路—逻辑设计 IV. ①TN79

中国版本图书馆CIP数据核字(2012)第023031号

责任编辑:白立军

封面设计:常雪影

责任校对:时翠兰

责任印制:何 芊

出版发行:清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址:北京清华大学学研大厦A座

邮 编:100084

社总机:010-62770175

邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质量反馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

课件下载: <http://www.tup.com.cn>, 010-62795954

印装者:三河市春园印刷有限公司

经 销:全国新华书店

开 本:185mm×260mm 印 张:22

字 数:531千字

附光盘1张

版 次:2008年10月第1版 2012年7月第2版

印 次:2012年7月第1次印刷

印 数:1~3000

定 价:39.50元

产品编号:044112-01

主 任：周立柱

副 主 任：王志英 李晓明

编委委员：（按姓氏笔画为序）

汤志忠 孙吉贵 杨 波

岳丽华 钱德沛 谢长生

蒋宗礼 廖明宏 樊晓桢

责任编辑：马瑛珺

数字逻辑是计算机、自动化、电子工程等专业的本科生核心课程之一。编写本书的基本出发点是:理论与实践相结合;基本理论与新的设计方法相结合。这里所说的新的设计方法是指硬件描述语言(hardware description language, HDL)和电子设计自动化(electronic design automation, EDA)工具。第二版对第一版的部分内容做了更新和补充。

数字集成电路技术的进步主要表现在集成度的提高和 EDA 工具的成熟,两者相辅相成、相互促进。在没有 EDA 工具的条件下,只能依靠纸和笔进行手工设计,费时费力效果差,也无法完成大规模数字系统的设计与制造。使用 EDA 工具后局面将大为改观,其主要优点如下:

(1) 设计者工作的重点是在理论的指导下对目标电路进行精确的描述,将烦琐的细节工作交给 EDA 工具去做,有利于设计大规模的数字系统。

(2) 检验一个设计正确与否可以在 EDA 工具(模拟验证)的帮助下完成,因而使设计者具备自我检查的能力。

(3) 通过实践完成一个特定的任务,必然印象深刻,并且这个设计不是纸面上的图形和文字,而是可以提交给 EDA 工具、可直接被综合为集成电路的设计。

虽然学习 EDA 工具的使用方法以及学习硬件描述语言 VHDL 都需要花费一定的时间和精力,但是这种付出和收获相比,收获将远大于付出。从教学改革的角度看,这种教学实践实现了学校教育和产业界接轨,实现了教材和教学方法的与时俱进。

高等教育强调创新人才的培养,重大理论的创新固然可贵,技术创新、产品创新也具有重要价值。从培养创新型人才出发,本课程必须强调基本理论,其理由如下:

(1) 理论是应用的基石。

(2) 只有掌握基本的理论知识才能更好地使用 EDA 工具。

(3) 理论本身也需要继承和创新,如果不在原有的基本理论上创新,就不可能产生今天的 EDA 工具,而 EDA 工具的进一步发展仍需依赖理论的创新。限于篇幅,本书对有关 EDA 方面的理论有所涉及但涉及不深。

培养创新人才需要通过各个教学环节来实现,对于本课程来说,除了用纸、笔完成适量的作业以巩固理论知识之外,更多的练习是使用 EDA 工具完成一系列设计。学生完成一个设计任务后,谁能告诉他这个设计是否与预期功能相符?是 EDA 工具! EDA 工具提供的模拟波形将显示该目标电路的行为特性。这创造了一个自主学习的环境,当学生完成了一个个任务之后,将逐渐积累起信心,使他有勇气面对新的挑战。

易学易懂是本书的一个重要目标。为此,在每章的开头有【课前思考】和【学习指南】,为

学习本章提供指导性意见,每章的末尾有习题供学生作练习。在文字表述上,尽量避免长篇的文字描述,而尽量多用图形、表格、提纲等方式,以醒目的方式介绍有关知识。本书在取材方面以基本内容为主,当涉及某些难度较大而又需要一般了解的知识时,本书给有关章节打上星号,提示有关内容不属于基本要求。

数字集成电路技术发展到今天,特点之一是集成度很高,单个芯片内可以包含几百万至几千万个逻辑门,可以容纳中等规模的数字系统,因而称为片上系统(system on chip, SOC)。过去以中小规模集成电路为基础的芯片(例如 74 系列)将不再是我们关注的焦点,因而略去有关内容,而把重点转向目标电路的行为描述以及调用 EDA 工具所提供的库元件。特点之二是本书引入了 EDA 工具,因而逻辑元件的符号也采用 EDA 工具所使用的国际通用符号。以上两点和国内某些同类教科书有所不同,在此加以说明。

实践环节可分为两个层次:第一个层次是使用 EDA 工具进行设计和模拟验证,只要有微型计算机的地方就可以进行,对学生十分方便。第二个层次是在实验装置上做硬件实验。前者的优点是条件容易满足,后者的优点是真实的硬件实验,而不是软件模拟的结果。具体做法视学校的具体条件而定。

全书共分 8 章和 2 个附录。第 1 章是逻辑电路导论,介绍数字电路的表示方法、逻辑代数以及化简逻辑函数的基本方法。第 2 章介绍数字集成电路的基本元件,讨论门电路的物理实现和特性。数字电路分为组合逻辑电路和时序逻辑电路,第 3~4 章介绍各种组合逻辑电路及其优化实现。第 5 章介绍时序电路中的记忆元件:锁存器、触发器和寄存器。第 6 章介绍同步时序电路的理论和设计方法,是全书的重点。第 7 章介绍异步时序电路,帮助读者从理论的高度认识时序电路,由于难度较大、需要较多学时,作者用星号标记其为选修内容。第 8 章介绍几个规模较大的数字系统,以实例展示数字系统的设计方法。第 8 章是第 6 章的延伸和提高,建议在学完第 6 章之后,以自学加实验的方式完成第 8 章的学习。

附录 A 介绍 EDA 工具 Quartus II,通过精选的实例进行引导,读者可以跟随这些例子并实际操作,从而掌握 Quartus II 的使用方法和技巧。附录 B 介绍硬件描述语言 VHDL。

从第 3 章开始,理论学习要和上机实验相结合,这就必然涉及 EDA 工具 Quartus II 和硬件描述语言 VHDL。在学习方法上,我们不是先学习了 Quartus II 和 VHDL 之后才学第 3 章以及此后的章节。建议初学者先快速浏览附录 A 和附录 B,然后在学习有关理论知识的过程中边学边查,穿插进行。先对 Quartus II 和 VHDL 有个粗略的了解,最后达到全面掌握。教师讲课时,也可以在讲第 3 章之前用 2 个课时简单介绍 Quartus II,然后布置作业让学生在实践中逐步掌握 Quartus II 的使用方法和技巧。

有关 Quartus II、VHDL 及可编程逻辑器件的详细资料,可参阅文献[3~5,15~17]。

本书的适用对象是大学本科生,以及想通过自学掌握数字电路设计的工程技术人员。

本书所附光盘中包含了 EDA 软件 Quartus II 9.0 网络版、PPT 形式的课件以及本书中所涉及的 VHDL 代码。作者将习题解答放置在清华大学出版社网站(<http://www.tup.tsinghua.edu.cn/>),教师向出版社提供身份证明后可免费下载。

限于作者的经验和水平,错误或不当之处在所难免,欢迎读者和使用此教材的教师、学生提出宝贵意见。

致谢

ALTERA 公司中国区项目经理徐平波为本书提供了 EDA 工具 Quartus II 网络版 9.0 并授权发行,对此深表谢意。

作 者

2011 年 12 月于清华园

F O R E W O R D

第1章 逻辑电路导论 /1

1.1 开关电路数学表示方法初步 /1

1.1.1 真值表 /1

1.1.2 二进制编码 /2

1.1.3 真值表的常见形式 /3

1.1.4 分析与综合 /3

1.2 逻辑代数 /4

1.2.1 逻辑代数的基本运算 /4

1.2.2 逻辑函数 /6

1.2.3 逻辑代数的基本公式和运算规则 /6

1.3 用与门、或门和非门进行逻辑综合 /9

1.4 公式法化简逻辑函数 /10

1.5 卡诺图 /12

1.5.1 卡诺图是真值表的图形表示 /12

1.5.2 用卡诺图化简逻辑函数 /12

1.5.3 概念提升 /16

1.6 逻辑函数的标准形式 /18

1.6.1 函数的“积之和”表达式 /18

1.6.2 函数的“和之积”表达式 /18

1.6.3 两种表达形式的互换 /19

1.6.4 包含无关项的逻辑函数的化简 /20

*1.7 表格法化简逻辑函数 /22

*1.7.1 求质蕴含项集合 /23

*1.7.2 求最小覆盖 /25

1.7.3 表格法小结 /31

1.8 解题示例 /32

【本章小结】 /33

【习题】 /34

第2章 数字集成电路的基本元件——门电路 /37

2.1 概述 /37

2.2 TTL集成门电路 /40

2.2.1 TTL与非门简介 /40

2.2.2	TTL 与非门的外特性及其参数	/41
2.2.3	集电极开路的与非门	/44
2.2.4	TTL 三态门	/45
2.3	MOS 场效应晶体管	/46
2.4	MOS 门电路	/50
2.4.1	NMOS 门电路	/50
2.4.2	CMOS 门电路	/52
2.4.3	其他类型的 CMOS 门电路	/54
2.4.4	CMOS 逻辑门电性能分析	/56
2.4.5	不同类型逻辑门的配合问题	/58
2.5	74 系列中小规模集成电路芯片	/58
2.6	可编程逻辑器件	/58
2.6.1	可编程逻辑阵列 PLA	/59
2.6.2	可编程阵列逻辑 PAL 和 GAL	/59
2.6.3	复杂可编程器件	/60
2.6.4	现场可编程门阵列	/60
2.6.5	可编程开关的物理实现	/61
2.6.6	CPLD 和 FPGA 特点比较	/63
	【本章小结】	/63
	【习题】	/64

第 3 章	组合逻辑电路的优化实现	/66
3.1	组合逻辑电路的特点与优化实现	/66
3.2	单输出函数和多输出函数	/67
3.2.1	多输出函数的化简	/67
3.2.2	多输出函数的优化实现	/71
3.2.3	用 EDA 工具优化实现组合逻辑电路示例	/72
3.3	多级逻辑电路的综合	/74
3.3.1	提取公因子	/74
3.3.2	功能分解	/75
3.4	组合逻辑电路积木块	/76
3.4.1	多路选择器	/76

3.4.2	用 LUT 构建更大规模的组合逻辑电路	/78
3.4.3	编码器	/78
3.4.4	译码器	/81
3.4.5	数值比较器	/82
3.4.6	算术逻辑运算电路	/83
3.5	组合逻辑电路中的竞争和险象	/83
3.5.1	险象的分析	/83
3.5.2	险象的消除	/86
3.6	解题示例	/87
	【本章小结】	/90
	【习题】	/90
第 4 章 数的表示方法和算术运算电路 /94		
4.1	数制和编码	/94
4.1.1	数的位置表示法	/94
4.1.2	二进制数和十进制数的相互转换	/95
4.1.3	八进制数的二进制编码	/97
4.1.4	十六进制数的二进制编码	/97
4.1.5	十进制数的二进制编码	/98
4.1.6	格雷码	/100
4.1.7	字符编码	/100
4.1.8	奇偶校验码	/102
4.2	无符号数的加法运算	/104
4.2.1	二进制整数的加法运算	/104
4.2.2	BCD 码形式的十进制数加法运算	/107
4.3	有符号数的表示方法和算术运算	/110
4.3.1	二进制定点数的原码表示形式	/110
4.3.2	二进制定点数的补码表示形式和 加减运算	/110
4.3.3	二进制定点数的反码表示形式和 加减运算	/114
4.4	用 EDA 工具设计算术运算电路示例	/116

【本章小结】 /121

【习题】 /121

第5章 锁存器、触发器和寄存器 /124

5.1 锁存器 /124

5.1.1 基本 R-S 锁存器 /124

5.1.2 选通 D 锁存器 /125

5.2 D 触发器 /128

5.2.1 从总体的角度观察 D 触发器 /128

5.2.2 D 触发器和 D 锁存器的比较 /131

5.2.3 带使能控制的 D 触发器 /131

5.3 主从 D 触发器 /133

5.4 其他类型的触发器 /134

5.4.1 T 触发器 /134

5.4.2 JK 触发器 /135

5.5 寄存器 /136

5.6 设计示例 /138

【本章小结】 /142

【习题】 /142

第6章 同步时序电路 /144

6.1 同步时序电路概述 /144

6.2 同步时序电路的设计 /146

6.2.1 状态图和状态表 /147

6.2.2 状态分配 /149

6.2.3 确定激励函数和输出函数 /150

6.2.4 VHDL 行为描述与使用 EDA 工具设计 /150

6.3 状态化简 /152

6.3.1 完全规定的有限状态机和不完全规定的有限状态机 /152

6.3.2 状态化简算法 /152

6.4 同步时序电路中的竞争和险象 /154

6.4.1	状态变迁序列与险象的关系	/154
6.4.2	在 VHDL 行为描述中指定状态编码	/156
6.5	算法状态机图	/157
6.6	解题示例	/158
	【本章小结】	/168
	【习题】	/169

第7章 异步时序电路 /173

7.1	异步时序电路的特点	/173
*7.2	脉冲异步时序电路	/173
*7.2.1	脉冲异步时序电路的分析	/174
*7.2.2	脉冲异步时序电路的综合	/176
*7.3	电位异步时序电路	/180
*7.3.1	电位异步时序电路的分析	/181
*7.3.2	电位异步时序电路的综合	/183
*7.4	电位异步时序电路综合中防范险象的措施	/188
*7.5	解题示例	/195
	【本章小结】	/204
	【习题】	/204

第8章 数字系统设计 /207

8.1	数字系统的特点和设计方法	/207
8.2	交通灯控制器设计	/208
8.3	求最大值电路的设计	/214
8.4	数字系统中某些技术细节	/219
8.4.1	减少时钟偏移的布线网络	/220
8.4.2	触发器的异步输入	/220
8.4.3	消除机械开关抖动的电路	/220
	【本章小结】	/221
	【习题】	/221

附录 A	EDA 工具 Quartus II 简介	/224
A.1	Quartus II 的安装与运行	/224
A.2	设计流程	/227
A.3	项目的建立与版本管理	/229
A.3.1	建立一个新项目	/229
A.3.2	Quartus II 项目的版本管理	/231
A.4	设计的原理图描述	/233
A.4.1	进入原理图编辑器	/233
A.4.2	从元件库中调入元件符号	/234
A.4.3	绘制原理图	/235
A.5	设计的 VHDL 描述	/236
A.5.1	进入文本编辑器	/236
A.5.2	在文本编辑器中编辑 VHDL 文件	/237
A.5.3	发现并纠正 VHDL 代码中的错误	/239
A.5.4	保存文件	/239
A.6	综合和编译	/240
A.6.1	进入编译器	/240
A.6.2	发现并纠正原理图中的错误	/242
A.7	模拟验证	/242
A.7.1	使用波形编辑器绘制测试向量波形	/243
A.7.2	执行模拟	/246
A.8	层次化设计实例	/248
A.8.1	在原理图编辑器中实现层次化设计	/248
A.8.2	VHDL 设计描述与原理图混合使用的层次化设计	/251
A.9	时序分析器	/254
A.10	调用带参数的库元件	/256
A.10.1	在原理图编辑器中创建一个存储器	/256

- A.10.2 初始化存储器的内容 /261
- A.10.3 存储器的模拟实例 /262
- A.11 可编程器件的物理实现 /263
 - A.11.1 引脚分配 /263
 - A.11.2 对目标器件编程 /266
- A.12 用 SignalTap II 实时测试 FPGA 中的信号波形 /271

附录 B 硬件描述语言 VHDL 简介 /277

- B.1 VHDL 的产生与发展 /277
- B.2 用 VHDL 建立电路模型 /278
 - B.2.1 电路模型 /278
 - B.2.2 实体声明与结构体 /279
 - B.2.3 结构体的描述方式 /281
 - B.2.4 标识符 /281
- B.3 面向模拟器的某些特性 /282
 - B.3.1 模拟周期 /283
 - B.3.2 延迟时间 /283
- B.4 VHDL 中的对象 /284
- B.5 数据类型 /285
 - B.5.1 标量类型 /286
 - B.5.2 复合类型 /287
 - B.5.3 子类型 /289
 - B.5.4 文件类型 /289
 - B.5.5 类型转换 /289
- B.6 VHDL 的词法单元 /291
 - B.6.1 注释 /291
 - B.6.2 数字 /291
 - B.6.3 字符 /292
 - B.6.4 字符串 /292
 - B.6.5 位串 /292
- B.7 属性 /293
- B.8 表达式与运算符 /295

B. 9	子程序——过程与函数	/299
B. 10	程序包与设计库	/300
B. 10.1	程序包——设计中的数据共享	/300
B. 10.2	设计库	/302
B. 10.3	VHDL 中名字的可见性	/302
B. 10.4	library 语句和 use 语句	/303
B. 11	行为描述	/304
B. 11.1	进程语句	/304
B. 11.2	行为模型的顺序性	/305
B. 11.3	行为模型的并行性	/312
B. 12	结构描述	/316
B. 12.1	端口的基本特征	/316
B. 12.2	元件例化语句	/317
B. 12.3	配置指定	/318
B. 12.4	规则结构	/319
B. 12.5	无连接端口	/320
B. 13	重载	/321
B. 14	VHDL 保留字和预定义程序包	/322
B. 14.1	VHDL 保留字	/322
B. 14.2	标准程序包 STANDARD	/323
B. 14.3	IEEE 多值逻辑系统程序包 std_logic_1164	/330
	参考文献	/333

第 1 章 逻辑电路导论

【课前思考】

(1) 微型计算机和数码产品已进入寻常百姓家,这和数字集成电路技术的飞速发展密切相关,为什么它能得到飞速发展? 其基础是什么?

(2) 数字逻辑电路有什么特点? 设计一个大规模的数字系统需要什么样的基础理论知识?

【学习指南】

本章介绍数字电路逻辑功能的数学表示,是学习后续章节的基础。

1.1 开关电路数学表示方法初步

数字电路(digital circuit)的特点在于晶体管工作于两个极端状态(指稳态而非过渡态): 完全截止或充分导通(达到饱和),相当于开关的断开和接通。由于数字电路结构简单,带来高可靠性和高集成度两大优点。描述规模巨大的数字电路,自然语言已很难胜任,需要用数学方法简练而精确地描述。

1.1.1 真值表

真值表适用于描述开关电路的功能,本节通过简单实例引入这种数学表示方法。

【例 1.1】 夜晚上楼梯的时候,人们需要按动开关使照明灯发亮;登上一层楼梯之后,又需要按动开关使该照明灯熄灭。反之,下楼梯的时候,需要在高层按动开关点亮照明灯;到达低层之后又需要按动开关熄灭该照明灯。以上要求可归纳为: 在楼梯的任何一层按动一次开关,就可以改变照明灯的状态(由暗变亮或由亮变暗)。实现此要求的电路如图 1.1 所示,这是一个非常简单的电路,电工师傅凭经验就可以正确地实现。但是对于一个没有经验的新手来说,可能会大费周折。为此,下面用表格(见表 1.1)描述此照明灯控制电路的功能。

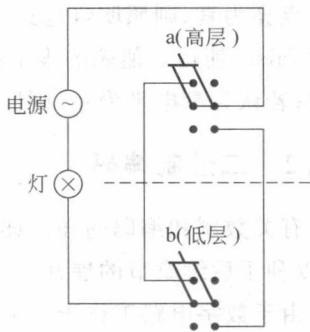


图 1.1 楼梯照明灯的控制电路

设高层开关和低层开关分别用 a 和 b 表示,开关的向上与向下分别用 up 和 $down$ 表示,照明灯的亮与暗分别用 $bright$ 和 $dark$ 表示,则表 1.1 完全、准确地描述了图 1.1 所示电路的功能。由于开关 a 、 b 状态的组合共 $2^2 = 4$ 种,所以表 1.1 的行数 $= 4$,每一行定义了开关 a 、 b 在该状态组合下的照明灯的状态,无一遗漏。仔细分析表 1.1 后发现,当开关 a 或 b 中某一个的状态改变,则照明灯 L 的状态将随之改变,符合预期要求。

表 1.1 楼梯照明灯控制电路的功能表

开 关		照明灯 L
a	b	
down	down	bright
down	up	dark
up	down	dark
up	up	bright

现在对表 1.1 的表示方法加以演变,我们认为开关 a 、 b 是自变量,其取值只可能是 true 或 false;代表照明灯亮暗的 L 是因变量(函数),其取值也只可能是 true 或 false。接着用 true 取代 up,用 false 取代 down,用 true 取代 bright,用 false 取代 dark,于是得到表 1.2 所示的真值表。

表 1.2 楼梯照明灯控制电路的真值表

自 变 量		函数 L
a	b	
false	false	true
false	true	false
true	false	false
true	true	true

从这个例子可以了解真值表的含义:若认为开关向上为真,则开关向下为假;若认为照明灯点亮为真,则照明灯熄灭为假。在今后的真值表中,通常用 T 或 1 代替 true,用 F 或 0 代替 false,使得真值表的表示更为简洁。推而广之,若认为晶体管导通为真,则晶体管截止为假;若认为高电平为真,则低电平为假……

1.1.2 二进制编码

有关数制和编码的知识详见第 4 章,这里仅介绍二进制无符号整数(正整数)的表示方法,以利于后续章节的展开。

由于数字电路工作于开关状态,只可能表示 0 和 1。因此,用数字电路表示数值最便捷的方法是采用二进制数,其一般形式为

$$(B)_2 = b_{n-1}b_{n-2}\cdots b_i\cdots b_1b_0 \quad b_i \in \{0,1\}$$

它所对应的十进制数为

$$\sum_{i=0}^{n-1} 2^i \times b_i$$

今以 $n=3$ 为例,列出二进制数和十进制数的对应关系(如表 1.3 所示)。