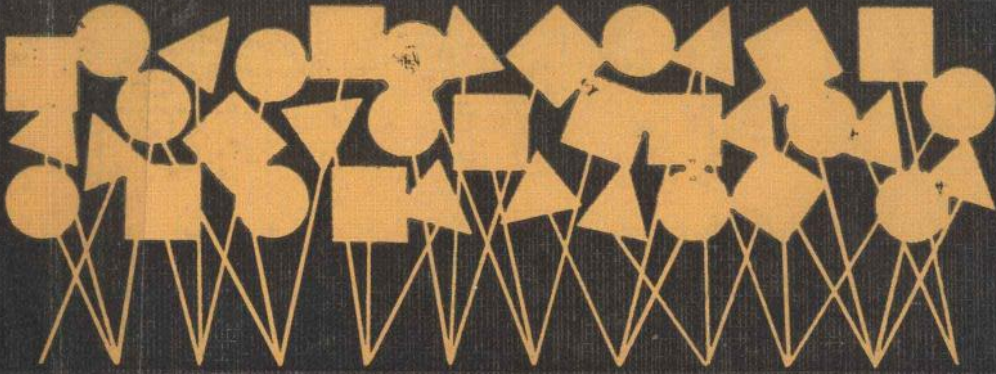




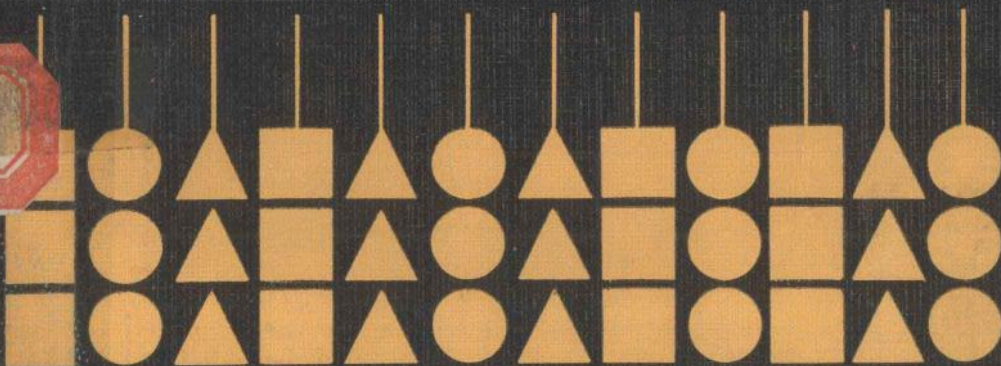
DIGITAL INTEGRATED ELECTRONICS

Taub and Schilling

數位 積體電子學

上冊

張 煌 譯



數位積體電子學

初版 (1977)

原著者

HERBERT TAUB
DONALD SCHILLING

譯者

張 煜

國立臺灣大學電機工程學系教授

東華書局印行



版權所有・翻印必究

中華民國六十七年十月初版

大學
用書 **數位積體電子學** (全二冊)

上冊定價 新臺幣一百三十元整

(外埠酌加運費滙費)

原著者	HERBERT TAUB DONALD SCHILLING
譯者	張煒
發行人	卓鑫 淼
出版者	臺灣東華書局股份有限公司 臺北市博愛路一〇五號 電話：3819470 郵撥：6481
印刷者	合興印刷廠 臺北市大理街130巷2弄1號

行政院新聞局登記證 局版臺業字第零柒貳伍號
(67059)

前言

麥克勞-希耳書局 (McGraw-Hill Book Company) 在 1956 年出版米耳曼 (J. Millman) 與陶勃 (H. Taub) 合著教科書“脈衝與數位電路”(Pulse and Digital Circuits)。該書從事介紹數位電子科學的完整情況報導，幾乎專門論述真空管電路。那時在實施半導體裝置及電路之前不久，該書要印出的最後時刻，將它們加入，以單獨最後一章刊出。之後十年內，半導體裝置完全取代數位電路中的真空管。為應對這發展，前述作者於 1965 年出版代替篇“脈衝數位與交換波形”(Pulse Digital and Switching Waveforms)。在這本較新的書篇中，半導體的極端重要已予特別重視，而真空管電路僅偶而提及。現在，又約經過十年，積體電路中的進步曾鼓勵我們編著本書。無論如何，本書寧視作為 1965 年書刊的續篇，不該視為一種替用品。本書作者在此從事敘述及分析組合數位電路與系統的所有基本積體電路結構方塊。按照早一本書的情形，本書作者對採用教授的體裁很費心力。我們曾努力使解釋清晰及容易瞭解，而不犧牲表達的深度與完整性。為了這理由，我們希望本著作不僅將在教室中佔一地位，而且對要保持最近發展消息的讀者，在其自行研習計劃方面有所幫助。

本書中的教材已在紐約市立學院 (City College of New York) 二個學期課程中施教過，提供給三年級及四年級電機工程學系學生使用，而亦在二門研究生基本課程中使用過。這教材亦曾被供給貝耳實驗室 (Bell Laboratories) 技術人員與太空總署 (NASA) 及洛克希德 (Lockheed) 等處工程人員作為二個學期課程訓練之用，以及用作喬治華盛頓大學 (George Washington University) 的進修

教育計劃中之短期課程教材。

假定讀者已經具有半導體裝置與電路的背景，我們仍然覺得第一章中的內容，複習關於交換模式中半導體裝置操作的某些特種事情，是有用的。半導體已經包含更恰當而又高度地非線性伏-安特性。半導體電路的正確分析終歸要導致相當多的數學上的困難。在第一章中，我們提出一些合宜的簡化，導出十分好而有用的概算。

第二章的第一部分討論運算放大器。這種放大器寧願要直線性工作而不願在交換模式者，不是我們正當所關心的。仍然，在許多情形中，我們發現運算放大器在數位電路外的其他方面中當作組件出現。此外，依照頗具實況的延伸，在本章的第二部分中，運算放大器導入至比較器的討論，這比較器是真正地重要交換裝置。

第三章介紹邏輯變數的觀念，布耳代數，及分析由邏輯閘所組成電路的方法。坎諾圖及它們的各種應用被提出。這章在意義上是完全這樣的，它不想太對這學科作較深度的認識，爲了瞭解全部教本所需要的邏輯電路，本章解釋其設計與分析的原理。換句話說，本章的內容必然地被包括在邏輯設計課程內，因此，讀者如已熟知這項教材，則可將本章略去。

邏輯閘的電子學是在第四章中開始。本章的第一部分論及電阻器-電晶體邏輯 (Resistor-Transistor Logic, 簡寫爲RTL), 而第二部分是關於積體-注入邏輯 (Integrated-Injection Logic, 簡寫爲IIL)。RTL目前不使用於新的設計中。但是有許多理由，因爲這些理由而值得考慮這族邏輯的。最初它是廣泛可使用的有效IC邏輯族，而在運算中有許多裝置由它們結合。然後，再因它適當的簡易，它是一種理想的工具，經過它來介紹邏輯閘電子學中普遍重要的許多基本觀念與原理。最後，它與IIL有一種令人發生興趣的拓撲關係。這IIL爲最近發展的邏輯族之一。第五章論及二極體-電晶體邏輯 (Diode-Transistor Logic, 簡寫爲DTL)。在DTL族中，我們找得高臨限邏輯 (High-Threshold Logic, 簡寫爲HTL)，這

輯能推廣應用於高雜訊的環境。

第六與第七章分別討論電晶體-電晶體邏輯 (Transistor-Transistor Logic, 簡寫為TTL) 與射極耦合邏輯 (Emitter-coupled Logic, 簡寫為ECL)。目前這些邏輯最廣泛地應用於飽和與非飽和邏輯族。因此, 這些族的分析是相當廣泛的。特別在ECL中, 它證明出在傳輸線上需要重視信號傳輸的本性。讀者們如不熟悉傳輸線的傳遞, 他們在本書附錄A中將獲得足夠的初步知識。較為完整的討論則在前述“脈衝數位與交換波形”的第三章中刊出。金氧半 (Metal-Oxide-Semiconductor, 簡寫為MOS) 邏輯與互補對稱金氧半 (Complementary-symmetry MOS, 簡寫為CMOS) 邏輯將在第八章介紹。

邏輯的各種族都已經論及 (由第四章至第八章), 在第九章中, 我們開始考慮由這些閘組合的基本數位結構。第九章作深入細節研討各類正反器的運算, 另加分析許多代表性的商用產品的電子電路。我們頗費心力來澄清正反器如何被適應於勝任定時問題, 而用其他方法將發展成同步系統。記錄器與計數器將在第十章中討論。設計任何模組的同步及紋波計數器的程序予以解釋, 及產生假隨意與其他指定順序之計錄器用途亦予以介紹。

對執行算術運算的邏輯電路在第十一章中予以論及。因為乘法與除法一般係由加法 (或減法) 運算的演算法來執行, 其重點乃著眼於加法 (及減法) 的運算。我們已經較通常更注意, 解釋清楚負數如何地被表示, 及減法如何地以1補數及2補數的記號, 經過邏輯電路的使用, 以實際執行加法來完成。對於在加法中的溢位校正, 提出了飽和邏輯的使用, 像每個微處理機中心的算術邏輯單位運算一樣。半導體記憶器在第十二章中研討。我們已經省略磁芯記憶器, 此乃因為磁芯記憶器已被半導體系統所取代處理。本章包括順序記憶器, 僅讀記憶器, 以及隨意出入動態與靜態記憶器。有關於場效電晶體, CCD, 及雙極接面電晶體的記憶器電子學亦予以敘述。

在第十三與十四章中，我們論及數位與類比信號間的介面事件。第十三章介紹類比閘，類比多工器，抽樣與保持電路，積體與抄印電路等。第十四章檢驗數位至類比與類比至數位系統。所論及的各種類比至數位系統為廣泛使用中的合理典範系統。最後，在第十五章中，其定時電路——單定態與非穩定複振器的積體電路等效——予以討論。

在本教科書中所介紹的電路是其領域中所遇到的那些典型電路。並備有 400 多個家庭作業問題，其範圍自通用習題至頗有技巧的設計問題。其題解手冊可由教師向出版商處獲得。其答案本亦可索取。本書作者將樂意供給紐約市立學院目前所使用而與本教科書有關的一套實驗室實驗。

我們衷心感謝我們的同事及學生所給的襄助。我們特別感謝阿派里韋克 (T. Apelewicz) 先生準備本書題解手冊，加羅尼克 (J. Garodnick) 先生嚴格地複習及批評許多本書教材，以及泰南 (Edward Tynan) 先生與席林 (Ronald Schilling) 博士，承他們的好意而獲得摩托羅拉 (Motorola) 公司出版的許多極有用的技術文件。我們還要特別感謝魯萍 (Joy Rubin) 太太在打稿件方面所作精巧而熟練的服務。

赫伯特陶勃

(Herbert Taub)

唐納德席林

(Donald Schilling)

目 次

前 言	vii
第一章 電子裝置	1
1.1 理想的半導體二極體	1
1.2 二極體特性的溫度關係	5
1.3 二極體的過渡電容	7
1.4 曾納二極體	8
1.5 積體電路的二極體	11
1.6 電晶體作為一個開關	12
1.7 電晶體特性的分析表示式	15
1.8 截止時的電晶體	20
1.9 飽和中的電晶體開關	22
1.10 衣伯-莫耳方程式對飽和的應用	25
1.11 場效電晶體	33
1.12 金氧半 FET (MOSFET)	40
1.13 MOS 開關	45
1.14 MOSFET 開關的輸入-輸出特性	48
1.15 互補對稱式 MOSFET (CMOS)	49
1.16 輸入的保護	54
1.17 二極體的交換速率	55
1.18 儲存與過渡時間	57
1.19 肖特基二極體	59
1.20 雙極電晶體的交換速率	60
1.21 FET 裝置中的交換速率	65
1.22 上升與下降時間以及延遲	66

第二章 運算放大器與比較器	69
2.1 運算放大器	69
2.2 虛設地極	71
2.3 運算	72
2.4 輸出阻抗	75
2.5 運算放大器的電子學	76
2.6 整部放大器	80
2.7 不反相放大時使用運算放大器	81
2.8 不反相放大器的阻抗	83
2.9 實際考慮	84
2.10 補償	85
2.11 共模拒絕比	86
2.12 運算放大器的特性	87
2.13 比較器	89
2.14 積體電路放大器的比較器	90
2.15 積體電路放大器的比較器計算	93
2.16 實體比較器的特性	99
2.17 史米特觸發器電路	101
2.18 史米特觸發器的實例	106
第三章 邏輯電路	111
3.1 概論	111
3.2 單個二進變數的函數	112
3.3 二個二進變數的函數	113
3.4 OR函數	116
3.5 NAND運算與NOR運算	118
3.6 互斥-OR運算	121
3.7 其他函數	123

3.8	邏輯變數	124
3.9	0, 1 記法	128
3.10	必要與充分的運算	129
3.11	布耳代數定理	132
3.12	一個範例	135
3.13	二進數字系統	138
3.14	格雷反射二進碼	141
3.15	邏輯函數的標準形式：標準的積項之和	142
3.16	標準的和項之積	145
3.17	邏輯函數的全及項與全或項規格	147
3.18	邏輯函數的 <u>坎諾圖</u> 表示法	150
3.19	對二個，三個，及四個變數的 <u>坎諾圖</u> 表示法	153
3.20	用 <u>坎諾圖</u> 簡化邏輯函數	155
3.21	<u>坎諾圖</u> 中較大的成群	159
3.22	五個及六個變數的 <u>坎諾圖</u>	161
3.23	<u>坎諾圖</u> 的使用	163
3.24	函數不以全及項表示時的作圖	169
3.25	使用 NAND 或 NOR 閘的合成	172
3.26	不完整地指定函數	175

第四章 電阻器 - 電晶體邏輯 (RTL) 與積體 - 注入

	邏輯 (ILL)	177
4.1	電阻器 - 電晶體 - 邏輯 (RTL) 閘	177
4.2	直接耦合電晶體 - 邏輯 (DCTL) 閘	179
4.3	DCTL 閘中的電流拱隆	182
4.4	電阻器 - 電晶體邏輯	184
4.5	扇 出	187
4.6	串級 RTL 閘的輸入 - 輸出電壓特性	192

4.7	RTL 緩衝器	199
4.8	RTL 互斥-OR 閘	204
4.9	廠商規格	206
4.10	並列 RTL 閘	208
4.11	工作電壓的規格	211
4.12	傳遞延遲時間	213
4.13	積體注入邏輯 (IIL)	217
4.14	IIL 的實體佈置	222
4.15	IIL 解碼器	227
4.16	電流與電壓層階	229
第五章 二極體 - 電晶體邏輯		231
5.1	二極體-電晶體邏輯 (DTL) 閘	231
5.2	扇 出	235
5.3	積體電路 DTL 閘	237
5.4	輸入-輸出特性	242
5.5	DTL 閘的廠商規格	244
5.6	線結-AND 連接	248
5.7	高臨限邏輯 (HTL)	252
5.8	HTL 閘的輸入-輸出特性	254
5.9	廠商規格	255
第六章 電晶體 - 電晶體邏輯		257
6.1	電晶體-電晶體邏輯 (TTL)	257
6.2	TTL 與 DTL 閘的比較	259
6.3	輸入電晶體	260
6.4	有源挽曳	262
6.5	略去輸入電晶體的輸入-輸出特性	264

6.6	輸入電晶體的輸入-輸出特性	272
6.7	多射極電晶體	276
6.8	TTL 閘的輸入伏-安特性	278
6.9	TTL 閘的輸出伏-安特性	280
6.10	廠商資料與規格：溫度關聯性與雜訊免除性	284
6.11	電源的電流流出	289
6.12	TTL 閘的種類	290
6.13	肖特基 TTL	296
6.14	TTL 閘的其他邏輯	298
第七章	射極耦合邏輯	300
7.1	概 說	300
7.2	ECL 閘	302
7.3	ECL-電晶體電壓	303
7.4	轉移特性：OR 輸出	304
7.5	NOR 輸出	308
7.6	廠商規格：轉移特性	310
7.7	扇 出	311
7.8	工作的速率	314
7.9	溫度補償的偏壓電源	316
7.10	ECL 閘邏輯的多方面應用	319
7.11	負電源電壓	320
7.12	層階轉譯	323
7.13	ECL 閘的相互連接	326
第八章	MOS 閘	336
8.1	MOSFET 的分析方程式	336
8.2	溫度效應	340

8.3	MOS 反相器	340
8.4	CMOS 反相器	343
8.5	CMOS-反相器轉移特性的計算	344
8.6	MOS 閘	347
8.7	MOS 閘中的上升時間	349
8.8	下降時間	352
8.9	CMOS 閘	354
8.10	CMOS 閘中的上升與下降時間	355
8.11	廠商規格	356
8.12	介接 BJT 閘與 CMOS 閘	359

附錄 A	傳輸線	363
A.1	概 說	363
A.2	特性阻抗	366
A.3	反 射	367
A.4	多次反射	368
A.5	波形上升時間的影響	370

問 題	373
典型的廠商規格	417
索 引	425

第一章

電子裝置

與類比電路一樣，用在數位處理電路中的電子裝置包括二極體、雙極電晶體以及場效電晶體。我們假定讀者熟悉這些裝置，但主要地僅包括類比電路的應用中用作直線性元件者。在數位電路中，這些裝置被使用在非線性方式方面，亦即用在交換模式中；它們突然地被驅至非導電與導電的兩極端之間。在本章中，我們將複習有關這些裝置的某種令人興趣的情形，當用作開關時，特別着重於它們的行為。

1.1 理想的半導體二極體

就一種理想的 $p-n$ 接面二極體 (junction diode) 而言，其電流 I 對其電壓 V 的關係以方程式

$$I = I_0(e^{V/V_T} - 1) \quad (1.1-1)$$

表示。依照圖 1.1-1(a) 所示，當電流由二極體的 p 邊流向 n 邊時，其電流 I 為正。其電壓 V 為 p 邊至 n 邊的電壓降。當 V 為正時，其二極體被前向偏壓着。其符號 V_T 代表溫度的電子伏特等效值，而為

$$V_T \equiv \frac{kT}{e} \quad (1.1-2)$$

此處 k = 波茲曼常數 (Boltzmann's constant) = 1.38×10^{-23} 焦/

e = 電子電荷 = 1.602×10^{-19} 庫

T = 絕對溫度， $^{\circ}\text{K}$

2 數位積體電子學

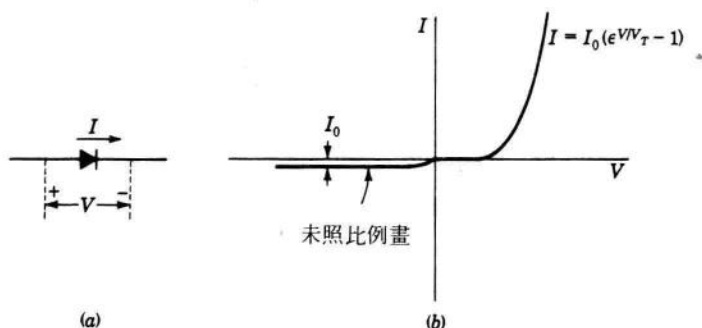


圖 1.1-1 (a) 為二極體方程式 (1.1-1) 中所用符號 I 與 V 作定義。(b) 理想型二極體的伏 - 安特性。

代入公式，我們得 $V_T = T/11,600$ 伏而在室內溫度 ($T \approx 300^\circ\text{K}$) 時， $V_T \approx 25$ 毫伏。

根據原理，二極體伏 - 安特性 (volt-ampere characteristic) 的形式如圖 1.1-1 (b) 所示。當其電壓 V 為正而幾倍於 V_T 時，公式 (1.1-1) 中的指數項甚大於一，故括弧中的 -1 項可予略去。因此，除了原點附近的小範圍外，其電流隨其電壓作指數式增加。當二極體被逆向偏壓，且 $|V|$ 大於 V 幾倍時， $|I| \approx I_0$ 。所以，這逆向電流為恆值，而與所用的逆向偏壓無關。是以 I_0 稱作為逆向飽和電流 (reverse saturation current)。因為 I_0 值較 I 典型值少好幾個數級，圖 1.1-1 (b) 所示中的這電流使用着非常大的比例。

如照所述者，我們對二極體 (及其他元件) 的作用猶如開關將感興趣。當二極體在逆向偏壓時，它為一斷路開關，而在前向偏壓時，則為一閉路開關。對我們所感興趣的電路言，我們通常將獲得，當二極體應該使它在電路覺得像閉路開關時，它可有毫安數級的典型電流，即 0.1 至 10 毫安範圍。究竟要多大的電壓跨接於二極體以產生這標

稱前向電流，當然須視二極體的截面積而定。若一個二極體在所加電壓 V 時產生1微安前向電流時，則截面積1,000倍大的第二個二極體應產生1毫安電流。

當製作一個二極體時，不論作為一只個別組件或積體電路 (integrated circuit, 簡寫為 IC) 中的一元件，為經濟起見所用的截面積不應大於所需要者，此事特別在積體電路中的情形如此。在此處，因為許多電路元件裝在一個單切片上，其中某個元件的截面積稍微增大，則將增加多重後果。這可使矽質切片尺寸感到增大，或者相當於同一大小的切片將包含少量二極體。因此，二極體的截面積將以安全的合理界限為部份基礎而選擇，二極體應能耗散它內部所產生的熱能，而不致有難以接受的溫度增加。再者，二極體的截面積亦必須足夠地大，以減少它的歐姆電阻到達可被接受的數值。

二極體模式 (diode model)

當我們檢查用於低功率電子電路中的商用矽質二極體伏-安特性時，我們發覺相當於約0.75伏的前向電壓所對應的電流為一毫安數級。結合在積體電路中的二極體呈現有類似的特性，也就是對一毫安範圍的前向電流，也需要約0.75伏前向電壓。因為我們將經常遇到這種電壓，我們指定它一符號 $V_\sigma = 0.75$ 伏。因此，當前向二極體電壓為 V_σ 時，其用作開關的二極體是在閉路情形。

若二極體開關是在開路情形，在實用上，它實在不需將二極體逆向偏壓。僅需要跨二極體電壓的對應前向電流與相當於 V_σ 的電流相比較，小至可以略去即可。讓我們認為二極體電流已經減少至 V_σ 時電流的百分之一時，其二極體電流是可略去不計。相當於這所減少電流的二極體電壓稱為 V_T 。

若電流 I_σ 與 I_T 分別對應於電壓 V_σ 與 V_T 者，則從公式(1.1-1)而得

$$I_\sigma = I_0(\epsilon^{V_\sigma/V_T} - 1) \quad (1.1-3a)$$

4 數位積體電子學

與

$$I_y = I_0(\epsilon^{V_y/V_T} - 1) \quad (1.1-3b)$$

因爲 ϵ^{V_σ/V_T} 與 ϵ^{V_T/V_T} 每個均甚大於 1，我們得

$$\frac{I_\sigma}{I_y} = 100 = \epsilon^{(V_\sigma - V_T)/V_T} \quad (1.1-4)$$

因此

$$V_\sigma - V_T = V_T \ln 100 \approx 120 \text{ 毫伏} \quad (1.1-5)$$

因爲 $V_\sigma \approx 0.75$ 伏，於是 $V_T \approx 0.62$ 伏。

我們覺得與其使用 $V_T = 0.63$ 伏，毋寧使用數值 $V_T = 0.65$ 伏，爲之合宜，以便 V_σ 與 V_T 間的差額爲一很好的約略數。以 $V_T = 0.65$ 伏，則容易證明 $V_\sigma - V_T = 0.1$ 伏，這樣的 0.1 伏變化合於電流比 $I_\sigma/I_T = 55$ 。無論如何，對於電壓 $V < V_T$ 者，我們將假定沒有電流通過，所以 I_T 的精確值是無關重要的。若我們使用一種電流標尺繪製二極體特性，則在二極體電壓 V_T 處的電流爲“零”，其特性曲線應如圖 1.1-2 所示。 V_T 稱爲切入電壓 (cut-in voltage)。

我們不應想像，二極體要小心地在範圍內置定，使它們的前向電壓等於 0.75 伏。在另一方面要注意者，因爲二極體特性的指數本質，對應於二極體電壓中比較小的變化，在電流中有比較大的變化。例如，假定某個二極體在 $V_\sigma = 0.75$ 伏產生一

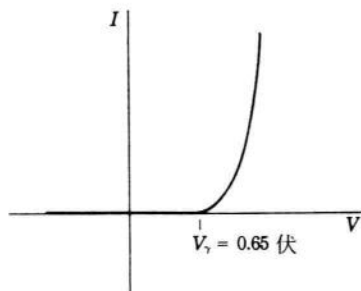


圖 1.1-2 在實體矽質二極體的 $V_T = 0.65$ 伏時切入。