

DSP 原理及应用

主 编 韩丽英
副主编 杨 光



吉林人民出版社

图书在版编目 (CIP) 数据

DSP 原理及应用/韩丽英主编. —长春: 吉林大学出版社, 2009. 8

ISBN 978 - 7 - 5601 - 4692 - 8

I. D… II. 韩… III. ①数字信号 - 信号处理②数字信号 - 微处理器 IV. TN911. 72 TP332

中国版本图书馆 CIP 数据核字 (2009) 第 148605 号

书 名: DSP 原理及应用

作 者: 韩丽英 主编

责任编辑、责任校对: 李国宏 (sheira@163.com)

吉林大学出版社出版、发行

开本: 787 × 1092 毫米 1/16

印张: 16.875 字数: 460 千字

ISBN 978 - 7 - 5601 - 4692 - 8

封面设计: 创意广告
长春市华艺印刷有限公司印刷

2009 年 8 月 第 1 版

2009 年 8 月 第 1 次印刷

定价: 31.00 元

版权所有 翻印必究

社址: 长春市明德路 421 号 邮编: 130021

发行部电话: 0431 - 88499826

网址: <http://www.jlup.com.cn>

E-mail: jlup@mail.jlu.edu.cn

前 言

本书共分为 11 章,第 1 章介绍了数字信号处理器 DSP 的特点、发展、分类及应用;第 2 章描述了 TMS320LF240x DSP 结构及内部资源;第 3 章主要讨论了 TMS320LF240x 寻址方式和指令系统,并对每条指令给出详细的解释,给出了几个实例;第 4 章介绍了汇编语言和伪指令,对汇编语言源语句格式、伪指令、宏指令,通用目标文件格式、汇编语言程序设计进行详细讨论;第 5 章介绍了外部总线扩展以及应用;第 6 章介绍了看门狗定时器模块;第 7 章则对数字输入/输出模块工作原理及使用方法进行了详细的描述;第 8 章介绍事件管理器模块的原理及应用,对通用定时器,脉宽调制电路,比较单元以及正交编码电路进行了详细的描述;第 9 章介绍了串行通信接口模块(SCI)的原理以及应用;第 10 章介绍了 A/D 转换模块并给出了实例;第 11 章介绍了串行外设接口模块(SPI)。

本书可作为普通高校通信、信息、电子、自动化、电气、计算机等有关专业高年级本科生和研究生的教材,还可作为有关教师和科研人员参考用书。

本书由长春理工大学光电信息学院韩丽英副教授担任主编,长春理工大学电子信息工程学院杨光担任副主编。

本书第 1~3 章由韩丽英编写,第 5~9 章由杨光编写,第 4 章由卢文昊编写,第 10、11 章由张立东编写。全书最终审稿由韩丽英和杨光共同完成。

本书在编写过程中还得到长春理工大学光电信息学院各级领导和相关部门的大力支持和帮助,在此向他们表示感谢。

本书在编写的过程中参考了许多优秀的 DSP 技术书籍,在此向这些书籍的作者表示真诚的谢意。

由于 DSP 芯片发展迅速及编者水平和掌握的资料有限,书中不当和错误之处在所难免,恳请广大读者批评指正。

编著者
2009 年 6 月

目 录

第 1 章 绪 论	(1)
1.1 引言	(1)
1.2 DSP 系统	(2)
1.3 可编程 DSP 芯片	(4)
第 2 章 TMS320LF240x DSP 结构及内部资源介绍	(10)
2.1 TMS320LF240x 系列 DSP 概述	(10)
2.2 TMS320LF240x DSP 控制器的功能结构及引脚功能介绍	(11)
2.3 TMS320LF240x DSP 存储器映射图	(18)
2.4 TMS320LF240x DSP 片内外设存储器映射	(20)
2.5 中央处理单元	(21)
2.6 存储器和 I/O 空间	(28)
2.7 系统配置和中断	(31)
2.8 程序控制	(46)
2.9 重复指令	(52)
第 3 章 TMS320LF240x 寻址方式和指令系统	(53)
3.1 TMS320LF240x 的寻址方式	(53)
3.2 TMS320LF240x 的指令系统	(59)
3.3 汇编语言程序设计	(120)
第 4 章 汇编语言和伪指令	(127)
4.1 汇编语言格式	(127)
4.2 伪指令	(129)
4.3 宏指令	(145)
4.4 通用目标文件格式	(146)
4.5 TMS320LF240x 通用目标文件及头文件	(152)
第 5 章 外部总线扩展	(163)
5.1 存储器类型	(163)
5.2 程序存储器	(164)
5.3 数据存储器	(164)
5.4 I/O 空间	(166)
第 6 章 看门狗定时器模块	(169)
6.1 看门狗定时器模块的结构	(169)
6.2 看门狗定时器的操作	(171)
第 7 章 数字输入/输出模块	(172)
7.1 数字(I/O)端口概述	(172)
7.2 I/O 复用控制寄存器	(172)

7.3	L/O 端口的应用	(176)
第 8 章	事件管理器模块	(179)
8.1	事件管理器模块概述	(179)
8.2	通用定时器	(190)
8.3	比较单元	(206)
8.4	脉宽调制电路 PWM	(210)
8.5	捕获单元	(217)
8.6	正交编码脉冲(QEP)电路	(221)
第 9 章	串行通信接口模块(SCI)	(224)
9.1	串行通信接口概述	(224)
9.2	串行接口的多处理器通信	(225)
9.3	串行通信接口通信格式	(227)
9.4	串行通信接口中断	(228)
9.5	串行通信接口波特率计算	(228)
9.6	串行通信接口控制寄存器	(229)
9.7	SCI 程序举例	(233)
第 10 章	A/D 转换模块	(235)
10.1	A/D 转换器的概述	(235)
10.2	自动排序器的工作原理	(235)
10.3	ADC 时钟预定标	(240)
10.4	校准模式	(241)
10.5	自测模式	(241)
10.6	ADC 模块的寄存器	(242)
10.7	ADC 转换时钟周期	(248)
10.8	ADC 转换应用举例	(249)
第 11 章	串行外设接口模块(SPI)	(251)
11.1	串行外设接口概述	(251)
11.2	串行外设接口操作	(252)
11.3	串行外设接口(SPI)模块控制寄存器	(256)
11.4	串行外设接口应用举例	(260)
参考文献	(264)

第1章 绪论

1.1 引言

数字信号处理(Digital Signal Processing, 简称 DSP)是一门涉及许多学科而又广泛应用于许多领域的新兴学科。20世纪60年代以来,随着计算机和信息技术的飞速发展,数字信号处理技术应运而生并得到迅速的发展。在过去的二十多年时间里,数字信号处理已经在通信等领域得到极为广泛的应用。

数字信号处理是利用计算机或专用处理设备,以数字形式对信号进行采集、变换、滤波、估值、增强、压缩、识别等处理,以得到符合人们需要的信号形式。

数字信号处理是围绕着数字信号处理的理论、实现和应用等几个方面发展起来的。数字信号处理在理论上的发展推动了数字信号处理应用的发展。反过来,数字信号处理的应用又促进了数字信号处理理论的提高。而数字信号处理的实现则是理论和应用之间的桥梁。

数字信号处理是以众多学科为理论基础的,它所涉及的范围极其广泛。例如,在数学领域,微积分、概率统计、随机过程、数值分析等都是数字信号处理的基本工具,与网络理论、信号与系统、控制论、通信理论、故障诊断等也密切相关。近来新兴的一些学科,如人工智能、模式识别、神经网络等,都与数字信号处理密不可分。可以说,数字信号处理是把许多经典的理论体系作为自己的理论基础,同时又使自己成为一系列新兴学科的理论基础。

数字信号处理的实现方法一般有以下几种:

- (1)在通用的计算机(如PC机)上用软件(如Fortran、C语言)实现;
- (2)在通用计算机系统中加上专用的加速处理机实现;
- (3)用通用的单片机(如MCS-51、96系列等)实现,这种方法可用于一些不太复杂的数字信号处理,如数字控制等;
- (4)用通用的可编程DSP芯片实现。与单片机相比,DSP芯片具有更加适合于数字信号处理的软件和硬件资源,可用于复杂的数字信号处理算法;
- (5)用专用的DSP芯片实现。在一些特殊的场合,要求的信号处理速度极高,用通用DSP芯片很难实现,例如专用于FFT、数字滤波、卷积、相关等算法的DSP芯片,这种芯片将相应的信号处理算法在芯片内部用硬件实现,无需进行编程。

在上述几种方法中,第1种方法的缺点是速度较慢,一般可用于DSP算法的模拟;第2种和第5种方法专用性强,应用受到很大的限制,第2种方法也不便于系统的独立运行;第3种方法只适用于实现简单的DSP算法;只有第4种方法才使数字信号处理的应用打开了新的局面。

虽然数字信号处理的理论发展迅速,但在20世纪80年代以前,由于实现方法的限制,数字信号处理的理论还得不到广泛的应用。直到20世纪70年代末80年代初世界上第一片单片可编程DSP芯片的诞生,才将理论研究结果广泛应用到低成本的实际系统中,并且推动了新的理论和应用领域的发展。可以毫不夸张地说,DSP芯片的诞生及发展对近20年来通信、计算机、控制等领域的技术发展起到十分重要的作用。

1.2 DSP 系统

1.2.1 DSP 系统构成

图 1.1 所示为一个典型的 DSP 系统。图中的输入信号可以有各种各样的形式。例如,它可以是麦克风输出的语音信号或是电话线来的已调数据信号,可以是编码后在数字链路上传输或存储在计算机里的摄像机图像信号等。



图 1.1 典型的 DSP 系统

输入信号首先进行带限滤波和抽样,然后进行 A/D (Analog to Digital) 变换将信号变换成数字比特流。根据奈奎斯特抽样定理,为保证信息不丢失,抽样频率至少必须是输入带限信号最高频率的 2 倍。

DSP 芯片的输入是 A/D 变换后得到的以抽样形式表示的数字信号,DSP 芯片对输入的数字信号进行某种形式的处理,如进行一系列的乘累加操作(MAC)。数字处理是 DSP 的关键,这与其他系统(如电话交换系统)有很大的不同,在交换系统中,处理器的作用是进行路由选择,它并不对输入数据进行修改。因此虽然两者都是实时系统,但两者的实时约束条件却有很大的不同。最后,经过处理后的数字样值再经 D/A (Digital to Analog) 变换转换为模拟样值,之后再内进行插和平滑滤波就可得到连续的模拟波形。

必须指出的是,上面给出的 DSP 系统模型是一个典型模型,但并不是所有的 DSP 系统都必须具有模型中的所有部件。如语音识别系统在输出端并不是连续的波形,而是识别结果,如数字、文字等;有些输入信号本身就是数字信号(如 CD: Compact Disk),因此就不必进行模数变换了。

1.2.2 DSP 系统的特点

数字信号处理系统是以数字信号处理为基础,因此具有数字处理的全部优点:

(1) 接口方便。DSP 系统与其他以现代数字技术为基础的系统或设备都是相互兼容的,与这样的系统接口以实现某种功能要比模拟系统与这些系统接口要容易得多;

(2) 编程方便。DSP 系统中的可编程 DSP 芯片可使设计人员在开发过程中灵活方便地对软件进行修改和升级;

(3) 稳定性好。DSP 系统以数字处理为基础,受环境温度以及噪声的影响较小,可靠性高;

(4) 精度高。16 位数字系统可以达到 10^{-5} 的精度;

(5) 可重复性好。模拟系统的性能受元器件参数性能变化比较大,而数字系统基本不受影响,因此数字系统便于测试、调试和大规模生产;

(6) 集成方便。DSP 系统中的数字部件有高度的规范性,便于大规模集成。

当然,数字信号处理也存在一定的缺点。例如,对于简单的信号处理任务,如与模拟交换线的电话接口,若采用 DSP 则使成本增加。DSP 系统中的高速时钟可能带来高频干扰和电磁泄漏等问题,而且 DSP 系统消耗的功率也较大。此外,DSP 技术更新的速度快,数学知识要求多,开发和调试工具还不尽完善。

虽然 DSP 系统存在着一些缺点,但其突出的优点已经使之在通信、语音、图像、雷达、生物

医学、工业控制、仪器仪表等许多领域得到越来越广泛的应用。

1.2.3 DSP 系统的设计过程

总的来说,DSP 系统的设计还没有非常好的正规设计方法。图 1.2 所示是 DSP 系统设计的一般过程。

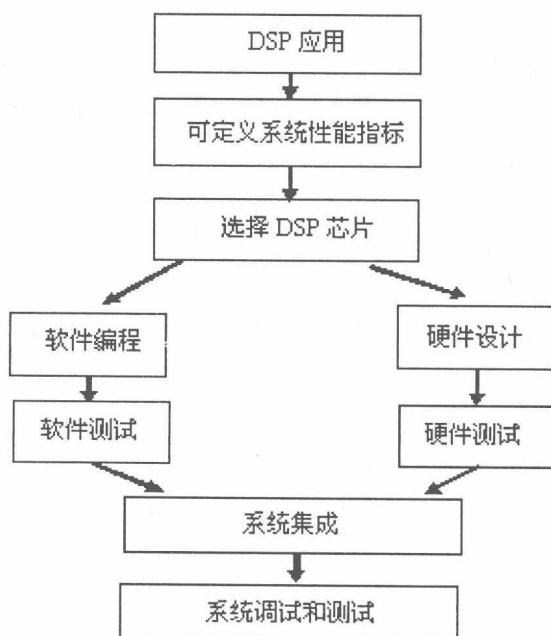


图 1.2 DSP 系统的设计流程

在设计 DSP 系统之前,首先必须根据应用系统的目标确定系统的性能指标、信号处理的要求,通常可用数据流程图、数学运算序列、正式的符号或自然语言来描述。

第二步是根据系统的要求进行高级语言的模拟。一般来说,为了实现系统的最终目标,需要对输入的信号进行适当的处理,而处理方法的不同会导致不同的系统性能,要得到最佳的系统性能,就必须在这一步确定最佳的处理方法,即数字信号处理的算法(Algorithm),因此这一步也称算法模拟阶段。例如,语音压缩编码算法就是要在确定的压缩比条件下,获得最佳的合成语音。算法模拟所用的输入数据是实际信号经采集而获得的,通常以计算机文件的形式存储为数据文件。如语音压缩编码算法模拟时所用的语音信号就是实际采集而获得并存储为计算机文件形式的语音数据文件。有些算法模拟时所用的输入数据并不一定要是实际采集的信号数据,只要能够验证算法的可行性,输入假设的数据也是可以的。

在完成第二步之后,接下来就可以设计实时 DSP 系统,实时 DSP 系统的设计包括硬件设计和软件设计两个方面。硬件设计首先要根据系统运算量的大小、对运算精度的要求、系统成本限制以及体积、功耗等要求选择合适的 DSP 芯片。然后设计 DSP 芯片的外围电路及其它电路。软件设计和编程主要根据系统要求和所选的 DSP 芯片编写相应的 DSP 汇编程序,若系统运算量不大且有高级语言编译器支持,也可用高级语言(如 C 语言)编程。由于现有的高级语言编译器的效率还比不上手工编写汇编语言的效率,因此在实际应用系统中常常采用高级语

言和汇编语言的混合编程方法,即在算法运算量大的地方,用手工编写的方法编写汇编语言,而运算量不大的地方则采用高级语言。采用这种方法,既可缩短软件开发的周期,提高程序的可读性和可移植性,又能满足系统实时运算的要求。

DSP 硬件和软件设计完成后,就需要进行硬件和软件的调试。软件的调试一般借助于 DSP 开发工具,如软件模拟器、DSP 开发系统或仿真器等。调试 DSP 算法时一般采用比较实时结果与模拟结果的方法,如果实时程序和模拟程序的输入相同,则两者的输出应该一致。应用系统的其他软件可以根据实际情况进行调试。硬件调试一般采用硬件仿真器进行调试,如果没有相应的硬件仿真器,且硬件系统不是十分复杂,也可以借助于一般的工具进行调试。

系统的软件和硬件分别调试完成后,就可以将软件脱离开发系统而直接应用系统上运行。当然,DSP 系统的开发,特别是软件开发是一个需要反复进行的过程,虽然通过算法模拟基本上可以知道实时系统的性能,但实际上模拟环境不可能做到与实时系统环境完全一致,而且将模拟算法移植到实时系统时必须考虑算法是否能够实时运行的问题。如果算法运算量太大不能在硬件上实时运行,则必须重新修改或简化算法。

1.3 可编程 DSP 芯片

1.3.1 什么是 DSP 芯片

DSP 芯片,也称数字信号处理器,是一种特别适合于进行数字信号处理运算的微处理器,其主要应用是实时快速地实现各种数字信号处理算法。根据数字信号处理的要求,DSP 芯片一般具有如下主要特点:

- (1) 在一个指令周期内可完成一次乘法和一次加法;
- (2) 程序和数据空间分开,可以同时访问指令和数据;
- (3) 片内具有快速 RAM,通常可通过独立的数据总线在两块存储器中同时访问;
- (4) 具有低开销或无开销循环及跳转的硬件支持;
- (5) 快速的中断处理和硬件 I/O 支持;
- (6) 具有在单周期内操作的多个硬件地址产生器;
- (7) 可以并行执行多个操作;
- (8) 支持流水线操作,使取指、译码和执行等操作可以重叠执行。

当然,与通用微处理器相比,DSP 芯片的其他通用功能相对较弱些。

1.3.2 DSP 芯片的发展

世界上第一个单片 DSP 芯片应当是 1978 年 AMI 公司发布的 S2811,1979 年美国 Intel 公司发布的商用可编程器件 2920 是 DSP 芯片的一个主要里程碑。这两种芯片内部都没有现代 DSP 芯片所必须有的单周期乘法器。1980 年,日本 NEC 公司推出的 μ PD7720 是第一个具有乘法器的商用 DSP 芯片。

在这之后,最成功的 DSP 芯片当数美国德州仪器公司(Texas Instruments,简称 TI)的一系列产品。TI 公司在 1982 年成功推出其第一代 DSP 芯片 TMS32010 及其系列产品 TMS32011、TMS320C10/C14/C15/C16/C17 等,之后相继推出了第二代 DSP 芯片 TMS32020、TMS320C25/C26/C28,第三代 DSP 芯片 TMS320C30/C31/C32,第四代 DSP 芯片 TMS320C40/C44,第五代 DSP 芯片 TMS320C5X/C54X,第二代 DSP 芯片的改进型 TMS320C2XX,集多片 DSP 芯片于一

体的高性能 DSP 芯片 TMS320C8X 以及目前速度最快的第六代 DSP 芯片 TMS320C62X/C67X 等。TI 将常用的 DSP 芯片归纳为三大系列,即:TMS320C2000 系列(包括 TMS320C2X/C2XX)、TMS320C5000 系列(包括 TMS320C5X/C54X/C55X)、TMS320C6000 系列(TMS320C62X/C67X)。如今,TI 公司的一系列 DSP 产品已经成为当今世界上最有影响的 DSP 芯片。TI 公司也成为世界上最大的 DSP 芯片供应商,其 DSP 市场份额占全世界份额近 50%。

第一个采用 CMOS 工艺生产浮点 DSP 芯片的是日本的 Hitachi 公司,它于 1982 年推出了浮点 DSP 芯片。1983 年日本 Fujitsu 公司推出的 MB8764,其指令周期为 120ns,且具有双内部总线,从而使处理吞吐量发生了一个大的飞跃。而第一个高性能浮点 DSP 芯片应是 AT&T 公司于 1984 年推出的 DSP32。

与其他公司相比, Motorola 公司在推出 DSP 芯片方面相对较晚。1986 年,该公司推出了定点处理器 MC56001。1990 年,推出了与 IEEE 浮点格式兼容的浮点 DSP 芯片 MC96002。

美国模拟器件公司(Analog Devices,简称 AD)在 DSP 芯片市场上也占有一定的份额,相继推出了一系列具有自己特点的 DSP 芯片,其定点 DSP 芯片有 ADSP2101/2103/2105、AS-DP2111/2115、ADSP2161/2162/2164 以及 ADSP2171/2181,浮点 DSP 芯片有 ADSP21000/21020、ADSP21060/21062 等。

自 1980 年以来,DSP 芯片得到了突飞猛进的发展,DSP 芯片的应用越来越广泛。从运算速度来看,MAC(一次乘法和一次加法)时间已经从 20 世纪 80 年代初的 400ns(如 TMS32010)降低到 10ns 以下(如 TMS320C54X、TMS320C62X/67X 等),处理能力提高了几十倍。DSP 芯片内部关键的乘法器部件从 1980 年的占模片区(die area)的 40%左右下降到 5%以下,片内 RAM 数量增加一个数量级以上。从制造工艺来看,1980 年采用 $4\mu\text{m}$ 的 N 沟道 MOS(NMOS)工艺,而现在则普遍采用亚微米(Micron)CMOS 工艺。DSP 芯片的引脚数量从 1980 年的最多 64 个增加到现在的 200 个以上,引脚数量的增加,意味着结构灵活性的增加,如外部存储器的扩展和处理器间的通信等。此外,DSP 芯片的发展使 DSP 系统的成本、体积、重量和功耗都有很大程度的下降。表 1.1 是 TI 公司 DSP 芯片 1982 年、1992 年、1999 年的比较表。表 1.2 则是世界上主要 DSP 芯片供应商的代表芯片的一些数据。

表 1.1 TI DSP 芯片发展比较表(典型值)

年份	1982 年	1992 年	1999 年
制造工艺	$4\mu\text{m}$ NMOS	$0.8\mu\text{m}$ CMOS	$0.3\mu\text{m}$ CMOS
MIPS	5MIPS	40MIPS	100MIPS
MHz	20MHz	80MHz	100MHz
内部 RAM	144 字	1K 字	32K 字
内部 ROM	1.5K 字	4K 字	16K 字
价格	\$ 150.00	\$ 15.00	\$ 5.00 ~ \$ 25.00
功耗	250mW/MIPS	12.5mW/MIPS	0.45mW/MIPS
集成晶体管数	50K	500K	2000K

表 1.2 单片可编程 DSP 芯片

公司	DSP 芯片	推出时间(年)	MAC 周期(ns)	定点位数	浮点位数
AMI	S2811	1978	300	12/16	
NEC	μ PD7720	1980	250	16/32	32
	μ PD77230	1985	150		
TI	TMS32010	1982	390	16/32	32/40 40
	TMS32020	1987	200	16/32	
	TMS320C25	1989	100	16/32	
	TMS320C30	1989	60	24/32	
	TMS320C40	1992	40	32	
	TMS320C50	1990	35	16/32	
	TMS320C203	1996	12.5	16/32	
	TMS320LC549	1996	10	16/32	
	TMS320C62X	1997	5	16/32	
Motorola	MC56001	1986	175	24	32/44
	MC96002	1990	50	32/64	
	MC56002	199	50	24/48	
AT&T	DSP32C	1988	80	16 或 24	32/40
	DSP16A	1988	25	16/36	
	DSP3210	1992	60	24	32/40
AD	ADSP2101	1990	60	16	
	ADSP21020	1991	40	32	32/40

1.3.3 DSP 芯片的分类

DSP 芯片可以按照下列三种方式进行分类。

1. 按基础特性分

这是根据 DSP 芯片的工作时钟和指令类型来分类的。如果在某时钟频率范围内的任何时钟频率上, DSP 芯片都能正常工作, 除计算速度有变化外, 没有性能的下降, 这类 DSP 芯片一般称为静态 DSP 芯片。例如, 日本 OKI 电气公司的 DSP 芯片、TI 公司的 TMS320C2XX 系列芯片属于这一类。

如果有两种或两种以上的 DSP 芯片, 它们的指令集和相应的机器代码机管脚结构相互兼容, 则这类 DSP 芯片称为一致性 DSP 芯片。例如, 美国 TI 公司的 TMS320C54X 就属于这一类。

2. 按数据格式分

这是根据 DSP 芯片工作的数据格式来分类的。数据以定点格式工作的 DSP 芯片称为定点 DSP 芯片, 如 TI 公司的 TMS320C1X/C2X、TMS320C2XX/C5X、TMS320C54X/C62XX 系列, AD 公司的 ADSP21XX 系列, AT&T 公司的 DSP16/16A, Motorola 公司的 MC56000 等。以浮点格式工作的称为浮点 DSP 芯片, 如 TI 公司的 TMS320C3X/C4X/C8X, AD 公司的 ADSP21XXX 系列, AT&T 公司的 DSP32/32C, Motorola 公司的 MC96002 等。

不同浮点 DSP 芯片所采用的浮点格式不完全一样, 有的 DSP 芯片采用自定义的浮点格式, 如 TMS320C3X, 而有的 DSP 芯片则采用 IEEE 的标准浮点格式, 如 Motorola 公司的

MC96002、FUJITSU 公司的 MB86232 和 ZORAN 公司的 ZR35325 等。

3. 按用途分

按照 DSP 的用途来分,可分为通用型 DSP 芯片和专用型 DSP 芯片。通用型 DSP 芯片适合普通的 DSP 应用,如 TI 公司的一系列 DSP 芯片属于通用型 DSP 芯片。专用 DSP 芯片是为特定的 DSP 运算而设计的,更适合特殊的运算,如数字滤波、卷积和 FFT,如 Motorola 公司的 DSP56200,Zoran 公司的 ZR34881,Inmos 公司的 IMSA100 等就属于专用型 DSP 芯片。

本书主要讨论通用型 DSP 芯片。

1.3.4 DSP 芯片的选择

设计 DSP 应用系统,选择 DSP 芯片是非常重要的一个环节。只有选定了 DSP 芯片,才能进一步设计其外围电路及系统的其他电路。总的来说,DSP 芯片的选择应根据实际的应用系统需要而确定。不同的 DSP 应用系统由于应用场合、应用目的等不尽相同,对 DSP 芯片的选择也是不同的。一般来说,选择 DSP 芯片时应考虑到如下诸多因素。

1. DSP 芯片的运算速度。运算速度是 DSP 芯片的一个最重要的性能指标,也是选择 DSP 芯片时所需要考虑的一个主要因素。DSP 芯片的运算速度可以用以下几种性能指标来衡量:

(1) 指令周期:即执行一条指令所需的时间,通常以 ns(纳秒)为单位。如 TMS320LF2407A 在主频为 40MHz 时的指令周期为 25ns;

(2) MAC 时间:即一次乘法加上一次加法的时间。大部分 DSP 芯片可在一个指令周期内完成一次乘法和加法操作;

(3) FFT 执行时间:即运行一个 N 点 FFT 程序所需的时间。由于 FFT 运算涉及的运算在数字信号处理中很有代表性,因此 FFT 运算时间常作为衡量 DSP 芯片运算能力的一个指标;

(4) MIPS:即每秒执行百万条指令。如 TMS320LF2407A-40 的处理能力为 40 MIPS,即每秒可执行四千万条指令;

(5) MOPS:即每秒执行百万次操作。如 TMS320C40 的运算能力为 275 MOPS;

(6) MFLOPS:即每秒执行百万次浮点操作。如 TMS320C31 在主频为 40MHz 时的处理能力为 40 MFLOPS;

(7) BOPS:即每秒执行十亿次操作。如 TMS320C80 的处理能力为 2 BOPS。

2. DSP 芯片的价格。DSP 芯片的价格也是选择 DSP 芯片所需考虑的一个重要因素。如果采用价格昂贵的 DSP 芯片,即使性能再高,其应用范围肯定会受到一定的限制,尤其是民用产品。因此根据实际系统的应用情况,需确定一个价格适中的 DSP 芯片。当然,由于 DSP 芯片发展迅速,DSP 芯片的价格往往下降较快,因此在开发阶段选用某种价格稍贵的 DSP 芯片,等到系统开发完毕,其价格可能已经下降一半甚至更多。

3. DSP 芯片的硬件资源。不同的 DSP 芯片所提供的硬件资源是不相同的,如片内 RAM、ROM 的数量,外部可扩展的程序和数据空间,总线接口,I/O 接口等。即使是同一系列的 DSP 芯片(如 TI 的 TMS320C54X 系列),系列中不同 DSP 芯片也具有不同的内部硬件资源,可以适应不同的需要。

4. DSP 芯片的运算精度。一般的定点 DSP 芯片的字长为 16 位,如 TMS320 系列。但有的公司的定点芯片为 24 位,如 Motorola 公司的 MC56001 等。浮点芯片的字长一般为 32 位,累加器为 40 位。

5. DSP 芯片的开发工具。在 DSP 系统的开发过程中,开发工具是必不可少的。如果没有

开发工具的支持,要想开发一个复杂的 DSP 系统几乎是不可能的。如果有功能强大的开发工具的支持,如 C 语言支持,则开发的时间就会大大缩短。所以,在选择 DSP 芯片的同时必须注意其开发工具的支持情况,包括软件和硬件的开发工具。

6. DSP 芯片的功耗。在某些 DSP 应用场合,功耗也是一个需要特别注意的问题。如便携式的 DSP 设备、手持设备、野外应用的 DSP 设备等都对功耗有特殊的要求。目前,3.3V 供电的低功耗高速 DSP 芯片已大量使用。

7. 其他。除了上述因素外,选择 DSP 芯片还应考虑到封装的形式、质量标准、供货情况、生命周期等。有的 DSP 芯片可能有 DIP、PGA、PLCC、PQFP 等多种封装形式。有些 DSP 系统可能最终要求的是工业级或军用级标准,在选择时就需要注意到所选的芯片是否有工业级或军用级的同类产品。如果所设计的 DSP 系统不仅仅是一个实验系统,而是需要批量生产并可能有几年甚至十几年的生命周期,那么需要考虑所选的 DSP 芯片供货情况如何,是否也有同样甚至更长的生命周期等。

在上述诸多因素中,一般而言,定点 DSP 芯片的价格较便宜,功耗较低,但运算精度稍低。而浮点 DSP 芯片的优点是运算精度高,且 C 语言编程调试方便,但价格稍贵,功耗也较大。例如 TI 的 TMS320C2XX/C54X 系列属于定点 DSP 芯片,低功耗和低成本是其主要的特点。而 TMS320C3X/C4X/C67X 属于浮点 DSP 芯片,运算精度高,用 C 语言编程方便,开发周期短,但同时其价格和功耗也相对较高。

DSP 应用系统的运算量是确定选用处理能力为多大的 DSP 芯片的基础。运算量小则可以选择处理能力不是很强的 DSP 芯片,从而可以降低系统成本。相反,运算量大的 DSP 系统则必须选用处理能力强的 DSP 芯片,如果 DSP 芯片的处理能力达不到系统要求,则必须用多个 DSP 芯片并行处理。那么如何确定 DSP 系统的运算量以选择 DSP 芯片呢?下面我们来考虑两种情况。

1. 按样点处理

所谓按样点处理就是 DSP 算法对每一个输入样点循环一次。数字滤波就是这种情况。在数字滤波器中,通常需要对每一个输入样点计算一次。例如,一个采用 LMS 算法的 256 抽头的自适应 FIR 滤波器,假定每个抽头的计算需要 3 个 MAC 周期,则 256 抽头计算需要 $256 \times 3 = 768$ 个 MAC 周期。如果采样频率为 8kHz,即样点之间的间隔为 $125\mu\text{s}$,DSP 芯片的 MAC 周期为 200ns,则 768 个 MAC 周期需要 $153.6\mu\text{s}$ 的时间,显然无法实时处理,需要选用速度更高的 DSP 芯片。表 1.3 示出了两种信号带宽对三种 DSP 芯片的处理要求,三种 DSP 芯片的 MAC 周期分别为 200ns、50ns 和 25ns。从表中可以看出,对话带的应用,后两种 DSP 芯片可以实时实现,对声频应用,只有第三种 DSP 芯片能够实时处理。当然,在这个例子中,没有考虑其它的运算量。

表 1.3 用 DSP 芯片实现数字滤波

应用领域	采样率 (kHz)	采样周期 (μs)	256 抽头 LMS 滤波运算量 (MAC 数)	每样点允许 MAC 指令数 (200ns)	每样点允许 MAC 指令数 (50ns)	每样点允许 MAC 指令数 (25ns)
语音	8	125	768	625	2500	5000
声频	44.1	22.7	768	113	453	907

2. 按帧处理

有些数字信号处理算法不是每个输入样点循环一次,而是每隔一定的时间间隔(通常称为帧)循环一次。例如,中低速语音编码算法通常以 10ms 或 20ms 为一帧,每隔 10ms 或 20ms 语音编码算法循环一次。所以,选择 DSP 芯片时应该比较一帧内 DSP 芯片的处理能力和 DSP 算法的运算量。假设 DSP 芯片的指令周期为 $p(\text{ns})$,一帧的时间为 $\Delta\tau(\text{ns})$,则该 DSP 芯片在一帧内所能提供的最大运算量为 $\Delta\tau/p$ 条指令。例如 TMS320LC549 - 80 的指令周期为 12.5ns,设帧长为 20ms,则一帧内 TMS320LC549 - 80 所能提供的最大运算量为 160 万条指令。因此,只要语音编码算法的运算量不超过 160 万条指令,就可以在 TMS320LC549 - 80 上实时运行。

1.3.5 DSP 芯片的应用

自从 20 世纪 70 年代末 80 年代初 DSP 芯片诞生以来,DSP 芯片得到了飞速的发展。DSP 芯片的高速发展,一方面得益于集成电路技术的发展,另一方面也得益于巨大的市场。在近 20 年时间里,DSP 芯片已经在信号处理、通信、雷达等许多领域得到广泛的应用。目前,DSP 芯片的价格越来越低,性能价格比日益提高,具有巨大的应用潜力。DSP 芯片的应用主要有:

(1) 信号处理——如数字滤波、自适应滤波、快速傅立叶变换、相关运算、频谱分析、卷积、模式匹配、加窗、波形产生等;

(2) 通信——如调制解调器、自适应均衡、数据加密、数据压缩、回波抵消、多路复用、传真、扩频通信、纠错编码、可视电话等;

(3) 语音——如语音编码、语音合成、语音识别、语音增强、说话人辨认、说话人确认、语音邮件、语音存储等;

(4) 图形/图像——如二维和三维图形处理、图像压缩与传输、图像增强、动画、机器人视觉等;

(5) 军事——如保密通信、雷达处理、声纳处理、导航、导弹制导等;

(6) 仪器仪表——如频谱分析、函数发生、锁相环、地震处理等;

(7) 自动控制——如引擎控制、声控、自动驾驶、机器人控制、磁盘控制等;

(8) 医疗——如助听、超声设备、诊断工具、病人监护等;

(9) 家用电器——如高保真音响、音乐合成、音调控制、玩具与游戏、数字电话/电视等。

随着 DSP 芯片性能价格比的不断提高,可以预见 DSP 芯片将会在更多的领域内得到更为广泛的应用。

第 2 章 TMS320LF240x DSP 结构 及内部资源介绍

TMS320 系列包括:定点、浮点、多处理器 DSP 和定点 DSP 控制器。TMS320 系列 DSP 的体系结构专为实时信号处理而设计,该系列 DSP 控制器将实时处理能力和控制器外设功能集于一身,为控制系统应用提供了一个理想的解决方案。下列特性使得 TMS320 系列成为很多信号处理及控制应用的理想选择:

1. 灵活的指令集;
2. 灵活的内部操作;
3. 高速的运算能力;
4. 改进的并行结构;
5. 有效的成本。

TMS320 同一产品系列中的器件具有相同的 CPU 结构,但片内存储器和外设的配置不同。派生的器件集成了新的片内存储器和外设,以满足世界范围内电子市场的不同需求。通过将存储器和外设集成到控制器内部,TMS320 器件降低了系统成本,节省了电路板空间,提高了系统的可靠性。

2.1 TMS320LF240x 系列 DSP 概述

在 TMS320 系列 DSP 的基础上,TMS320LF240x 系列 DSP 有以下特点:

1. 运算速度

采用高性能静态 CMOS 技术,使得供电电压降为 3.3V,使控制器的功耗大大减小,从而提高了控制器的实时控制能力。单周期指令执行时间为 50ns、33ns 或 25ns,即运算能力为 20MIPS、30MIPS 或 40MIPS。

2. 兼容性

基于 TMS320LF240x DSP 的 CPU 核,保证了 F240x 系列 DSP 芯片的源代码与 TMS320 系列 DSP 完全兼容。

3. 片内存储器

LF240X 片内有高达 32K 字的 Flash 程序存储器,高达 1.5K 字的数据/程序 RAM,544 字双口 RAM(DARAM)和 2K 字的单口 RAM(SARAM)。

4. 两个事件管理器模块 EVA 和 EVB,每个包括:两个 16 位通用定时器,8 个 16 位的脉宽调制(PWM)通道,3 个捕获单元,片内编码器接口电路。

5. 可扩展的外部存储器(LF2407)总共 192K 字空间:64K 字的程序存储器空间,64K 字数据存储器空间,64K 字的 I/O 寻址空间。

6. 看门狗定时器模块(WDT)。

7. 10 位 A/D 转换器,最小转换时间 500ns。

- 8. 控制器局域网络(CAN)2.0B 模块。
- 9. 串行通信接口(SCI)模块。
- 10. 16 位的串行外设(SPI)接口模块。
- 11. 高达 40 个可单独编程或复用的通用输入/输出引脚(GPIO)。
- 12. 5 个外部中断(两个电机驱动保护、复位和两个可屏蔽中断)。
- 13. 电源管理包括 3 种低功耗模式。

2.2 TMS320LF240x DSP 控制器的功能结构及引脚功能介绍

以下列出 TMS320LF24021617 的 PGE 封装图及 TMS320LF2407 DSP 的控制器功能结构图,见图 2.1~2.4,引脚功能如表 2.1 所示。

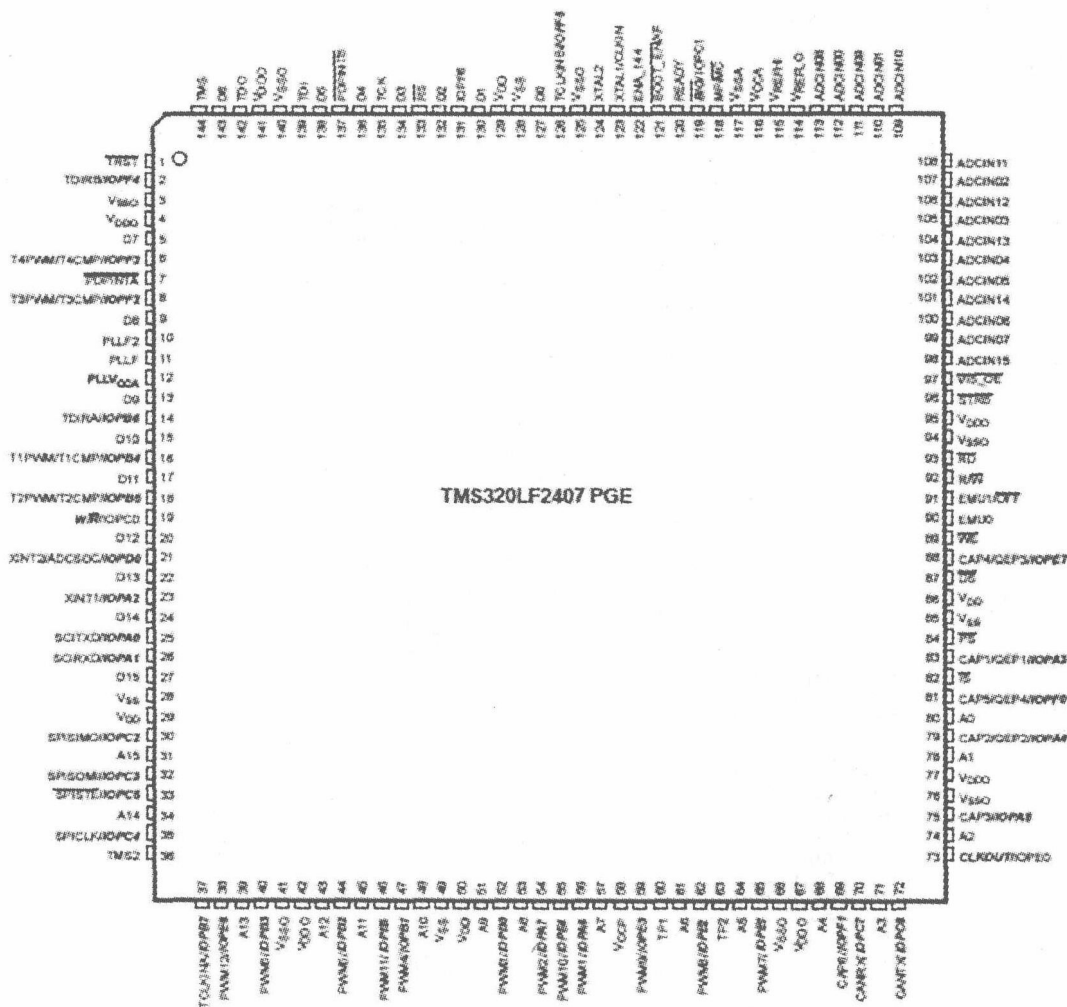


图 2.1 TMS320LF2407 的 PGE 封装(俯视)

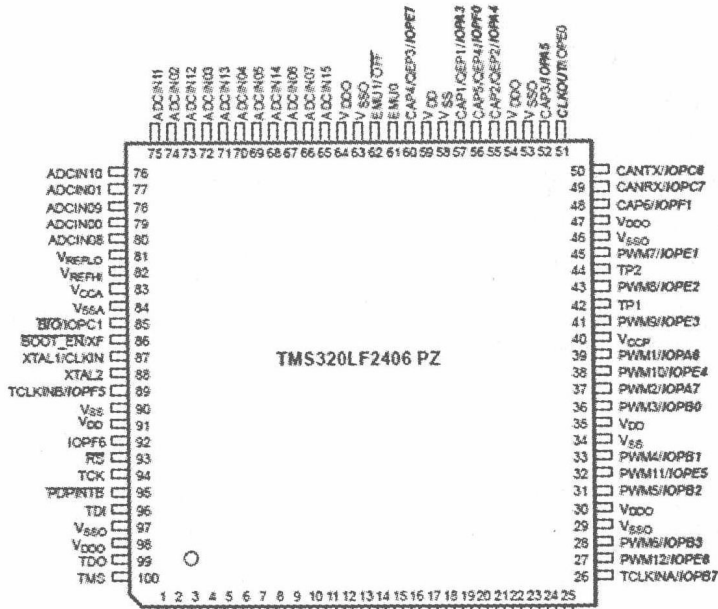


图 2.2 TMS320LF2406 的 PGE 封装(俯视)

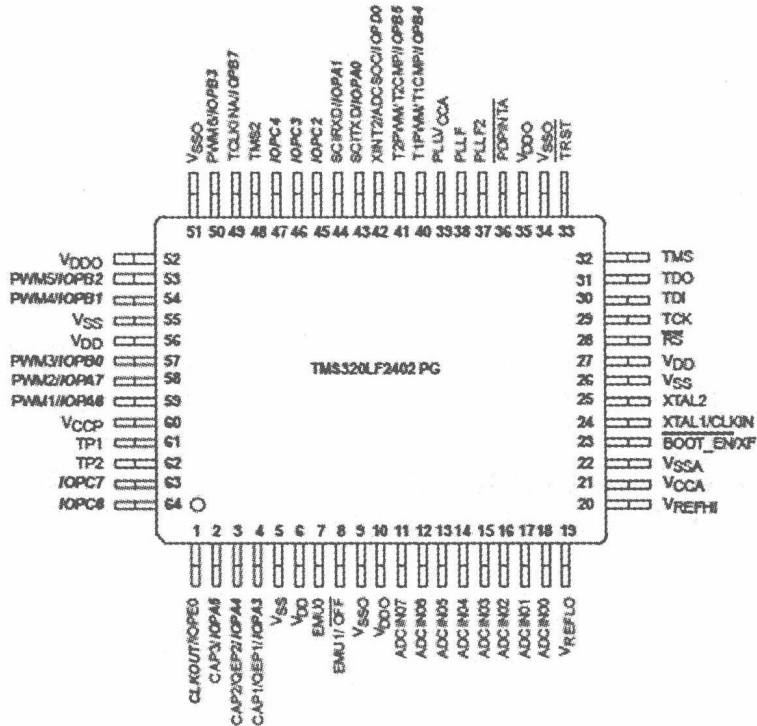


图 2.3 TMS320LF2402 的 PGE 封装(俯视)