电子技术论坛鼎力推荐
27个应用实例、3个综合案例

Altera FPGA 工程师成长手册

（8小时多媒体教学视频）

陈欣波 等编著

◎ 基于多年教学经历，合理安排理论知识和实践内容
◎ 按照学习的认知次序组织内容，力求深入浅出，简单易懂
◎ 涵盖从基本逻辑电路设计到DSP模块设计，再到基于软核处理器的设计
◎ 列举大量实例讲解难于理解的内容，并给出详细说明和实现步骤
◎ 着力贯彻自顶向下的设计思路，培养层次化和模块化的设计思想

清华大学出版社

Altera FPGA 工程师成长手册

陈欣波 等编著

清华大学出版社
北 京

内 容 简 介

本书以 Altera 公司的 FPGA 为例，由浅入深，全面、系统地详细讲述了基于可编程逻辑技术的设计方法。本书讲解时穿插了大量典型实例，便于读者理解和演练。另外，为了帮助读者更好地学习，本书提供了配套语音教学视频，请在清华大学出版社网站上搜索到本书页面后查看下载方式。

本书涉及面广，从基本的软件使用到一般电路设计，再到 Nios II 软核处理器的设计，几乎涉及 FPGA 开发设计的所有知识。具体内容包括：EDA 开发概述、Altera Quartus II 开发流程、Altera Quartus II 开发向导、VHDL 语言、基本逻辑电路设计、宏模块、LPM 函数应用、基于 FPGA 的 DSP 开发设计、SOPC 系统构架、SOPC 系统硬件开发、SOPC 系统软件开发、Nios II 常用外设、LogicLock 优化技术等。

本书适合学习 FPGA 开发设计的各个院校的本科学生阅读，也适合各类使用 FPGA 进行开发的初级工程技术人员使用。

图书在版编目（CIP）数据

Altera FPGA 工程师成长手册 / 陈欣波等编著. —北京：清华大学出版社，2012.6
ISBN 978-7-302-28099-6

Ⅰ. ①A…　Ⅱ. ①陈…　Ⅲ. ①可编程序逻辑器件－系统设计　Ⅳ. ①TP332.1

中国版本图书馆 CIP 数据核字（2012）第 030228 号

责任编辑：夏兆彦
封面设计：欧振旭
责任校对：徐俊伟
责任印制：王静怡

出版发行：清华大学出版社
　　网　　址：http://www.tup.com.cn，http://www.wqbook.com
　　地　　址：北京清华大学学研大厦 A 座　　**邮　　编**：100084
　　社 总 机：010-62770175　　**邮　　购**：010-62786544
　　投稿与读者服务：010-62776969，c-service@tup.tsinghua.edu.cn
　　质 量 反 馈：010-62772015，zhiliang@tup.tsinghua.edu.cn
印 刷 者：清华大学印刷厂
装 订 者：三河市新茂装订有限公司
经　　销：全国新华书店
开　　本：185mm×260mm　　**印　　张**：25.5　　**字　　数**：637 千字
版　　次：2012 年 6 月第 1 版　　**印　　次**：2012 年 6 月第 1 次印刷
印　　数：1～5000
定　　价：49.00 元

产品编号：045495-01

前　言

目前，随着高性能 FPGA 的出现，在数字系统的设计中 FPGA 几乎无所不能，广泛应用于数字产品的各个领域。FPGA 技术具备开发成本低和上市速度快的特点，只要安装相应的开发软件并具备一套简陋的开发板就可以进行创新设计，这为具有创新能力的个人和小型公司提供了生存的机会。

笔者从事多年硬件描述语言、FPGA 理论和实践教学工作。发现学生在学习的过程中缺乏相关的背景知识；对使用硬件描述语言编写的较长程序理解不深；没有树立现代电子设计中处理器+存储器+外设=系统的理念。基于教学经验，笔者根据学习的认知习惯编写了这本书，希望各位读者能在本书的引领下跨入 FPGA 开发设计的大门，学习完本书后，读者应该可以具备独立进行项目开发的能力。

本书特色

1．提供大量源代码，学习效果好

本书提供了大量的源程序和实例讲解，使读者能直观地学习本书内容，提高学习效率。这些源代码收录于配书光盘中。

2．内容全面、系统、深入

本书介绍了 Quartus II 软件的基础知识、设计流程、宏模块和 LPM 函数在设计中的应用、DSP Builder 软件的使用、基于 Nios II 软核处理器的硬件和软件设计方法，最后还详细介绍了案例的开发。

3．讲解由浅入深，循序渐进，适合各个层次的读者阅读

本书从 FPGA 技术的基础开始讲解，逐步深入到嵌入 Nios II 软核处理器的高级开发技术及应用，内容梯度从易到难，讲解由浅入深，循序渐进，适合各个层次的读者阅读。

4．贯穿大量的开发实例和技巧，迅速提升开发水平

本书在讲解知识点时贯穿了大量短小精悍的典型实例，并给出了大量的开发技巧，帮助读者更好地理解各种概念和开发技术，体验实际编程，迅速提高开发水平。

5．提供技术支持，答疑解惑

读者阅读本书时有任何疑问，可发 E-mail 到 pzhueric@163.com 或者 lymlrl@163.com 获得相关帮助。

本书内容及体系结构

第1篇　FPGA开发基础（第1～5章）

本篇主要内容包括：Quartus II 软件的基本知识和使用方法、VHDL 语言的基本知识、使用 VHDL 语言描述基本逻辑电路的方法。通过本篇的学习，读者可以掌握 FPGA 开发的软件的使用和设计流程。

第2篇　FPGA实例开发（第6～7章）

本篇主要内容包括：宏模块和 LPM 函数在设计中的应用、使用 DSP Builder 设计 DSP 器件。通过本篇的学习，读者可以掌握存储器、锁相环等宏模块的使用，并掌握使用 MATLAB 进行算法仿真和在 Quartus II 中进行硬件仿真的方法。

第3篇　FPGA高级应用（第8～14章）

本篇主要内容包括：Nios II 软核处理器的基础知识、基于 Nios II 软核处理器的硬件和软件的设计方法、基于 LogicLock 的优化技术、数字系统设计实例。通过本篇的学习，读者可以掌握基于 Nios II 软核处理器的嵌入式设计方法。

本书读者对象

- FPGA 开发初学者；
- 想全面学习 FPGA 开发技术的人员；
- 利用 FPGA 做开发的工程技术人员；
- FPGA 开发爱好者；
- 大中专院校的学生；
- 社会培训班学员。

本书作者

本书由陈欣波编写。其他参与编写的人员有陈世琼、陈欣、陈智敏、董加强、范礼、郭秋滟、郝红英、蒋春蕾、黎华、刘建准、刘霄、刘亚军、刘仲义、柳刚、罗永峰、马奎林、马味、欧阳昉、蒲军、齐凤莲、王海涛、魏来科、伍生全、谢平。在此表示感谢！

编著者

目　录

第 1 篇　FPGA 开发基础

第 2 篇 FPGA 实例开发

第 3 篇　FPGA 高级应用

第 1 篇　FPGA 开发基础

第 1 章　EDA 技术概述

当今数字电子技术得到了飞速发展，有力地推动和促进了社会生产力和社会信息化的提高。数字电子技术逐步渗透到人类生活的各个领域。从消费电子产品、工业自动化设备到航天技术都能看到数字电子技术的身影。在技术发展的同时，电子产品的设计方式也发生了巨大的改变，采用 EDA（电子设计自动化）技术成为数字电子设计的主要方式。

1.1　EDA 技术及发展

数字电子技术工程师现在正面临着前所未有的挑战。一方面，电子公司要求工程师在更短的时间里，使用更少的资源来设计新产品，而且性能要比竞争产品好。另一方面，技术变化非常快，不同的客户有完全不同的需求，要求有更具个性化的产品。因此，EDA 技术应运而生，成为解决以上“所有”问题的很好的技术选择。

1.1.1　何谓 EDA 技术

EDA 技术是一门迅速发展的新技术。它以大规模可编程逻辑器件为设计载体，以硬件描述语言为系统逻辑描述的主要表达方式，以计算机、大规模可编程逻辑器件的开发软件及实验开发系统为设计工具。它能用软件的方式设计电子系统，自动完成硬件系统的逻辑编译、逻辑化简、逻辑分割、逻辑综合及优化、逻辑布局布线、逻辑仿真，最后在特定的目标芯片中完成适配编译、逻辑映射、编程下载等工作，形成集成电子系统或专用集成芯片。利用 EDA 技术进行电子系统的设计具有以下几个特点。

- 用软件的方式设计硬件。
- 用软件的方式设计的系统到硬件系统的转换是由有关的开发软件自动完成的。
- 设计过程中可用有关软件进行各种仿真。
- 系统可现场编程，在线升级。
- 整个系统可集成在一个芯片上，体积小、功耗低、可靠性高。因此，EDA 技术是现代电子设计的发展趋势。

EDA 技术是数字系统设计的核心技术，是电子类专业技术人员必须掌握的基本技能之一。目前的大规模可编程逻辑器件是 CPLD（复杂可编程逻辑器件）和 FPGA（可编程逻辑阵列）。

1.1.2　基于大规模可编程逻辑器件的数字系统设计

现代数字系统设计相当大一部分是基于大规模可编程逻辑器件的，这是因为基于大规

模可编程逻辑器件的设计拥有面市时间快、灵活性大、可定制解决方案、开发成本低和具有现场更新能力等优点。工程师首先对系统或者设计进行构思，然后在计算机上采用高级语言（Verilog HDL 语言或者 VHDL 语言）来描述这一构思，设计出软件代码。

最重要的是，可以使用设计工具软件检查设计中有没有错误。确定设计适合目标的可编程逻辑器件后，检查设计是否达到了性能要求，可以把设计下载到目标器件中，直接在硬件中调试功能。

本书讨论的大规模可编程逻辑器件是 FPGA。现在的 FPGA 设计与几年前的 FPGA 设计有很大不同，它具有全功能，可以实现电路板级的集成，同时降低了成本。例如，一个典型的系统设计如图 1.1 所示。

这块电路板上有很多芯片，诸如 CPU、I/O 单元、小规模的 FPGA、闪存和 SDRAM 存储器及一个 DSP 模块。该系统需要的电路板比较大，这样才能容纳这些芯片。这提高了设计成本和复杂度。但是，现在能够把 CPU、I/O 和 DSP 都放在一个可编程逻辑芯片中，如图 1.2 所示。采用一片 FPGA，可以从系统中去掉很多硬件，从而降低了成本和功耗。

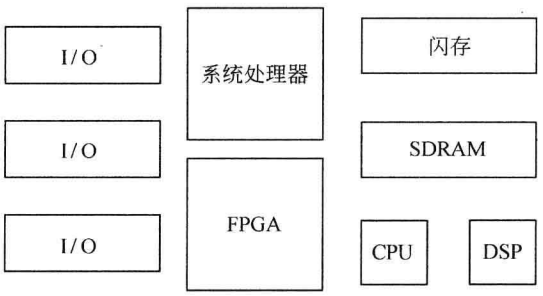

图 1.1　典型的系统设计框图

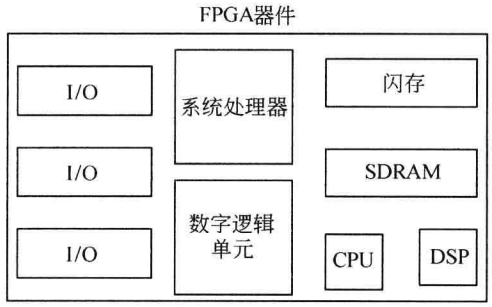

图 1.2　集成后的系统

现在可编程逻辑几乎无处不在。从家里的 HDTV 到附近的蜂窝电话发射塔，直至银行的 ATM，这些都含有可编程逻辑器件形式的数字逻辑，它实现了从控制系统怎样工作的 CPU 到网络和通信应用中高速交换流量管理等方方面面的功能。

1.2　可编程逻辑器件的发展简介

在早期的数字逻辑设计中，设计人员在电路板或者面包板上把多个芯片连在一起构成系统。每个芯片包括一个或者多个逻辑门（如 NAND、AND、OR 或者非门），或者简单逻辑结构（如触发器和复用器等）。20 世纪 60 和 70 年代的很多设计都采用美国德州仪器公司的 7400 系列 TTL，即晶体管-晶体管逻辑器件。设计 TTL 时，其目的一般是以尽量少的芯片来实现设计，以降低成本，减小电路板面积。而且，还需要尽量采用已有的器件来进行设计。

1.2.1　逻辑设计基本流程

在实现逻辑功能时，首先要建立真值表，如表 1.1 所示。真值表列出了逻辑所有可能

的输入及输入组合可能产生的相关输出。对于 n 输入，有 2^n 种可能的输入组合，这些都需要进行考虑。根据真值表，我们可以建立卡诺图，如图 1.3 所示。用卡诺图很容易建立简单的逻辑表达式。

表 1.1　真值表

A	B	C	D	Y
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

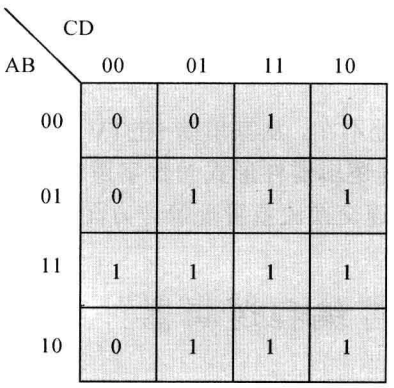

图 1.3　根据真值表建立的卡诺图

根据卡诺图中含有 1 的每个框，结合每个框的公共输入，我们可以建立函数的一个“乘积和”式的逻辑表达式，如公式 1 所示。

$$Y = AB + CD + BD + BC + AD + AC \quad \text{（公式 1）}$$

表达式由 6 个乘积项组成，每个乘积项对应一个与门。要在硬件中直接实现这一功能，需要 6 个 2 输入与门，1 个 6 输入或门，如果希望同步输出，还需要一个输出寄存器或者触发器。6 输入或门不支持 TTL，因此，需要级联更小的或门，这增加了延时和元件数量。为解决这些问题，TTL 设计人员使用与非逻辑重写公式，如公式 2 所示。

$$Y = \overline{\overline{AB} \cdot \overline{CD} \cdot \overline{BD} \cdot \overline{BC} \cdot \overline{AD} \cdot \overline{AC}} \quad \text{（公式 2）}$$