

# 微波封装系统 集成建模与设计

MODELING AND DESIGN OF MICROWAVE SYSTEM IN PACKAGE INTEGRATION

张祥军 著

中国矿业大学出版社

China University of Mining and Technology Press

# 微波封装系统集成建模与设计

张祥军 著

中国矿业大学出版社

## 内 容 提 要

本书在论述基于封装微波系统集成技术的产生背景、发展趋势的基础上，系统地介绍了基于空间映射技术的三维微波无源器件的快速优化设计方法，主要包含频率部分空间映射建模和神经网络逆空间映射优化方法；结合多层陶瓷工艺提出多种新型谐振结构，设计出多款微型化微波、毫米波滤波器和天线，并给出详细的设计方法。最后给出两种数字波束形成射频接收机前端的设计方案。

本书适于从事微波集成电路、天线理论与技术和无线通信系统集成的工作者阅读，也可适用于高校相关专业的研究生、本科生参考。

### 图书在版编目(CIP)数据

微波封装系统集成建模与设计 / 张祥军著. —徐  
州：中国矿业大学出版社，2011.6  
ISBN 978 - 7 - 5646 - 1087 - 6  
I . ①微… II . ①张… III . ①微波技术—封装工艺  
IV . ①TN015

中国版本图书馆 CIP 数据核字(2011)第111140号

书 名 微波封装系统集成建模与设计  
著 者 张祥军  
责任编辑 仓小金  
出版发行 中国矿业大学出版社有限责任公司  
(江苏省徐州市解放南路 邮编 221008)  
营销热线 (0516)83885307 83884995  
出版服务 (0516)83885767 83884920  
网 址 <http://www.cumtp.com> E-mail:cumtpvip@cumtp.com  
印 刷 徐州中矿大印发科技有限公司  
开 本 787×960 1/16 印张 10 字数 190 千字  
版次印次 2011 年 6 月第 1 版 2011 年 6 月第 1 次印刷  
定 价 26.00 元  
(图书出现印装质量问题,本社负责调换)

# 前　　言

随着无线通讯技术的发展,射频工程师和封装工程师面临着产品向更高密度、更高稳定度和更多功能方向发展的趋势,如何在有限的体积实现电路的诸多功能是许多技术人员一直讨论和关心的问题,系统封装(System in Package,SiP)是目前公认最佳的封装技术。SiP 使用微组装和互连技术,能够把各种集成电路如 CMOS 电路、GaAs 电路、SiGe 电路或者光电子器件、MEMS 器件以及各类无源元件如电阻、电容、电感、滤波器、耦合器等集成到一个封装体内,因而可以高效而又最便宜地使用各种工艺组合,实现整机系统的功能。然而对于微波 SiP,由于信号处理速度越来越快,高速信号波长与系统或其中的电路元器件的几何尺寸相当,微波系统级封装电特性的分析设计必须以电磁场理论为基础,要在三维多层复杂边界条件下求解麦克斯韦方程,因此精确的电磁仿真和有效的设计方法是发展微波 SiP 技术的关键。

本书针对基于多层介质微波 SiP 中的无源器件与系统建模和优化设计的关键问题提出有效的解决方法,并给出雷达通道接收机射频前端 SiP 设计方案。全书分为三部分,第一部分是在空间映射(Space Mapping,SM)技术基础上提出三种新颖的微波 SiP 中无源元件的优化设计方法,SM 算法的目的是建立微波电路粗、细模型参数空间的映射,优化过程在粗模型上进行,利用粗、细模型的映射获取细模型的最优解,这种优化方法对于复杂的三维微波元件尤为有效。结合 SM 和神经网络建模技术,提出了利用 S-B 自适用频率采样(Adaptive Frequency Sampling,AFS)加速频率空间映射神经网络建模(Fre-

quency Space Mapped Neuromodeling, FSMN) 技术和频率部分空间映射神经网络建模(Frequency Partial Space Mapped Neuromodeling, FPSMN)技术,并采用版图级综合的电路模型作为粗模型,提高了建模的准确性并减小了神经网络的复杂性。在神经网络逆空间映射(Neural Inverse Space Mapping, NISM)优化方法中利用版图级综合的电路模型作为粗模型,神经网络空间作为粗、细模型的缓冲空间,克服了传统的空间映射技术中粗、细模型空间必须一致的缺点,拓宽了SM技术的使用范围。由于利用了Broyden迭代公式,细模型很快收敛,加之利用S-B AFS进行细模型扫频采样,对于复杂的LTCC无源电路的优化过程效率显著提高。第二部分是利用研究的优化方法,采用多层带线谐振结构,环形谐振结构,环形SIR等结构设计多款微型化微波、毫米波滤波器,利用多层介质设计小型化微波天线,超宽带介质谐振天线,滤波器—天线,并给出这些元件详细的设计方法和仿真、测试结果,最后一部分是利用LTCC技术设计小型化DBF雷达接收机微波SiP前端,系统介绍了适合于 $1\times 2$ 天线子阵模块的设计方案。

本书的主要研究工作是在国家自然基金和中国国家博士后基金资助下完成的,感谢它们对本书的完成所起的重要推动作用;本书的编写和出版过程中得到了中国矿业大学信息与电气工程学院马小平教授的支持和关心,在此谨致深切的谢意。

鉴于作者水平有限,书中难免存在不足和疏漏之处,敬请读者批评指正和谅解。

著者  
2011年6月于中国矿业大学

# 目 录

<b>1 绪论</b> .....	1
1.1 研究背景 .....	1
1.2 研究方法 .....	7
1.3 本书的主要内容 .....	9
参考文献 .....	10
<b>2 利用 S-B 自适应频率采样方法加速基于频率空间映射技术的 神经网络建模</b> .....	14
2.1 引言 .....	14
2.2 空间映射(SM)优化算法 .....	15
2.3 微波电路神经网络建模技术 .....	16
2.4 基于 SM 的神经网络建模 .....	17
2.5 S-B 自适应采样(AFS)技术 .....	22
2.6 S-BAFS 算法实现 .....	24
2.7 FSMN 用于多层滤波器建模 .....	25
2.8 本章小结 .....	28
参考文献 .....	28
<b>3 基于版图级综合的 FSMN 建模技术及其在设计 LTCC 射频电路中的应用</b> .....	32
3.1 引言 .....	32
3.2 FPSMN 建模技术 .....	34
3.3 版图级综合的电路模型 .....	34
3.4 基于版图级综合的 FPSMN 建模与电路设计 .....	38

3.5 基于版图级综合的 FFSMN 建模技术在 LTCC 带通滤波器设计中的应用 .....	39
3.6 本章小结 .....	42
参考文献 .....	42
 <b>4 基于版图级综合的 NISM 技术及其在 LTCC 射频电路设计中的应用 .....</b> 45	
4.1 引言 .....	45
4.2 NISM 优化方案 .....	46
4.3 嵌入元件的建模 .....	49
4.4 LTCC 带通滤波器的版图级综合 .....	52
4.5 LTCC 滤波器的优化设计 .....	53
4.6 本章小结 .....	57
参考文献 .....	57
 <b>5 微型化多层微波滤波器 .....</b> 59	
5.1 引言 .....	59
5.2 微波滤波器设计原理 .....	60
5.3 多层带线谐振腔滤波器 .....	64
5.4 圆形贴片谐振结构滤波器 .....	77
5.5 双环谐振腔滤波器 .....	79
5.6 分形缺陷梯形谐振腔宽带滤波器 .....	81
5.7 带调谐枝节的环形谐振腔滤波器 .....	83
5.8 两种新型阶梯阻抗(SIR)谐振结构宽带滤波器 .....	87
5.9 本章小结 .....	96
参考文献 .....	96
 <b>6 基于多层介质微波天线 .....</b> 98	
6.1 引言 .....	98
6.2 微带天线设计基础 .....	98

## 目 录

---

6.3 基于 LTCC 的齿槽天线设计 .....	99
6.4 六边形介质谐振天线及其阵列 .....	108
6.5 超宽带滤波器和天线的协同设计 .....	116
6.6 本章小结 .....	120
参考文献.....	121
 7 小型化 LTCC DBF 雷达通道接收机封装模块的设计 .....	123
7.1 引言 .....	123
7.2 接收机方案选取 .....	123
7.3 低噪声放大器的设计 .....	128
7.4 低噪声放大器的仿真与测试 .....	138
7.5 嵌入式滤波器的仿真结果 .....	142
7.6 系统中混频器的选取 .....	142
7.7 高中频和中低频放大器的设计 .....	144
7.8 接收机系统仿真 .....	144
7.9 电路版图 .....	147
7.10 本章小结.....	150
参考文献.....	150

# 1 絮 论

## 1.1 研究背景

### 1.1.1 系统级封装(System in Package,SiP)技术及其工艺

随着无线通讯在工业、医疗和军事等领域的应用和个人计算系统的发展，人们不断地追求性能高、成本低、体积小、质量轻的电子产品。尽管传统的 PCB 工艺当前仍占据着大多数的无线电设备市场，但该工艺在电路互连、产品封装上存在很大不足，已不能满足新一代无线电设备的要求，一个具有完整功能的电子系统可能有数十个有源器件和数百个无源器件，这决定了必须有新的封装技术来解决这一问题，进一步提高 RF 电路乃至整个通信系统的各项性能。SiP 是近年来为适应模块化开发系统硬件的需求而出现的封装技术，从 20 世纪 90 年代初提出到现在，经过近 20 a 的发展，已经为学术界和工业界广泛接受，成为电子技术研究热点和技术应用的主要方向之一，并被认为代表了今后电子技术发展的主要方向之一。这种技术是将一个电子功能系统或其子系统中的大部分内容甚至全部，都安置在一个封装内，这在已经开始的新一轮封装技术发展阶段中将发挥重要作用。SiP 利用已有的电子封装和组装工艺，组合多种集成电路芯片与无源器件，封闭模块内部细节，降低系统开发难度，具有成本低、开发周期短、系统性能优良等特点<sup>[1][22]</sup>。基于这些原因，系统级封装正在快速发展，并推动着传统的电子技术观念从电子元件、基板到 IC 的改变。由于高度集成化，电子系统的性能将由于连线缩短、时延减小、损耗降低而大幅提高。同时，由于无源元件埋入基板内，系统的可靠性与电性能均得到大幅度改善。原来安装无源元件的位置可节约出来安装更多的 IC，使系统的功能更多更强，因此，SiP 技术将是电子系统集成化、小型化、微型化的有效方法之一。

当前的主要系统集成技术有以下三种：系统级芯片集成技术(System on Chip, SoC)、多芯片封装技术(Multi Chip Module, MCM) 和系统级封装技术 SiP。系统级芯片集成技术将很多功能模块集成在单一的半导体片上，如可把微处理器、内存、输入输出控制器等集成在一块硅片上，或者在砷化镓上集成高频

无线收发模块、数字处理模块等,完成系统的微型化。多芯片封装技术是将多个不同功能的半导体裸片平铺或重叠安装在一个基板上,再封装起来。多芯片封装的基板只是起到将裸片连接起来的作用,并无其他功能,所以多芯片封装技术只是子系统而不是真正意义上的系统集成技术。系统级封装技术是将不同功能的裸片以平铺或者重叠方式,表面安装或者埋入基板,同时将尽可能多的无源元件埋入基板,使基板功能化,表面只安装不能埋入的有源元件和无源元件,这是真正意义上的系统集成。相比较而言,系统级芯片集成技术在集成无源元件时将受到从设计、材料到工艺的严重限制,从而影响系统的功能而很难完成真正的系统集成。从另一角度看,系统级芯片集成技术已经提出了 40 多年,但至今发展缓慢,远低于人们当初的预期。原因是多方面的,主要是系统芯片集成涉及各个模块的接口,各模块的相互影响以及各模块的知识产权,这是一个十分复杂的系统工程;同时各种半导体材料之间很难兼容;另外,如果定义的系统越大,则设计难度越高、周期越长;半导体面积越大,生产成品率越低;大面积使信号传输延时增加,衰减增大,对系统性能产生负面影响等。与之相反的是系统级封装技术正好克服系统级芯片集成技术的缺点,各个模块可单独设计与优化,互不影响。同时基板材料选用灵活,从低温陶瓷到各种有机材料,功能材料(电阻电容)的兼容性好,而多 IC 的高密度安装不但不会影响系统性能,还可进一步提升系统性能<sup>[34]</sup>。

微波系统级封装(RF-SiP)是应无线通讯和其他电子产品小型化的要求而发展的,虽然人们在硅基工艺上实现微波 SiP 做了不少努力,但应用范围仍然有限。近年来,封装材料和工艺的发展使得 SiP 在微波领域应用范围越来越广,微波 SiP 把嵌入的无源器件和微波集成电路(Microwave Monolithic Integrated Circuit, MMIC)集成在一个封装内,构成一个系统模块。传统封装中的载体,即基板,只是起到互连的作用,而 SiP 的载体包含电路单元,是系统的组成部分<sup>[3]</sup>。图 1-1 所示为一个典型的微波收、发系统模块。这个模块包含一个 MMIC、功放芯片、低噪放、上/下变频器、压控振荡器和无源器件(滤波器、天线和其他一些高品质参数( $Q$ )值的无源分立元件)。微波 SiP 则利用嵌入无源元件代替分立元件和更多的功能块,例如把天线集成到模块中;利用嵌入的高( $Q$ )值的无源元件使得 MMIC 的性能提高。模拟电路或混合电路是 SiP 最有优势的应用,设计中要考虑的关键问题之一是载体上元器件的布局和连线,这与印刷电路板上的系统设计相似,需要综合考虑基板上各芯片及元件在高频下信号之间的串扰、噪声、电路的辐射等问题。关键问题之二是载体内无源器件的设计,需要综合考虑无源器件制作工艺的限制(精度)、品质参数( $Q$ )、共振频率等。随着模块复杂度的增加和工作频率(时钟频率或载波频率)的提高,系统设计的难度会不断增加,

导致产品开发的多次反复和费用的上升。除使用设计软件外,系统性能的数值模拟也要参与设计过程,比如高频的电磁场模拟、传热模拟、可靠性等。系统级封装电特性的分析设计必须以微波电磁场理论为基础,要在三维多层复杂边界条件下求解麦克斯韦方程。另外,由于芯片与元件的高密度集成,系统级封装的散热问题越来越严重,必须求解热扩散方程得到系统中温度分布并分析、解决各种热问题。

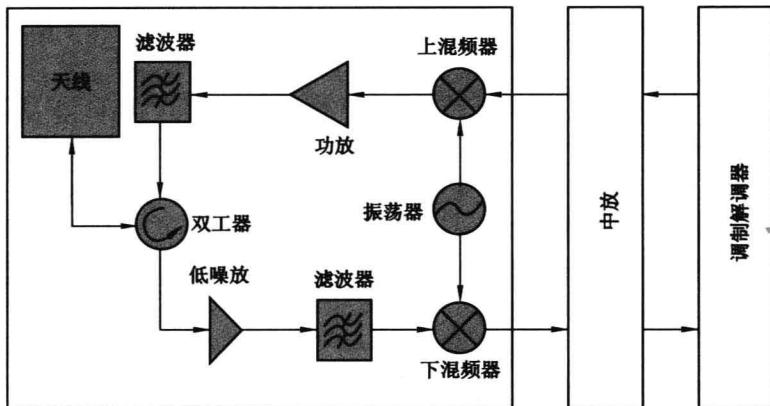


图 1-1 微波收、发系统结构图

低温共烧陶瓷目前微波系统封装技术主要两类低温共烧陶瓷(Low Temperature Co-fired Ceramic, LTCC)技术和基于有机高分子基板技术。LTCC 技术诞生于 20 世纪 80 年代<sup>[4]</sup>,目前已取得很大发展,尤其在无源元件埋置方面。传统电路基板把片式化无源元件外贴在表面,这对于提高系统电路中的元件组装密度会很不利,因为即使采用传统的通孔或盲孔的多层布线基板,这些元件也仍仅能安置在电路基板的表面,而电路基板上除了 IC、无源元件之外,还必须有焊点及少部分的电路布线,因此,若能将部分无源元件集成到基板中,则不仅有利于系统的微型化,提高电路的组装密度,还有利于提高系统的可靠性。由于 LTCC 技术采用专门的材料以及烧结温度低,LTCC 技术具备许多其他基板技术所没有的优势,它有着如下优点:

- ① 陶瓷材料具有优良的高频高 Q 的特性。
- ② LTCC 的介电常数较高并且每层可以很薄,将无源元件埋入多层电路基板中,有利于提高电路的组装密度。有些 LTCC 的层厚仅有  $40 \mu\text{m}$ ,焙烧之后,在  $40 \mu\text{m}$  介质厚时可以提供高达 80 的相对介电常数。这使 2 个介电层的电容密度达到  $18 \text{ pF/mm}^2$ ,而层压板电容密度被限制在  $1 \text{ pF/mm}^2$ 。
- ③ 借助过孔技术,LTCC 还获得了另一维尺寸上的优势。LTCC 可通过焊

盘中的过孔把元件安放在焊盘上,因为过孔是实心的金属。且其过孔和过孔捕获焊盘尺寸都较小,这使设计更紧凑。

④ LTCC 工艺使用电导率高的金属材料作为导体材料,有利于提高电路系统的品质因数,可适应大电流及耐高温特性要求,且具备比普通 PCB 电路基板优良的热传导性;具有较好的温度特性,如较小的热膨胀系数(CTE)、较小的共振频率温度系数( $\tau_f$ );可以直接作为 LSI、IC 的封装基板,也可兼做 SAW 滤波器、敏感元件、微机电元件等气密式密封基板<sup>[5]</sup>。因此,LTCC 成为微波 SiP 首选基板材料。

基于 LTCC 的微波 SiP 将多个 IC 和无源元件封装在高性能 LTCC 基板上,很方便地兼容不同制造技术的芯片,从而使封装由单芯片级进入系统集成级。集成了天线的 Bluetooth 和 WLAN 的 SiP 已有报导<sup>[6][7]</sup>;应用于 60 GHz 无线通讯终端的基于 LTCC 微波 SiP 如图 1-2 所示,包括 5 个 GaAs MMIC(混频器、驱动放大器、功率放大器和 2 个倍频器)、天线和嵌入的滤波器。模块的尺寸只有 12 mm×12 mm×1.2 mm<sup>[8]</sup>。

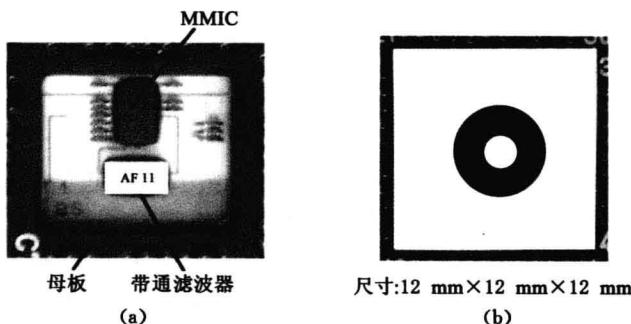


图 1-2 60 GHz 单片 SiP 模块  
(a) MMIC 和微波电路面; (b) 设计有天线面

基于 LTCC 的微波 SiP 技术已有若干重要突破,架构上将芯片平面置放改为堆叠式封装后,其精度、密度增加,性能大大提高,在多方面存在极大的优势,大体归纳如下<sup>[9][10][11]</sup>。

① 微波 SiP 采用一个封装来完成一个系统目标产品的全部互连,满足功能和性能参数要求,可同时利用引线键合与倒装焊互连以及别的 IC 芯片直接内连技术。

② 封装与芯片面积比增大,SiP 在同一封装中叠加 2 个或更多的芯片,把 Z 方向的空间也利用起来,又不必增加封装引脚,增大了封装与芯片面积比。

③ 在物理尺寸上可以减小。

④ 微波 SiP 可实现不同工艺、材料制作的芯片封装,形成一个系统,有很好的兼容性,并可实现嵌入集成化无源元件的组合,无线电和便携式电子整机中现用的无源元件至少可被嵌入 30%~50%,甚至可将 Si、GaAs、InP 的芯片组合一体化封装。

⑤ 元件集成封装在统一的外壳结构中,可使总的焊点大为减少,也缩短了元件的连线路程,从而使电板性能得以提高。

⑥ 缩短产品研制和投放市场的周期,射频 SiP 在对系统进行功能分析和划分后,可充分利用商品化生产的芯片资源,经过合理的电路互连结构及封装设计,易于修改、生产,力求以最佳方式和最低成本达到系统的设计性能。

LTCC 在制作过程中要经过 900 °C 左右的温度烧结,不能将有源器件和以高分子材料为原料的功能材料,如电容、电阻薄膜或其他薄膜材料埋入基板,因此以 LTCC 为基材的系统级封装大大地限制了可集成性空间。另外,尽管 LTCC 的高频性能好,但由于价格高,大面积加工成品率低,以及其他各种原因,其应用受到限制,至今只有小规模的用于微波前端小面积的子系统集成和军事用途,这也是为什么大多数公司并不大规模采用该技术的原因。与之相比较,采用有机基材的系统级封装技术是低温工艺,只有 200~300 °C,可以集成几乎所有的材料,材料兼容性好。另外,可大规模生产,成品率高,工艺稳定可靠。最重要的是有机基材的成本以及加工成本都比 LTCC 低得多。所以,国际上大多数系统级封装研究多是以有机基材为基础。另一个因素是目前的高分子有机材料发展很快,用于高频的低损耗有机材料已经可以部分替代陶瓷。

### 1.1.2 小型化数字波束形成(DBF)雷达接收机

随着电子技术的发展,雷达应用面日趋复杂,各种新技术被大量应用。各种技术(如频率捷变、脉冲压缩、扩频等)相互兼容,使得综合性能得到了很大的提高,但这对雷达的各部分设计也相应提出了更高的要求。通道接收机是雷达处理回波信号的前端,通常由低噪声放大器、变频电路、滤波电路等组成,其性能直接影响后续电路性能,从而影响雷达整机的性能指标<sup>[12][13]</sup>。

数字波束形成(Digital Beam Forming, DBF)雷达接收阵由天线辐射单元、通道收收机、A/D 变换及数字下变频、DBF 处理器四大单元组成。其原理性的组成框图如图 1-3 所示。雷达通道接收机是整个系统的核心部分之一,一般处于基带处理单元与天线之间,起着承上启下的作用。通道接收机与天线单元相连,其输出的中频信号则送往 DBF 处理系统相应的 A/D 接口。它将天线接收到的微弱回波信号进行微波放大、滤波、变频、中频放大等处理,得到的中频信号送到 A/D 变换及数字下变频处理器板进行处理,最后得到基带信号供 DBF 处理

器作波束形成处理<sup>[14,15,16]</sup>。

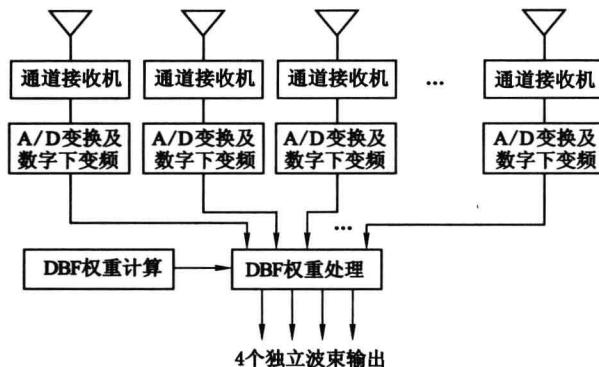


图 1-3 DBF 雷达接收阵的系统原理框图

由于 DBF 雷达接收阵的每个辐射单元后面必须接有相应的接收机单元,所以 DBF 雷达接收阵中的接收机为多通道接收机。受天线尺寸的限制,接收机一般要求小型化。因此,要采用先进的工艺和方法减小接收机的尺寸。图 1-4 是典型雷达通道接收机的电路框图。

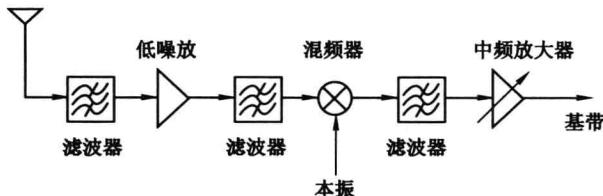


图 1-4 雷达通道接收机电路框图

我们可以采用单片 MMIC 技术。当前,MMIC 技术已能成功地将一些无源元件集成到 IC 中;但是整合性越高的 IC,其制造成本将急剧增加,再加之受到材料与工艺技术的某些限制,要做到将大量无源元件集成到 IC 中,仍有很多困难。我们拟采用基于 LTCC 工艺的微波 SiP 技术把滤波器和一些无源元件埋置在多层陶瓷中,将低噪放、混频器和中频放大器置于模块的表面,甚至可以把天线也集成在模块中。这样就可以大大减小接收机的尺寸,实现通道接收机的小型化。本书的主要内容是对基于 LTCC 雷达通道接收机封装系统设计开展的基础研究。

## 1.2 研究方法

由于基于 LTCC 和有机材料基板技术的微波 SiP 在有限的体积内要求实现较强的功能,而且产品加工完成后难以调节埋置在陶瓷内部的元件,势必会增加设计的难度。微波 SiP 是包含几何参量、力学参量和电磁参量的复杂系统,是含空气和固态芯片的多元复相系,并且是一种多尺度的三维多层复杂结构,既要研究系统的热平衡状态,又要探讨系统的热非平衡状态,而且要考虑电磁场和热场的耦合关系。因此系统级封装的精确电磁场和热场一体化分析建模十分复杂,必须解决全波电磁场和热场一体化分析效率低与系统级封装结构复杂的矛盾,所以要寻找有效的计算机辅助设计(Computer Aided Design,CAD)协助进行电路建模、优化设计。半个世纪以来,电子线路的 CAD 不断发展,这些软件工具大致在 3 个相对独立的方向发展:低频混合电路 CAD、高频模拟电路 CAD 和电场全波 CAD。低频混合电路 CAD 内容包括数字设计语言(Verilog, VHDL, 等), 模、数混合设计工具, 数字 IC 设计, 有源器件建模, IC/ASIC 设计, PLD/FPGA 设计, PC 主板设计, 软、硬件协同设计与验证, 功能与物理设计, 这些 CAD 工具由于 IC 工业的发展而不断发展。高频模拟电路 CAD 重点是发展基于电路理论灵活、快速仿真的设计工具,他们通常是基于准静近似,线性和非线性电路仿真,频域、持续时域和瞬态仿真分析。其中有些工具提供功能强大的优化算法。有些工具具有和电磁场软件交互的接口,以便进行场分析验证和优化。

伴随电路建模、仿真与优化的发展,电磁场数值计算开始出现,最有影响的计算电磁学方法出现在 20 世纪 60 年代后期和 70 年代早期,其中主要有时域有限差分 FDTD(Yee, 1966)<sup>[17]</sup>、矩量法 MOM(Harrington, 1967)<sup>[18]</sup>、有限元 FEM(Silvester, 1969)<sup>[19]</sup>、传输线矩阵法 TLM(AKharzad, John, 1973)<sup>[20]</sup>。电磁场 CAD 软件是在电磁场数值计算的发展和个人电脑计算能力逐渐提高的基础上发展的,目前电磁场 CAD 软件已逐渐发展成熟。

无源元件(含互连结构)与天线集成在多层封装结构中实现系统的小型化是系统级封装的一个重要特征。有统计表明,无源元件与天线在微波系统中约占到元件数目的 90%、基板面积的 80%,整个系统级封装小型化的关键在于微波无源元件与天线的小型化,许多性能(如通信系统信道要具备极宽频带特性及抗干扰能力等)也要由它们来保证。因此无源元件与天线的小型化与高性能对于提高系统级封装的综合性能指标非常重要。微波电路工作在更高的频率使得经验公式和等效电路模型在计算元件和电路的性能时会与实际有很大偏差,近年来出现新的微波结构(共面波导电路、多层电路、集成电路与天线)促进了更多微

波电路模型的发展,严格的设计指标和无线通讯产品上市周期逐渐缩短都迫切需要基于优化设计的算法。

无线通讯和高速电路工业的发展迫切需要这3个方面的软件更多地结合,由于数字电路的硬件的开关转换速度逐渐提高已达到微波波段,而且微波模块现在常常是微波SiP系统的一部分,因此,为了电路设计自动化程度的提高迫切需要一个多规范和相互联系的设计方法。尽管各种电路CAD软件在算法上不断更新,但到目前为止基于实际物理实体的电磁仿真对时间的消耗依然很大,使得在实际的微波电路的分析和综合设计中依然存在较大的技术难题,需要在商用CAD软件平台上根据实际问题寻求更加有效的优化设计方法。

微波和毫米波CAD出现一个新的方向是利用空间映射(Space Mapping, SM)技术和神经网络(Neural Network, NN)建模技术结合的方法对微波电路进行建模。它利用全波电磁仿真软件的准确性和电路仿真软件的快速性来加速微波电路的建模、设计,这对于耗时的微波SiP设计尤为有效。基于SM的神经网络建模技术是Bandler等人在1999年提出的<sup>[21]</sup>,SM技术用于微波电路优化可充分利用细模型的计算精度和粗模型的计算速度<sup>[22]</sup>:粗模型一般是计算效率很高的经验公式或是等效电路模型,但是这种模型一般有效范围有限;细模型是由全波电磁仿真软件提供或直接由实验获得,细模型非常准确但是非常耗时。空间映射技术在粗、细模型之间建立了数学联系,把大量仿真计算在粗模型上进行,而精度由细模型对结果验证。目前,SM优化算法在介质谐振滤波器<sup>[23]</sup>、LTCC射频无源电路的设计<sup>[24][25]</sup>、光学器件如半导体光学放大器的吸波涂层<sup>[26]</sup>和光波导<sup>[27]</sup>上有成功的应用。神经网络也可被应用于微波电路的建模中<sup>[28]</sup>。通过训练学习,可以得到表达神经网络结构的参数,从而输入变量和输出变量之间的非线性映射关系就可以解析地表达出来,这样再求解任何一组输入变量对应的输出变量时就很容易。训练神经网络需要大量的采样点,在微波电路建模过程中,训练的采样点一般是通过全波电磁仿真或者直接在实验中获得,因此有必要提高采样效率。另外,尽管神经网络在处理多变量、高度非线性问题方面有显著的优点,但降低神经网络结构的复杂性仍很重要。

基于SM的神经网络建模技术是把细模型的一部分非线性转移到粗模型中<sup>[29]</sup>,简化了网络结构,SM技术可以以多种形式与神经网络结合,优选其中效率、准确度较高的方案结合一些优化算法,实现对基于复杂的LTCC器件和系统的研究。

对于一个较复杂的电路,一般采用分块的方法,有的甚至要细分到具体的元件,先用电路仿真软件得到元件的优化值,再利用已经建好的元件库把元件转化成三维结构图<sup>[27]</sup>,最后用全波仿真软件微调直达到较优的结果。但对于多层

元件,较多的变量使得建库比较麻烦,我们采用的方法是利用版图级综合的方法提取电路的电参数<sup>[30]</sup>,优化电参数,然后利用训练好的神经网络映射出元件的版图尺寸,这样灵活性大。利用神经网络建立一个元件的电参数和几何参数的映射容易且快速。

由于基于 LTCC 的射频 SiP 技术主要是将无源器件埋置于多层陶瓷中,而无源器件中难以设计的主要滤波器,我们利用空间映射技术、神经网络和版图级综合等方法相结合对 LTCC 无源电路的建模和算法优化,并综合利用各种新结构设计出性能优良的 LTCC 滤波器和天线。

基于 LTCC 微波 SiP 可以实现微波系统的小型化<sup>[31][32]</sup>。我们利用这一技术实现 DBF 雷达通道接收机的小型化,设计方案选择 LTCC 工艺,把低噪放、2 个混频器、中放、电源变换器表贴在基板的表面,2 个滤波器、部分匹配电路和电源走线埋置在多层陶瓷中,天线的设计选择集成于 LTCC 基板和 SAM 外接的方式,并利用缺陷地结构(Defected Ground Structure, DGS)抑制电路的谐波和噪声<sup>[33]</sup>,最终设计出性能优良的小型化通道技术系统。

### 1.3 本书的主要内容

本书的内容源自国家自然科学基金项目——“基于封装的数字波束形成微波系统及其应用研究”,主要研究应用 LTCC 工艺实现基于封装的微波系统相关基础问题。研究功能微波电路设计和优化的有效方法,设计、加工多种基于多层介质的微波滤波器和基于 LTCC 的通道接收机微波 SiP 模块。主要内容可以归纳如下:

本书在第 2 章阐述了基于神经网络的空间映射技术的发展,回顾了 SM 的基本概念和传统的利用神经网络对微波器件基于电磁仿真的建模方法,以及目前一些常用的神经网络建模技术。具体阐述了基于神经网络的频率空间映射建模技术方法,用实例说明了频率空间映射建模技术是一种频率敏感的神经网络映射,可以有效地扩展许多基于准静近似经验模型的有效范围,利用 S-B 自适应采样技术减少建模过程中细模型的扫频采样时间,这种方案对粗、细模型参数一致的简单电路十分有效。

第 3 章研究的重点是选用高质量的粗模型。由于在空间映射技术中选择高质量的粗模型是关键,我们选用基于全波分析的版图级综合的电路模型作为粗模型,这种电路模型尽可能考虑元件的寄生效应,是一种快速且具有一定准确度的电路模型。采用频率部分空间映射神经网络建模,建立部分物理参数的映射可以减小神经网络的复杂性并能减少建模时间,最后用多层微波滤波器的设计