

科技用書

微處理機系統設計

INTRODUCTION TO MICROPROCESSOR SYSTEM DESIGN

HARRY GARLAND

President of Cromemco Incorporated

Lecturer in Electrical Engineering

Stanford University

陳基發譯著

復漢出版社印行

科技用書

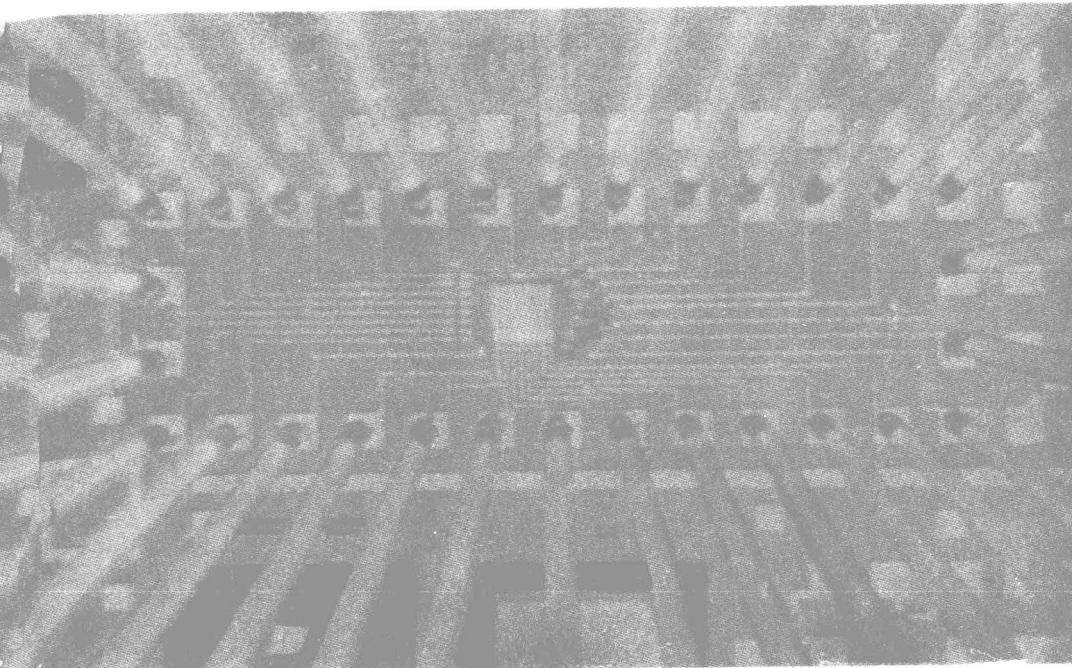
微處理機系統設計

INTRODUCTION TO MICROPROCESSOR SYSTEM DESIGN

HARRY GARLAND

*President of Cromemco Incorporated
Lecturer in Electrical Engineering
Stanford University*

陳基發譯著



復漢出版社印行

譯序

初學微處理機的人，往往有不知從何處下手的感覺。因此侷限在某一範圍內打轉，而缺乏一整體的觀念，難有突破性的發展。可謂“不識廬山真面目，只緣身在此山中”。有鑑於此，乃譯此書，以饜我國內之讀者。

本書對於微處理機硬體，軟體及界面均有明晰的介紹，內容廣泛詳盡，去蕪存菁，不僅可使讀者了解微處理機本身的特性，同時也提供給讀者在實際設計應用時所必需具備的界面知識。尤其值得一提的是本書末尾附有奇數習題解答，有助讀者對課文的內容作進一步的認識，這在微處理機書籍中，誠屬難能可貴，對於才跨上第一步的初學者，本書將是一穩固的墊腳石。

書中有關專有名詞之譯名，乃譯者根據教學及譯著之經驗並參考現有之各種譯名，多方推敲而選定，相信必可提供讀者信、達、雅之觀感。

謹識

原序

微處理機為一種引起在電子系統設計上有極大變化的電路組件。它有各色各樣的應用，如掌上型計算器，實驗室儀器，商業產品，航空器的飛行控制系統，以及事務電腦系統，在上述系統或其他應用中，微處理機均造成系統設計上的主要衝擊。

在本書中，我們將探討微處理機的本質，以及它如何工作或如何使用於系統設計中。並把重點置於微處理為主件設計的瞭解和實際製作。並利用特別設計例子來說明這基本觀念。

欲有效地運用微處理機需先對其硬體和軟體有所了解。在本書中將論及這二主題，並假定讀者已具有某些先前的基礎。有關敘述硬體章節的基礎為修習過一年的電子學課程或相當的訓練，基本電晶體電路，邏輯閘，和供應電源電路等均為熟悉的單元。有關軟體章節的基礎則為電腦程式，儲存程式觀念的熟悉，以及對二進位數目系統的認識。

第一章描述什麼叫微處理機及如何使用它。第二章說明組成微處理機的積體電路技術。一些衆所熟知的微處理機則在第三章中介紹，包括了最新的單晶片電腦和頗具功能的 16 數元處理機。第四章描述使用微處理機所需要的詳細電路，至於一些高等的硬體觀念——中斷，串列界面，和 DMA ——則編排於第五章中。

一旦微處理機系統的硬體決定之後，系統的操作則完全由軟體來控制。有關微處理機軟體的介紹置於第六章中，並在第七章緊跟著介紹較高階語言。

第八章描述使用微處理機來執行算術運算。第九章則描述把類比信號使用於數位微處理機的技術。最後，在第十章中則介紹用來擴展微處理機系統的界面標準。

Harry Garland

微處理機系統設計

目 次

第1章 簡介 (Introduction) 1

理想的微處理機.....	1	控制灌流排.....	10
資料灌流排.....	2	一般的微處理機.....	11
位址灌流排.....	6	習題.....	12

第2章 微處理機技術 (Microprocessor Technology) ..15

雙極性技術.....	16	習題.....	26
MOS 技術.....	23		

第3章 微處理機的演進

(Microprocessor Evolution) 28

8008	28	8086	41
8080	32	Z 8000	45
Z 80	35	習題.....	47
8748	39		

第4章 基本微處理機硬體

(Basic Microprocessor Hardware) 49

電源供應.....	49	記憶器.....	57
時序脈波.....	50	基本的微處理機系統.....	61
邏輯閘.....	52	單卡板電腦.....	63
栓.....	55	習題.....	67
緩衝器.....	56		

第 5 章 擴充微處理機系統

(Expanding The Microprocessor System) ... 68

資料傳送的同步.....	68	記憶影射式 I / O	77
中 斷.....	72	記憶庫選取.....	77
串列資料傳送.....	73	位址預測.....	78
直接記憶儲取.....	75	習 題.....	82

第 6 章 微處理機機器語言

(Microprocessor Machine Language) 83

資料的二進位表示.....	83	機器週期.....	98
直接二進位表示法.....	84	暫存器.....	100
帶正負號二進位表示法.....	84	定址形式.....	101
2 的補數表示法.....	85	堆疊操作.....	102
BCD 表示法.....	87	副程式.....	103
ASCII 表示法	88	習 題.....	105
機器語言程式.....	89		

第 7 章 組合語言和高階語言

(Assembly and High-Level Languages) 107

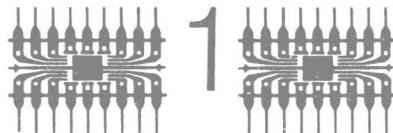
組合語言.....	108	其他的高階語言.....	116
PL / M	113	習 題.....	117
培基語言.....	115		

第 8 章 微處理機的計算

(Microprocessor Arithmetic) 120

加 法.....	120	除 法.....	127
減 法.....	122	習 題.....	127
乘 法.....	122		

第9章 類比界面 (Analog Interfaces)	129
數位至類比轉換	129
硬體連續漸進轉換	136
軟體計時轉換	132
習題	141
軟體連續漸進轉換	134
第10章 界面標準 (Interface Standards)	142
S-100 微電腦匯流排	142
RS-232 通訊界面	154
S-100 電源供應	143
習題	158
IEEE 488界面匯流排	151
奇數習題解答	160



簡 介

INTRODUCTION

今日，雖然有許多不同型態的微處理機出現，但是它們卻擁許多共同的特點。事實上，正如微處理機在過去幾年的演進，它們已漸漸地接近一種包含自我的“單晶片電腦”的理想。這種電腦被設計成在單一晶片上的積體電路 (IC)。它可以執行所儲存的程式並且也被設計的易於與外界裝置接介。

在本章中，我們介紹了一種理想微處理機的觀念。同時，也提及在討論微處理機所使用的一些定義和習慣並從理想微處理機的觀念中導出一種一般化的模型。牢記這一般化的模型，你將會了解在後面幾章所討論的特定微處理機的操作。

理想的微處理機

讓我們先考慮一下如何可稱為一“理想的”微處理機。如圖 1-1 所示，理想的微處理機有 N 條輸入線和 M 條輸出線

- 因為微處理機是一種數位裝置，在任一輸入線上只允許有兩種電壓準位。同樣地，在任一輸出線上只有兩種可能的輸出電壓出現。這二種電壓準位分別稱為邏輯“0”和邏輯“1”並以二進位數字（稱做數元 *bit*）0 和 1 表之。

輸入線上的信號是輸入至微處理機的資料，這些資料可以來自開關，感應器，類比至數位轉換器，鍵盤，或其它類似的裝置。在這理想的微處理機

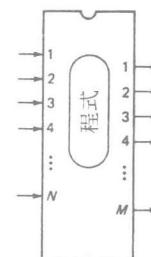


圖 1-1 理想微處理機

內具備有微處理機程式。這程式為決定如何處理輸入資料的一序列指令組，而且也決定什麼資訊該送至輸出線上以作為輸入資料的結果。輸出線可連接至數位顯示器，數位至類比轉換器，印字機，警報器，或任何其他的輸出裝置。

因此，就觀念上而言，一部微處理機可看成是一數位裝置，它從輸入線上接受資料，根據所儲存的程式的指揮而處理資料。在任一時刻，微處理機的輸出線上的邏輯準位係由以下二個因素而決定。

- 1 至該時刻以前，所有輸入到微處理機信號過程。
- 2 微處理機所儲存的程式。

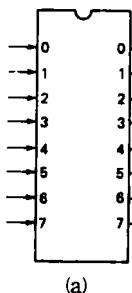
微處理機的最大方便之處在於對相同或類似的硬體，可由程式的設計而具有許多種不同的應用。

為說明微處理機究竟應用在什麼地方，可由在十字路口紅綠燈的控制情形得一概觀。每一微處理機的輸入線各連接在路口的不同感應器。當有汽車經過感應器時，在對應的輸入線上即會出現一個邏輯 1 的信號；否則，輸入線上即為邏輯 0。而每一微處理機的輸出則分別控制不同的燈號。邏輯 1 則使燈號亮，而邏輯 0 則使燈號滅。微處理機的程式則設計得以保持在路口交通的安全流暢。而其它的輸出端則可以用以指示日期，時間，或者是路面狀況等。此外，在一路口的微處理機輸出端也可當成是另一路口的微處理機的輸入端。若能具有熟練的微處理機程式設計技巧，則可把上述的一些因素均列入交通燈號的控制考慮之中。

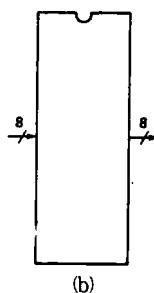
資料匯流排

不像理想的微處理機一般，實際的微處理機並無法擁有多至 N 個輸入線和 M 個輸出線。在任何一片 IC 上的腳位數均是有限的。對大多數的微處理機而言， N 是等於 M 。這數目也就是微處理機的資料通道寬度 (*data path width*) 或語句大小 (*word size*)。在微處理機分類學上則較常稱為資料通道寬度。而輸送資料的線則稱為資料匯流排 (*data bus*)。

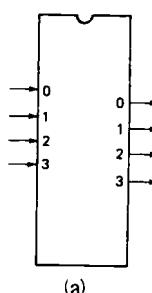
圖 1-2a 為一 8 數元微處理機，具有 8 數元寬度的資料通道（也就是 $N = M = 8$ ）。此微處理機在任何時候只執行 8 個資料數元的操作



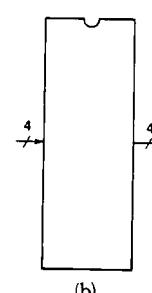
(a)



(b)

圖 1-2 8 數元微處理機每一資料語句
包含 8 個數元或一個數元組

(a)



(b)

圖 1-3 4 數元微處理機每一資料語句
包含 4 個數元或一個數元塊

• 一個 8 數元的資料語句定義為一個數元組 (*byte*)。表示 8 數元寬度資料匯流排的一種簡要表示法如圖 1-2 b 所示。4 數元的微處理機則如圖 1-3 所示。一個 4 數元的資料語句定義為一個數元塊 (*nybble*)。

在任一時刻，微處理機資料線上的邏輯準位構成一資料語句。如圖 1-4 中的 8 數元微處理機的情況，資料語句乃是由 D0 至 D7 的八個二進位數所組成。

D0 稱為最不重要數元 (*least-significant bit*) 或 LSB。D7 稱為最重要數元 (*most-significant bit*) 或 MSB。在資料匯流排上的資料語句可以被表示成許多種不同形式。最簡單的一種形式就是二進位表示法的二進位數。以這種表示法如圖 1-4 的 8 數元資料語句可寫成 11101011。為了表示是一個二進位數可在字尾加一文字 B 或加一下標 2 如：

11101011 B 或 11101011₂

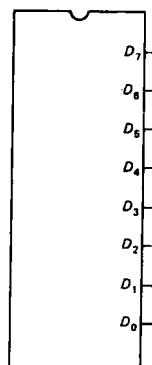


圖 1-4

一個 8 數元微處理機
資料匯流排 D7 為最
重要數元 (MSB) 並
且 D0 為最不重要數
元 (LSB)

表 1-1

八進位數字

二進位數 八進位數

000	0
001	1
010	2
011	3
100	4
101	5
110	6
111	7

這資料語句也可以表示為一個八進位數，在八進位表示中，每三個二進位數字可根據表 1-1 而對應一個 0 到 7 之間的數。此表可用以查出相當的八進位數：

11	101	011	二進位
3	5	3	八進位

353 為二進位數 11101011 的相當八進位數，為表示此數為一個八進位數可在字尾加一文字 Q 或加一下標 8 如：

353 Q 或 353₈

表示資料語句的第三種方法（也是最常用於微處理機的一種）為十六進位表示法。在十六進位表示法中，每四個數元可根據表 1-2 而找到一個對應的文字。前述二進位數的對應十六位表示法如下所示：

1110	1011	二進位
E	B	十六進位

EB 為二進位數 11101011 和八進位數 353 的對應十六進位數，一個十六進位的數目可在字尾加一文字 H 或加一下標 16 以表示其為十六進位的寫法，如：

EBH 或 EB₁₆

表 1-2
十六進位數
二進位數 十六進位數

0000	0
0001	1
0010	2
0011	3
0100	4
0101	5
0110	6
0111	7
1000	8
1001	9
1010	A
1011	B
1100	C
1101	D
1110	E
1111	F

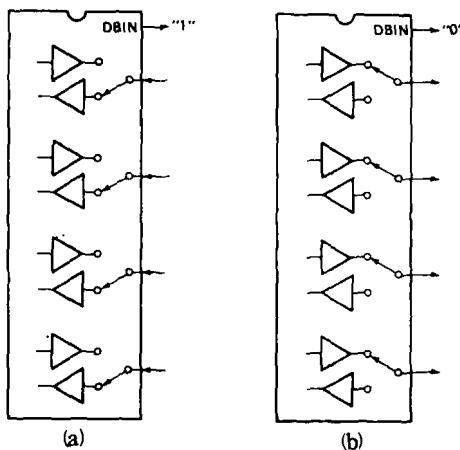


圖 1-5 4 數元微處理機雙向資料匯流排的操作。

(a) 輸入型式的資料匯流排。

(b) 輸出型式的資料匯流排。

微處理機所受最嚴重的實際上限制之一為基於經濟因素而設計的 IC 包裝，其可供使用的腳位數目受了限制。為節省所需的腳位數目，許多的微處理把同一腳位當成輸入用也當成輸出用，但不可同時兩者均有作用。

用 1-5 以圖示說明一個具有雙向資料匯流排的 N 數元微處理機。圖 1-5 a 為在輸入型態的資料匯流排而圖 1-5 b 為在輸出型態的資料匯流排。

圖 1-5 同時也說明了微處理機的一個特殊控制輸出，在圖中為 DBIN，那是用以告訴外界線路資料匯流排正處於輸入型態或輸出型態。DBIN 為高電位表示是輸入型態且低電位時表示是輸出型態。

代表一個 N 數元微處理機的雙向資料匯流排表示如圖 1-6 所示。

位址匯流排

對一理想的微處理機而言，輸出資料可當成是所有先前輸入資料的函數。而這函數的性質則由微處理機的程式來決定。然而理想的微處理機是假設具有無限的內部記憶用以儲存資料和程式，但實際的微處理機卻不然。因此，微處理機通常均須接觸到外界的記憶器。通常，微處理機須能夠把資訊儲存至記憶器內同時也須能從記憶器取回資訊。儲存資訊至記憶器的過程稱為記憶寫入 (*memory writing*)。從記憶器取回資訊的過程稱為記憶讀取 (*memory reading*)。

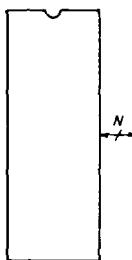


圖 1-6 具有雙向資料匯流排的 N 數元微處理機。

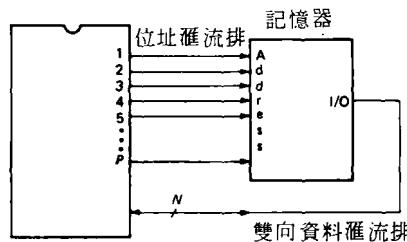


圖 1-7 用以選擇外部記憶器中記憶位置的位址匯流排

表 1-3

2 的指數

P	: 2^P
0	1
1	2
2	4
3	8
4	16
5	32
6	64
7	128
8	256
9	512
10	1024
11	2048
12	4096
13	8192
14	16384
15	32768
16	65536
17	131072
18	262144
19	524288
20	1048576

資訊是儲存在記憶位置的記憶器內。每一個記憶位置包含了一組記憶語句。記憶語句的大小則是由微處理機的資料通道寬度而決定。舉例而言，一個 8 數元的微處理機則需要在其每一記憶位置能包含有一個 8 數元資料語句或數元組。當然，對於 4 數元的微處理機而言，則需要有不同的記憶器組織，以便在每一記憶位置能含有一個 4 數元的語句。

在記憶器內的每一個位置均有其單一對應的記憶位址 (*memory address*)。除非另外聲明，否則這位址將以十六進位的方式表示。

在一記憶位置讀取或寫入之前，微處理機必須先選擇所需的記憶地址，有些微處理機在任何記憶讀取或寫入操作以前把這位址輸出至資料匯流排上。然而，大多數的微處理機是以如圖 1-7 所示位址匯流排的方式來處理。每一位址匯流排的傳送線上可能是邏輯 1 或邏輯 0。因為

每一線上只有兩種狀態，所以一個擁有 P 條位址線的微處理機可以定址 2^P 個單一的記憶位置，表 1-3 為 P 從 0 到 20 之間 2^P 的值。

例題

Z 80 是一個具有 16 條位址線的 8 數元微處理機。請問 Z 80 能直接定址多少個記憶數元組？

$$\text{解: } 2^{16} = 65,536 \text{ 數元組}$$

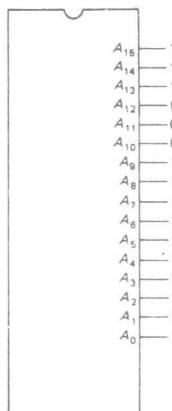


圖 1-8 16 數元位址匯流排

微處理機的位址語句以和資料語句非常相似的十六進位方式表示之。以圖 1-8 的微處理機為例，它具有標示著 A₀ 至 A₁₅ 的 16 數元位址匯流排。在此例中，在位址匯流排上的二進位位址是 111000 1111111111。從表 1-2 中我們可以找出這數目的相等十六進位數：

1110	0011	1111	1111	二進位
E	3	F	F	十六進位

十六進位的表示法 E3FF 比相等的二進位表示法還要繁湊多了，也因為這理由一般均採用十六進位表示法。

一部微處理機所能儲取 (*access*) 的整個記憶位置的組合稱做記憶空間 (*memory space*)。十六進位表示式在此則用來表示在記憶空間中每一個位置的位址。對於一部 16 數元位址匯流排微處理機而言，其最低記憶位置是在位址為 0000 之處，而最高記憶位置的位址是在 FFFF，如圖 1-9 所示。

記憶空間的大小是以“仟語句” (*kiloword*) 表示，此處一個仟語句相當於 2^{10} 或 1024 個語句。對於 8 數元

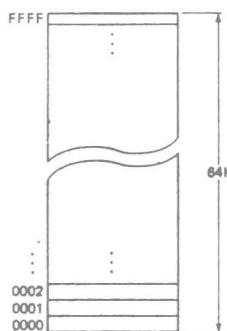


圖 1-9 具有 16 數元位址匯流排的微處理的記憶空間可當成 65536 個位址的記憶圖表。最低的位址是 0000H；最高的位址是 FFFFH。

語句的情形而言此單位即為“仟數元組”

(*kilobyte*)也就是 1024 個數元組。

雖然字首“仟”(*kilo*)通常是指

1000 個單位，但是在微處理機領域中這就顯得有些不方便了，因此，擁有 16 數元位址匯流排的一部 8 數元微處理機可以定址 64 仟數元組或 64 K 的記憶空間。

當處理一個 16 數元的記憶位址時，應注意到此位址的最重要的十六進位數字代表著 4K 的記憶空間的界限，如圖 1-10 所示。舉例而言，第一個 4K 的記憶是從位址 0000 至 0FFF；次一 4K 是從位址 1000 至 1FFF；再次一 4K 是從 2000 至 2FFF，以此類推。

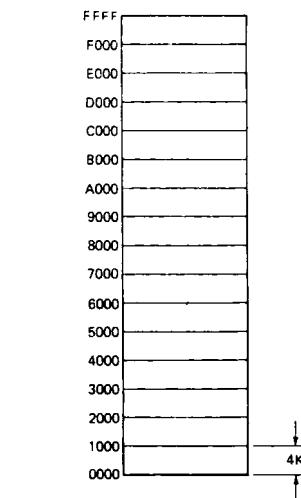


圖 1-10 記憶空間的 4K 區域中
16 進位記憶位址最重要數字的變化。

1 K 記憶的界限如圖 1-11 所示。注意到每一個 1 K 的記憶空間有 400H 個記憶語句。第一個 1 K 記憶的位址範圍從 0000 至 03FF；次一個 1 K 從 0400 至 07FF；再次一個 1 K 從 0800 至 0BFF；而且再次一個 1 K 從 0C00 至 0FFF。因此下一個 4 K 記憶從位址 1000 開始。

在微處理機工作中，256 個記憶語句稱做一個記憶頁區 (*page*)。每一頁區擁有 100 H 語句，在記憶器內最低頁區的位址範圍是從 0000 至 00FF；次一頁區是從 0100 至 01FF；以此類推。

例題

一部擁有 16 K 數元位址匯流排的微處理機使用在其記憶空間上面 8 K 的記憶。則在該記憶空間區域內最低的位址為何？

解： E000

例題

— 2 K 數元組長的微處理機程式在記憶空間從 1400 H 開始，其結束之位址為何？

解： 1 BFF

控制匯流排

除了資料匯流排和位址匯流排之外，微處理機也必須具有一組的控制線——輸入控制線和輸出控制線——用以使微處理機的操作與外界線路的操作同步。整體而言，這些控制線即是微處理機的控制匯流排。也許，你已在圖 1-5 中看過一個控制輸出線的例子，即 DBIN 信號。此信號用以指示外界的線路目前微處理機雙向資料匯流排的狀態。

為說明何處需要控制線，舉另一例子來看，假設有些外部裝置要直接儲取微處理機系統的記憶，欲完成這種直接記憶儲取 (*direct memory access*) 或 DMA，以便外部裝置能擁有位址匯流排和資料匯流排的控制權。

在許多型微處理機中均提供有一特別的控制輸入以允許 DMA 的操作。這輸入在圖 1-12 中以 HOLD 標示出。在 HOLD 線上出現邏輯 1 信號則指示微處理機有某一個外界裝置正要求位址和資料匯流排的控制權。為了要滿足這要求，微處理機把它的位址和資料匯流排的輸出置於所謂的“三態” (*tristate*) 狀況，如圖 1-13 所示。這有效地把微處理機從位址和資料匯流排解開。

一旦位址和資料匯流排輸出進入三態狀況，本例中的微處理機即送出一保留認可信號 (*hold acknowledge signal*) 至 HLDA 線上，如圖 1

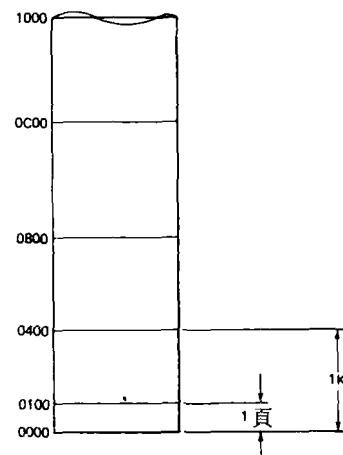


圖 1-11 記憶空間的第一個 4 K 中的每一個 1 K 的記憶區域。每一個 1 K 記憶空間有 4 個記憶頁：