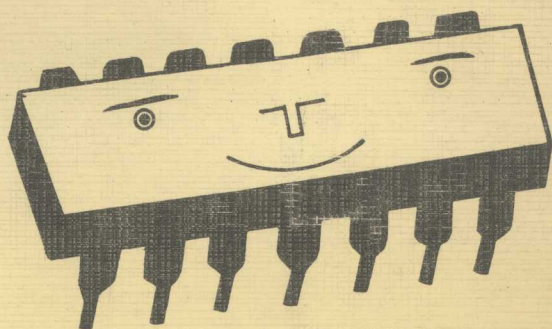
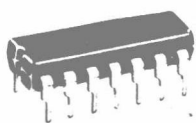


IC應用技術叢書(一)

IC 應 用 引 介

編著者 王 政 友

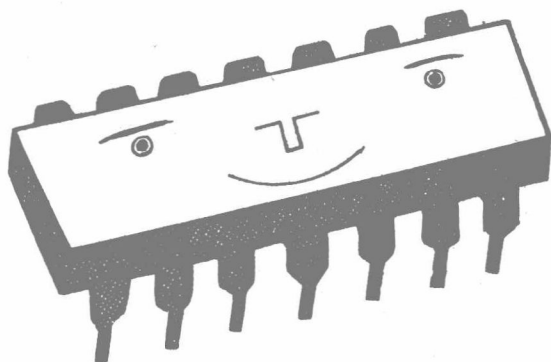




IC應用技術叢書(一)

IC 應 用 引 介

編著者 王 政 友



前 言



由於電子工業急速的進步與發展，使得各種工業，甚至吾人日常生活均與之脫離不了關係。尤其是近幾年中，各種積體電路之相繼問世，更使電子之應用帶上新的紀元。

有關各種電子電路之原理與電路之分析等，國內已有多種書籍加以介紹。惟大部分多係偏重於理論之解說，易使讀者對於實際之應用產生隔閡。且各製造廠家所推出之各種積體電路，已達數百（或數千）種之多，其中不乏特殊用途之品種，欲將各種積體電路之應用集合於一本書中，加以介紹，事實上乃屬不可能。是故本叢書試圖以淺近之方式，將各種 *IC* 之應用逐一介紹，對某一種電路作一專集，介紹該種電路之應用，期能提供清晰的瞭解與直覺的認識。每一本書均嘗試對某一個主題作較詳細的說明，以提供讀者作應用上的參考。並列舉多種實例，俾使讀者舉一反三，以收應用自如之效。

本叢書資料之收集及稿件之校對，承林源棋與劉俊光兩兄鼎力協助，於此一併誌謝。

本人學識淺陋，書中乖誤之處必多，如有不妥之處，尚祈諸位先進不吝指正。

編著者 謹誌於 林口

中華民國六十六年三月

序

本書實際上只是本叢書的序而已，是積體電路應用上之引介。本書第一章就 *DTL*, *TTL* 積體電路之基礎作一複習。第二章將各種邏輯電路的使用方法作簡要的說明。第三、四章就各種數位積體電路作基本的介紹。第五章列舉數例說明邏輯積體電路之應用。最後將常用，且在國內易買到的積體電路編號對照表，列於書後，作為應用上之參考。至於各種電路較詳細之介紹與其應用，則將於本叢書中，各成專集作較詳細的介紹。

IC 應用技術叢書(二)

正反器及其應用專集

正反器 (Flip-Flop) 為邏輯電路中不可缺之重要電路元件，為計數器、暫存器等順序電路之骨幹。本專集除介紹各種正反器之構成及其動作性質外，並對正反器之應用包括暫存器、計數器作一詳細的說明。

* 本書之內容 *

1 正反器基礎

2 正反器之構成與動作 各種 FF 之構造。

3 暫存器 並列輸入——並列輸出暫存器 / 串列輸入—串列暫出暫存器 / 串列 (並列) 輸入——串列 (並列) 輸出位移暫存器。

4 計數器 ◆非同步式 3 進~16進遞增計數器之製作

◆ 同步式 3 進~16進遞增計數器之製作

◆非同步式 3 進~16進遞減計數器之製作

◆ 同步式 ”

◆非同步式遞增 / 遞減計數器之製作

◆可變進制計數器之製作

◆使用 MSI 之各種計數器電路

IC 應用技術叢書(三)

驅動電路專集

本書主在介紹各種指示（顯示）裝置之驅動電路，以及各種小型馬達、電磁裝置之驅動方法，主要內容計有：

1 各種數字顯示器之驅動方法

包括Nixie tube，LED，螢光數字管、燈炮式顯示器、LCD等之驅動方法。

2 各種小型馬達之驅動方法

諸如：串激、分激、直流馬達之驅動。

階進馬達（Stepping motor）之驅動。

各種通用型馬達之驅動。

3 其他之驅動電路

TTL IC → 電晶體電路之驅動。

指示燈、小型電驛之驅動。

IC 應用技術叢書(四)

光耦合器應用專集

光耦合器 (photo coupler) 爲近期開發之信號傳送用電路元件。舉凡電子計算機之周邊裝置，自動販賣機之控制，以及各種信號之長距離傳送等均已逐漸應用 photo coupler。

本書專集旨在介紹各種 photo coupler 之構造、應用，其主要內容計有：

- 1 Photo coupler 引介
- 2 LED—光電晶體型 photo coupler
- 3 LED—光二極體型 photo coupler
- 4 LED—達靈頓光電晶體型 photo coupler
- 5 LED—photo thyristor
- 6 LED—Cas 型 photo coupler
- 7 霓虹燈—Cas 型 photo coupler
- 8 鎢絲燈—Cas 型 photo coupler
- 9 Photo interrupter 之應用

IC 應用技術叢書 (五)

C-MOS IC應用專集

C-MOS IC 由於具有消耗電力低，動作電壓範圍廣以及雜音餘裕高等優點，故較之從來使用之 *DTL*，*TTL* 有迎頭趕上，而成為今後 *Digital IC* 之主流之趨勢。

由於 *C-MOS IC* 與 *TTL* 等雙極式 *IC* (*Bipolar IC*) 在應用上稍有差異，故於本專集中對於 *C-MOS IC* 之基礎常識，包括 *FET*，*MOS IC* 以及 *C-MOS IC* 之諸種性質加以介紹，並列舉多種應用電路，俾供讀者參考。至於書中主要內容為：

1 *C-MOS IC* 基礎。

2 *C-MOS IC* 之特徵。

3 *C-MOS IC* 之應用。

IC 應用技術叢書(一)

IC 應用引介

目 錄

Digital IC 基礎

- 1. 基本邏輯電路..... 1
- 2. 基本電路..... 5

第一章 數位積體電路

- 1. *DTL, TTL* 之各種基本Gate..... 14
- 2. 使用*DTL, TTL* 基本Gate 所構成的Gate 電路..... 21
- 3. *Expandable, Open Collector, Buffer* 等Gate 22

第二章 Gate IC 之使用方法

- 1. 輸入，輸出條件..... 29
- 2. 基本Gate之輸入數增加法..... 33
- 3. “*Wired OR*” 連接法..... 36
- 4. 輸入與輸出之結合電路..... 41
- 5. 多餘輸入端之處理法..... 46

第三章 Digital IC 電路(一)

- 1. 正反器 (*Flip - Flop*)..... 49
- 2. 二進制與有關之演算電路..... 55
- 3. 暫存器 (*Register*)..... 77

2 IC 應用引介

4. 計數器 (Counter)	80
5. 選擇電路 (Multiplexer)	86
6. 分配電路 (Demultiplexer)	87
7. 比較電路 (Comparator)	89
8. 一致電路	95
9. 奇偶檢查電路 (Parity Check)	97

第四章 Digital IC 電路 (二)

1. 脈衝電路	100
2. Interface 電路	114
3. 其他	119

第五章 Digital 技術之應用

1. 計數器 (Counter)	121
2. 頻率計數器 (Frequency Counter)	123
3. Preset 計數器	127
4. A — D 變換	130
附錄	133

Digital IC 基礎

1. 基本邏輯電路

1-1 反轉器 (Inverter)

所謂反轉器係當輸入一“H”狀態信號時，將輸出一“L”狀態信號之電路，今以圖 1 所示之電晶體電路為例加以說明。

首先，假設輸入電壓 V_i 為 0 伏，則由圖 2 之特性曲線可知，電晶體之集極電流為 0，即電晶體呈截止狀態。此時，電晶體之集極電壓等於電源電壓 (5V)。

設輸入電壓為 5V，則經過 R_B 之電阻有一基極電流通過。此時若畫出 $R_B = 6.8 K \Omega$ 之負載線則如圖 3 所示，由圖可知，基極—射極間電壓約 0.7V，基極

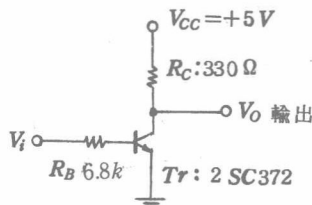


圖 1

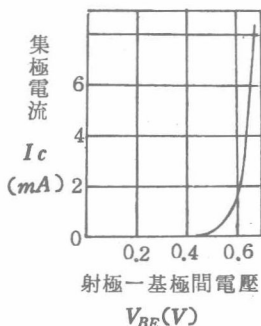


圖 2

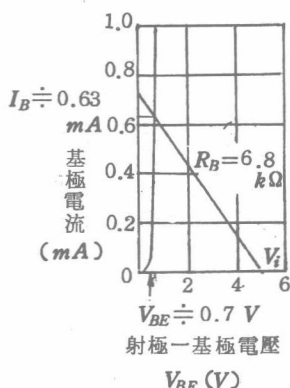


圖 3

電流約為 $0.63mA$ 。

若不用圖示法而以

$$I_B = \frac{V_i - V_{BED}}{R_B}$$

之數式亦可近似地求出 I_B 之值。式中， V_{BED} 之值約為 $0.65 \sim 0.7V$ 左右（矽電晶體的場合）。

通常電晶體之直流電流放大率 h_{FE} 多在 40 以上，本例的場合，若 h_{FE} 以 40 計，則當輸入端加上 $5V$ 之電壓時，集極電流可達 $25mA$ 以上。實際上，圖示之電路中最大的集極電流為

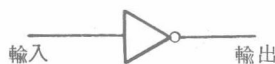
$$I_C = \frac{V_{CC}}{R_C}$$

即 I_C 為 $5/330 \div 15.1mA$ 。換句話說，此時電晶體已達飽和狀態。即射極與集極間形同短路，故輸出之狀態為“L”。

圖 1 所示之電路除了具有信號的反轉作用外，尚具有電流的放大作用。一般而言，輸出電流可達基極電流的 10 倍以上，因此，這種反轉電路之輸出具有足夠的能力以推動 10 個以上相同的反轉器。

輸 入	輸 出
H	L
L	H

表 1



反轉器之邏輯記號

圖 4

表 1 為反轉器之動作表，其邏輯記號則如圖 4 所示。

1-2 AND 閘 (AND Gate)

圖 5 為使用二極體與電阻組合的 AND Gate。今設兩輸入端同時輸入“H”狀態的信號（如(a)所示）則兩只二極體均因無順向偏壓而呈阻止狀態。此時，輸出信號為 $+V_{CC}$ 經電阻後之電壓，即輸出“H”狀態之電壓。若兩輸入端之一為“L”狀態如(b)圖所示時，則輸入為“L”。

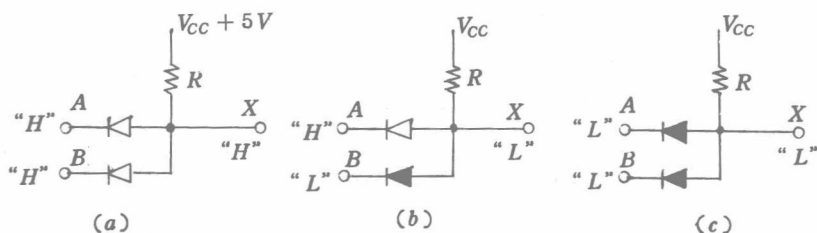


圖 5

狀態之二極體處於順向偏壓狀態，故有一電流流於其間。該電流自 $+V_{CC}$ 經二極體流至輸入側之前一級電路中。此時之輸出電壓等於二極體之順向電壓降，其值甚低約僅 $0.6V$ 左右，即輸出側之狀態為“L”。

若兩輸入端同時處於“L”狀態，如圖(c)所示，則因兩只二極體均呈導通，故輸出之狀態為“L”。

綜合以上所述可知，圖 5 所示之電路僅在兩輸入端同時處於“H”狀態期間方能輸出“H”狀態之信號，故稱之為 AND 電路或 AND Gate，其動作表以及邏輯記號分別如表 2 與圖 6 所示。

輸 入		輸 出
A	B	X
L	L	L
L	H	L
H	L	L
H	H	H

表 2

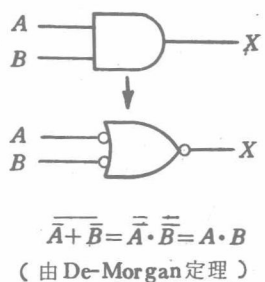


圖 6

1-3 OR 閘 (OR Gate)

若將電阻與二極體接成圖 7 所示之電路，圖中， V_{EE} 加上 $0V$ 之

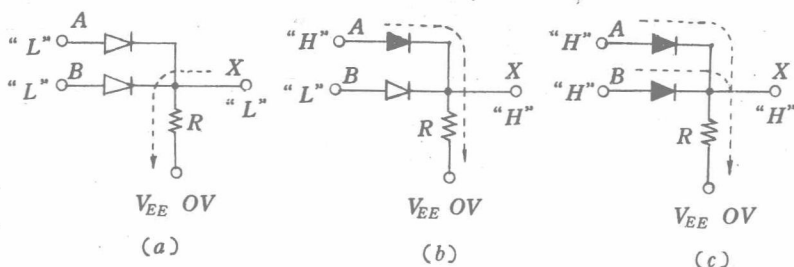


圖 7

電壓，亦即處於地之電位（或“L”狀態）時，則在A、B兩輸入端均輸入“L”狀態電壓期間，由於兩只二極體接合面兩端無電位差存在，故處於截止狀態。此時，輸出端X之狀態為“L”。

若輸入端之任一方輸入“H”狀態之信號如(b)圖所示時，則自輸入為“H”之輸入端將有一電流流經二極體與電阻R至 V_{EE} 端。此時，電阻R兩端有較大的電位差，即輸出端將輸出“H”狀態之信號。

若兩輸入端均輸入“H”狀態之信號，則如(c)圖所示，兩只二極體均呈導通，各有一電流流於其間，此時之輸出狀態亦為“H”。

由是可知，圖7所示電路只要任一輸入端為“H”狀態時，輸出端即將輸出“H”狀態之信號。表3為其動作表，至於其邏輯記號則如圖

輸 入		輸 出
A	B	X
L	L	L
L	H	H
H	L	H
H	H	H

表 3

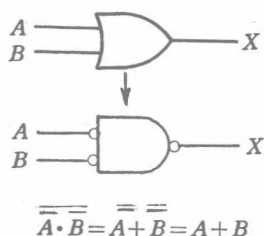


圖 8

8 所示。

2. 基本電路

前節所述之 AND 或 OR Gate 其本身並無放大作用，若將該種電路作多級串接時，則“H”與“L”兩信號的電壓差距將愈來愈小，以至於不能分別信號之為“H”或“L”。除此之外，前節所述之電路亦無足夠之功率用以推動較多的電路。故在實際之應用上並不使用該種電路，而係應用本節以下所介紹的各種電路。

2-1 DTL 電路 (Diode-Transistor Logic circuit)

圖 9 為圖 5 與圖 1 兩電路之組合電路，為 DTL 電路之基本型。圖中，反轉器之基極電阻與 AND Gate 之電阻兩者共用。整個電路的動作可說明如下。

設兩輸入端同時輸入“H”狀態之信號，則如前節所述，兩只二極體均呈截止。此時，整個電路的等值電路如圖 10 (a) 所示，即相當於一反轉器加上“H”狀態的信號，電晶體因而飽和，即輸出端的狀態為“L”。

其次，設任一輸入端加上“L”信號，則因加上“L”信號之二極體處在順向偏壓之狀態而導通。此時，將有一電流自 V_{CC} 經由 R_B 之電

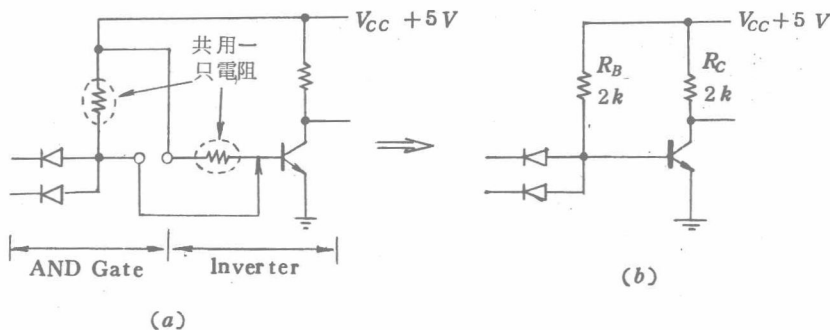


圖 9

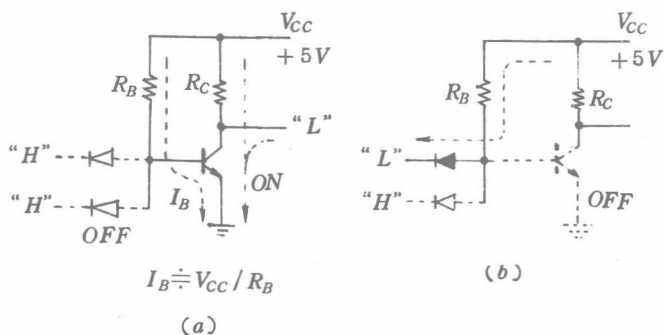


圖 10

阻及已導通之二極體流至輸入側之外部電路。電晶體之基極遂無電流而呈截止狀態。此時之等值電路如圖 10 (b) 所示。由於電晶體呈截止，故輸出端將輸出“H”狀態之信號。

若兩輸入端同時加上“L”狀態之信號時，則電路之動作與上述相同，輸出信號之狀態為“H”。

圖 9 (b) 之電路只是 DTL 電路的基本型式。實際上，這種電路並不能實用。其原因為：當輸入信號為“L”狀態時，因電晶體基極—射極間之電壓 V_{BE} 與二極體之順向偏壓 V_{df} 甚為相近。此時，自 V_{CC} 經 R_B 之電流將如圖 11 所示，可能有部分電流流向電晶體之基極。該電流將導致電晶體有一集極電流流通，以至於電晶體不能完全呈截止狀態而引起誤動作現象。

為避免上述缺點，最有效的方法之一係提高電晶體開始有基極電流通的電壓。由於電晶體基極—射極間的電壓降 V_{BE} 為一定值，故可利用圖 12 所示之電路方式，在電晶體的基極電路中插入一只或兩只二極體。如此，基極電流開始流通的電壓即

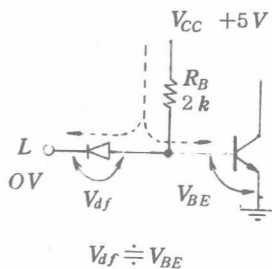


圖 11

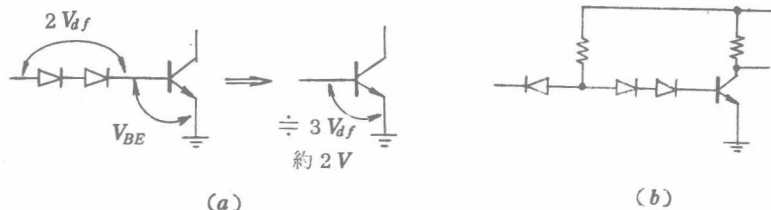


圖 12

可提高 $2V_{df}$ 之值。使用矽二極體的場合， V_{df} 約為 $0.65 \sim 0.7V$ ，串聯兩只矽二極體即可提高 $1.3V$ 之電壓。電路經如此修改後，若輸入側之信號為“L”，則自 V_{CC} 經 R_B 之電流將全部流至輸入側，而無任何電流流向電晶體之基極。電晶體因而可處於完全的截止狀態。此時，加於電晶體基極電路上之二極體稱為 level shift diode。

圖 12 (b) 所示之電路在使用上仍具有下述之缺點，即電晶體在呈截止狀態，亦即輸出“H”狀態信號期間，通過集極—基極結合面之逆方向電流因受二極體之阻止作用而不能自基極側流出。因而勢需流向射極側。此時，集極側便有上述電流之 h_{FE} 倍之電流通過。該電流之流通將使原輸出為“H”之電壓準位下降。在較嚴重的情況下可能使原來應為“H”之信號變為“L”狀態之信號。

今設電晶體之 h_{FE} 為 100，集極側之負荷電阻為 $6K\Omega$ ，則

$$V_C = V_{CC} - I_{CEO} \cdot R_C$$

$$I_{CEO} = h_{FE} \cdot I_{CBO} \quad (I_{CBO} : \text{基極—集極之洩漏電流})$$

設“H”與“L”電壓準位之境界為 $1.3V$ ，則

$$1.3 = 5 - 6 \times (100 \cdot I_{CBO})$$

$$\therefore I_{CBO} = 0.006mA = 6\mu A$$

換句話說，只需 $6\mu A$ 之洩漏電流即可使輸出之電壓降至“L”狀態。

為避免此種缺點可使用圖 13 所示，在基極與射極間接一電阻作為洩漏電流之通路。今設洩漏電流為 $10\mu A$ ，而洩放用之電阻為 $5K\Omega$ ，