

王 忆 何乐年 著

CMOS低压差线性稳压器



科学出版社

CMOS 低压差线性稳压器

王 忆 何乐年 著

科 学 出 版 社

北 京

内 容 简 介

本书系统地介绍了 CMOS 低压差线性稳压器 (LDO) 芯片设计技术, 包括系统结构与组成, 以及基准电路、误差放大器、辅助电器等, 对其中的设计关键技术, 例如频率补偿、电源噪声抑制、大信号响应等技术有详细的分析。在电路理论分析的基础上, 提出了低功耗 LDO、无片外电容 LDO 以及高电源噪声抑制 LDO 芯片的设计方法, 并有详细仿真与测试结果。

本书可作为集成电路设计、微电子、电子信息工程等专业的高年级本科生和研究生学习模拟 CMOS 集成电路设计的教材, 也可供从事模拟集成电路设计的工程师参考。

图书在版编目(CIP)数据

CMOS 低压差线性稳压器/王忆, 何乐年著. —北京: 科学出版社, 2012

ISBN 978-7-03-034534-9

I. C… II. ①王… ②何… III. CMOS 电路-稳压器 IV. TM44

中国版本图书馆 CIP 数据核字 (2012) 第 111661 号

责任编辑: 魏斐杰 唐傑军/责任校对: 宋玲玲

责任印制: 张 倩封面设计: 陈 敬

科学出版社 出版

北京东黄城根北街 16 号

邮政编码 100717

<http://www.sciencep.com>

源海印刷有限责任公司印刷

科学出版社发行 各地新华书店经销

*

2012 年 6 月第 一 版 开本: B5 (720×1000)

2012 年 6 月第一次印刷 印张: 17 1/4

字数: 336 000

定价: 50.00 元

(如有印装质量问题, 我社负责调换)

前 言

集成电路是我国战略性新兴产业——新一代信息技术产业的基础，集成电路的发展大大推动了现代通信技术、计算机技术和网络技术等的发展。目前，正是我国集成电路设计产业迅猛发展时期，我们撰写本书，希望能为促进我国集成电路设计产业的发展起到推动作用。

CMOS 技术已经成为模拟集成电路的主要技术，低压差线性稳压器 (LDO) 芯片设计涉及模拟集成电路设计中一些基本概念。我们在对 LDO 设计研究过程中发现，作为模拟电路核心的运算放大器的一些基本特性及其应用，通过 LDO 的设计可以被加深认识，这为设计更大规模、性能更复杂的模拟集成电路打下了基础。

本书主要讨论 LDO 芯片电路结构、单元电路等，同时还有设计中的一些问题，包括稳定性、大信号问题、高电源电压抑制比问题等，对从事模拟集成电路的设计人员和研究人员具有一定的参考价值。本书的另外一个特点是给出三款 LDO 芯片设计实例，即低功耗 LDO、无片外电容 LDO 以及高电源噪声抑制 LDO 芯片的设计方法，这是浙江大学超大规模集成电路设计研究所的最新研究成果。

本书共分 9 章，前 4 章讨论 LDO 芯片的结构与单元电路，第 5~7 章对 LDO 的性能进行分析，第 8 章是辅助电路模块，第 9 章给出 LDO 设计的三个实例。浙江大学超大规模集成电路设计研究所的在读研究生邵亚利、宁志华、汤骁等同学分别阅读了有关章节，并帮助勘正错误，完成排版，在此向他们表示衷心感谢。

本书不完善之处在所难免，真诚希望国内同行和读者批评指正。

作者

2012 年 3 月

目 录

前言

第 1 章 绪论	1
1.1 稳压器芯片	1
1.2 LDO 芯片的基本原理	2
1.3 LDO 芯片研究热点	4
1.3.1 无片外负载电容 LDO 芯片	4
1.3.2 高电源噪声抑制 LDO 芯片	4
1.3.3 新型频率补偿方案	4
1.3.4 优化 LDO 瞬态响应	5
参考文献	5
第 2 章 LDO 的组成	6
2.1 基准电路	6
2.1.1 电压基准电路	7
2.1.2 电流基准电路	9
2.2 误差放大器	10
2.2.1 误差放大器的结构	11
2.2.2 极点分布	11
2.2.3 误差放大器的增益	13
2.2.4 误差放大器的带宽	13
2.2.5 误差放大器的摆率	13
2.2.6 误差放大器的工作电压范围	14
2.2.7 误差放大器的输出电压范围	14
2.2.8 误差放大器的输入电压范围	14
2.2.9 误差放大器的频率补偿方案	15
2.2.10 误差放大器的电源抑制特性	15
2.3 功率级	16
2.3.1 输出电流范围	16
2.3.2 功率管栅源电压变化范围	16

2.3.3	功率级的增益	17
2.3.4	功率级的带宽 (极点)	18
2.3.5	功率级的增益带宽积	18
2.3.6	功率管的栅电容	19
2.3.7	反馈电阻网络	19
2.3.8	片外负载电容	19
2.3.9	功率级的频率补偿方案	20
2.3.10	功率级的电源抑制特性	20
2.4	辅助电路	21
2.4.1	关断电路	21
2.4.2	启动电路	21
2.4.3	摆率增强电路	22
2.4.4	片外电容放电电路	23
2.4.5	限流电路	23
2.4.6	短路保护电路	24
2.4.7	过温保护电路	24
	参考文献	24
第 3 章	基准电路	25
3.1	电压基准电路	25
3.1.1	带隙电压基准的基本原理	25
3.1.2	利用 PTAT 电流产生基准电压	27
3.1.3	在运放的输出端产生基准电压	30
3.1.4	两种结构的性能比较	33
3.1.5	高电源抑制电压基准	34
3.2	电流基准电路	38
3.2.1	与电源无关电流基准电路的基本原理	38
3.2.2	理论与实际的差距	39
3.2.3	改善电流基准电路的电源抑制特性	39
3.2.4	利用不同电阻温度特性和二极管的反向电流减小基准电流的 温漂系数	44
3.2.5	全 CMOS 电流基准电路	45
	参考文献	50

第 4 章 误差放大器和功率级	51
4.1 第二级放大器结构	51
4.1.1 电源电压对第二级放大器的影响	52
4.1.2 第二级放大器的输出范围	53
4.1.3 高/低压 MOS 管和共源共栅结构	54
4.2 第一级放大器结构	56
4.2.1 第一级放大器输入管类型	56
4.2.2 第一级放大器负载 MOS 管和第二级放大器输入管的关系	57
4.2.3 折叠结构第一级放大器	64
4.2.4 利用共源共栅管屏蔽输入管的寄生电容	68
参考文献	69
第 5 章 频率补偿	71
5.1 固定零点频率补偿方案	71
5.1.1 早期 LDO 频率补偿方案	71
5.1.2 单位增益频率补偿模块	73
5.2 极点-极点追踪频率补偿方案	77
5.3 零极点追踪电路	81
5.3.1 Kwok 和 Mok 的零点-极点追踪频率补偿方案	81
5.3.2 受控电阻生成电路	85
5.3.3 带去零电阻的单米勒电容	91
5.3.4 利用单位增益补偿模块的零点-极点追踪频率补偿方案	95
5.3.5 包含伪 ESR 电阻的功率级	102
参考文献	110
第 6 章 电源噪声抑制	111
6.1 单级放大器电源噪声抑制特性	112
6.1.1 NMOS 管输入差分放大器	114
6.1.2 NMOS 管输入共源级放大器	122
6.1.3 NMOS 管输入源跟随器	135
6.1.4 PMOS 管输入差分放大器	142
6.1.5 PMOS 管输入共源级放大器	153
6.1.6 PMOS 管输入源跟随器	159
6.2 LDO 电路结构与电源噪声抑制特性	164

6.2.1	同时优化三个放大器的电源噪声抑制特性	164
6.2.2	第二级放大器和功率级所提供的电源噪声相互抵消	170
6.2.3	第一级放大器和第二级放大器所提供的电源噪声相互抵消	173
6.2.4	三级放大器提供的电源噪声相互抵消	181
	参考文献	186
第 7 章	LDO 大信号响应和摆率增强电路	187
7.1	LDO 的大信号响应	187
7.1.1	在 LDO 输出端产生过冲电压	188
7.1.2	误差放大器输入电压范围和最大输出电流	190
7.1.3	第一级放大器对第二级放大器输入管栅电容充放电	193
7.1.4	第二级放大器对功率管栅电容充放电	195
7.1.5	摆率增强电路的工作机理和大信号振荡	198
7.2	摆率增强电路	203
7.2.1	以比较器为核心的摆率增强电路	203
7.2.2	侦测第一级差分放大器支路电流变化的摆率增强电路	205
7.2.3	以微分器为核心的摆率增强电路	208
7.2.4	零延时摆率增强电路	210
	参考文献	213
第 8 章	辅助电路	214
8.1	关断电路	214
8.2	启动电路	216
8.3	片外电容放电电路	217
8.4	限流电路	219
8.5	短路保护电路	221
8.6	过温保护电路	223
	参考文献	225
第 9 章	LDO 设计实例	226
9.1	低功耗 LDO 芯片	226
9.1.1	设计要点	226
9.1.2	低功耗 LDO 设计方案	227
9.1.3	芯片测试	232

9.2 无片外电容 LDO 芯片	236
9.2.1 设计要点	236
9.2.2 无片外电容 LDO 设计方案	239
9.2.3 芯片测试	244
9.3 高电源噪声抑制 LDO 芯片	249
9.3.1 设计要点	249
9.3.2 高电源噪声抑制 LDO 芯片设计方案	257
9.3.3 芯片测试	261
参考文献	266

第 1 章 绪 论

消费类电子产品已经成为人们日常生活中不可或缺的一部分，手机、MP4、PDA 和笔记本电脑等便携式电子设备在生活中扮演着重要角色。电源管理芯片在电子设备系统中担负起对电能的变换、分配、检测及其他电能管理的职责。电源管理芯片对电子系统而言是不可或缺的，其性能的优劣对整机的性能有着直接的影响。在上述消费类电子产品中，如果所使用的电路要求电源有高的噪声和纹波抑制，并要求占用 PCB 板面积小（如手机等手持电子产品），电路电源不允许使用电感器（如手机），电源需要具有瞬时校准和输出状态自检功能，要求稳压器降压及自身功耗低，线路成本低且方案简单，那么低压差线性稳压器（LDO）是最恰当的选择。这种电源包括如下技术：精密的电压基准，高性能、低噪声的运放，低压降调整管，低静态电流。本书的目的是分析研究 LDO 电路的设计要点，并针对不同的应用环境设计出具有针对性的 LDO 芯片。

1.1 稳压器芯片

随着节能成为当今世界的重大课题，在能源化工、机械制造以及航运等领域各种节能减排技术不断推陈出新。除了这些令人联想到噪声轰鸣的行业，作为世界经济重要支柱之一的信息技术应用领域的能耗在全球范围内也是非常惊人的。凌力尔特公司电源产品部产品市场经理 Tong Armstrong 在接受《中国电子报》记者采访时做了形象的说明：“以分发数以百万计的 YouTube 视频并保持经济运行的服务器功耗为例，在 2000 年至 2005 年间，其用电量翻了一番，到 2010 年再上升了近 75%。在 2005 年，为了使如 Google、Microsoft 和 Yahoo 等因特网巨头所拥有的世界数据中心保持在线状态，其耗电量相当于 14 家 10 亿 W 电厂的总发电量。仅美国的服务器群所消耗的电力就需要 5 家上述巨型发电厂昼夜不停地运转。2005 年，美国服务器群的耗电量达到了美国当年总发电量的 1.2%。这部分能耗的公用事业费为 27 亿美元。可见，单就美国的服务器群而言，能耗在此水平下降 1% 将意味着每年可以节省 2700 万美元！”由此可见，随着信息技术的不断进步，电源管理也越来越受到重视。

电源管理芯片包含的种类繁多，以 2009 年中国电源管理芯片市场产品结构为例（图 1-1），电源管理芯片可以归结为 12 个大类，其中线性稳压器、开关稳压器（DC/DC）、驱动芯片（Driver）以及电源管理单元（PMU）占据了大半江

山。而在这几个主要种类中，线性稳压器又占据了最大的市场份额。表 1-1 给出了几种主要的便携式设备用稳压器 IC 的性能比较。

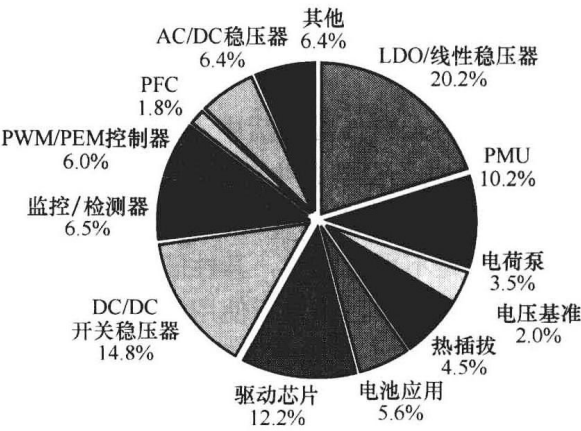


图 1-1 2009 年中国电源管理芯片市场产品结构

表 1-1 各种便携式设备用稳压器 IC 的性能比较

	线性稳压器	开关型 DC-DC 转换器	电荷泵	PMU
功能	降压	降压、升压、反相	反相、倍乘	降压、升压、反相
效率	中，与输入/输出电压差成反比	高，在轻载时效率较低	高，在轻载时效率较低	高，可在多种稳压方式中切换
外围器件	少	多，需要电感和电容	中等	多，如包含开关型 DC/DC 转换器则需要电感
纹波/噪声	没有纹波，噪声低，无 EMI	高，纹波与开关频率和外围器件有关，高 EMI	中等纹波，无 EMI	高，纹波与开关频率和外围器件有关，高 EMI
尺寸	小，需要散热体时较大	较大	较大	大
总体成本	低	高，主要来自外部元件	低	高

1.2 LDO 芯片的基本原理

LDO 是模拟集成电路中，利用负反馈机制进行线性实时控制的一个典型系统。图 1-2 给出了一个典型的 LDO 结构框图。在图 1-2 中，最基本的 LDO 芯片包含三个引脚，分别是输入电压 V_{IN} ，输出电压 V_{OUT} 和地 GND。其中输入电压还作为 LDO 芯片内部的电源电压 V_{DD} 使用。LDO 芯片的外围电路主要包括输入电压端和输出电压端的两个电容 C_{IN} 和 C_L ，以及连接到 LDO 芯片输出端的负载 R_L 。

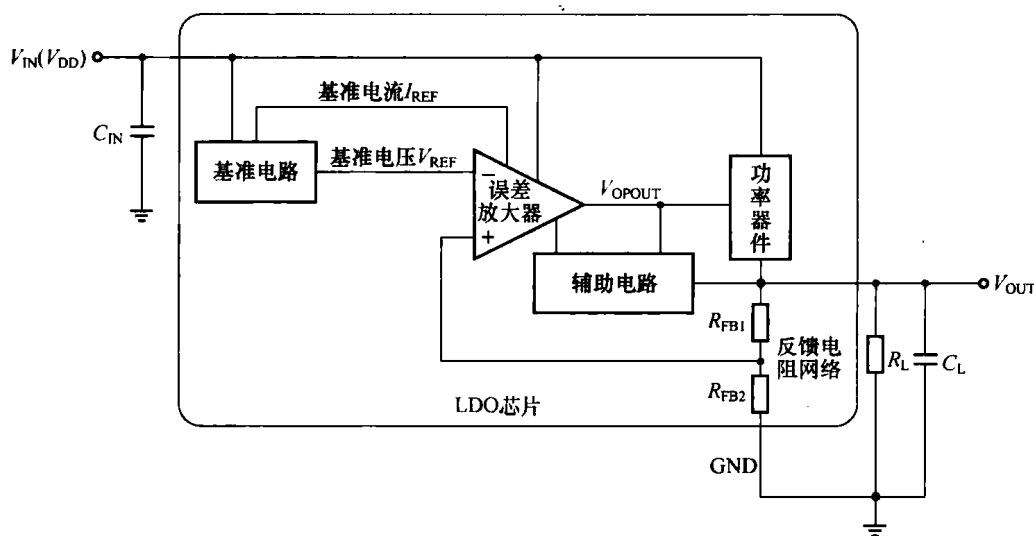


图 1-2 LDO 结构框图

LDO 芯片的核心模块是图 1-2 中的误差放大器和功率器件，它们通过一个电阻反馈网络构成一个负反馈闭环系统。当 LDO 输出端电压下降时，通过电阻反馈网络提供反馈信号，误差放大器同向输入端的电压上升，并通过和误差放大器反向输入端的基准电压进行比较，调整误差放大器输出信号 V_{OPOUT} ，从而驱使功率器件对外提供更多的电流，抬升 LDO 的输出电压；反之，当 LDO 输出端电压下降时，通过电阻反馈网络提供反馈信号，误差放大器同向输入端的电压下降，并通过和误差放大器反向输入端的基准电压进行比较，调整误差放大器输出信号 V_{OPOUT} ，驱使功率器件减少对外提供的电流，拉低 LDO 的输出电压。LDO 对输出电压变化的响应速度受到误差放大器带宽和摆率的限制和影响。

在早期的 LDO 芯片中，主要采用三极管工艺，因此不论是 LDO 芯片的静态功耗还是输入/输出电压之间的差值都较大。后来随着工艺的进步和 CMOS 器件的出现，以 PMOS 管作为功率器件，并利用 CMOS 器件搭建误差放大器成为 LDO 芯片设计的主流，至此 LDO 芯片的静态电流最低下降到 $4\mu\text{A}$ 以下，输入/输出电压差仅为 50mV 。由于这两个重要指标的进步，LDO 芯片被便携式电子器件广泛采用。

在 LDO 芯片中，除了误差放大器和功率器件之外，通常还需要两个电路模块，分别是基准电路和辅助电路。基准电路为 LDO 芯片提供基准电压和基准电流，在早期的设计中，基准电压可以通过齐纳二极管获得；后来随着带隙电压基准的出现，由于其精确性和较小的温漂系数，从而成为 LDO 芯片中使用最广泛的基准电压生成电路。LDO 芯片中的辅助电路，通常用来实现芯片启动上电、过流保护、短路保护以及过热保护等功能，以满足 LDO 芯片和使用 LDO 芯片

的电子系统能正常工作，并避免误操作带来的损害。

LDO 芯片中各个电路模块的具体参数和设计指标将在第 2 章中给出。

1.3 LDO 芯片研究热点

随着片上系统 SoC，以及手机、笔记本等消费类电子的发展与进步，LDO 芯片的设计热点也从之前的低功耗、大负载电流转移到目前的高电源噪声抑制 (PSR) 和全片内集成上来。目前 LDO 芯片的研究热点如下。

1.3.1 无片外负载电容 LDO 芯片

在传统的 LDO 芯片中，在芯片输出端需要添加片外负载电容 C_L (图 1-2) 来抑制输出过冲电压，并起到稳定 LDO 内部环路的作用。由于 LDO 的输出电压具有低噪声、低纹波、无电磁干扰 (EMI) 的特性，在大量 SoC 芯片或模数/数模转换芯片中，都用 LDO 作为一个内部模块为后续噪声敏感电路提供稳定而低噪的工作电压。在这种应用情况下，如果 LDO 的输出端需要片外负载电容，则在上述 SoC 等芯片中需要为 LDO 输出端留出专门的引脚与外部电容器件相连，这样不仅浪费了芯片面积，还增加了 PCB 板的面积以及使用片外电容所带来的额外开销。进一步，当 SoC 芯片中需要多个 LDO 模块来为不同的子模块供电时，由于输出电压的独立性，需要为上述每一个 LDO 模块提供独立的芯片引脚和片外负载电容，从而造成了系统成本的显著上升。为了解决这一问题，无片外负载电容的 LDO 芯片成为目前的一个研究热点。

1.3.2 高电源噪声抑制 LDO 芯片

随着信息技术的进步和手机 3G 网络的普及，新一代的便携式通信设备能在更短的时间内、更窄的带宽上以及消耗更少的能量来传递更多的信息。这就对其连接自然世界与数字处理芯片之间的模数/数模转换电路提出了更高的要求，不仅需要它们工作在更高的频率上，还需要拥有更高的信噪比。电源上的杂波作为噪声的一种，影响着模数/数模转换器的性能。因此如何在更高频段内抑制电源噪声，成为为模数/数模转换器供电的 LDO 芯片一个主要研究热点。

1.3.3 新型频率补偿方案

无片外负载电容和高电源噪声抑制成为目前 LDO 研究的两个热点，它们显著改变了 LDO 芯片的外部电路和零极点分布。因此运用传统 LDO 设计的频率补偿方案，例如，米勒电容补偿、片外负载电容寄生串联电阻 (ESR) 补偿，都不再适用于目前的热点 LDO 结构。因此，需要新型的频率补偿方案以满足在无

片外负载电容和高电源噪声抑制前提下 LDO 环路的稳定性。

1.3.4 优化 LDO 瞬态响应

当 LDO 负载电流或供电电压跳变时,会造成 LDO 输出电压的变化。随后 LDO 芯片通过自身的线性负反馈系统使得输出电压重新回到稳定值,这一响应过程称为 LDO 瞬态响应。在 LDO 瞬态响应中有两个重要指标,过冲电压和恢复时间。前者决定了 LDO 输出电压的最大变化,对于某些数字电路而言,当供电电压大于标准电压的 10%时会造成 MOS 管的击穿,从而使得芯片失效;后者决定了 LDO 输出电压重新恢复到稳定值所需要的时间。

LDO 的瞬态响应不仅由 LDO 环路的小信号特性决定,还涉及 LDO 环路中各级放大器对其负载电容进行充放电所造成的大信号响应。因此如何协调误差放大器中带宽、摆率以及功耗之间的关系,添加辅助电路以改善大信号响应等都成为目前 LDO 研究的一个热点。

参 考 文 献

- 陈东坡,何乐年,严晓浪.2006.一种低静态电流,高稳定性的 LDO 线性稳压器.电子与信息学报, 28 (8): 1526-1529.
- 冯晓伟.2008.电源系统芯片市场稳中有升技术突破不应忽视成本因素. http://news.ccidnet.com/art/1032/20080124/1352767_1.html.
- 杨洪强.2008.电子系统朝高可靠性方向发展电源管理芯片是根基.赛迪网-中国电子报.
- 与非网.2009.2009 年上半年中国电源管理芯片市场回顾. http://www.ic37.com/htm_news/2009_9/203827_908346.htm.
- Falconi C, D'Amico A, Scotti G, et al. 2008. Dual op amp, LDO regulator with power supply gain suppression for CMOS smart sensors and Microsystems. IEEE International Symposium on Circuits and Systems, (06): 2470-2473.
- Wang Y, Cui C R, Gong W C, et al. 2008. A CMOS low-dropout regulator with 3.3 μ A quiescent current independent of off-chip capacitor. APCCAS: 1320-1323.

第 2 章 LDO 的 组 成

LDO 是运算放大器和闭环负反馈系统的一个典型应用, 用来实现在不同输出电流情况下稳定输出电压的作用。式 (2-1) 给出了 LDO 输出电压的表达式; 图 2-1 给出了 LDO 的典型结构和基本组成模块。如图 2-1 所示, LDO 由最基本的四个模块组成, 分别是基准电路、误差放大器、功率级和辅助电路。在图 2-1 中, 功率级把芯片外的负载电阻和负载电容也囊括了进来, 这是因为这两个器件对 LDO 频率响应和工作点的变化有着显著影响。

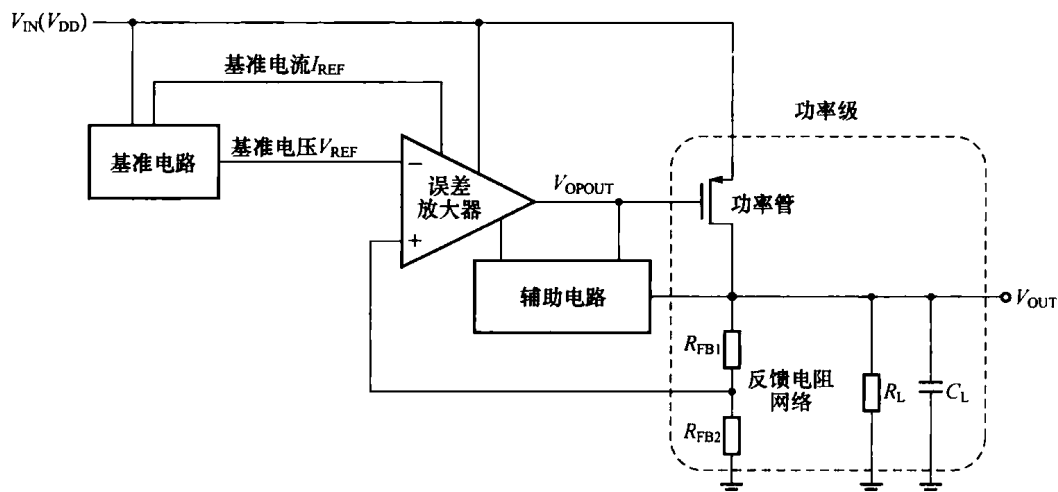


图 2-1 LDO 典型结构及组成

$$\begin{aligned}
 V_{OUT} &= V_{REF} \cdot \frac{A_{O,EA} \cdot A_{O,POW}}{1 + \frac{R_{FB2}}{R_{FB1} + R_{FB2}} \cdot A_{O,EA} \cdot A_{O,POW}} \\
 &= V_{REF} \cdot \frac{R_{FB1} + R_{FB2}}{R_{FB2}} \left[1 - \frac{1}{1 + \frac{R_{FB2}}{R_{FB1} + R_{FB2}} \cdot A_{O,EA} \cdot A_{O,POW}} \right] \quad (2-1)
 \end{aligned}$$

在本章中, 将根据图 2-1 和式 (2-1) 介绍各个模块的主要功能和主要设计指标, 具体的电路结构和理论分析将在稍后的章节中分别说明。

2.1 基准电路

从图 2-1 可以看出, 基准电路需要为误差放大器提供基准电压 V_{REF} 和基准电

流 I_{REF} 。因此基准电路通常包含电压基准电路和电流基准电路两个模块。

2.1.1 电压基准电路

在 LDO 电路中常用的电压基准电路是利用三极管带隙电压特性实现的带隙电压基准电路 (bandgap voltage reference circuit), 在后文中简称为 BG 电路。为了分析方便, 当 LDO 拥有足够大的环路增益时, 式 (2-1) 可以进一步简化为

$$V_{OUT} \approx V_{REF} \cdot \frac{R_{FB1} + R_{FB2}}{R_{FB2}} = V_{REF} \cdot \alpha \quad (2-2)$$

从式 (2-2) 可以看出, 基准电压 V_{REF} 上的任何误差都会被放大 α 倍。根据不同的应用, α 的取值为 1~5。因此相较于 LDO 对噪声、PSR 的指标, 电压基准电路在这方面有更高的要求。并且基准电压需要尽可能做到不受温度、工作电压以及制造工艺的影响。将从以下几个方面来衡量电压基准电路的性能。

1. 温漂系数

温漂系数是衡量带隙基准电压源输出电压随温度变化的一个性能参数, 单位为 ppm/°C。表示当温度变化 1°C 时, 输出电压变化的百万分比。其计算公式为 [(基准电压最大值 - 基准电压最小值)/(基准电压的平均值 × 温度范围)] × 1000000 符号表达式为

$$T_{dft,BG} = \frac{V_{BG,max} - V_{BG,min}}{V_{BG,mean} (T_{max} - T_{min})} \times 1000000 \quad (\text{ppm}/^{\circ}\text{C}) \quad (2-3)$$

根据式 (2-2) 和式 (2-3) 可以计算出, LDO 的温漂系数为

$$\begin{aligned} T_{dft,LDO} &= \frac{V_{LDO,max} - V_{LDO,min}}{V_{LDO,mean} (T_{max} - T_{min})} \times 1000000 \\ &= \frac{\alpha \cdot V_{BG,max} - \alpha \cdot V_{BG,min}}{\alpha \cdot V_{BG,mean} (T_{max} - T_{min})} \times 1000000 \\ &= T_{dft,BG} \quad (\text{ppm}/^{\circ}\text{C}) \end{aligned} \quad (2-4)$$

从式 (2-4) 中可以看出, LDO 的输出电压和基准电压拥有相同的温度系数。

2. 电源电压漂移系数

电源电压漂移系数是衡量带隙基准电压源输出电压随电源电压变化的一个主要性能参数。其观测是对直流工作点的测量, 属于大信号响应。因此这个性能需要和基准电压的电源抑制性能区分开。类似于温漂系数, 可以通过以下公式来量化这种大信号响应, 即

[(基准电压最大值 - 基准电压最小值)/(基准电压的平均值 × 电源电压变化范围)] 符号表达式为

$$V_{\text{dft,BG}} = \frac{V_{\text{BG,max}} - V_{\text{BG,min}}}{V_{\text{BG,mean}}(V_{\text{DD,max}} - V_{\text{DD,min}})} \times 100 \quad (\%/V) \quad (2-5)$$

3. 输出噪声

输出噪声是衡量带隙基准电压源输出端噪声大小的一个性能参数。该参数对噪声敏感系统十分重要，例如，模拟-数字转换器（analog-digital converter, ADC）、低噪声放大器（low noise amplifier, LNA）等。其计算方法为测量带隙基准输出端的噪声谱密度，在关心的频率范围内对噪声谱积分，然后对积分值开方，从而获得带隙基准输出端在关心的频率范围内的噪声大小。若记电压基准电路的输出端噪声为 $N_{\text{OUTPUT,BG}}$ ，根据式 (2-2)，可以计算出 LDO 输出电压的噪声至少为

$$N_{\text{OUTPUT,LDO}} = \alpha \cdot N_{\text{OUTPUT,BG}} \quad (2-6)$$

4. 功耗

功耗是衡量电路在正常工作情况下消耗电流多少的一个参数。为了获得更小的噪声以及更快的响应速度，都需要增加功耗。然而芯片由于应用的要求，以及散热条件的制约，其功耗受到制约。因此每个单元电路都会有相应的功耗要求。

5. 电源抑制

电源抑制（power supply reject, PSR）是衡量电路对电源线上噪声抑制能力的参数。对于带隙电压基准，定义电源抑制为基准电压变化与电源电压变化的比值，以增益的形式出现，单位为 dB。因此电源抑制特性属于电路的小信号特性，在测量电源抑制时，电路的直流工作点没有发生改变，这点和电源电压漂移系数有着显著的区别。

$$\text{PSR}_{\text{BG}} = 20\lg(\Delta v_{\text{OUT,BG}}/\Delta v_{\text{DD}}) = 20\lg(\Delta v_{\text{REF}}/\Delta v_{\text{DD}}) \quad (2-7)$$

根据式 (2-2) 和式 (2-7)，可以计算出 LDO 输出电压的电源抑制至少为

$$\text{PSR}_{\text{LDO}} = 20\lg(\alpha \cdot \Delta v_{\text{OUT,BG}}/\Delta v_{\text{DD}}) = 20\lg\alpha + \text{PSR}_{\text{BG}} \quad (2-8)$$

6. 面积

带隙电压基准电路中需要使用电阻这种无源器件。尽管温度系数主要受电阻比值的影响，但为了消耗的功耗更低，通常需要大的电阻阻值来减小电流。电阻的面积和其阻值大小成正比关系，因此电阻面积和功耗之间存在取舍关系。

另外，为了获得更小的输出噪声，需要使用更大尺寸的 MOS 管来减小闪烁噪声，并且增大三极管之间的比值也能有效降低输出噪声（具体计算在第 3 章中给出），进而电压基准电路的输出噪声和面积之间也存在取舍关系。