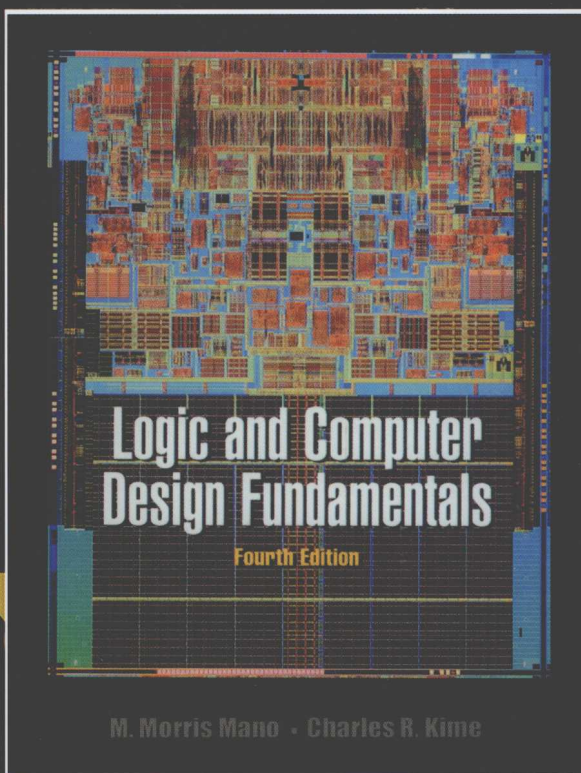


# 逻辑与计算机设计基础

(美) M. Morris Mano Charles R. Kime 著 邝继顺 等译  
加州大学洛杉矶分校 威斯康星大学麦迪逊分校 湖南大学

Logic and Computer Design Fundamentals  
Fourth Edition



计 算 机 科 学 丛 书

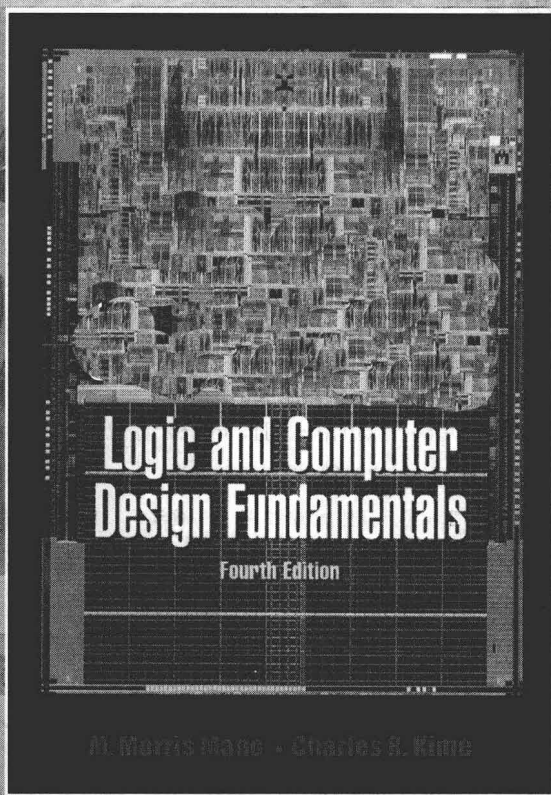
原书第4版

# 逻辑与计算机设计基础

(美) M. Morris Mano Charles R. Kime 著  
加州大学洛杉矶分校 威斯康星大学麦迪逊分校

邝继顺 袁晓坊 何海珍 凌纯清 袁文澹 译  
湖南大学

Logic and Computer Design Fundamentals  
Fourth Edition



机械工业出版社  
China Machine Press

本书以一台通用计算机为线索，由浅入深地讲解了逻辑设计、数字系统设计和计算机设计。其中，第1章到第5章为逻辑设计，包括数字系统与信息、组合逻辑电路及其设计、算术功能块与硬件描述语言以及时序电路；第6章到第8章为数字系统设计，包括可选的设计话题：数据通路、算术逻辑单元、移位寄存器、一个简单计算机的结构、单周期硬连线控制、多周期硬连线控制等，寄存器与寄存器传输以及存储器基础；第9章到第13章为计算机设计，包括计算机设计基础、指令集结构、RISC与CISC中央处理单元、输入输出与通信以及存储系统。书中附有60个大部分来自现代日常生活中产品设计的真实例子和问题，可以激发读者的学习兴趣。

本书不仅可以作为计算机科学、计算机工程、电子技术、机电一体化等专业学生学习硬件的一本绝佳教材，也可以作为弱电类工程师和计算机科学工作者的理想参考书籍。

Authorized translation from the English language edition, entitled LOGIC AND COMPUTER DESIGN FUNDAMENTALS, 4E, 9780131989269 by MANO, M. MORRIS; KIME, CHARLES R., published by Pearson Education, Inc., publishing as Prentice Hall, Copyright © 2008.

All rights reserved. No part of this book may be reproduced or transmitted in any form or by any means, electronic or mechanical, including photocopying, recording or by any information storage retrieval system, without permission from Pearson Education, Inc.

CHINESE SIMPLIFIED language edition published by PEARSON EDUCATION ASIA LTD., and CHINA MACHINE PRESS Copyright © 2012.

本书中文简体字版由 Pearson Education (培生教育出版集团) 授权机械工业出版社在中华人民共和国境内 (不包括中国台湾地区和香港、澳门特别行政区) 独家出版发行。未经出版者书面许可，不得以任何方式抄袭、复制或节录本书中的任何部分。

本书封底贴有 Pearson Education (培生教育出版集团) 激光防伪标签，无标签者不得销售。

封底无防伪标均为盗版

版权所有，侵权必究

本书法律顾问 北京市展达律师事务所

本书版权登记号：图字：01-2009-6674

图书在版编目 (CIP) 数据

逻辑与计算机设计基础 (原书第4版) / (美) 马诺 (Mano, M. M.), (美) 凯姆 (Kime, C. R.) 著; 邝继顺等译. —北京: 机械工业出版社, 2012. 4

(计算机科学丛书)

书名原文: Logic and Computer Design Fundamentals, Fourth Edition

ISBN 978-7-111-37311-7

I. 逻… II. ①马… ②凯… ③邝… III. 电子计算机-逻辑设计 IV. TP302.2

中国版本图书馆 CIP 数据核字 (2012) 第 015513 号

机械工业出版社 (北京市西城区百万庄大街 22 号 邮政编码 100037)

责任编辑: 朱秀英

北京京北印刷有限公司印刷

2012 年 6 月第 1 版第 1 次印刷

185mm×260mm·30.75 印张

标准书号: ISBN 978-7-111-37311-7

定价: 75.00 元

凡购本书, 如有缺页、倒页、脱页, 由本社发行部调换

客服热线: (010) 88378991; 88361066

购书热线: (010) 68326294; 88379649; 68995259

投稿热线: (010) 88379604

读者信箱: hzjsj@hzbook.com

文艺复兴以降，源远流长的科学精神和逐步形成的学术规范，使西方国家在自然科学的各个领域取得了垄断性的优势；也正是这样的传统，使美国在信息技术发展的六十多年间名家辈出、独领风骚。在商业化的进程中，美国的产业界与教育界越来越紧密地结合，计算机学科中的许多泰山北斗同时身处科研和教学的最前线，由此而产生的经典科学著作，不仅擘划了研究的范畴，还揭示了学术的源变，既遵循学术规范，又自有学者个性，其价值并不会因年月的流逝而减退。

近年，在全球信息化大潮的推动下，我国的计算机产业发展迅猛，对专业人才的需求日益迫切。这对计算机教育界和出版界都既是机遇，也是挑战；而专业教材的建设在教育战略上显得举足轻重。在我国信息技术发展时间较短的现状下，美国等发达国家在其计算机科学发展的几十年间积淀和发展的经典教材仍有许多值得借鉴之处。因此，引进一批国外优秀计算机教材将对我国计算机教育事业的发展起到积极的推动作用，也是与世界接轨、建设真正的世界一流大学的必由之路。

机械工业出版社华章公司较早意识到“出版要为教育服务”。自1998年开始，我们就将工作重点放在了遴选、移译国外优秀教材上。经过多年的不懈努力，我们与Pearson, McGraw-Hill, Elsevier, MIT, John Wiley & Sons, Cengage等世界著名出版公司建立了良好的合作关系，从他们现有的数百种教材中甄选出Andrew S. Tanenbaum, Bjarne Stroustrup, Brian W. Kernighan, Dennis Ritchie, Jim Gray, Alfred V. Aho, John E. Hopcroft, Jeffrey D. Ullman, Abraham Silberschatz, William Stallings, Donald E. Knuth, John L. Hennessy, Larry L. Peterson等大师名家的一批经典作品，以“计算机科学丛书”为总称出版，供读者学习、研究及珍藏。大理石纹理的封面，也正体现了这套丛书的品位和格调。

“计算机科学丛书”的出版工作得到了国内外学者的鼎力襄助，国内的专家不仅提供了中肯的选题指导，还不辞劳苦地担任了翻译和审校的工作；而原书的作者也相当关注其作品在中国的传播，有的还专程为其书的中译本作序。迄今，“计算机科学丛书”已经出版了近百个品种，这些书籍在读者中树立了良好的口碑，并被许多高校采用为正式教材和参考书籍。其影印版“经典原版书库”作为姊妹篇也被越来越多实施双语教学的学校所采用。

权威的作者、经典的教材、一流的译者、严格的审校、精细的编辑，这些因素使我们的图书有了质量的保证。随着计算机科学与技术专业学科建设的不断完善和教材改革的逐渐深化，教育界对国外计算机教材的需求和应用都将步入一个新的阶段，我们的目标是尽善尽美，而反馈的意见正是我们达到这一终极目标的重要帮助。华章公司欢迎老师和读者对我们的工作提出建议或给予指正，我们的联系方式如下：

华章网站：[www.hzbook.com](http://www.hzbook.com)

电子邮件：[hzjsj@hzbook.com](mailto:hzjsj@hzbook.com)

联系电话：(010) 88379604

联系地址：北京市西城区百万庄南街1号

邮政编码：100037



华章教育

华章科技图书出版中心

如今我们生活在信息时代。试想，如果没有了网络、电脑、手机和电视，世界会变得怎样？答案一定是世界将变得暗淡无光，甚至是悲惨的！数字电路与计算机技术作为其他技术的重要基础之一，成就了当今人们高效有序、丰富多彩的工作与生活。从发明晶体管和集成电路到现在，数字电路和数字系统设计技术已经红红火火地走过了半个多世纪，计算机技术更是在最近三十年得到了跳跃式的发展。人们对未来充满着更多美好的期望，数字电路与计算机必将承载着这一切向更广范围、更高水准延伸与发展。

从1997年至今，本书的英文版已经发行了4个版本，均受到了读者的广泛好评。第4版除了为读者提供学习逻辑设计、数字系统设计和计算机设计的基础知识之外，还包含有相关研究领域和行业的最新发展状况。从基础理论到系统方法、从实用技术到现代化工具，本书从各个方向向读者展示了一个自然而流畅、高效并富有哲理的数字电路设计世界。

本书以一台通用计算机为线索，由浅入深地讲解了逻辑设计、数字系统设计和计算机设计。其中，第1章到第5章为逻辑设计，包括数字系统与信息、组合逻辑电路及其设计、算术功能块与硬件描述语言，以及时序电路；第6章到第8章为数字系统设计，包括可选的设计话题：数据通路、算术逻辑单元、移位寄存器、一个简单计算机的结构、单周期硬连线控制、多周期硬连线控制等，寄存器与寄存器传输，以及存储器基础；第9章到第13章为计算机设计，包括计算机设计基础、指令集结构、RISC与CISC中央处理器、输入输出与通信，以及存储系统。书中附有60个大部分来自现代日常生活中产品设计的真实例子和问题，可以激发读者的学习兴趣。配套网站 (<http://www.prenhall.com/mano>) 提供了大量的辅助信息，包括教师手册、补充读物、所有例子的VHDL和Verilog源文件、有关工具及网站的链接和习题解答等。从其编排可以清楚地看出，本书不仅可以作为计算机科学、计算机工程、电子技术、机电一体化等专业学生学习硬件的一本绝佳教材，也可以作为弱电类工程师和计算机科学工作者的理想参考书籍。

本书由袁晓坊翻译第1、12章，何海珍翻译第2、3章，凌纯清翻译第4、6章，王伟征翻译第5章，周颖波翻译第7章，张玲翻译第8、13章，袁文澹翻译第9、10章，刘铁桥翻译第11章。邝继顺参加了第2、9章的翻译，并对全部译文进行了审校与润饰。由于译者水平有限，译文中疏漏和错误在所难免，欢迎广大读者批评指正。

译者

2011年12月于湖南长沙

本书的目的是为广大读者提供学习逻辑设计、数字系统设计和计算机设计的基础知识，本书第4版包含了近十年与课程内容相关方面的最新发展情况。从1997年的第1版开始，作者就不断对其进行修改，提供了一种独一无二的将逻辑设计与计算机设计原理结合在一起的方法，并特别强调硬件。过去几年，教材一直紧跟工业的发展趋势，增加了新的材料如硬件描述语言，删除或者弱化了某些正变得不太重要的内容，修改了某些内容以反映计算机技术和计算机辅助设计所发生的变化。

在第4版中，我们不仅关注如何教好这门课，而且也关注工业发展的趋势。大部分来自现代日常生活中产品设计的60个“现实世界”的例子和问题，可以激发读者的学习兴趣，并为其提供实践的解决方案。在章节组织方面的修改可以使教师更容易为学生量身定做所要学习的内容，同时适用于电气与计算机工程专业和计算机科学专业的读者。

在这个版本中，我们首先将原来第3章中关于设计的一般性介绍和原来第4章中的功能模块结合在一起形成新的第3章。原来第3章中关于设计的一些科学内容现在作为必备的基础分布在多个章节中，并附有例子和说明。用于组合电路和算术电路的硬件描述语言放到第4章，以便平衡章节篇幅。过去第3章中有关技术方面的内容，包括时序、可编程逻辑出现在新的第6章中，教师可以根据课程教学大纲进行适当的选择和讲解。经过重新编排的第6章，允许那些对相关技术要求较少的人更早地接触时序电路，并为一些专题提供更为广泛的、必备的背景知识。况且，把技术性话题放在数字系统设计中比放在较早介绍的基本逻辑设计中更加合适。第6章还包含一些CMOS电路以及系统之间进行异步交互的新的信息，包括输入同步和亚稳态。

原来的第8章连同用来对复杂时序电路和控制单元进行流水线式设计的算法状态机(ASM)被取消了，第8章里面的概念被分散到第5章和第7章中。一种新的状态机图形表示代替了ASM。这个状态机图是在传统状态图的基础上建模而成的，它能生动地用图形的方式表示出用硬件描述语言进行建模所具有的自然的灵活性。还有，在第7章，我们把合成数据通路和控制单元的设计过程进行了形式化，并举例给予了说明。

本书第4版除了提供完整的数字和计算机设计内容之外，还特别强调基本原理为现代设计服务。从简单的组合逻辑应用到在一个RISC核上构建一个CISC结构，多个例子的清晰解释和渐进式的设计可以诠释书中内容。完整的传统内容包括计算机辅助设计、问题形式化、解决方案验证，以及解决问题的技能的培养，而灵活性则体现在可选的逻辑设计、数字系统设计和计算机设计以及硬件描述语言的相关内容中。第4版除了组织和内容方面的这些改变之外，其他方面的改变还有：(1)对嵌入式系统的简要介绍；(2)解释了在Espresso中实际使用的计算机辅助逻辑优化方法；(3)用液晶显示屏例子更换CRT显示器例子；(4)包括多CPU微处理器在内的体系结构方面的一些创新。

经过这些修订，书本第1章到第5章讲解逻辑设计，第6章到第8章研究数字系统设计，第9章到第13章关注计算机设计。这样的编排可以在逐渐地、自底向上地完成了各种函数设计，并将其应用到后续章节自顶向下的计算机设计之中之后，为读者提供牢固的数字系统设计的基础。下面是各章相关内容的概括。

第1章——数字系统与信息。这一章介绍数字计算机、嵌入式系统和包括数字、算术运算及编码在内的信息表示。

第2章——组合逻辑电路。这一章研究门电路和它们的类型，以及设计和优化的基本方法。

概念包括布尔代数、代数优化和卡诺图优化、Espresso 算法作为实用的 CAD 优化工具以及多级优化。

第 3 章——组合逻辑电路的设计。这一章以一个现代逻辑设计过程的概述开始。设计过程的详细步骤包括问题形式化、逻辑优化、到与非门和或非门的工艺映射，验证也包含在组合逻辑设计的实例中。另外，这一章还包含函数和组合设计的模块构建，包括使能和输入定值、译码、编码、代码转换、选择、分配和它们的实现。

第 4 章——算术功能块与硬件描述语言。这一章讲解算术功能块和它们的实现。除算术运算如加法、减法和自增用数字来表示之外，还对自减、填充、扩展和移位进行了描述和实现。介绍了综合过程和硬件描述语言。Verilog 和 VHDL 从第 3 章起就用来描述组合逻辑，从这一章起用来描述算术运算逻辑。

第 5 章——时序电路。这一章包含时序电路分析和设计。锁存器、主从触发器、边沿触发器都有涉及，并着重讲解了 D 触发器，而其他类型的触发器（SR、JK 与 T）在现代设计中用得比较少，只是简要地说明了一下。本章的重点是状态机图和状态表的形式化表示。一个时序电路完整的设计过程包括规格说明、形式化、状态分配、触发器输入和输出函数确定、优化、工艺映射以及验证。时序电路通常都太复杂而不能用传统的状态图来表示，但可以用状态机图模型来表示，这一章通过两个现实世界的例子来阐述和说明这一观点。这一章的最后用 VHDL 和 Verilog 描述了一个触发器和一个时序电路。

第 6 章——选择的设计主题。这一章介绍的内容侧重于底层技术的各个方面，包括 MOS 晶体管和 CMOS 电路、门时延和定时、组合电路和时序电路、电路之间的异步交互作用，以及可编程逻辑技术。其中，异步交互部分包括异步输入的同步和亚稳态，可编程逻辑包含只读存储器、可编程逻辑阵列和可编程阵列逻辑。

第 7 章——寄存器与寄存器传输。这一章讲解寄存器和它们的应用。移位寄存器和计数器的设计基于第 3 章和第 4 章讲解的触发器和某些函数及其实现的组合，只有行波计数器作为一个全新的概念加以介绍。讨论了寄存器传输的并行和串行方式，如何权衡时间与空间开销，其中有一节侧重于能执行多种运算的多功能寄存器的寄存器单元设计。数据通路和控制单元的协同过程使用了寄存器传输语言和状态机图，并且用两个现实世界的例子对其进行了解释，对所选的寄存器类型也用 Verilog 和 VHDL 语言进行了描述。

第 8 章——存储器基础。这一章介绍静态随机访问存储器（SRAM）和动态随机访问存储器（DRAM），以及基本存储器系统，还简单地介绍了静态随机访问存储器的各种不同类型。

第 9 章——计算机设计基础。这一章包括寄存器文件、功能单元、数据通路和两种简单计算机，包括一种单周期计算机和一种多周期计算机。重点在于数据通路和控制单元设计的形式化概念，以及用来设计具有特定指令和指令集的单周期和多周期计算机。

第 10 章——指令集结构。介绍指令集结构的相关问题，包括地址计算、寻址模式、指令结构和类型。讲解浮点数表示法和浮点运算，以及程序控制方法，包括过程调用与中断。

第 11 章——RISC 和 CISC 中央处理单元。这一章包含一些高性能处理器的概念，如流水式 RISC 和 CISC 处理单元。通过将一个微编码硬件加到一个修改了的 RISC 处理单元上，CISC 处理单元可以使用 RISC 的流水线来执行 CISC 指令集，这是当今 CISC 处理单元使用的一种方法。除此之外，还介绍了高性能 CPU 在概念和结构方面的创新，其中包括两个多 CPU 微处理器的例子。

第 12 章——输入输出与通信。这一章讲解如何在 CPU 和内存之间、输入输出接口和外围设备之间进行数据传送。讨论了键盘、液晶显示器（LCD）、硬盘驱动器等外部设备和键盘接口，以及包括通用串行总线（USB）在内的串行通信和中断系统的实现。

第 13 章——存储系统。特别重点关注存储器的分层。引入了“访问的局部性”的概念，并

通过高速缓存和内存之间、内存和硬盘之间的关系对其进行了详细讲解。分析了高速缓存设计的各种参数。存储器管理重点关注分页管理和支持虚拟存储的转换后援缓冲器。

除了教材本身之外，还提供了一个配套网站 (<http://www.prenhall.com/mano>) 和一本教师手册。配套网站的内容包括以下几个方面：1) 阅读补充材料，包括一些新材料和先前版本中删除掉的部分内容；2) 所有例子的 VHDL 和 Verilog 源文件；3) 连接到用于 FPGA 设计和 HDL 模拟的计算机辅助设计工具的链接；4) 全书大约 1/3 习题的答案；5) 勘误表；6) 第 1 章到第 9 章的幻灯片；7) 书中复杂图表的原件；8) 为学生和教师提供新信息、更新和更正内容的网站消息。我们鼓励教师定期查看网站上的信息以便了解网站的变化。教师手册包括书的使用建议以及所有习题的答案。从 Prentice Hall 到学校，每一个使用这本书上课的教师都有权限在线访问这本手册。使用建议还提供了在各种不同课程教学大纲下使用该教材的重要的详细信息。

由于本书覆盖逻辑和计算机设计的面很广，作为大二到大三学生的课程它有几个不同的目的。从第 1 章到第 10 章，去掉可选的内容外，其余部分可以作为计算机科学、计算机工程、电气工程或一般工程专业的学生一个学期学习硬件的课程。从第 1 章到第 5 章，或许再加上第 6 章到第 8 章一些可选部分是对逻辑设计的一个基本介绍，对电气工程和计算机工程专业的学生来说，这些内容只要一个季度的学习时间就够了。一个学期学完第 1 章到第 8 章的全部内容，将会学到更为强大、更加先进的逻辑设计方法。整本书在两个季度的时间内，可以为计算机工程和计算机科学专业的学生提供逻辑和计算机设计的基础知识。本书的全部内容再加上适当的补充材料或实验环节，可以作为两个学期学习逻辑设计和计算机结构的课程。由于取材广泛，并且处理得当，本书还是工程师和计算机科学工作者自学的理想书籍。最后，配套网站上提供的补充读物对实现这些不同的目标来说都是有益的。

在第 4 版的准备期间，我们征求了许多使用过本书前面几版的教师的意见，对超过 50 位教师进行了广泛的关于第 3 版内容及其使用情况的调查。另外，Vanderbilt 大学的 Bharat Bhuvu 教授和 San Jose 州立大学的 Donald Hung 教授，通过对第 3 版撰写评论提供了有用的反馈意见。我们非常感谢所有教师在第 4 版准备过程中的积极参与以及他们的建设性意见，特别感谢 Katherine Compton、Mikko Lipasti、Kewal Saluja 和 Leon Shohet 教授以及威斯康星大学麦迪逊分校电气与计算机工程系的 Michael Morrow 教师委员会。在他们提供的大量评论和建议的基础上，通过与第二作者的重点讨论，我们对原定第 4 版的内容进行了重大调整。我们还要感谢教师和学生对第 3 版提出的修正，尤其是 Dordt 大学的 Douglas De Boer 教授的修改意见。特别感谢威斯康星大学麦迪逊分校的 Divya Jhalani，她对教师手册和网站上新给出的习题进行了解答。我们感谢所有在 Prentice Hall 或其他地方的工作人员对出版所做出的努力。特别要感谢 Mike McDonald 编辑的指导、鼓励和支持，制作编辑 Dan Sandin 和 Irwin Zucker 对本书出版所做的富有成效的工作，以及 Bob Lentz 的一丝不苟的编辑工作。最后，特别感谢 Val Kime 对第 4 版整个过程持久的耐心和理解。

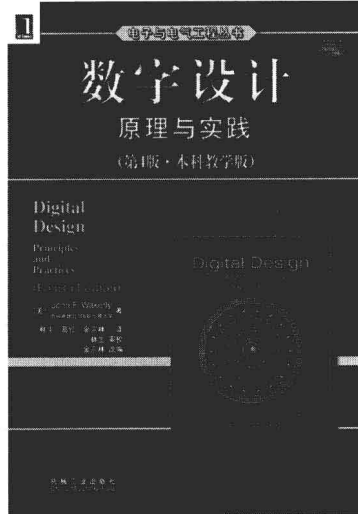
M. Morris Mano  
Charles R. Kime



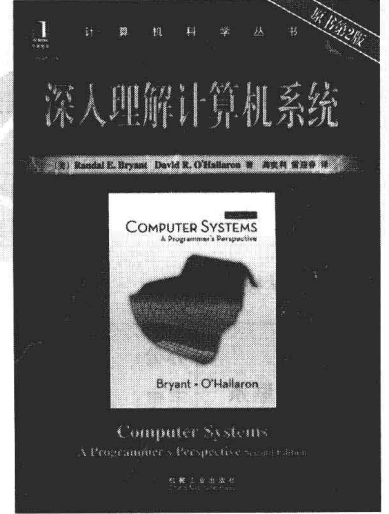
# 相关图书



计算机组成与体系结构：性能设计（原书第8版）  
作者：William Stallings 著  
ISBN：978-7-111-32878-0  
定价：79.00



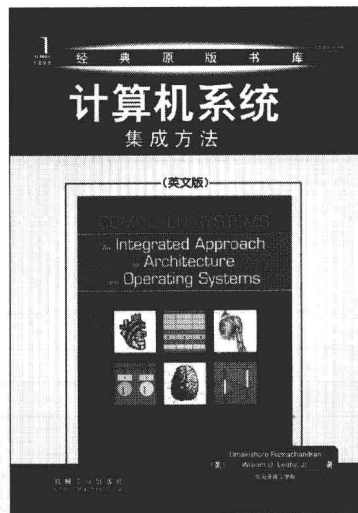
数字设计：原理与实践（第4版）  
作者：John F. Wakerly 著  
中文翻译版：978-7-111-20666-8, 75.00  
本科教学版：978-7-111-28973-9, 45.00



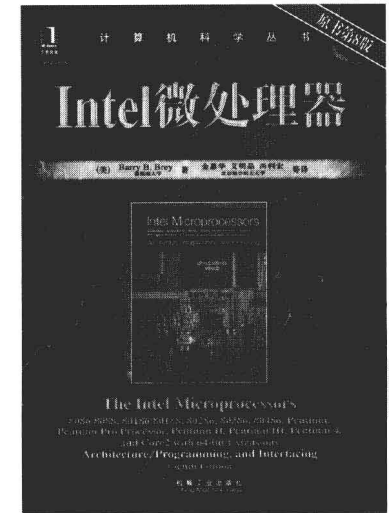
深入理解计算机系统（第2版）  
作者：Randal E. Bryant; David R. O'Hallaron 著  
中文版：978-7-111-32133-0, 定价：99.00  
英文版：978-7-111-32631-1, 定价：128.00



编译原理（第2版）  
作者：Alfred V. Aho; Monica S. Lam;  
Ravi Sethi; Jeffrey D. Ullman 著  
中文翻译版：978-7-111-25121-7, 定价：89.00  
本科教学版：978-7-111-26929-8, 定价：55.00  
英文影印版：978-7-111-32674-8, 定价：78.00



计算机系统：系统架构与操作系统的高度集成（英文版）  
作者：Umakishore Ramachandran;  
William D. Leahy, Jr. 著  
英文影印版：978-7-111-31955-9, 定价：69.00  
中文翻译版：2012年12月出版



Intel微处理器（原书第8版）  
作者：Barry B. Brey 著  
ISBN：978-7-111-30485-2  
定价：89.00

# 教师服务登记表

尊敬的老师：

您好！感谢您购买我们出版的\_\_\_\_\_教材。

机械工业出版社华章公司为了进一步加强与高校教师的联系与沟通，更好地为高校教师服务，特制此表，请您填妥后发回给我们，我们将定期向您寄送华章公司最新的图书出版信息！感谢合作！

个人资料（请用正楷完整填写）

|   |     |  |       |         |           |        |  |    |  |
|---|-----|--|-------|---------|-----------|--------|--|----|--|
| 教师姓名  |     | <input type="checkbox"/> 先生<br><input type="checkbox"/> 女士 | 出生年月  |         | 职务        |        | 职称：<br><input type="checkbox"/> 教授 <input type="checkbox"/> 副教授<br><input type="checkbox"/> 讲师 <input type="checkbox"/> 助教 <input type="checkbox"/> 其他 |    |  |
| 学校  |     |  |       | 学院      |           |        |  | 系别 |  |
| 联系电话  | 办公： |  |       | 联系地址及邮编 |           |        |  |    |  |
|   | 宅电： |  |       |         |           |        |  |    |  |
|   | 移动： |  |       | E-mail  |           |        |  |    |  |
| 学历  |     | 毕业院校   |       |         | 国外进修及讲学经历 |        |  |    |  |
| 研究领域  |     |  |       |         |           |        |  |    |  |
| 主讲课程  |     |  | 现用教材名 |         | 作者及出版社    | 共同授课教师 | 教材满意度  |    |  |
| 课程：<br><input type="checkbox"/> 专 <input type="checkbox"/> 本 <input type="checkbox"/> 研<br>人数：      学期： <input type="checkbox"/> 春 <input type="checkbox"/> 秋 |     |  |       |         |           |        | <input type="checkbox"/> 满意 <input type="checkbox"/> 一般<br><input type="checkbox"/> 不满意 <input type="checkbox"/> 希望更换                                  |    |  |
| 课程：<br><input type="checkbox"/> 专 <input type="checkbox"/> 本 <input type="checkbox"/> 研<br>人数：      学期： <input type="checkbox"/> 春 <input type="checkbox"/> 秋 |     |  |       |         |           |        | <input type="checkbox"/> 满意 <input type="checkbox"/> 一般<br><input type="checkbox"/> 不满意 <input type="checkbox"/> 希望更换                                  |    |  |
| 样书申请  |     |  |       |         |           |        |  |    |  |
| 已出版著作   |     |  |       |         | 已出版译作     |        |  |    |  |
| 是否愿意从事翻译/著作工作 <input type="checkbox"/> 是 <input type="checkbox"/> 否   |     |  |       |         | 方向        |        |  |    |  |
| 意见和建议   |     |  |       |         |           |        |  |    |  |

填妥后请选择以下任何一种方式将此表返回：（如方便请赐名片）

地 址：北京市西城区百万庄南街1号 华章公司营销中心      邮编：100037

电 话：(010) 68353079 88378995      传真：(010)68995260

E-mail:hzedu@hzbook.com      marketing@hzbook.com      图书详情可登录<http://www.hzbook.com>网站查询

# 目 录

Logic and Computer Design Fundamentals, 4E

|                   |    |
|-------------------|----|
| 出版者的话             |    |
| 译者序               |    |
| 前言                |    |
| 第1章 数字系统与信息       | 1  |
| 1.1 信息表示          | 2  |
| 1.1.1 数字计算机       | 3  |
| 1.1.2 其他计算机       | 4  |
| 1.1.3 通用计算机的进一步说明 | 7  |
| 1.2 数制            | 8  |
| 1.2.1 二进制         | 9  |
| 1.2.2 八进制与十六进制    | 10 |
| 1.2.3 数字范围        | 11 |
| 1.3 算术运算          | 11 |
| 1.4 十进制编码         | 15 |
| 1.5 字符编码          | 16 |
| 1.5.1 ASCII 字符编码  | 16 |
| 1.5.2 校验位         | 18 |
| 1.6 格雷码           | 18 |
| 1.7 本章小结          | 20 |
| 参考文献              | 20 |
| 习题                | 21 |
| 第2章 组合逻辑电路        | 24 |
| 2.1 二值逻辑和逻辑门      | 24 |
| 2.1.1 二值逻辑        | 24 |
| 2.1.2 逻辑门         | 25 |
| 2.2 布尔代数          | 27 |
| 2.2.1 布尔代数的基本性质   | 28 |
| 2.2.2 代数处理        | 30 |
| 2.2.3 反函数         | 32 |
| 2.3 标准形式          | 32 |
| 2.3.1 最小项和最大项     | 33 |
| 2.3.2 积之和         | 35 |
| 2.3.3 和之积         | 36 |
| 2.4 两级电路的优化       | 36 |
| 2.4.1 成本标准        | 37 |
| 2.4.2 卡诺图结构       | 38 |
| 2.4.3 二变量的卡诺图     | 40 |
| 2.4.4 三变量的卡诺图     | 41 |
| 2.5 卡诺图的用法        | 43 |
| 2.5.1 质主蕴涵项       | 43 |
| 2.5.2 非质主蕴涵项      | 45 |
| 2.5.3 和之积优化       | 45 |
| 2.5.4 无关最小项       | 46 |
| 2.6 程序化的两级优化      | 48 |
| 2.7 多级电路优化        | 51 |
| 2.8 其他门类型         | 54 |
| 2.9 异或操作和异或门      | 57 |
| 2.10 高阻态输出        | 59 |
| 2.11 本章小结         | 60 |
| 参考文献              | 60 |
| 习题                | 60 |
| 第3章 组合逻辑电路的设计     | 65 |
| 3.1 设计过程          | 65 |
| 3.2 开始分层设计        | 69 |
| 3.3 工艺映射          | 71 |
| 3.4 验证            | 74 |
| 3.4.1 人工逻辑分析      | 74 |
| 3.4.2 模拟          | 75 |
| 3.5 组合函数模块        | 76 |
| 3.6 基本逻辑函数        | 76 |
| 3.6.1 定值、传输和取反    | 77 |
| 3.6.2 多位函数        | 77 |
| 3.6.3 使能          | 79 |
| 3.7 译码            | 80 |
| 3.7.1 译码器和使能结合    | 83 |
| 3.7.2 基于译码器的组合电路  | 84 |
| 3.8 编码器           | 85 |
| 3.8.1 优先编码器       | 85 |
| 3.8.2 编码器的扩展      | 87 |
| 3.9 选择            | 87 |
| 3.9.1 多路复用器       | 87 |

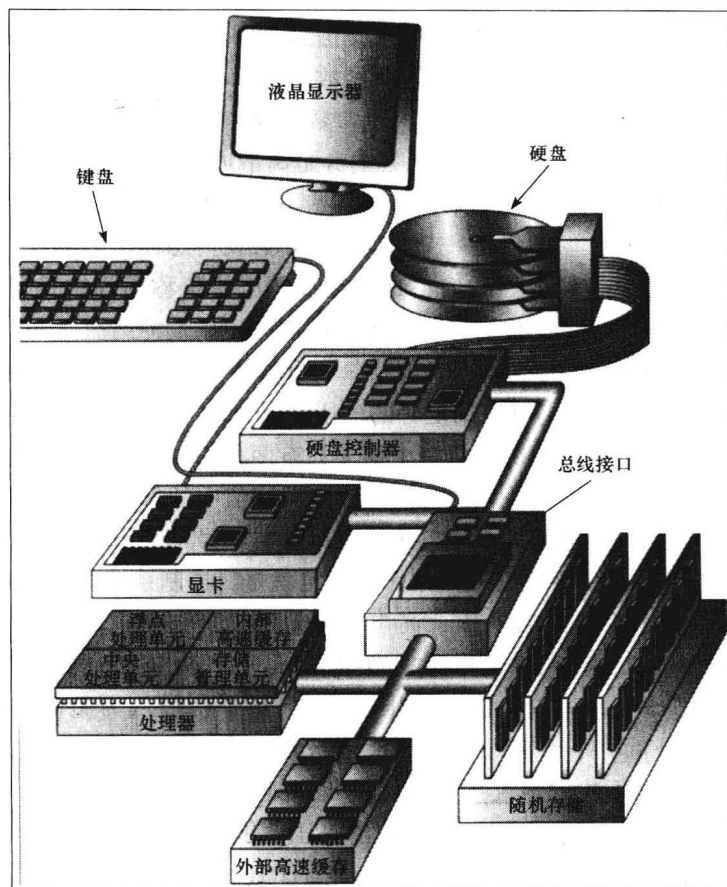
|                                      |     |                                 |     |
|--------------------------------------|-----|---------------------------------|-----|
| 3.9.2 基于多路复用器的组合电路 .....             | 90  | 5.3.3 标准图形符号 .....              | 144 |
| 3.10 本章小结 .....                      | 92  | 5.3.4 直接输入 .....                | 146 |
| 参考文献 .....                           | 92  | 5.4 时序电路分析 .....                | 147 |
| 习题 .....                             | 93  | 5.4.1 输入方程 .....                | 147 |
| 第4章 算术功能块与硬件描述语言 ..                  | 99  | 5.4.2 状态表 .....                 | 148 |
| 4.1 迭代组合电路 .....                     | 99  | 5.4.3 状态图 .....                 | 150 |
| 4.2 二进制加法器 .....                     | 100 | 5.4.4 时序电路模拟 .....              | 151 |
| 4.2.1 半加器 .....                      | 100 | 5.5 时序电路设计 .....                | 152 |
| 4.2.2 全加器 .....                      | 100 | 5.5.1 设计步骤 .....                | 153 |
| 4.2.3 二进制行波进位加法器 .....               | 101 | 5.5.2 构建状态图和状态表 .....           | 153 |
| 4.3 二进制减法 .....                      | 102 | 5.5.3 状态赋值 .....                | 158 |
| 4.3.1 补码 .....                       | 103 | 5.5.4 使用 D 触发器的设计 .....         | 159 |
| 4.3.2 采用二进制补码的减法 .....               | 104 | 5.5.5 无效状态的设计 .....             | 161 |
| 4.4 二进制加减法器 .....                    | 105 | 5.5.6 验证 .....                  | 162 |
| 4.4.1 有符号的二进制数 .....                 | 106 | 5.6 其他类型的触发器 .....              | 164 |
| 4.4.2 有符号二进制数的加法与减法 ..               | 107 | 5.7 状态机图及其应用 .....              | 166 |
| 4.4.3 溢出 .....                       | 108 | 5.7.1 状态机图模型 .....              | 166 |
| 4.5 其他的算术功能块 .....                   | 109 | 5.7.2 输入条件的约束 .....             | 168 |
| 4.5.1 压缩 .....                       | 110 | 5.7.3 使用状态机图的设计应用 .....         | 169 |
| 4.5.2 递增 .....                       | 111 | 5.8 时序电路的 HDL 表示——VHDL .....    | 175 |
| 4.5.3 递减 .....                       | 112 | 5.9 时序电路的 HDL 表示——Verilog ..... | 180 |
| 4.5.4 常数乘法 .....                     | 112 | 5.10 本章小结 .....                 | 184 |
| 4.5.5 常数除法 .....                     | 113 | 参考文献 .....                      | 185 |
| 4.5.6 零填充与符号扩展 .....                 | 113 | 习题 .....                        | 185 |
| 4.6 硬件描述语言 .....                     | 113 | 第6章 选择的设计主题 .....               | 193 |
| 4.6.1 硬件描述语言 .....                   | 114 | 6.1 设计空间 .....                  | 193 |
| 4.6.2 逻辑综合 .....                     | 115 | 6.1.1 集成电路 .....                | 193 |
| 4.7 硬件描述语言——VHDL .....               | 116 | 6.1.2 CMOS 电路工艺 .....           | 194 |
| 4.8 硬件描述语言——Verilog .....            | 123 | 6.1.3 工艺参数 .....                | 197 |
| 4.9 本章小结 .....                       | 129 | 6.2 门的传播延迟 .....                | 198 |
| 参考文献 .....                           | 129 | 6.3 触发器定时 .....                 | 199 |
| 习题 .....                             | 130 | 6.4 时序电路定时 .....                | 201 |
| 第5章 时序电路 .....                       | 135 | 6.5 异步交互 .....                  | 202 |
| 5.1 时序电路的定义 .....                    | 135 | 6.6 同步和亚稳态 .....                | 203 |
| 5.2 锁存器 .....                        | 137 | 6.7 同步电路陷阱 .....                | 208 |
| 5.2.1 SR 和 $\overline{SR}$ 锁存器 ..... | 138 | 6.8 可编程实现技术 .....               | 208 |
| 5.2.2 D 锁存器 .....                    | 140 | 6.8.1 只读存储器 .....               | 210 |
| 5.3 触发器 .....                        | 141 | 6.8.2 可编程逻辑阵列 .....             | 211 |
| 5.3.1 主从式触发器 .....                   | 141 | 6.8.3 可编程阵列逻辑器件 .....           | 213 |
| 5.3.2 边沿触发式触发器 .....                 | 144 | 6.9 本章小结 .....                  | 214 |

|                                    |     |  |     |
|------------------------------------|-----|--|-----|
| 参考文献                               | 215 | 8.5.2 DRAM 位片                          | 285 |
| 习题                                 | 215 | 8.6 DRAM 分类                            | 288 |
| 第 7 章 寄存器与寄存器传输                    | 219 | 8.6.1 同步 DRAM (SDRAM)                  | 289 |
| 7.1 寄存器与加载使能                       | 219 | 8.6.2 双倍数据速率 SDRAM<br>(DDR SDRAM)      | 290 |
| 7.2 寄存器传输                          | 222 | 8.6.3 Rambus <sup>®</sup> DRAM (RDRAM) | 291 |
| 7.3 寄存器传输操作                        | 223 | 8.7 动态 RAM 芯片阵列                        | 292 |
| 7.4 对 VHDL 和 Verilog 使用者的提醒        | 225 | 8.8 本章小结                               | 292 |
| 7.5 微操作                            | 225 | 参考文献                                   | 292 |
| 7.5.1 算术微操作                        | 226 | 习题                                     | 292 |
| 7.5.2 逻辑微操作                        | 227 | 第 9 章 计算机设计基础                          | 294 |
| 7.5.3 移位微操作                        | 228 | 9.1 简介                                 | 294 |
| 7.6 对单个寄存器的微操作                     | 229 | 9.2 数据通路                               | 294 |
| 7.6.1 基于多路复用器的传输                   | 229 | 9.3 算术逻辑运算单元                           | 297 |
| 7.6.2 移位寄存器                        | 231 | 9.3.1 算术运算电路                           | 297 |
| 7.6.3 行波计数器                        | 234 | 9.3.2 逻辑运算电路                           | 300 |
| 7.6.4 同步二进制计数器                     | 235 | 9.3.3 算术逻辑运算单元                         | 300 |
| 7.6.5 其他类型计数器                      | 238 | 9.4 移位寄存器                              | 301 |
| 7.7 寄存器单元设计                        | 240 | 9.5 数据通路描述                             | 303 |
| 7.8 基于多路复用器和总线的多寄存器<br>传输          | 244 | 9.6 控制字                                | 305 |
| 7.9 串行传输及其微操作                      | 247 | 9.7 一个简单的计算机结构                         | 309 |
| 7.10 寄存器传输控制                       | 250 | 9.7.1 指令集结构                            | 310 |
| 7.11 移位寄存器和计数器的 HDL<br>描述——VHDL    | 262 | 9.7.2 存储资源                             | 310 |
| 7.12 移位寄存器和计数器的 HDL<br>描述——Verilog | 263 | 9.7.3 指令格式                             | 311 |
| 7.13 微程序控制                         | 264 | 9.7.4 指令说明                             | 312 |
| 7.14 本章小结                          | 266 | 9.8 单周期硬连线控制                           | 314 |
| 参考文献                               | 266 | 9.8.1 指令译码器                            | 316 |
| 习题                                 | 266 | 9.8.2 指令和程序举例                          | 317 |
| 第 8 章 存储器基础                        | 273 | 9.8.3 单周期计算机观点                         | 319 |
| 8.1 存储器定义                          | 273 | 9.9 多周期硬连线控制                           | 319 |
| 8.2 随机访问存储器                        | 273 | 9.10 本章小结                              | 328 |
| 8.2.1 读写操作                         | 274 | 参考文献                                   | 328 |
| 8.2.2 定时波形                         | 275 | 习题                                     | 328 |
| 8.2.3 存储器特征                        | 276 | 第 10 章 指令集结构                           | 333 |
| 8.3 SRAM 集成电路                      | 277 | 10.1 计算机体系结构概念                         | 333 |
| 8.4 SRAM 芯片阵列                      | 281 | 10.1.1 基本计算机操作周期                       | 334 |
| 8.5 DRAM 芯片                        | 283 | 10.1.2 寄存器组                            | 334 |
| 8.5.1 DRAM 单元                      | 284 | 10.2 操作数寻址                             | 334 |
|                                    |     | 10.2.1 三地址指令                           | 335 |
|                                    |     | 10.2.2 两地址指令                           | 336 |

|        |                        |     |        |               |     |
|--------|------------------------|-----|--------|---------------|-----|
| 10.2.3 | 一地址指令                  | 336 | 11.3.3 | 数据通路结构        | 374 |
| 10.2.4 | 零地址指令                  | 336 | 11.3.4 | 控制结构          | 376 |
| 10.2.5 | 寻址结构                   | 337 | 11.3.5 | 数据阻塞          | 378 |
| 10.3   | 寻址模式                   | 339 | 11.3.6 | 控制阻塞          | 383 |
| 10.3.1 | 隐含模式                   | 340 | 11.4   | 复杂指令集计算机      | 386 |
| 10.3.2 | 立即模式                   | 340 | 11.4.1 | ISA 修改        | 387 |
| 10.3.3 | 寄存器和寄存器间接模式            | 340 | 11.4.2 | 数据通路修改        | 388 |
| 10.3.4 | 直接寻址模式                 | 341 | 11.4.3 | 控制单元修改        | 389 |
| 10.3.5 | 间接寻址模式                 | 342 | 11.4.4 | 微程序控制         | 391 |
| 10.3.6 | 相对寻址模式                 | 342 | 11.4.5 | 复杂指令的微程序      | 392 |
| 10.3.7 | 变址寻址模式                 | 343 | 11.5   | 其他有关设计        | 395 |
| 10.3.8 | 寻址模式小结                 | 343 | 11.5.1 | 高性能 CPU 概念    | 395 |
| 10.4   | 指令集结构                  | 344 | 11.5.2 | 最近的体系结构创新     | 397 |
| 10.5   | 数据传送指令                 | 345 | 11.6   | 本章小结          | 398 |
| 10.5.1 | 栈指令                    | 345 | 参考文献   | 399           |     |
| 10.5.2 | 独立 I/O 与存储器映射 I/O      | 346 | 习题     | 400           |     |
| 10.6   | 数据处理指令                 | 347 | 第 12 章 | 输入输出与通信       | 402 |
| 10.6.1 | 算术指令                   | 347 | 12.1   | 计算机的 I/O 系统   | 402 |
| 10.6.2 | 逻辑与位处理指令               | 348 | 12.2   | 外设举例          | 402 |
| 10.6.3 | 移位指令                   | 349 | 12.2.1 | 键盘            | 402 |
| 10.7   | 浮点数计算                  | 350 | 12.2.2 | 硬盘            | 403 |
| 10.7.1 | 算术运算                   | 350 | 12.2.3 | 液晶显示器         | 404 |
| 10.7.2 | 移码                     | 351 | 12.2.4 | I/O 传输速率      | 406 |
| 10.7.3 | 标准操作数格式                | 351 | 12.3   | I/O 接口        | 406 |
| 10.8   | 程序控制指令                 | 353 | 12.3.1 | I/O 总线与接口部件   | 407 |
| 10.8.1 | 条件分支指令                 | 354 | 12.3.2 | I/O 接口的例子     | 408 |
| 10.8.2 | 过程调用与返回指令              | 355 | 12.3.3 | 选通            | 409 |
| 10.9   | 程序中断                   | 356 | 12.3.4 | 握手            | 410 |
| 10.9.1 | 中断类型                   | 357 | 12.4   | 串行通信          | 411 |
| 10.9.2 | 处理外部中断                 | 357 | 12.4.1 | 同步传送          | 412 |
| 10.10  | 本章小结                   | 358 | 12.4.2 | 进一步认识键盘       | 412 |
| 参考文献   | 359                    |     | 12.4.3 | 基于包的串行 I/O 总线 | 413 |
| 习题     | 359                    |     | 12.5   | 传输模式          | 416 |
| 第 11 章 | RISC 和 CISC 中央处理<br>单元 | 363 | 12.5.1 | 程序控制传输的例子     | 417 |
| 11.1   | 流水线数据通路                | 363 | 12.5.2 | 中断传输          | 417 |
| 11.2   | 流水线控制                  | 367 | 12.6   | 中断优先级         | 418 |
| 11.3   | 精简指令集计算机               | 371 | 12.6.1 | 菊花链优先级        | 418 |
| 11.3.1 | 指令集结构                  | 371 | 12.6.2 | 并行优先级电路       | 420 |
| 11.3.2 | 寻址模式                   | 373 | 12.7   | 直接内存访问        | 421 |
|        |                        |     | 12.7.1 | DMA 控制器       | 421 |

|                       |     |                                 |     |
|-----------------------|-----|---------------------------------|-----|
| 12.7.2 DMA 传输 .....   | 422 | 13.3.5 概念综合 .....               | 437 |
| 12.8 本章小结 .....       | 423 | 13.3.6 指令 cache 和数据 cache ..... | 439 |
| 参考文献 .....            | 424 | 13.3.7 多级 cache .....           | 440 |
| 习题 .....              | 424 | 13.4 虚存 .....                   | 440 |
| 第 13 章 存储系统 .....     | 426 | 13.4.1 页表 .....                 | 442 |
| 13.1 分级存储体系 .....     | 426 | 13.4.2 转换后援缓冲器 .....            | 443 |
| 13.2 访问的局部性 .....     | 428 | 13.4.3 虚存和 cache .....          | 445 |
| 13.3 cache 存储器 .....  | 429 | 13.5 本章小结 .....                 | 445 |
| 13.3.1 cache 映射 ..... | 430 | 参考文献 .....                      | 445 |
| 13.3.2 行的大小 .....     | 435 | 习题 .....                        | 446 |
| 13.3.3 cache 加载 ..... | 436 | 索引 .....                        | 448 |
| 13.3.4 写方法 .....      | 436 |                                 |     |

## 数字系统与信息



本书的内容涉及逻辑电路与数字计算机。早期计算机的计算对象为离散的数值，称为数字 (digits, 拉丁语原意为手指)，这就是数字计算机 (digital computer) 的由来。数字一词广泛用在计算机、逻辑电路以及其他使用离散信息值的系统中，从而产生了数字电路 (digital circuit) 和数字系统 (digital system) 这样的专业术语。逻辑电路是指电路的操作对象只含有两种逻辑量：True(1) 和 False(0)。既然计算机是由逻辑电路构成的，它们的操作对象就一定也是由这两种逻辑量所构成的某种数值形式，这些数值形式可以用来表示十进制数字。如今，“数字电路”可看做是“逻辑电路”的同义词。

通用数字计算机是指一种数字系统，它可以顺序处理已存储的指令序列，也叫程序，指令的操作对象为数据。用户可以根据特定的需要对程序或数据进行设定和修改。这样的操作非常方便，所以通用数字计算机可以执行各种各样的信息处理任务，涵盖了应用的各个方面，这使得数字计算机成为一种通用性很强、非常灵活的数字系统。同样，由于它的通用性、复杂性以及广泛的应用，计算机也成为一种学习数字系统设计概念、方法和工具的理想



载体。为此，我们采用了上面所画的通常所说的个人计算机（PC）的分解示意图。我们利用这种通用的计算机来强调所涉及知识的重要性及其与整个系统的关系。稍后在本章，我们将讨论通用计算机的各种主要部件以及它们是如何组织形成一台计算机的。另外，本章的其他内容着眼于我们日常生活中的数字系统以及在数字电路与系统中表示信息的各种方法。

1  
}  
3

## 1.1 信息表示

数字系统存储、传送、处理的对象是信息。信息是对物质世界与人类社会中存在的各种各样现象的表示。物质世界的属性可以用某些参数来表示，如重量、温度、压力、速度、流量以及声音的强度与频率等。绝大多数的物理参数是连续的（continuous），在给定的范围内可以连续取值。相反，在人类社会中，参数本身是离散的，比如商业记录中所采用的单词、数量以及金额，它们分别是字母表中的某些值、某些整数或现金单位。通常，信息系统必须能够表示连续的和离散的信息。温度值是一个连续的量，假设传感器检测温度并将采集的信号转换为电压，这个电压值也是连续的。我们将这种连续的电压值称为模拟信号（analog signal），它可以作为温度的一种表示形式。但是，用给定范围内一定数量的离散（discrete）电压值也同样可以表示温度，比如摄氏温度从 $-40^{\circ}\text{C}$ 到 $+119^{\circ}\text{C}$ 间的整数值。我们将这种电压值称为离散信号（digital signal）。或者，我们可以用复合的电压信号来表示这些离散值，其中每一个电压信号对应一个离散值。最极端的情况是每一个信号只有两种离散值，但多个信号的复合形式可以表示大量的离散值。比如，前面我们提到的160个温度值中的每一个就可以用8个两值信号按特定的组合方式来表示。当前绝大多数电子数字系统的信号都采用两值离散量，称为二进制（binary）。其中用到的两种离散值分别称为0和1，也就是二进制系统中所用到的数字。

我们通常用两种一定范围内的电压：高电平（HIGH）和低电平（LOW）来表示这两种离散值。图1-1a举例说明输入输出电平的范围划分，高输出电平的范围在 $0.9\sim 1.1$ 伏，低输出电平则在 $-0.1\sim 0.1$ 伏，而输入电压在 $0.6\sim 1.1$ 伏被认为是高电平，输入电压在 $-0.1\sim 0.4$ 伏被认为是低电平。输入电压的范围被设计得比输出电压的范围大，是为了保证电路在发生变化和受到干扰的情况下，仍然能正常地工作。

4

我们可以用其他不同的取名来表示输入输出电压范围，比如：HIGH(H)和LOW(L)、TRUE(T)和FALSE(F)、1和0。一般自然会用HIGH(H)表示高电平，LOW(L)表示低电平。但对于TRUE(T)和FALSE(F)、1和0来说则有不同的对应方式。TRUE和1可以用来表示高电平也可以用来表示低电平，FALSE和0只要表示相反的电平即可。除非有其他的说明，我们约定TRUE和1表示高电平（H），FALSE和0表示低电平（L），这种约定称为正逻辑（positive logic）。

有趣的是，我们从图1-1a可以看到一个数字电路中的电压值仍然是连续的，从 $-0.1\sim +1.1$ 伏。这样说来，电压实际上还是模拟量。图1-1b绘制的是一个高速数字电路的实际输出电压的时间图，这种图称为波形图（waveform）。用不同的电压范围来表示1或0，这样可以将连续的电压转变成两值形式。采用这样一种方法，可将图1-1b中高于0.5伏的电压定义为1，低于0.5伏的电压定义为0，所得波形如图1-1c所示。这样，输出电压的真实值被去掉，转换成为只有1和0的二进制形式。我们知道，数字电路是由一种叫晶体管（transistor）的电子器件组成的。数字电路被设计为，只要输出不变就维持图1-1所描述的高电平1(H)或低电平0(L)所对应的电压范围。相反，模拟电路被设计为，不管有没有变化，输出在限定的范围内为连续值。