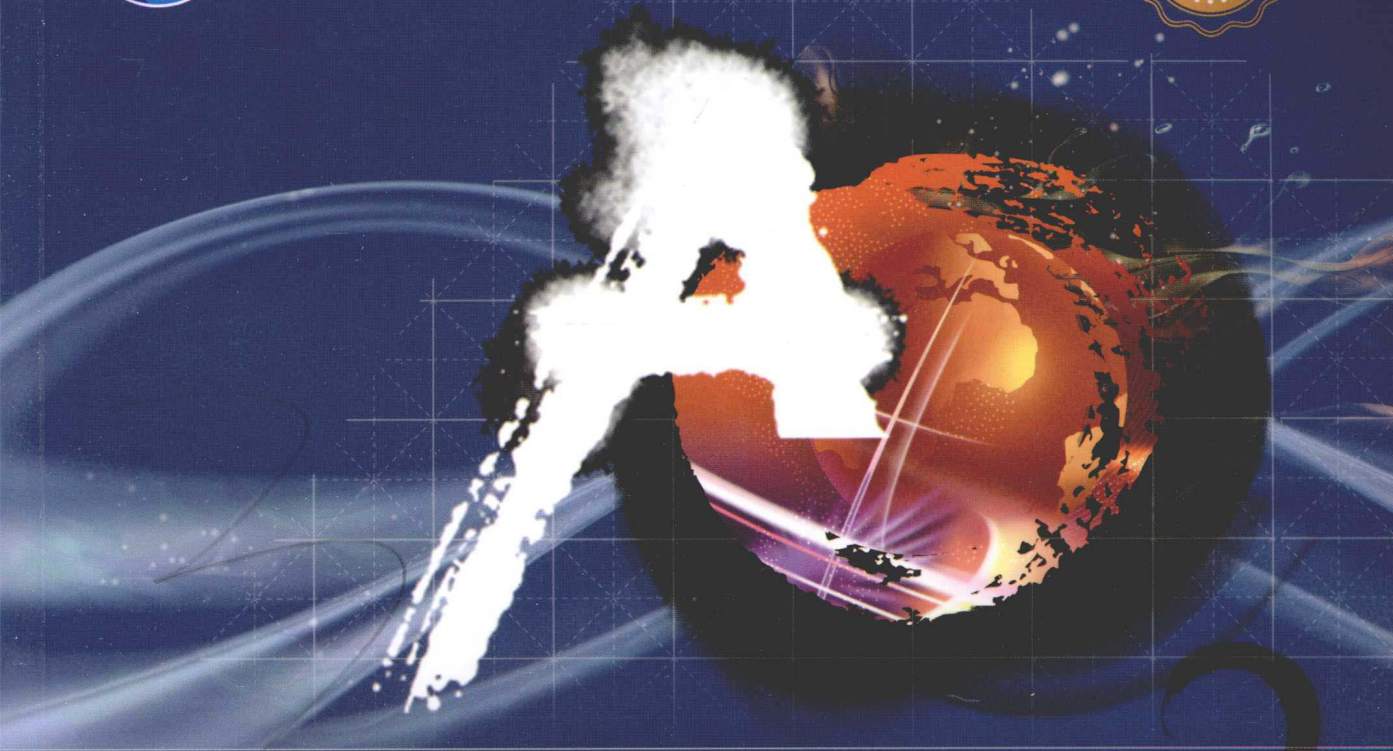




普通高等教育“十一五”国家级规划教材
国家精品课程·国家电工电子教学基地教材



高等学校规划教材

数字逻辑与数字系统

(第4版)

© 李景宏 王永军 等编著



电子工业出版社

PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

内 容 简 介

本书是普通高等教育“十一五”国家级规划教材和国家精品课程教材,依据教育部高等学校电子电气基础课程教学指导委员会 2010 年制定的《电子电气基础课程教学基本要求》修订而成。全书共分 10 章,内容包括数字逻辑基础、逻辑门电路、组合逻辑电路、触发器、时序逻辑电路、半导体存储器、可编程逻辑器件、脉冲波形的产生和整形、数/模和模/数转换、数字系统分析与设计等。附录包括 VHDL 硬件描述语言简介、电气图用图形符号二进制逻辑单元简介、常用逻辑符号对照表等实用内容。本书还为任课教师免费提供多媒体课件。

本书是电子信息类专业平台课程教材,可供高校计算机、通信、电子、电气及自动化等专业作为本科生教材,还可供自学考试、成人教育和电子工程技术人员自学使用。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有,侵权必究。

图书在版编目(CIP)数据

数字逻辑与数字系统/李景宏等编著. —4 版. —北京:电子工业出版社,2012. 3
高等学校规划教材
ISBN 978-7-121-16086-8

I. ①数… II. ①李… III. ①数字逻辑—高等学校—教材 ②数字系统—高等学校—教材 IV. ①P302. 2
中国版本图书馆 CIP 数据核字(2012)第 028289 号

策划编辑:童占梅

责任编辑:童占梅

印 刷:

装 订:涿州市京南印刷厂

出版发行:电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

经 销:各地新华书店

开 本:787×1092 1/16 印张:19 字数:485 千字

印 次:2012 年 3 月第 1 次印刷

印 数:4000 册 定价:36.00 元

凡所购买电子工业出版社图书有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系。联系电话:(010)68279077;邮购电话:(010)88254888。

质量投诉请发邮件至 zltz@phei.com.cn。

服务热线:(010)88258888。

第 4 版前言

本书是普通高等教育“十一五”国家级规划教材、国家精品课程教材和国家电工电子教学基地教材。

十几年来,东北大学信息学院电子技术基础教学团队的老师们,从 1997 年入选国家“九五”规划教材开始,不断与时俱进地探索和完善电子技术基础课程的教学体系和教学内容,截至 2011 年底,《数字逻辑与数字系统》教材已销售近 15 万册,成为受高校师生欢迎的精品教材。

本次修订依据教育部高等学校电子电气基础课程教学指导委员会 2010 年制定的《电子电气基础课程教学基本要求》,并结合电子技术的发展进行了勘误、优化和更新。

第 4 版有以下修改和调整:

将“第 7 章可编程逻辑器件”中的“7.3 通用阵列逻辑 GAL 基础”部分内容做了修改。

根据硬件设计软件化的发展趋势及设计语言的普及程度,将原有针对 ABEL 语言结构的描述内容用目前常用的 VHDL 硬件描述语言替换;例题中 ABEL 语言程序相应替换为 VHDL 语言程序;为使读者初步掌握硬件描述语言 VHDL,附录 A 更新为“VHDL 硬件描述语言简介”。

《数字逻辑与数字系统》(第 4 版)由李景宏、王永军等编著。参加修订工作的有李晶皎、赵丽红、李景华、杜玉远、王爱侠、杨丹、闫爱云、马学文、康恩顺、王骄。

新版教材中一定还会存在不少错误和疏漏,殷切希望读者给予批评指正。

编 者

2012 年 3 月于东北大学信息学院

本书为任课老师免费提供多媒体电子课件,请需要者通过华信教育资源网 <http://www.hxedu.com.cn> 注册索取,或直接联系 wangrh@phei.com.cn 索取。

第 3 版前言

本书是在国家“九五”规划教材《数字逻辑与数字系统》第 2 版的基础上,依照教育部课程指导委员会 2004 年最新制定的《电子技术基础课程教学基本要求》和 CC2001 要求进行修订的。第 3 版和第 2 版比较,除了局部改正纰漏和错误之外,还进行了以下的修改和调整:

(1) 将可编程逻辑器件一章中的“在线可编程逻辑器件”部分内容删掉。根据硬件设计软件化的现实,为使读者初步掌握用可编程器件进行逻辑设计,在附录中对 ABEL 语言做了介绍。

(2) 编写了与本书配套的辅助教材《数字逻辑与数字系统习题解答与实验指导》,删掉了第 2 版教材附录中的实验内容。辅助教材上篇为解题指导与习题解答,包括精选的例题和《数字逻辑与数字系统》第 3 版中的全部习题的参考答案;下篇为实验指导,包括 16 个基础性实验和 3 个综合性实验。

(3) 本书建议参考学时为 60~80 学时,不同学校、不同专业可根据实际教学要求适当增减。为方便教学,我们编制了与本书配套的多媒体课件,任课教师可通过华信教育资源网 <http://www.hxedu.com.cn> 或联系电子工业出版社教材服务部索取免费电子课件。

《数字逻辑与数字系统》第 3 版由王永军、李景华主编,朱家鏗主审。参加修订工作的有王永军、李景华、李景宏、杜玉远、赵丽红、马学文、康恩顺。

赵丽红、马学文、康恩顺编写了《数字逻辑与数字系统习题解答与实验指导》和多媒体课件。

本书修订过程中得到了全国有关高校同行及东北大学电子技术教研室(教育部高等学校电工电子学教学基地)许多领导和老师的大力帮助,在此表示诚挚的谢意。

新版教材中一定还会存在不少缺点和错误,殷切希望读者给予批评指正。

编 者

2006 年 1 月于东北大学信息学院

第 2 版前言

本书第 2 版是在第 1 版的基础上,依照教育部(原国家教委)颁发的“高等工业学校电子技术基础课程教学基本要求”,考虑到电子技术的发展而进行修订的。

修订版和第 1 版比较,有以下的变动:

(1) 课程体系上,基本上保持了第 1 版的体系,做了局部调整。考虑到第 6 章“运算电路”是组合电路的一部分,所以本次修订将第 6 章“运算电路”的内容归到第 3 章“组合电路”中去。

(2) 由于逻辑代数基本定律、组合逻辑和时序逻辑的概念仍是分析和设计数字系统的基础,也是设计大规模集成芯片的基础,因此作为数字技术的入门课程,本书仍以中、小规模集成电路为主的数字逻辑电路的基础理论、基本电路和基本分析、设计方法为重点。修订时保留了第 1 版中第 1,2,3,4,5,7,8 各章的基本内容,仅做了局部的精简或增补。

(3) 由于专用集成电路(ASIC)是近期迅速发展起来的新型逻辑器件,尤其是可编程逻辑器件(PLD)已广泛应用于数字系统设计中,这些器件的灵活性和通用性使它们已成为研制和设计数字系统的最理想器件。因此,在修订时对第 1 版中第 9 章“可编程逻辑器件和现场可编程门阵列器件”做了较大修改和增补。除介绍了可编程逻辑器件 PLD 的工作原理和典型电路结构外,还介绍了这些器件的开发过程,并配有典型、实用的例题。这些例题都是作者从多年科研和教学实践经验中提炼出来的,这就为读者学习、应用这些器件设计、开发数字系统打下基础。

(4) 考虑到课程教学改革的趋势,对附录内容做了较大的修改,删去了第 1 版中附录 B 和 C 的内容;将附录 D 中的部分内容压缩编入第 2 章“逻辑门电路”;附录 A 中增加了可编程器件实验的内容;对“电气图用图形符号二进制逻辑单元(GB 4728.12-85)”做了简单介绍。

(5) 本次修订中,全书逻辑图中的各种逻辑门和触发器全部使用国标符号(附录 C 有常用逻辑符号的国内外对照表),中、大规模集成电路则采用国内外目前通用的符号。在修订时,注意保持和发扬原书的风格和特点,力求简明扼要、深入浅出和便于自学,并充实和丰富了例题和课后习题。

本次修订 1,2,3,4,5,6,8,9,10 章及附录由王永军、李新荃、李景宏、杜玉远完成,第 7 章由李景华完成,全书由王永军、李景华统稿。修订过程中得到了全国有关高校同行及东北大学电子技术教研室许多老师的大力帮助,在此表示诚挚的谢意。

新版教材中一定还有不少的缺点和错误,殷切希望读者给予批评指正。

编 者

2001 年 5 月于东北大学

第 1 版前言

本书是根据“计算机学科教学计划 1993”要求,结合作者多年的教学和科研经验编写而成的。内容包括:数字逻辑基础、逻辑门电路、触发器、时序逻辑电路、运算电路、半导体存储器、脉冲波形的产生与整形、可编程逻辑器件、数/模和模/数转换、数字系统分析与设计、单片机基本结构及应用等。

本书在讲清基本概念、基本原理的基础上,突出了分析方法和工程设计应用。根据数字电子技术的发展,加强了中大规模集成电路内容,并对可编程逻辑器件(PAL,GAL 和 FPGA)作了较全面的介绍。通过对“简易计算机”的分析与设计,不仅介绍了用寄存器传送语言来进行数字系统硬件设计的方法,而且使数字逻辑的针对性(尤其是对计算机专业)和实用性得到了加强。最后,针对课程实践性强的特点,除编排了一些实验性习题外,在附录部分还专门编写了实验内容及选用芯片应注意的问题。

本书由王永军、丛玉珍主编。第 1,2,8 章由王魁臣编写,第 3,5,9 章由李新荃编写,第 4,6,7 章由丛玉珍编写,第 10,11 章及附录 B,C,D 由王永军编写,第 12 章由李景宏编写,附录 A 由丛玉珍、何玉琴、杨凤芝编写。

本书由东北大学田志芬教授主审;在编写过程中得到了东北大学电子技术教研室许多老师的大力支持和帮助,在此致以衷心的感谢。

本书可作为计算机类、电子类、自动化类等有关专业的教材及参考书。

限于编者水平,时间仓促,书稿虽经多次修改,但一定存在不少缺点和错误,恳请读者批评指正。

编 者

1995 年 3 月于东北大学

本书符号说明

1. 电流、电压符号

$i(I)$	电流瞬时值(直流量)
i_I	输入电流
I_{IL}	低电平输入电流
I_{IH}	高电平输入电流
i_O	输出电流
I_{OL}	低电平输出电流
I_{OH}	高电平输出电流
$i_L(I_L)$	负载电流瞬时值(直流量)
v_I	输入电平
V_{IH}	输入高电平
V_{IL}	输入低电平
v_O	输出电平
V_{OH}	输出高电平
V_{OL}	输出低电平
V_{CC}	电源电压(双极型器件)
V_{DD}	电源电压(MOS 器件)
V_{NH}	输入高电平噪声容限
V_{NL}	输入低电平噪声容限
V_{OFF}	关门电平
V_{ON}	开门电平
V_{REF}	参考(基准)电压
V_{T+}	施密特触发器正向阈值电压
V_{T-}	施密特触发器负向阈值电压

2. 频率参数符号

f	脉冲频率
q	占空比
t_f	下降时间
t_r	上升时间
T	脉冲周期
T_w	脉冲宽度
V_m	脉冲幅度

3. 电阻、电容符号

C	电容通用符号
R	电阻通用符号
$R_1(R_i)$	输入电阻
R_L	负载电阻
$R_O(R_o)$	输出电阻
R_{OFF}	关门电阻
R_{ON}	开门电阻

4. 器件及参数符号

A	放大器
D	二极管
FF	触发器
G	门
S	开关
T	三极管
T_N	N 沟道场效应管
T_P	P 沟道场效应管
TG	传输门
T_{pd}	平均传输延迟时间
T_{PHL}	输出由高电平变为低电平的传输延迟时间
T_{PLH}	输出由低电平变为高电平的传输延迟时间

5. 其他符号

B	二进制
CLK	时钟
CP	时钟脉冲
D	十进制
EN	使能(允许)
OE	输出使能(允许)

目 录

第 1 章 数字逻辑基础	(1)
1.1 计数体制	(1)
1.1.1 十进制数	(1)
1.1.2 二进制数	(1)
1.1.3 八进制数和十六进制数	(2)
1.1.4 数制间的转换	(3)
1.2 常用编码	(4)
1.2.1 二十进制编码(BCD 码)	(4)
1.2.2 循环码	(5)
1.2.3 ASCII 码	(5)
1.3 二极管和三极管的开关特性	(6)
1.3.1 二极管的开关特性	(6)
1.3.2 三极管的开关特性	(7)
1.4 逻辑代数基础	(8)
1.4.1 逻辑变量和逻辑函数	(8)
1.4.2 基本逻辑运算及基本逻辑门	(9)
1.4.3 逻辑代数的基本公式和常用公式	(12)
1.4.4 逻辑函数的表示方法	(13)
1.4.5 逻辑函数的化简	(14)
习题 1	(21)
第 2 章 逻辑门电路	(24)
2.1 分立元件门电路	(24)
2.1.1 基本逻辑门电路	(24)
2.1.2 与非门、或非门电路	(25)
2.2 TTL 集成逻辑门电路	(26)
2.2.1 TTL 与非门的工作原理	(27)
2.2.2 TTL 与非门的电压传输特性及抗干扰能力	(28)
2.2.3 TTL 与非门的输入特性、输出特性和带负载能力	(29)
2.2.4 TTL 与非门的动态特性	(32)
2.3 其他类型的 TTL 门电路	(33)
2.3.1 集电极开路门(OC 门)	(33)
2.3.2 三态输出门(TSL 门)	(35)
2.4 MOS 逻辑门	(36)
2.4.1 NMOS 门电路	(37)
2.4.2 CMOS 门电路	(39)
2.5 数字集成电路使用中应注意的问题	(41)
2.5.1 TTL 数字集成电路使用中应注意的问题	(41)

2.5.2	CMOS 电路使用中应注意的问题	(42)
2.5.3	数字集成电路接口	(43)
习题 2	(45)
第 3 章	组合逻辑电路	(50)
3.1	组合逻辑电路的特点	(50)
3.2	小规模集成电路构成的组合电路的分析与设计	(50)
3.2.1	分析方法	(50)
3.2.2	设计方法	(52)
3.3	编码器	(54)
3.3.1	二进制编码器	(54)
3.3.2	优先编码器	(54)
3.4	译码器	(57)
3.4.1	二进制译码器	(57)
3.4.2	二十进制译码器	(59)
3.4.3	半导体数码管和七段字形译码器	(60)
3.5	数据分配器与数据选择器	(63)
3.5.1	数据分配器	(63)
3.5.2	数据选择器	(64)
3.6	数值比较电路	(67)
3.6.1	比较原理	(67)
3.6.2	一位数值比较器	(68)
3.6.3	4 位数值比较器	(68)
3.7	算术运算电路	(70)
3.7.1	二进制加法电路	(70)
3.7.2	二进制减法电路	(73)
3.7.3	算术逻辑单元(ALU)	(75)
3.8	奇偶校验电路	(77)
3.8.1	奇偶校验的基本原理	(78)
3.8.2	中规模集成奇偶发生器/校验器	(78)
3.9	中规模集成电路构成的组合电路的设计	(80)
3.10	组合逻辑电路的竞争-冒险	(83)
3.10.1	竞争-冒险的产生	(83)
3.10.2	竞争-冒险的判断	(83)
3.10.3	竞争-冒险的消除	(84)
习题 3	(84)
第 4 章	触发器	(88)
4.1	基本触发器	(88)
4.1.1	门锁电路及基本 RS 触发器	(88)
4.1.2	同步 RS 触发器	(90)
4.1.3	其他功能的触发器	(92)
4.1.4	触发器存在的问题	(94)
4.2	TTL 集成触发器	(94)
4.2.1	TTL 集成 JK 触发器	(94)

4.2.2 集成 D 触发器	(99)
4.3 MOS 集成触发器	(99)
4.4 触发器逻辑功能的转换	(100)
习题 4	(101)
第 5 章 时序逻辑电路	(106)
5.1 时序逻辑电路的特点和表示方法	(106)
5.1.1 时序逻辑电路的特点	(106)
5.1.2 时序逻辑电路的表示方法	(106)
5.2 时序逻辑电路的分析方法	(107)
5.3 寄存器	(110)
5.3.1 数码寄存器	(111)
5.3.2 锁存器	(111)
5.3.3 移位寄存器	(112)
5.4 计数器	(115)
5.4.1 计数器分类	(115)
5.4.2 二进制计数器	(117)
5.4.3 十进制计数器	(119)
5.4.4 可逆计数器	(121)
5.4.5 中规模集成计数器构成的任意进制的计数器	(122)
5.4.6 移位寄存器型计数器	(124)
5.5 顺序脉冲发生器	(125)
5.6 时序逻辑电路的设计方法	(128)
习题 5	(134)
第 6 章 半导体存储器	(138)
6.1 概述	(138)
6.1.1 半导体存储器的特点及分类	(138)
6.1.2 半导体存储器的技术指标	(138)
6.2 只读存储器	(139)
6.2.1 固定只读存储器(ROM)	(139)
6.2.2 可编程只读存储器	(140)
6.2.3 可擦可编程只读存储器	(141)
6.3 随机存取存储器	(144)
6.3.1 静态 RAM	(144)
6.3.2 动态 RAM	(146)
6.3.3 集成 RAM 简介	(147)
6.3.4 RAM 的扩展	(147)
习题 6	(149)
第 7 章 可编程逻辑器件	(151)
7.1 可编程逻辑器件概述	(151)
7.1.1 可编程 ASIC 现状与发展	(151)
7.1.2 关于可编程 ASIC 器件分类以及选择问题的讨论	(151)
7.1.3 可编程 ASIC 的一般开发步骤	(153)

7.1.4	自顶向下和自底向上设计思想	(155)
7.1.5	设计库及库元件	(156)
7.1.6	画层次原理图	(156)
7.1.7	层次连接器符号和总线	(157)
7.1.8	层次化设计的模拟	(158)
7.2	可编程逻辑器件 PLD 基础	(159)
7.2.1	PLD 的逻辑表示	(159)
7.2.2	逻辑阵列的 PLD 表示法应用举例	(164)
7.3	通用阵列逻辑 GAL 基础	(165)
7.3.1	GAL 的结构及工作原理	(165)
7.3.2	GAL 应用举例	(178)
	习题 7	(189)
第 8 章	脉冲波形的产生与整形	(190)
8.1	集成 555 定时器及其应用	(190)
8.1.1	电路组成及工作原理	(190)
8.1.2	集成 555 定时器的应用	(191)
8.2	门电路构成的矩形波发生器及整形电路	(196)
8.2.1	多谐振荡器	(196)
8.2.2	单稳态触发器	(198)
8.2.3	施密特触发器	(200)
	习题 8	(201)
第 9 章	数/模和模/数转换	(204)
9.1	数/模转换器(DAC)	(204)
9.1.1	二进制权电阻 DAC	(204)
9.1.2	R-2R 倒 T 型电阻网络 DAC	(205)
9.1.3	DAC 的主要技术指标	(206)
9.1.4	集成 DAC 举例	(207)
9.1.5	D/A 转换器应用举例	(209)
9.2	模/数转换器(ADC)	(212)
9.2.1	几个基本概念	(212)
9.2.2	并行比较 ADC	(215)
9.2.3	反馈比较式 ADC	(215)
9.2.4	双积分型 ADC	(219)
9.2.5	ADC 的主要技术指标	(220)
9.2.6	集成 ADC 举例	(221)
9.2.7	A/D 转换器应用举例	(223)
	习题 9	(225)
第 10 章	数字系统分析与设计	(227)
10.1	数字系统概述	(227)
10.2	数字系统设计语言——寄存器传送语言	(227)
10.2.1	基本语句	(228)
10.2.2	设计举例	(231)

10.3	简易计算机的功能分析与电路设计	(236)
10.3.1	简易计算机基本结构	(236)
10.3.2	简易计算机框图设计	(237)
10.3.3	简易计算机控制器设计	(239)
10.3.4	简易计算机部件逻辑图设计	(242)
10.3.5	简易计算机的实现	(247)
习题 10	(251)
附录 A	VHDL 硬件描述语言简介	(252)
A.1	VHDL 语言程序结构	(252)
A.1.1	实体	(254)
A.1.2	结构体	(255)
A.1.3	包集合、库及配置	(261)
A.2	VHDL 语言常用语句	(263)
A.2.1	并行语句	(263)
A.2.2	顺序语句	(267)
A.3	VHDL 语法基础	(271)
A.3.1	标识符和保留字	(271)
A.3.2	数据对象	(272)
A.3.3	数据类型	(274)
A.3.4	数据类型的转换	(276)
A.3.5	运算操作符	(276)
附录 B	电气图用图形符号二进制逻辑单元(GB4728.12—85)简介	(280)
B.1	符号的构成	(280)
B.2	逻辑约定	(281)
B.3	各种限定性符号	(282)
B.4	关联标注法	(285)
B.5	常用器件符号示例	(286)
附录 C	常用逻辑符号对照表	(288)
参考文献	(290)

第 1 章 数字逻辑基础

本章主要介绍计数体制、常用编码、二极管及三极管的开关特性和逻辑代数基础。这些内容是学习其他有关章节的基础,是研究逻辑电路的重要数学工具。下面分别进行介绍。

1.1 计数体制

在日常生活中人们习惯于使用十进制数,而在数字系统中常采用二进制数。本节首先从人们最熟悉的十进制数开始分析,进而引出各种不同的进位计数制。

1.1.1 十进制数

一个十进制数具有两个特点,一是用 10 个不同的数字符号 0,1,2,3,4,5,6,7,8,9 来表示,通常把这 10 个数字符号称为数码;二是它逢“十”进位。因此,同一个数码在一个数中处在不同的位置(或数位)代表的数值是不同的。例如,6666.66 这个数中,小数点左边的第 1 位代表个位,它的权值为 10^0 ,就是它本身的数值 6(或 6×10^0);小数点左边第 2 位代表十位,它的数值为 6×10^1 ;小数点左边第 3 位代表百位,它的数值为 6×10^2 ;小数点左边第 4 位代表千位,它的数值为 6×10^3 ;而小数点右边第 1 位的权值为 10^{-1} ,它的数值为 6×10^{-1} ;而小数点右边第 2 位的权值为 10^{-2} ,它的数值为 6×10^{-2} 。因此,这个数可以写成:

$$6666.66 = 6 \times 10^3 + 6 \times 10^2 + 6 \times 10^1 + 6 \times 10^0 + 6 \times 10^{-1} + 6 \times 10^{-2}$$

式中,6,6,6,6,6,6 这些数码均称为系数; $10^3, 10^2, 10^1, 10^0, 10^{-1}, 10^{-2}$ 是每位数对应的权,这里 10 称为十进制数的基数,权乘以系数称为加权系数,所以一个十进制数的数值就是以 10 为基数的加权系数之和。任意一个十进制数 M_{10} 都可以表示为

$$\begin{aligned} M_{10} &= a_{n-1} \times 10^{n-1} + a_{n-2} \times 10^{n-2} + \cdots + a_1 \times 10^1 + a_0 \times 10^0 \\ &\quad + a_{-1} \times 10^{-1} + a_{-2} \times 10^{-2} + \cdots + a_{-m} \times 10^{-m} \\ &= \sum_{i=-m}^{n-1} a_i \times 10^i \end{aligned}$$

式中, i 表示数中的第 i 位; a_i 表示第 i 位的数码(系数),它可以是 0~9 这 10 个数码中的任意一个; n, m 为正整数, n 为小数点左边的位数, m 为小数点右边的位数;10 为计数制的基数; M 的下标为 10,表示 M 是一个十进制数。基数和 M 的下标是一致的。如果 M 是 R 进制数,则写成 M_R 。以 R 为基数的 n 位整数、 m 位小数的 R 进制数,其按权展开式可写为

$$M_R = \sum_{i=-m}^{n-1} a_i \times R^i$$

1.1.2 二进制数

与十进制数类似,二进制数也有两个主要特点:一是用两个不同的数字符号 0 和 1 来表示;二是它逢“二”进位,当 1+1 时,本位为 0,向高位进 1(1+1=10)。因此,同一个数码在不

同的数位所代表的值也是不同的。例如：

$$(1001)_2 = 1 \times 2^3 + 0 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 = (8 + 0 + 0 + 1)_{10} = (9)_{10}$$

$$(11011.101)_2 = 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3} \\ = (27.625)_{10}$$

任意一个二进制数 M_2 都可表示为

$$M_2 = a_{n-1} \times 2^{n-1} + a_{n-2} \times 2^{n-2} + \cdots + a_1 \times 2^1 + a_0 \times 2^0 \\ + a_{-1} \times 2^{-1} + a_{-2} \times 2^{-2} + \cdots + a_{-m} \times 2^{-m} \\ = \sum_{i=-m}^{n-1} a_i \times 2^i$$

式中, a_i 只能是 0 或 1; n, m 为正整数, n 为小数点左面的位数, m 为小数点右面的位数; 2 是进位制的基数, 故称二进制数。

在数字系统中采用二进制是比较方便的, 因为二进制只有两个数码 0 和 1, 因此, 它的每一位数都可以用某些元件所具有的两个不同的稳定状态来表示, 如三极管的饱和导通与截止。某些器件输出电压有低与高两个稳定状态, 只要用其中一种状态表示 1, 而用另一种状态表示 0, 就可以表示二进制数了。

1.1.3 八进制数和十六进制数

1. 八进制数

八进制数有两个特点: 一是用 8 个数码符号 0, 1, 2, 3, 4, 5, 6, 7 来表示数值; 二是逢“八”进位, 即 $7+1=10$ 。

任意一个八进制数 M_8 可以表示为

$$M_8 = \sum_{i=-m}^{n-1} a_i \times 8^i$$

式中, a_i 可取 0~7 这 8 个数码符号之中的任意一个; n, m 为正整数, n 为小数点左边的位数, m 为小数点右边的位数; 8 为基数, 故称八进制数。

2. 十六进制数

十六进制数也有两个特点: 一是用 16 个数码符号 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F 来表示数值; 二是逢“十六”进位, 即 $F+1=10$ 。它的表达式为

$$M_{16} = \sum_{i=-m}^{n-1} a_i \times 16^i$$

式中, a_i 可取 0~F 这 16 个数码符号之中的任意一个; n, m 为正整数, n 为小数点左边的位数, m 为小数点右边的位数; 16 为基数, 故称十六进制数。

综上所述, 4 种计数制的特点类似, 可以概括如下:

(1) 每一种计数制都有一个固定的基数 R , 它的每一位可取 R 个数码符号中的任意一个数码。

(2) 它们是逢“ R ”进位的。因此, 它的每一个数位 i , 对应一个固定的值 R^i , R^i 就是该位的“权”, 小数点左边各位的权依次是基数 R 的正次幂; 而小数点右边各位的权依次是基数 R 的

负次幂。显然,若将一个数中的小数点向左移一位,则等于将该数减小了 $1/R$;若将小数点向右移一位,则等于将该数增大了 R 倍。

1.1.4 数制间的转换

1. 二进制数与十进制数之间的转换

(1) 二进制数转换成十进制数

通常的方法是用加权系数之和求得。

$$\begin{aligned} M_2 &= (11011.101)_2 \\ &= 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3} \\ &= (27.625)_{10} \end{aligned}$$

(2) 十进制数转换成二进制数

把十进制数 25.625 转换成二进制数,其方法是:把数的整数部分连续除以 2(直至商为 0)取余数作为二进制数整数;小数部分连续乘以 2(直至积为 1)取整数作为二进制数小数。

2	25		
	12	余 1 = a_0	
	6	余 0 = a_1	
	3	余 0 = a_2	
	1	余 1 = a_3	
	0	余 1 = a_4	

	0.625	
×	2	
	1.250	$a_{-1} = 1$
	0.250	
×	2	
	0.500	$a_{-2} = 0$
	0.500	
×	2	
	1.000	$a_{-3} = 1$

则 $(25.625)_{10} = (11001.101)_2$ 。

2. 二进制数与八进制数之间的转换

(1) 二进制数转换成八进制数

把二进制数 101011011.110101110 转换成八进制数要分别对整数和小数进行转换。整数的转换可从最低位(小数点左第一位)开始,每 3 位分为一组,每组用 1 位等价八进制数来替代;小数的转换可从小数点右面第一位开始,每 3 位分为一组,最后不足 3 位的补零,然后顺序写出对应的八进制数即可。

$$\begin{array}{ccccccc} 101 & 011 & 011 & . & 110 & 101 & 110 \\ 5 & 3 & 3 & . & 6 & 5 & 6 \end{array}$$

则 $(101011011.110101110)_2 = (533.656)_8$ 。

(2) 八进制数转换成二进制数

八进制数转换成二进制数,其过程只要将每位八进制数用等价的 3 位二进制数表示即可。

例如, $(564.321)_8 = (101110100.011010001)_2$ 。

3. 二进制数与十六进制数之间的转换

(1) 二进制数转换成十六进制数

二进制数转换成十六进制数,其方法是:将二进制数的整数部分由小数点向左,每 4 位分一组,最后不足 4 位的前面补零;小数部分由小数点向右,每 4 位分一组,最后不足 4 位的后面

补零,然后把每4位二进制数用等价的十六进制数来代替,即可转换为十六进制数。例如, $(1101110.1101110)_2$ 转换成十六进制数:

0110 1110 . 1101 1100
6 E . D C

则 $(1101110.1101110)_2 = (6E.DC)_{16}$ 。

(2) 十六进制数转换成二进制数

转换方法与上述过程相反,每位十六进制数用4位二进制数替换即可。例如, $(1BE3.97)_{16}$ 转换成二进制数,其转换过程如下:

1 B E 3 . 9 7
0001 1011 1110 0011 . 1001 0111

则 $(1BE3.97)_{16} = (1101111100011.10010111)_2$ 。

1.2 常用编码

什么是编码?一般来说,用文字、符号或者数码来表示某种信息(数值、语言、操作命令、状态)的过程叫做编码。在数字系统或计算机中是用多位二进制码按照一定规律来表示某种信息的。这些多位二进制码叫做代码,编码后的代码都具有一定的含义。因为二进制代码只有0和1两个数字,电路上实现起来最容易。

1.2.1 二-十进制编码(BCD码)

十进制数是用0~9这10个数字符号组成的,为此可用4位二进制码的16种组合作为代码,取其中10种组合来表示0~9这10个数字符号。通常,把用4位二进制数码来表示一位十进制数称为二-十进制编码,也叫做BCD码。取哪10种组合来表示10个数字符号是有多种方案的,这就形成了各种不同的BCD码,常用的几种BCD码列于表1-1中。

表 1-1 常用的几种 BCD 码

编码种类 十进制数	8421 码	余 3 码	2421 码 (A)码	2421 码 (B)码	5421 码	余 3 循环码
0	0000	0011	0000	0000	0000	0010
1	0001	0100	0001	0001	0001	0110
2	0010	0101	0010	0010	0010	0111
3	0011	0110	0011	0011	0011	0101
4	0100	0111	0100	0100	0100	0100
5	0101	1000	0101	1011	1000	1100
6	0110	1001	0110	1100	1001	1101
7	0111	1010	0111	1101	1010	1111
8	1000	1011	1110	1110	1011	1110
9	1001	1100	1111	1111	1100	1010
权	8421		2421	2421	5421	