



普通高等教育“十一五”国家级规划教材

计算机基础课程系列教材

Principles and Application of Microcomputer

微型计算机原理及应用

(第 4 版)

马义德 张在峰 汤书森 徐光柱 编著



高等教育出版社
HIGHER EDUCATION PRESS

普通高等教育“十一五”国家级规划教材

计算机基础课程系列教材

微型计算机原理及应用

Weixing Jisuanji Yuanli ji Yingyong

(第4版)

马义德 张在峰 汤书森 徐光柱 编著



高等教育出版社·北京
HIGHER EDUCATION PRESS BEIJING

内容提要

本书是普通高等教育“十一五”国家级规划教材,在保持原有体系结构基本不变的情况下,更新了部分内容,使之更具先进性和实用性,也更符合教育教学的规律。全书以微型计算机的原理、应用及最新发展现状为背景,系统全面地介绍了 80x86/Pentium 微处理器的编程结构,指令与寻址方式,汇编语言程序设计,存储器技术,微型计算机总线技术,80x86/Pentium 微处理器构成的微型计算机硬件电路系统以及微型计算机输入、输出处理技术的主要概念和应用实例,以及以单片机、ARM、SOPC、DSP、FPGA 技术为基础的嵌入式系统应用与开发实例等内容。

本书适合作为高等学校信息学科相关专业“微型计算机原理及应用”课程教材,也可作为成人高等教育相关专业课程教材,同时也适合计算机开发技术人员、维护人员、电脑爱好者阅读。

图书在版编目(CIP)数据

微型计算机原理及应用 / 马义德等编著. — 4 版.
— 北京: 高等教育出版社, 2011.6

ISBN 978 - 7 - 04 - 033893 - 5

I. ①微… II. ①马… III. ①微型计算机 - 高等学校
- 教材 IV. ①TP36

中国版本图书馆 CIP 数据核字(2012)第 000034 号

策划编辑 李 林
责任校对 王 雨

责任编辑 李 林
责任印制 毛斯璐

封面设计 于文燕

版式设计 余 杨

出版发行 高等教育出版社
社 址 北京市西城区德外大街 4 号
邮政编码 100120
印 刷 北京中科印刷有限公司
开 本 787mm × 1092mm 1/16
印 张 28.75
字 数 590 千字
购书热线 010 - 58581118
咨询电话 400 - 810 - 0598

网 址 <http://www.hep.edu.cn>
<http://www.hep.com.cn>
网上订购 <http://www.landraco.com>
<http://www.landraco.com.cn>
版 次 2001 年 9 月第 1 版
2011 年 6 月第 4 版
印 次 2011 年 6 月第 1 次印刷
定 价 38.70 元

本书如有缺页、倒页、脱页等质量问题,请到所购图书销售部门联系调换。

版权所有 侵权必究

物 料 号 33893 - 00

第4版前言

本书是高等学校面向21世纪信息学科主干课程建设教材。众所周知,微型计算机原理及其应用课程已成为工科院校相关专业的必修课,是信息学科相关专业的主干课程,是信息学科相关专业后继课程学习的纽带和桥梁。

目前微处理器技术已从16位8086/8088 CPU发展到32位80x86/Pentium系列CPU,大量采用了超标量、流水线、虚拟存储器、多任务管理、高速缓存、多处理器管理等全新的设计结构,融合了当代计算机系统结构的先进技术。嵌入式系统的发展使得SOPC技术广泛应用和迅速普及。

自1997年以来,通过十多年的“微型计算机原理及应用”课程教学与科研实践,结合21世纪信息学科相关专业主干课程建设规划和计算机基础课程教学基本要求,依据微型计算机技术的最新发展,针对学生在学习该课程过程中出现的问题和难点,参考现有微型计算机原理及应用教材特点,我们对原来只以8086/8088 16位微处理器为核心的该课程教学大纲进行了补充和修订,剔除了原版本中不适应微型计算机最新技术发展的内容,增加了以FPGA为基础的SOPC嵌入式系统应用新技术,在此基础上,重新编写了本教材的第4版。

考虑到国内大学现有微型计算机原理及应用课程教学实验设备还仍然以8086/8088 16位微处理器为核心,第4版在编写时力求做到在深入浅出地讲解以8086/8088 16位微处理器为核心的微型计算机原理的前提下,增添80x86/Pentium 32位微处理技术最新发展的内容;扩充80x86/Pentium 32位微处理器编程结构和工作模式内容;讲解80x86/Pentium 32位微处理器新增指令、存储器管理;增加微型计算机常用总线及其新技术,除介绍常用接口芯片及其应用外,还从微型计算机应用系统出发,增加新型总线接口(如AGP、PCI、CAN、I²C、IEEE 1394、USB等)介绍;本着理论联系实际、学以致用原则,增加了基于单片机技术的微型计算机应用系统开发实例和基于PCI总线、USB外部接口总线的微型计算机应用系统I/O接口电路硬件开发和软件驱动程序编写、SOPC基本应用开发等实例内容介绍;最后介绍了迅速发展中的以单片机、CPU、DSP、SOPC等为核心的嵌入式系统技术的现状。

全书共分10章,其中第1~5章为基本原理篇,主要讲解80x86/Pentium微型计算机基本原理;第6~10章为应用技术篇,主要讲解80x86/Pentium微型计算机常用接口芯片和应用系统。具体内容:第1章简要介绍微型计算机基本概念和发展历程;第2章首先详

细阐述 8086/8088 16 位微处理器的编程结构以及由其构成的微型计算机硬件电路系统, 然后介绍 80x86/Pentium 32 位微处理技术的发展, 分析 80x86/Pentium 32 位微处理器编程结构和工作模式; 第 3 章主要介绍微型计算机存储器技术基本原理和最新发展, 分析了 80x86/Pentium 32 位微处理器存储器管理; 第 4 章在详细阐述 8086/8088 16 位微处理器指令与寻址方式的基础上, 增加 80x86/Pentium 32 位微处理器新增指令系统; 值得一提的是, 在以上各章节中新补充 80x86/Core 64 位微处理器主要性能、寻址方式、新增指令等简介, 有利于后面的知识扩展和学习; 第 5 章介绍汇编语言程序设计基本内容, 补充了 80x86/Pentium 系列扩展伪指令; 第 6 章主要介绍微型计算机输入/输出处理技术的概念和应用实例; 第 7 章讲解 EISA、PCI、AGP 等微型计算机系统总线及 IEEE 1394、USB 等外部总线新技术; 第 8 章主要介绍基于单片机、PCI 总线、USB 外部接口总线的微型计算机应用系统板卡 I/O 接口电路硬件开发和软件驱动程序编写等科研应用实例; 第 9 章介绍发展中的嵌入式系统应用开发, 特别是第 10 章主要介绍以 FPGA 为基础的、软/硬件可裁剪的 SOPC 嵌入式系统应用开发, 简明阐述微型计算机应用开发的新技术。

继承以前版本编写的特点, 第 4 版的编写力求做到深入浅出、通俗易懂, 对硬件电路直接给出实际元器件引脚连接电路图, 引导学生逐步培养计算机硬件电路分析、应用和设计能力。

本书主要由马义德、张在峰、汤书森、徐光柱编写, 喻洋、梁栋、冯晓文、张新国、杜桂芳参编, 马义德统稿。田毅、马玉润、刘丽、康斌、李雯、李艳、袁金霞、张少华、李素奇、田乐、马建林编辑和校对了全书大部分内容。

本教材编写过程中得到了郑晓静院士、钟成奎教授、张正国研究员、陶炳海先生的鼓励 and 大力支持, 同时还得到了兰州大学名牌课程建设计划、国家精品课程培育建设计划基金的支持。我们的教学实践与科研积累曾获得甘肃省教学成果一等奖, 本课程也已于 2005 年建设成甘肃省精品课程, 并正在积极申报教育部国家级精品课程建设项目。

在此衷心感谢兰州大学教务处、信息科学与工程学院以及有关领导、教师对本书的编写和出版给予的大力支持和帮助。同时, 本书的编写参考了相关参考文献, 在此向这些作者表示崇高的敬意和由衷的感谢。

本书能及时出版还要感谢田勇、袁敏、张久文、陆福相、刘映杰、李柏年等教师 and 学生的特别协助。由于时间仓促和水平有限, 难免出现疏漏和不足之处, 恳请读者批评指正。

编 者

2011 年 10 月

第3版前言

本书是面向21世纪信息学科主干课程建设教材。众所周知,微型计算机原理及其应用课程已成为工科院校相关专业的必修课程,特别是信息学科相关专业的重点主干课程,是信息学科相关专业后继课程学习的纽带和桥梁。

目前微处理器技术已从16位(8086/8088)CPU发展到32位(80x86/Pentium系列)和64位CPU,微处理器的设计大量采用了超标量、流水线、虚拟存储器、多任务管理、高速缓存、多处理器管理等全新的设计结构,融合了当代计算机系统结构的先进技术。

从1997年以来,经过多年来对微型计算机原理及应用课程的教学、科研实践,结合21世纪信息学科相关专业主干课程建设规划,依据微型计算机技术的最新发展,针对学生在学习该课程过程中出现的问题和难点,考虑现有微型计算机原理及应用课程的特点,我们对原来只以8086/8088 16位微处理器为核心的课程教学大纲进行了补充和修订,剔除了本书第一、二版中不适应微型计算机最新技术发展的内容,在此基础上修订成本书。

考虑到国内大学现有微型计算机原理及应用课程教学实验设备仍然以8086/8088 16位微处理器为核心,本书编写时努力做到在深入浅出地讲解以8086/8088 16位微处理器为核心的微型计算机原理的前提下,介绍80x86/Pentium 32位微处理技术的发展;增加了80x86/Pentium 32位微处理器编程结构和工作模式内容;讲解80x86/Pentium 32位微处理器新增指令、存储器管理;增加了微型计算机常用总线及新技术,除介绍常用接口芯片及其应用外,还从微型计算机应用系统出发增加了新型总线接口(如AGP、PCI、CAN、I²C、IEEE 1394、USB等)介绍;本着理论联系实际,学以致用原则,增加了基于单片机技术的微型计算机应用系统开发实例和基于PCI总线、USB外部接口总线的微型计算机应用系统I/O接口电路硬件开发和软件驱动程序编写等应用实例的介绍;最后概要介绍了迅速发展中的以单片机、CPU、DSP、SOC等为核心的嵌入式系统技术的现状。

全书共分8章,其中第1~5章为基本原理篇,主要讲解80x86/Pentium微型计算机基本原理;第6~8章为应用技术篇,主要讲解80x86/Pentium微型计算机常用接口芯片和应用系统,其中:第1章简要介绍微型计算机基本概念和发展历程;第2章首先详细阐述8086/8088 16位微处理器的编程结构以及由其构成的微型计算机硬件电路系统,然后介绍80x86/Pentium 32位微处理器技术的发展,分析80x86/Pentium 32位微处理器编程结构和工作模式;第3章主要介绍微型计算机存储器技术基本原理和最新发展,分析了80x86/Pentium 32位微处理器存储器管理;第4章在详细阐述8086/8088 16位微处理器指令与寻

址方式的基础上,介绍了80x86/Pentium 32位微处理器新增指令系统;第5章介绍汇编语言程序设计基本内容,补充了80x86/Pentium系列扩展伪指令;第6章主要介绍微型计算机输入/输出处理技术的概念和应用实例;第7章讲解EISA、PCI、AGP等微型计算机系统总线及IEEE 1394、USB等外部总线新技术;第8章通过对基于单片机、PCI总线、USB外部接口总线的微型计算机应用系统板卡I/O接口电路硬件开发和软件驱动程序编写等应用实例的介绍,发展中的嵌入式系统技术介绍,归纳和总结了微型计算机技术的主要内容。

本书力求做到深入浅出、通俗易懂,对硬件电路直接给出实际元器件引脚连接电路图,引导学生逐步培养计算机硬件电路分析、应用和设计能力。

本书主要由马义德、张在峰、徐光柱、杜桂芳编写,由马义德担任主编,并负责大纲拟定、组织编写和统稿。参与本书编写的人员还有张新国(编写了8.1节)、陈晓雷(整理和校对了第1章至第3章)、邵宇、冯晓兰(整理和校对了第4章和第5章)、袁敏(整理和校对了第6章)。

本书是甘肃省精品课程、也是兰州大学首批精品课程的指定教材。结合本书的教学与科研成果还同时获得了甘肃省教学成果二等奖,兰州大学教学成果一等奖。在本书的编写过程中得到了兰州大学郑晓静教授、李廉教授、张正国研究员、陶炳海先生的鼓励和大支持,并得到兰州大学首批名牌课程建设计划、重点课程建设计划及教材出版计划基金的支持。对兰州大学教务处、继续教育学院、兰州大学出版社、信息科学与工程学院以及有关领导、老师对本书的编写和出版给予的大力支持和帮助,在此表示衷心感谢!

本书能及时出版还要感谢王靖、马宏锋、李柏年、贾志城、张久文、严春满、杜鸿飞、孟令锋、马潮、夏春水、张北斗等老师和同学的特别协助。

由于时间仓促和水平有限,难免出现错误和不妥之处,恳请读者批评指正。

编 者

2004年2月

目 录

第 1 章 微型计算机系统概述	(1)	2.4 80x86/Pentium/Core 系列 CPU	
1.1 微型计算机简介	(1)	技术的发展	(53)
1.1.1 微型计算机的发展	(1)	2.4.1 80x86/Pentium/Core 系列	
1.1.2 微型计算机的特点	(4)	CPU 功能的不断完善	(53)
1.1.3 微型计算机的应用	(4)	2.4.2 80x86/Pentium/Core 系列	
1.2 微型计算机的数据表示与数字		CPU 指令系统的不断完善	(57)
信息编码	(5)	本章小结	(58)
1.2.1 数据格式及机器码	(5)	习题	(59)
1.2.2 数字信息编码的概念	(8)	第 3 章 存储器技术	(61)
1.3 微型计算机系统的基本组成	(9)	3.1 存储器技术简介	(61)
1.3.1 微型计算机的硬件结构	(9)	3.1.1 存储器分类	(61)
1.3.2 微型计算机的软件系统	(11)	3.1.2 存储器的主要性能参数	(63)
1.4 PC 的构成	(13)	3.2 存储器的连接	(64)
本章小结	(14)	3.2.1 概述	(64)
习题	(14)	3.2.2 存储器的连接	(64)
第 2 章 80x86/Pentium 系列微处理器	(15)	3.3 存储器管理	(71)
2.1 16 位微处理器编程结构	(15)	3.3.1 IBM PC/XT 中的存储空间	
2.1.1 微型计算机基本结构	(15)	分配	(71)
2.1.2 8086/8088 CPU 的编程结构	(16)	3.3.2 扩展存储器及其管理	(72)
2.2 32 位微处理器编程结构简介	(28)	3.4 内部存储器技术发展	(76)
2.2.1 从 80386 到 Pentium III	(28)	3.4.1 扩展数据输出动态随机访	
2.2.2 实模式下的 32 位微处理		问存储器 EDO DRAM	(76)
器的编程结构	(29)	3.4.2 同步动态随机访问存储器	
2.2.3 保护模式下的 32 位微处理		SDRAM	(76)
器的编程结构	(31)	3.4.3 突发存取的高速动态随机	
2.3 8086/8088 CPU 的引脚功能	(34)	存储器 Rambus DRAM	(77)
2.3.1 8086/8088 的引脚信号和		3.4.4 双倍速率同步动态随机存	
功能	(35)	储器 DDR-SDRAM	(78)
2.3.2 8086/8088 构成的最大/最		3.5 外部存储器简介	(79)
小系统	(38)	3.5.1 硬盘及硬盘驱动器	(79)
2.3.3 8086/8088 的主要功能	(48)	3.5.2 固态硬盘	(82)

3.5.3 光盘存储器	(83)	5.1.2 汇编的基本概念	(162)
3.5.4 移动存储	(85)	5.1.3 汇编语言程序的上机与 处理过程	(162)
本章小结	(86)	5.2 汇编语言的程序格式与语句 格式	(163)
习题	(86)	5.2.1 汇编语言源程序的格式	(163)
第4章 80x86/Pentium 指令系统	(88)	5.2.2 汇编语言的语句	(166)
4.1 8086/8088 指令编码	(88)	5.3 汇编语言的伪指令	(172)
4.1.1 8086/8088 CPU 指令编码 格式	(88)	5.3.1 符号定义伪指令	(172)
4.1.2 指令的执行时间	(91)	5.3.2 数据定义伪指令	(173)
4.2 8086/8088 寻址方式	(93)	5.3.3 段定义伪指令	(179)
4.2.1 操作数的种类	(93)	5.3.4 过程定义伪指令	(184)
4.2.2 寻址方式	(94)	5.3.5 宏处理伪指令	(186)
4.3 8086/8088 指令系统	(103)	5.3.6 模块定义与通信伪指令、 条件汇编伪指令	(190)
4.3.1 数据传送类指令	(104)	5.3.7 列表伪指令	(190)
4.3.2 算术运算类指令	(110)	5.4 80x86/Pentium 的扩展伪指令	(192)
4.3.3 位操作类指令	(119)	5.4.1 方式选择伪指令	(192)
4.3.4 串操作类指令	(123)	5.4.2 80x86/Pentium 完整段定义 的扩充	(193)
4.3.5 控制转移类指令	(128)	5.4.3 80x86/Pentium 的简化段定 义伪指令	(194)
4.4 80x86/Pentium/Core 指令格式 与寻址方式	(138)	5.4.4 汇编程序控制语句	(199)
4.4.1 80x86/Pentium 系列 CPU 指令格式	(138)	5.5 汇编语言程序的上机过程	(200)
4.4.2 80x86/Pentium 寻址方式	(139)	5.5.1 编辑、汇编与连接	(200)
4.4.3 Core 系列的寻址方式	(141)	5.5.2 程序的调试与 DEBUG	(207)
4.5 80x86/Pentium/Core 指令系统	(142)	5.6 汇编语言程序设计基础	(212)
4.5.1 80286 指令系统	(143)	5.6.1 程序设计的一般步骤	(212)
4.5.2 80386 的增强和新增指令	(146)	5.6.2 程序设计的基本方法	(213)
4.5.3 80486 的新增指令	(151)	5.6.3 子程序设计与调用技术	(219)
4.5.4 Pentium 系列处理器的新增 指令	(152)	5.6.4 DOS 系统功能调用	(225)
4.5.5 Core 系列处理器的指令集	(153)	5.7 中断服务程序设计	(226)
本章小结	(156)	5.7.1 中断的基本概念	(226)
习题	(156)	5.7.2 中断服务程序	(226)
第5章 汇编语言程序设计	(161)	本章小结	(230)
5.1 程序设计语言概述	(161)	习题	(231)
5.1.1 程序设计语言的分类	(161)		

第 6 章 输入/输出技术	(238)	6.7.3 A/D 转换器及其与 CPU 的 接口	(315)
6.1 输入/输出接口概述	(238)	本章小结	(320)
6.1.1 输入/输出接口电路	(238)	习题	(321)
6.1.2 CPU 与外设间数据输入/ 输出方式	(239)	第 7 章 计算机总线技术	(323)
6.1.3 微处理器与 I/O 接口电路 的连接	(241)	7.1 总线基本知识	(323)
6.2 中断系统	(243)	7.2 系统总线	(324)
6.2.1 中断的基本概念	(243)	7.2.1 EISA 总线	(325)
6.2.2 可编程中断控制芯片 8259A ...	(250)	7.2.2 PCI 总线	(329)
6.2.3 CPU 与 8259A 接口应用 举例	(261)	7.2.3 AGP 总线	(339)
6.3 并行接口	(263)	7.3 外总线	(342)
6.3.1 并行通信与并行接口	(263)	7.3.1 RS-232-C 及 RS-485 总线	(342)
6.3.2 可编程并行通信接口芯片 8255A	(265)	7.3.2 IEEE-488 总线	(343)
6.3.3 CPU 与 8255A 接口应用 举例	(272)	7.3.3 SCSI 总线	(343)
6.4 串行接口	(274)	7.3.4 USB 总线	(343)
6.4.1 串行通信及串行接口	(274)	7.3.5 IEEE 1394 总线	(352)
6.4.2 可编程串行通信接口芯片 8251A	(278)	7.3.6 CAN 总线	(353)
6.4.3 CPU 与 8251A 接口应用 举例	(286)	7.3.7 I ² C 总线	(354)
6.5 DMA 控制技术	(288)	本章小结	(355)
6.5.1 概述	(288)	习题	(356)
6.5.2 可编程 DMA 控制器 8257 ...	(289)	第 8 章 微型计算机应用系统	(357)
6.5.3 8257 DMA 控制器的编程及 其应用举例	(297)	8.1 单片机控制系统设计举例	(357)
6.6 定时器/计数器	(300)	8.1.1 空气压缩机电机控制系统 概述	(357)
6.6.1 概述	(300)	8.1.2 可控硅励磁工作原理	(358)
6.6.2 可编程定时计数器 8253 ...	(300)	8.1.3 微型计算机控制系统结构 与 STD 总线	(359)
6.7 A/D 及 D/A 接口	(308)	8.1.4 STD 总线结构 8031 CPU 主板	(361)
6.7.1 概述	(308)	8.1.5 STD 结构可控硅控制信 号板	(363)
6.7.2 D/A 转换器及其与 CPU 的 接口	(309)	8.1.6 可控硅励磁驱动板	(366)
		8.1.7 软件结构与程序流程图	(366)
		8.1.8 导通角相位控制程序结构 ...	(367)
		8.2 基于 PC 的接口电路设计	(368)

8.2.1 基于 PCI 总线的 I/O 接口 电路设计	(368)	9.4.1 嵌入式系统的结构	(396)
8.2.2 基于 USB 总线的 I/O 接口 电路设计	(373)	9.4.2 嵌入式系统设计方法	(396)
8.3 I/O 接口设备的 Windows 驱动 程序设计	(376)	9.5 嵌入式系统的前景与“后 PC 时代”	(399)
8.3.1 驱动程序概述	(376)	本章小结	(400)
8.3.2 PCI 设备的驱动程序设计	(378)	习题	(400)
8.3.3 USB 设备的驱动程序设计	(381)	第 10 章 SOPC 技术	(401)
本章小结	(383)	10.1 FPGA 概述	(401)
习题	(383)	10.1.1 可编程逻辑器件	(401)
第 9 章 嵌入式系统	(384)	10.1.2 FPGA 简介	(401)
9.1 嵌入式系统概述	(384)	10.1.3 FPGA 的结构与原理	(402)
9.1.1 现代计算机技术的两大 分支	(384)	10.1.4 SOPC	(406)
9.1.2 嵌入式系统的定义和发展 现状	(384)	10.2 IP 核与 HDL 语言	(406)
9.2 嵌入式处理器	(386)	10.2.1 IP 核的概念	(407)
9.2.1 嵌入式微处理器	(386)	10.2.2 VHDL 与 Verilog HDL	(407)
9.2.2 嵌入式微控制器	(386)	10.2.3 HDL 开发流程	(409)
9.2.3 嵌入式 DSP 处理器	(387)	10.3 SOPC 开发流程	(410)
9.2.4 嵌入式片上系统	(387)	10.3.1 SOPC 系统开发流程	(410)
9.2.5 嵌入式可编程片上系统	(388)	10.3.2 基于 FPGA 的 SOPC 系统 硬件开发流程	(411)
9.2.6 嵌入式处理器硬件架构	(388)	10.3.3 SOPC 系统设计实例	(412)
9.2.7 RISC 架构嵌入式处理器 举例	(389)	10.4 Avalon 交换架构	(424)
9.3 嵌入式操作系统	(391)	10.5 Nios II 软核处理器	(425)
9.3.1 几种典型的嵌入式操作 系统	(391)	10.5.1 Nios II 概念	(425)
9.3.2 嵌入式操作系统的新发展 ——嵌入式实时操作系统	(394)	10.5.2 Nios II 硬件结构	(427)
9.3.3 嵌入式操作系统的新发展 ——开源嵌入式移动多媒 体终端操作系统	(395)	10.5.3 Nios II 处理器的软件开发 流程	(428)
9.4 嵌入式系统的结构及设计方法	(396)	10.5.4 Nios II 软件设计实例	(430)
		本章小结	(434)
		习题	(434)
		附录	(435)
		附录 A ASCII 码字符表	(435)
		附录 B 8086/8088 指令系统表	(436)
		参考文献	(448)

第1章 微型计算机系统概述

1.1 微型计算机简介

计算机技术是20世纪的伟大发明之一，它标志着人类文明进入了一个新的历史阶段。20世纪70年代初期，随着微电子技术和超大规模集成电路技术的发展，诞生了以微处理器为核心的微型计算机。

1.1.1 微型计算机的发展

自1946年第一台电子计算机问世以来，计算机的发展已经历了电子管（1946年—1959年）、晶体管（1959年—1965年）、中小规模集成电路（20世纪60年代中期—20世纪70年代初期）、大规模集成电路（LSI）和超大规模集成电路（VLSI）（20世纪70年代初—21世纪）4个阶段。进入21世纪后，伴随着生物科学、纳米技术的飞速发展，生物芯片、神经网络技术也随之进入了计算机领域，从此计算机的发展进入第五阶段。按体积、性能和价格来分，计算机可分为巨型机、大型机、中型机、小型机和微型机。

微型计算机与其他计算机的区别在于它采用了超大规模集成电路技术，将包含了冯·诺依曼计算机体系结构中的运算器和控制器——中央处理器（Central Processing Unit, CPU），又称微处理器（Microprocessor），集成在一片硅片上。微型计算机是指以微处理器为核心，配以存储器、输入/输出接口电路以及系统总线所组成的计算机。

随着电子技术，特别是超大规模集成电路技术的发展，微型计算机技术的发展基本遵循所谓的摩尔定律，即微处理器集成度每隔18个月翻一番，芯片性能也随之提高一倍左右。

通常，微型计算机的发展是以微处理器的发展为表征的。以其字长和功能来分，微处理器的发展经历了如下几个阶段。

① 1971年—1973年为4位或8位低档微处理器和微型计算机时代，典型的为Intel公司的Intel 4004和Intel 8008。它们采用了PMOS工艺，集成度为2 300元器件/片，基本指令执行时间为20~50 μs ，主频在500 kHz以下，基本指令有48条。第一代微型计算机主要用于家用电器和简单控制场合。

② 1973 年—1977 年为 8 位中档微处理器和微型计算机时代, 如 Motorola 公司的 MC6800、ZILOG 公司的 Z80、Intel 公司的 Intel 8080/8085 等。它们采用了 NMOS 工艺, 集成度提高了 4 倍, 基本指令的执行时间是第一代产品的 1/10 左右, 达到 2 ~ 10 μs , 主频大于 1 MHz, 基本指令有 70 多条。第二代微型计算机主要用于电子仪器等领域。

③ 1978 年—1984 年为 16 位微处理器和微型计算机时代, 各厂家纷纷推出了 16 位微处理器, 代表产品是 Intel 8086/8088、MC6800 和 Z8000。它们采用了 HMOS 工艺, 集成度达到 20 000 ~ 70 000 元器件/片, 基本指令执行时间为 0.5 μs , 主频为 4 ~ 8 MHz; 而且, 这代计算机的指令系统更加完善, 且采用了流水线技术、多级中断、多种寻址方式、段寄存器等结构, 还可以与数学协处理器配合, 进行浮点运算。1984 年诞生的 80286 微处理器为性能更加优越的 16 位 CPU, 其主频为 6 MHz。

④ 1985 年—1992 年为 32 位微处理器和微型计算机时代, 它标志着微处理器跨入了第四代。典型的 CPU 为 Intel 80386、80486 和 MC68030、68040 等。与 16 位 CPU 相比, 32 位 CPU 在体系结构的设计上发生了概念性的变化, CPU 中引入了高速缓存, 以提高存储器的读取速度; 并采用了精简指令集计算机 (Reduced Instruction Set Computer, RISC), 以减少指令执行时间。这一代微处理器采用了 HMOS 或 CMOS 工艺, 集成度高达 100 万元器件/片, 基本指令执行速度为 25 MIPS, 主频为 16 ~ 25 MHz, 使微型机达到了某些小型机的性能。

⑤ 1993 年, Intel 公司推出了 32 位 Pentium 微处理器 (P5, 俗称 80586)。采用 0.6 μm 的静态 CMOS 工艺, 集成度达到 350 万元器件/片, 基本指令执行时间为 0.5 μs , 主频为 60 MHz 以上。该系列微处理器采用了扩展总线访问、分别采用高速程序缓存和数据缓存、超流水线结构。

⑥ 1995 年, Intel 公司又相继开发出了 32 位 Pentium Pro 系列微处理器 (P6)。其主频为 133 MHz, 在主板上设置了两级缓存, 并采用了动态执行技术, 因而, 其性能得以大大地提高。

⑦ 1996 年—1997 年, 随着多媒体技术的发展, Intel 公司又推出了具有 MMX 技术——附加多媒体声像处理指令的 Pentium II, 其采用了创新的单边接触卡盒 (SEC) 封装, 并整合了一枚高速缓存芯片, 可用于多媒体应用领域。

⑧ 1999 年, Intel 公司推出 Pentium III 处理器, 该处理器集成了 750 万个晶体管, 并采用了 0.18 μm 技术, 其 70 条创新指令——Internet 数据流单指令序列扩展 (Internet Streaming SIMD Extensions) ——明显增强了处理图像、3D、音频流、视频和语音识别等应用所需的高级性能。

⑨ 2000 年, Intel 公司开发了 Pentium 4 处理器, 采用新的 NetBurst 构架, 有着高达 400 MHz 的前端总线, 之后又提升到 533 MHz、800 MHz。

⑩ 2005 年, Intel 公司推出 Pentium D 处理器, 具有两个独立的执行核心以及两个 1 MB 的二级缓存, 两执行核心共享 800 MHz 的前端总线。

⑪ 2005 年, Intel 公司推出 Core 处理器, 这是 Intel 向 Core 架构迈进的第一步。但是, Core 处理器并没有采用 Core 架构, 而是介于 NetBurst 和 Core 之间。Core 处理器的推出使双核技术在移动平台上第一次得到实现。

⑫ 2006 年, Intel 公司推出 Core2 Duo 处理器, 这是一个跨平台的构架体系, 包括服务器版、桌面版、移动版三个版本。它们都基于全新设计的 Intel Core 微架构, 每个芯片包含两个处理内核, 并包含具有高级智能的高速缓存, 提供更高性能以及更有效的缓存子系统。

⑬ 2010 年, Intel 公司正式面向全球发布最新的革命性产品, 基于全新的 32 nm 技术的 i7、i5、i3 微处理器产品。全新 Core 家族中 Westmere 核心的 Core i 系列处理器采用了 Clarkdale 架构, 新加入的 L3 缓存采用共享式设计, 是 Nehalem 架构的经典延续, 采用了革命性的微架构, 具备了 Core 加速技术、超线程技术、增强型的 Intel 智能高速缓存与控制器等多项技术。

表 1.1 给出了 80x86/ Pentium/Core 系列 CPU 的主要性能参数。

表 1.1 Intel 80x86/Pentium/Core 系列 CPU 的主要性能参数

微处理器	推出时间/年	生产工艺/ μm	首批主频/MHz	集成度/百万元器件/个	寄存器位数/b	数据总线宽度/b	最大寻址空间	高速缓存大小
8086	1978	10	6.8	0.040	16	16	1 MB	无
80286	1982	2.7	12.5	0.125	16	16	16 MB	无
80386DX	1985	2	20	0.275	32	32	4 GB	无
80486DX	1989	1, 0.8	25	1.200	32	32	4 GB	8 KB L1
Pentium	1993	0.8, 0.6	60	3.100	32	64	4 GB	16 KB L1
Pentium Pro	1995	0.6	133	5.500	32	64	64 GB	16 KB L1、256 KB 或 512 KB L2
Pentium II	1997	0.35	266	7.500	32	64	64 GB	32 KB L1、256 KB 或 512 KB L2
Pentium III	1999	0.25, 0.18	750	28.100	32	64	64 GB	32 KB L1 512 KB L2

续表

微处理器	推出时间/年	生产工艺/ μm	首批主频/MHz	集成度/百万元器件/个	寄存器位数/b	数据总线宽度/b	最大寻址空间	高速缓存大小
Pentium 4	2000	0.13	1300	55.100	32	64	64 GB	128 KB (D) +8 KB (T) L1 256/512 KB L2
Pentium D	2005	0.09	2800	230.000	64	64	64 GB	32 KB L1 2x1 MB L2
Core2 Duo	2006	0.065	2600	290.000	64	64	64 GB	32 KB L1、2 MB 或 4 MB 或 6 MB L2
Core i	2010	0.032	2930	820.000	64	64	64 GB	32 KB L1、256 KB L2、 3 MB ~ 8 MB L3

1.1.2 微型计算机的特点

微型计算机运算速度快，计算精度高；惊人的集成度使得微处理器非常稳定；同时批量生产可使其造价低廉；而且微型计算机硬件平台开放，易于扩展，适应性强；还有一点就是微处理器制造厂家本身除生产微处理器芯片外，还生产各种配套的支持芯片及各种支持软件，因而更新很快；另外，微型计算机还具有体积小、重量轻、耗电省及维护方便等特点。

1.1.3 微型计算机的应用

微型计算机的应用已经渗透到各行各业，大到卫星发射、石油勘探、矿产开发、天气预报、农业灌溉、生物医学；小到移动通信终端、家庭娱乐音响设备、电子钟表、儿童玩具等。微型计算机的应用非常广泛，包括科学计算、数据处理、过程控制、计算机辅助设计和人工智能等。

科学计算是微型计算机应用的主要领域之一，在工程应用方面包括卫星发射控制、航天飞机制造、高层建筑设计和机械产品设计等，在基础研究方面，包括生物信息学研究、基因测序、医学病理分析与处理，这些都离不开计算机的高速计算功能。

数据处理也是计算机信息处理非常重要的任务，包括建立数据库、检索信息、金融信息的联机传输与处理、人口普查等各种社会、政府部门数据信息的统计及处理等。

过程控制是微型计算机在工业应用中非常重要的领域，包括大型工业锅炉控制、铁路

调度与控制、数控机床控制，还有由上、下位微型计算机构成的分布式工业生产自动控制系统等。嵌入式系统的发展和应用使这种工业控制的应用领域更加广泛，市场前景更加美好。

计算机辅助设计和辅助制造（Computer-Aided Design and Manufacturing, CAD/CAM）可以借助计算机调整、修改产品设计，CAM 能够围绕中心数控机床及其自动化设备，完成部件的加工、运输、组装、测量、检查等功能，现在通常把 CAD 与 CAM 放在一起，形成 CAD/CAM 一体化，是今后工业自动化发展的重要方向。

人工智能的主要研究目标是用计算机模拟人的大脑对于知识学习、理解与推理、信息处理的思维过程。人工智能理论的新突破，特别是人工神经网络和 DNA 芯片技术的研究，急需对大型并行计算机的模拟计算和新型计算机技术进行研究。

1.2 微型计算机的数据表示与数字信息编码

计算机最主要的功能之一是信息处理，这些信息包括数值、文字、声音、图形和图像等。因为各种信息都是以数字的形式传输、存储和处理的，所以掌握各种数制与信息编码的基本概念是至关重要的。

1.2.1 数据格式及机器码

1. 数据格式

计算机不仅可以进行整数运算，还可以进行小数运算。因此，小数点在数据中的位置就显得十分重要了。计算机中常用的数据格式有以下三种。

(1) 定点格式

定点格式表示的显著特点是小数点在数据中的位置固定不变。定点格式可表示成定点小数或定点整数。通常，小数点的位置确定后，在运算中不再考虑小数点的问题，因而小数点不占用存储空间。定点数表示简单，但数的取值范围小、精度低。

(2) 浮点格式

机器中所有数据的小数点的位置可变。浮点数通常的格式为

$$N = R^e \cdot m$$

其中， N 为浮点数或实数； m 称为浮点数的尾数，是一个纯小数； e 称为浮点的指数，是一个整数；基数 R 是一个常数。

在机器中表示一个浮点数时，一是要给出尾数，用定点小数形式表示。尾数部分给出有效数字的位数，因而决定了浮点数表示的精度；二是要给出指数，用整数形式表示，常

称为阶码，阶码指明小数点在数据中的位置，因而决定了浮点数的表示范围。浮点数也要有符号位，因此一个机器浮点数应当由阶码和尾数及其符号位组成：

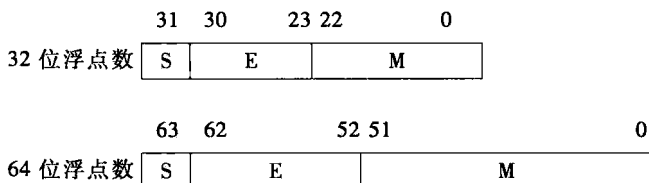
阶符	阶码	数符	尾数
----	----	----	----

若不对浮点数的表示作出明确规定，同一个浮点数的表示就不是唯一的。例如，0.5 也可以表示成 0.05×10^1 、 50×10^{-2} 等。为了提高数据的表示精度，当尾数的值不为 0 时，其绝对值应大于等于 0.5，即尾数域的最高有效位应为 1，否则要以修改阶码同时左右移小数点的办法，使其变成这一要求的表示形式，这称为浮点数的规格化表示。

例如： $0.1001101 \times 2^{+11}$ 为规格化的浮点数，而 $0.01011011 \times 2^{+110}$ 为非规格化的浮点数，必须通过左移尾数并同时修改阶码使其变为规格化的浮点数。

因为规格化的浮点数中的尾数不为 0 时，其最高位为 1，所以在将这样的浮点数写入内存或磁盘时，不必给出该位，可左移 1 位去掉它，目的是同样多的位能多保存 1 位二进制位。

为便于软件移植，按照 IEEE 754 的标准，32 位浮点数和 64 位浮点数的标准格式为：



不论是 32 位浮点数还是 64 位浮点数，均规定基数 $R=2$ 。由于基数 2 是固定常数，不必用显式方式来表示它。

在 32 位浮点数中， S 是浮点数的符号位，占 1 位，安排在最高位， $S=0$ 表示正数， $S=1$ 表示负数。 M 是尾数，放在低位部分，占用 23 位，用小数表示，小数点放在尾数域的最前面。 E 是阶码，占用 8 位，阶符采用隐含方式，即采用移码方法来表示正、负指数。移码方法对两个指数大小的比较和对阶操作都比较方便，因为阶码域值大者其指数值也大。采用这种方式时，应该将浮点数的指数真值 e 变成阶码 E ，此时，需将指数 e 加上一个固定的偏移值 127 (01111111)，即 $E=e+127$ 。

一个规格化的 32 位浮点数 x 的真值可表示为

$$x = (-1)^s \times (1.M) \times 2^{E-127} \quad e = E - 127$$

其中，尾数域所表示的值是 $1.M$ 。因为规格化的浮点数的尾数域最左位（最高有效位）总是 1，故这一位经常不予存储，通过改变阶码使其隐藏在小数点的左边。