

微型小型计算机

接口实用手册

INTERFACE MANUAL

中国科学院成都计算机应用研究所开发处

微型、小型计算机接口实用手册

（ 下 ）

目 录

电平接口

(微机) CMOS及HTL并行接口电路	(1)
CMOS 电路和其它器件的接口技术	(7)
54/74HC高速CMOS 其它类型集成电路的接口	(9)
TTL 集成电路的接口电路	(14)
CMOS 电路与工业电气设备间的接口电路	(19)
光敏器件同TTL 匹配的接口电路	(20)
I-V转换器1488、1489的代用电路	(21)
简单的逻辑电平变换电路	(22)
电压电平甄别器	

仪器接口、接口应用

DJS—130与PZ5数字电压表的接口	(23)
微处理机控制步进电机的接口	(25)
VOESA 计算器打印接口电路	(26)
PZ8 数字电压表与EL5002计算器接口	(28)
微处理机对弱信号检测的接口	(32)
海洋重力仪的软件接口	(35)
微机与通用示波器构成的数据采集记录与显示系统	(38)
TRS—80 II 微机与光谱仪的接口	(43)
图象输入接口 电路	(47)
热工参数实时数据监测和处理系统	(56)
Z80单板机实时顺序自动周期测量	(61)
遥测数据处理设备的微机接口技术	(64)
DBJ—052单板机——数字随动系统接口设计	(68)
微机与运动系统的接口电路	(74)
多通道增益控制数据采集系统	(78)
八位高速多通道数据采集系统	(83)
用微型机控制的积分光度计数据采集系统	(87)
强震仪多道模拟信号计算机接口	(95)
微型机过程控制接口技术	(100)
微处理机在电视中心的应用	(104)
首钢变电站事故检测和数据处理	(109)
袜机提花微型机两级分布实时控制系统	(114)

外设接口

七段显示器及键盘接口	(124)
使数字键起功能键的作用	(129)
实时控制与中断式键盘终端	(133)
采用软件调制解调的音频盒式磁带机接口	(141)
高密度磁记录方法与JC型盒带接口的应用	(145)
利用RS—232实现录音机的软接口	(149)
Z8000软件调制解调盒式磁带机接口	(152)

M6800 微机的盒带机软件接口	(156)
微型机与通用磁带机的联接	(159)
磁盘存储器及接口逻辑	(167)
FD1771软磁盘接口	(173)
软磁盘接口的锁相环设计	(183)
054A微型机软磁盘接口电路	(189)
5英寸温彻斯特磁盘设备的接口	(196)
DJS——131字符显示终端接口	(203)
BCT——3汉字显示器设计	(205)
DJS——051控制的汉字显示终端专用接口设计	(208)
μ 80打印机和单板微型机的接口	(214)
TRS——80微机打印机接口分析	(217)
单板机加配微型打印机	(222)
8155用作微机和宽行打印机的接口	(225)
国产电传打字机与微型计算机接口	(229)
汉字针式打印机接口板的设计	(233)
CMOS打印计算器接口	(243)
CTS——1A型绘图机智能接口板	(245)
计算机外部设备自动加电问题	(250)

芯片、单片机、接口卡

接口芯片概述	(253)
8255接口芯片应用的两个实例	(258)
DJS——062微型机国产接口电路PIA	(261)
LN 6852 (SSDA) 同步串行数据接口适配器	(264)
可编程中断控制器 8259 的使用方法	(270)
INTEL 8279 键盘/显示接口	(276)
Z8036 Z——CIO 可编程接口及其应用	(288)
集成模拟开关及其应用	(297)
单片 $3\frac{1}{2}$ 位A/D转换器CH7106及其应用	(301)
MC6801单片微计算机	(307)
8096——16位单片微型控制器	(316)
Cromenco D+7A!/o 模板	(323)
ADA—1612模数—数模转换板在APPLE—II上的应用	(327)
苹果计算机常用扩展功能卡性能与应用简介	(331)
苹果II 80行显示接口卡	(335)
附录1 典型的通用I/O接口集成芯片一览表	(340)
常用集成芯片	(341)
附录2 微型计机总线标准	(342)
附录3	(344)
附录4 串行输入输出	(347)
附录5 S100总线	(356)
附录7 CAMAC	(357)
附录8 串行标准	(359)
附录9 异步通信	(361)
附录10 INTEL 总线结构与系统扩展	(365)

微机电平接口

CMOS及HTL并行接口电路

并行接口电路的设计要处理好三个问题:

1、电平变换

工业应用中处于生产现场的被控对象常常采用CMOS电路或HTL电路,以获得较高的抗干扰性能。而微型计算机的总线都是按TTL电平设计的,因此在输入及输出接口中必须进行电平变换才能和CMOS或HTL电路连接。

2、通道数量多

工业应用中,常常要对被控对象的许多参数进行测量,又要送出许多参数对被控对象进行控制。尤其在群控系统中,要求输入输出的参数就更多,常常要为微型机设计十几路,几十路的输入输出接口通道。

3、中断功能要合理

专用的接口电路(例如Z80—PIO)有很强的程序中断功能。但在工业控制中,常常采用定期进行巡回检测或程序查询等比较简单的工作方式,把众多的输入输出通道比较有规律地组织起来,进行数据传输,并不要求每个通道都随机地向微型机发出中断请求。因此,合理的中断功能也是接口设计中的重要问题。

三 种 方 案

1、方案一

采用专用的I/O并行接口电路,例如Z80—PIO挂在单板机总线上。每一接口通道对应一个PIO口,每个PIO口经过一套电平变换电路与被控外设连接,见图1。

该方案的优点是:

(1) Z80—PIO可以连接成完整的中断链结构,提供很强的向量中断功能。每一个口都能按一定的优先顺序接受对应通道的多级随机中断申请。

(2) Z80—PIO提供的每个输入(方式1)、输出(方式0)通道均通过 $\overline{STB}$ 和RDY

两条信号线,与外设之间建立了较强的通信功能。

输入时:当PIO口输入寄存器已准备好接受外设数据时,就向外设发出信号RDY。当外设发来 $\overline{STB}$,数据就装入PIO。

输出时:当PIO口已装好数据,可向外设输出时,就发出信号RDY。当外设收到PIO所提供的数据,就向PIO发出回答信号 $\overline{STB}$ 。

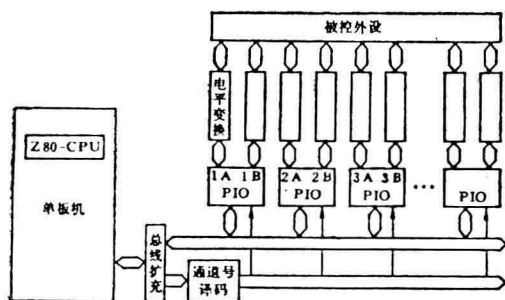


图1 并行接口方案一

(3) Z80—P₁O的口还可设置成双向(方式2)或控制(方式3)工作状态,比较灵活。

该方案的缺点是:所用P₁O电路较多,而每个通道又都要有一套电平变换电路:8根数据线(D₀~D₇)和2根信号线(STB和RDY)。

如果附加的P₁O过多,超过了CPU的负载能力,还需加上总线扩展电路,以提高总线的负载能力。

由此可以看出,当被控对象与计算机的数据传输是随机的,或者这种传输是比较少的,因而要求有很强的中断功能时,采用方案一较好。另外,在通道数量不太多的场合,方案一比较合适。

2、方案二

用两片Z80—P₁O共四个I/O口,它们的分工如下:

1A输出口(方式0),通道号由此输出,经电平变换,组成CMOS(或HTL)电平的数据地址总线A'。译码后可提供255条通道选通信号线(0号选通信号线不用),其中一部分通道号(如1~127)作为输出通道号,另一部分通道号(如128~255)作为输入通道号。

1B输出口(方式0),数据由此输出,经电平变换,形成CMOS(或HTL)电平的输出数据总线DO',每个输出通道由一个接在DO'总线上的8位输出寄存器存放输出数据,它的选通端接在该通道号的译码信号线上(1~127)。输出数据的步骤如下例所示:

例:把字节Byte输出到通道Port1上,至少要用6条指令。

```
LD A, Byte; A ← Byte 4T
```

```
OUT (1B), A; (1B) ← Byte 11T
```

这时DO'上已准备好输出数据

```
LD A, Port1; A ← Port1 4T
```

```
LD (1A), A; (1A) ← A 11T
```

```
LD A, φ; A ← φ 4T
```

```
LD (1A), A; (1A) ← φ 11T
```

这四步在通道号为Port1的输出寄存器的选通线上产生了一个选通脉冲,把数据Byte存入该输出寄存器中,共用了45个机器周期。在此过程中,口1A存入0,就使各选通信号线恢复到了非激励状态。因此0号选通线是不用的。

2A输入口(方式1),各路CMOS(或HTL)电平的输入信号经三态门及电平变换(可由一块CMOS集成电路CH4502同时完成这两项功能)汇合成TTL电平的输入数据总线DI'送入2A口,三态门的控制端接在输入通道号(128~255,即 $\overline{1A'}_7 = 0$)译码线上,并把1A口的变成CMOS电平的 $\overline{1A'}$,送到2A口的ASTB线上,输入数据的步骤如下例:

例:把通道Port2上数据输入计算机,要用5条指令,共41个机器周期。

```
LD A, Port2; A ← Port2 4T
```

```
LD (1A), A; (1A) ← Port2 11T
```

这时通道号port2上的数据经三态门被选通送到了DI'上,2A口的 $\overline{ASTB} = \overline{1A'}_7 = 0$ 。

LD A, ϕ ; $A \leftarrow \phi$ 4T

LD (1A), A; (1A) $\leftarrow \phi$ 11T

这时, 2A口的信号 $\overline{ASTB} = \overline{1A'}$, 在它的上升边使DI'上的数据存入2A口的寄存器, 再经输入指令进入CPU累加器A。

IN A, (2A); 11T

2B口工作在控制方式(方式3), 把经过电平变换的被控对象的请求信号由此输入, 引起中断, 请求与被控对象传输数据。

该方案的优点是:

(1) 由于采用了CMOS(或HTL)电平总线的结构, CMOS通道地址总线A'及输出数据总线DO'都是集中在一起各用八位电平变换器件完成TTL至CMOS的电平变换的。然后在COMS电平上进行通道号译码。并存入各通道的输出寄存器。因此, 比各通道独立变换的方案大大节省了电平变换器件。至于输入数据总线DI', 它是由三态门同时完成CMOS至TTL电平变换的, 不需另外设置电平变换线路。

(2) 本方案主要采用国产CMOS电路, Z80-PIO只用两片。因此价格较低。

该方案的缺点是:

(1) 输出一个字节要用6条指令45个机器周期(对应2M时钟需22.5 μ s), 输入一字节要用5条指令41个机器周期(对应2M时钟需20.5 μ s), 编程稍嫌复杂, 速度也较慢。

(2) 中断功能弱, 仅2B口提供了一个向量中断。主要靠程序查询中断或同步传送、异步传送等方式工作。

显然, 当被控对象通道较多, 且能有效的组织起来按一定周期或一定规律进行服务, 而对中断要求较低时, 方案二是比较合适的。

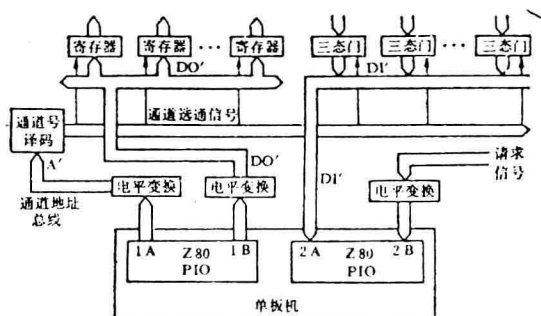


图2 CMOS (HTL) 并行接口方案二

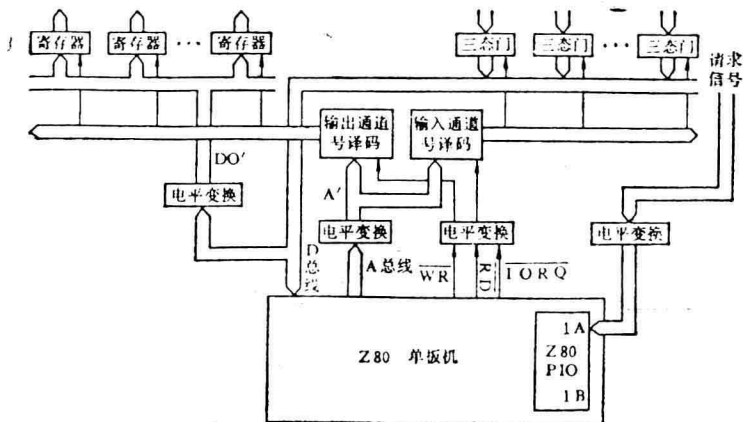


图3 CMOS (HTL) 并行接口方案三

3. 方案三

该方案继承了方案二中CMOS总线的结构, 但它不是由PIO经电平变换而得, 而是从单板机总线经电平变换而得。如图3所示, 地址总线A₀~A₇经电平变换得CMOS通道地址总线A' (A'₀~A'₇)。它和经电平变换的 $\overline{IORQ'}$ (输入输出请求) 和 $\overline{WR'}$ (写入) 一起经输出通道译码得到输出通

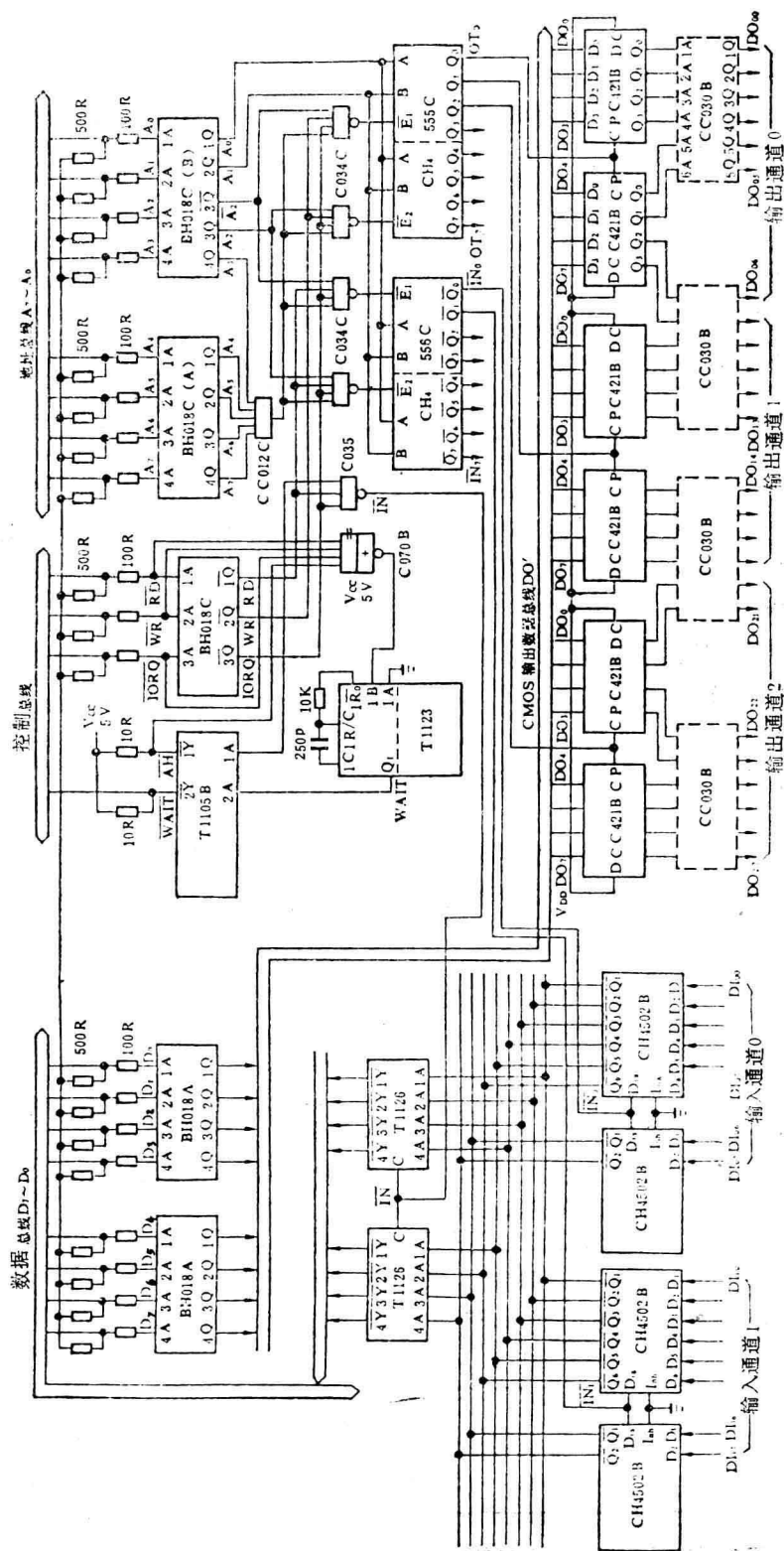


图4 TTL-CMOS并行接口线路

道选通信号线，作为各输出通道对应的8位输出寄存器的选通信号。各寄存器的数码输入端都接在CMOS电平的输出数码总线 DO' 上($DO'_0 \sim DO'_7$)。它是由单板机数码总线D经电平变换而得的。

将 A' 、 $\overline{IORQ'}$ 以及 $\overline{RD'}$ （电平变换的读出信号）经输入通道译码得到输入通道选通信号，送往各通道对应的8位三态门（兼电平变换），将各路输入数据汇合成输入数码总线 DI' ，经驱动器放大后接到单板机的D总线上。

在实际应用中，可将 $A_7 = 1$ 的外设通道用作控制通道（128个输入及128个输出通道），而将 $A_7 = 0$ 的128个外设通道供微型机其它外设使用。

本方案的优点是：

（1）它采用CMOS总线结构，保持了方案二的优点，可以大大节省电平变换器件，可用CMOS电路构成，价格低。

（2）各通道的数据输入或输出只需一条外设输入指令(IN)或外设输出指令(OUT)，因而比方案二程序简单，速度快。

本方案的缺点是中断功能差，但可以象方案二那样用Z80-PIO工作在方式3，以提供一定的中断能力。

总的看来，方案三是优于方案二的，凡方案二能适用的地方均可用方案三代替。以下着重介绍方案三的线路。

图4给出了按方案三设计的接口电路，它占用的通道地址为F8H~FFH共8个输入及8个输出通道地址，图中只画出2路输入通道及3路输出通道，使用者可按需要类似地加以扩充。

对于2M时钟的Z80CPU，该线路不另加 $\overline{WAIT}$ 等待信号，就可以稳定工作，如果时钟频率更高，可以加上 $\overline{WAIT}$ 信号。

由于CMOS电路所需驱动功率很小，因此CMOS电平变换电路可与单板机总线直接相接，不必再加功率放大电路。

HTL的电源电压为15V，与CMOS电路是相容的，但HTL输入端需要的驱动功率较大，这时要用CC030作功率放大。

并行接口线路的运用

现以一个例子具体说明接口的运用方法。

设Z80单板机的控制对象是一个CMOS电平的群控系统，它由四个单机组成(M_0 、 M_1 、 M_2 、 M_3)，每个单机有8路输入数据通道 $I_{i1} \sim I_{i8}$ ($i = 0 \sim 3$)和5路输出数据通道 $O_{i1} \sim O_{i5}$ ($i = 0 \sim 3$)，当然由于有的输入或输出数据有效位数较多，一个字节不够用，它就要占用几个数据通道。这些输入输出通道都经过CMOS并行接口线路接到单板机上。假如该群控系统只要求按一定周期轮流对四个单机进行检测(输入)和控制(输出)，显然，这时只要采用“同步传送”方式即可。假如这四个单板机只有发出一定的请求信号(RDY_0 、 RDY_1 、 RDY_2 、 RDY_3)后才要求服务，这时我们可以指定一个Z80-PIO口(图3中为1A口)工作在方式3，将 RDY_1 经电平变换后接到1A中的 A_0 、 A_1 、 A_2 、 A_3 这几条输入端上，接受 RDY_1 产生中断，这时1A口的控制和状态字具有下列格式：

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
/	/	/	/	RDY ₃	RDY ₂	RDY ₁	RDY ₀

当RDY₁由0变为1时,请求单机M_i进行服务,在服务程序中将RDY_i恢复为0,该PIO状态口1A的设置步骤如下:

(1) 向1A口写入下列控制字,使它处于方式3'工作

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
1	1	×	×	1	1	1	1

(2) 向1A口送输入/输出选择字

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
0	0	0	0	1	1	1	1

其中D₀~D₃置1,作为输入端,其它几位暂按输出(0)设置,实际上未用。

(3) 装入中断矢量: $V = V_7V_6V_5V_4V_3V_2V_10$

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
V ₇	V ₆	V ₅	V ₄	V ₃	V ₂	V ₁	0

当产生中断时,形成16位指针,它的低八位为该中断矢量,高八位为I寄存器内容,该指针指出中断服务程序起始地址存放的内存单元的地址。

(4) 送中断控制字

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
1	0	1	1	0	1	1	1
中断 开放	或 逻辑	高电 平起 作用	下跟 屏蔽	中断 控制			

(5) 送屏蔽字: A₀~A₃被监视,当这几位中任何一位出现高电平时产生中断请求
INT₀, A₇~A₄被屏蔽。

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
1	1	1	1	0	0	0	0
被屏蔽							

当某个 RDY_i 由 0 变为 1 时, PIO 产生中断信号, CPU 响应后 PIO 提供中断向量 V 进入中断处理程序, 其框图如图 5 所示。

在实际应用中, 可以按需要把三个方案结合起来使用。

CMOS 电路和其它器件的接口技术

CMOS 电路的工作电源电压范围宽, 输入阻抗高, 输出幅度大, 因此易于与其它逻辑电路共电源工作, 被其它电路所带动和带动其它电路。只要合理地设计接口电路, CMOS 电路可以和所有数字逻辑电路在一个系统中工作。在设计接口电路时, 主要应考虑两种电路的兼容, 电源电压、逻辑电平、驱动能力和开关速度等的兼容; 其次应考虑两种电路相互连接之后, 是否都工作在安全范围内, 并应使系统有良好的抗干扰能力。

TTL 到 CMOS 的接口连接

1. 电源的兼容

TTL 电路的电源电压范围比较窄, 允许变化的绝对值只有 1 V, 即 $V_{CC} = 4.5 \sim 5.5 V$; CMOS 电路的工作电源电压范围宽, 即 $V_{DD} = 3 \sim 18 V$ 。选择系统电源电压为 5 V, 可以同时满足两种电路的要求。

2. 逻辑电平兼容

要实现逻辑电平兼容, 应使 TTL 输出低电平最大值小于 CMOS 所允许的输入低电平最小值; TTL 输出高电平最小值应大于 CMOS 所要求的输入高电平最小值。图 1 表示 TTL 电路的输出电平范围和 CMOS 要求的输入电平范围。利用该图, 可以帮助我们判断两种电路相连接时的电平兼容性。由图 1 可以看出, 当 $V_{DD} = V_{CC} = 5 V$, TTL 最大输出低电平为 $V_{OLmax} = 0.4 V$, CMOS 输入低电平允许最大值 $V_{ILmax} = 1.5 V$, 两者逻辑电

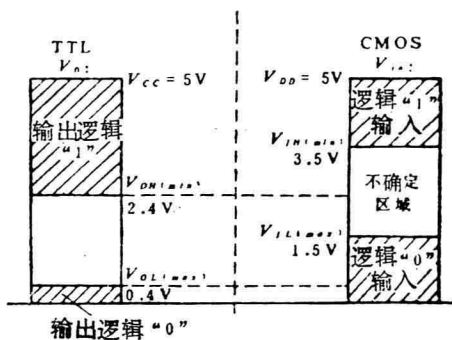


图 1

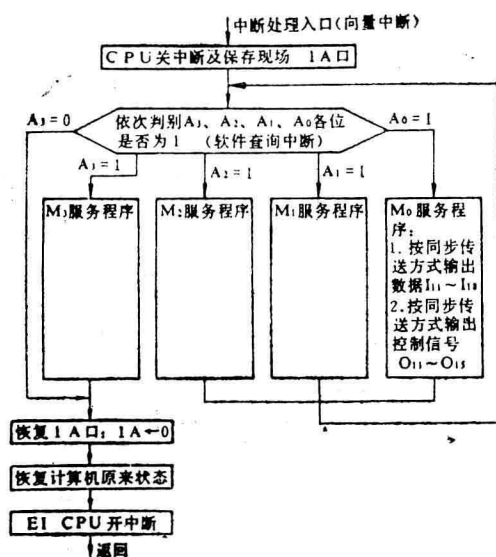


图 5 中断处理程序框图

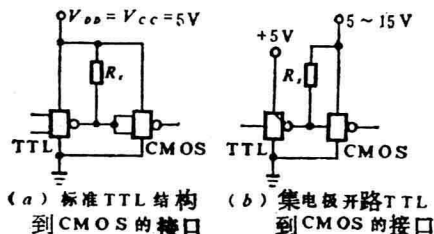


图 2

平是直接相容的。另外，TTL输出高电平的最小值 $V_{OHmin} = 2.4V$ ，而CMOS要求输入高电平至少应在 $3.5V$ 以上， $V_{IHmin} = 3.5V$ ，两者不能直接兼容。随着TTL输出线路结构的不同，解决的办法也不同，对于标准TTL电路品种和输出集电极开路的结构，可以外接一个上拉电阻来实现，连接方法如图2所示。图中， R_x 为上拉电阻，通过它把TTL的输出电平提高到所需要的值。 R_x 的最小值取决于TTL输出的最大吸收电流能力，而最大值与输出吸收晶体管开路泄漏电流值有关。对于不同的系列品种， R_x 的具体取值也不同。但不管那个品种系列，取 $R_x = 1.5 \sim 4.7K\Omega$ 范围内的值，都可满足电平提升的要求。

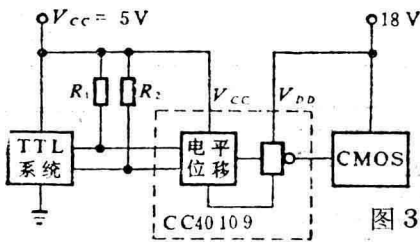


图 3

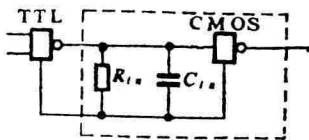


图 4

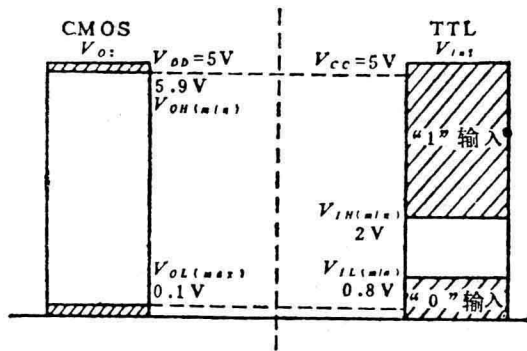


图 5

有时为了提高整个系统的工作速度，前级采用高速的TTL电路，相应要求后级的CMOS电路在高电源电压条件下工作，令 $V_{DD} = 18V$ 。这时可以采用由低电平变高电平的CMOS接口电路CC40109作为接口电路，连接线路如图3所示。

3、驱动能力的适应

CMOS电路的输入阻抗可以等效为一个电阻和一个电容的并联，如图4所示。其中 $R_{in} \geq 10^9\Omega$ ， $C_{in} \approx 5pF$ ，因此等效输入阻抗很高，通常单个TTL电路就能够带动若干个CMOS电路。对于低频系统来说，所能带动的电路数目几乎不受限制，但实际所能带动的CMOS门数，取决于接口处的工作频率。

CMOS 到 TTL 的 接 口

CMOS的输出电平和TTL要求的输入电平关系如图五所示。由于CMOS电路的输出逻辑摆幅很大，输出逻辑高电平接近 V_{DD} ；输出逻辑低电平接近 V_{SS} 。仅从电平关系看，似乎可以直接相连接，但是TTL电路，要求较大的输入驱动电流，对于标准的TTL电路，逻辑“0”输入负载在 $V_{in} = 0.4V$ 时， $I_{IL} \leq -1.6mA$ ；逻辑输入负载在 $V_{in} = 2.4V$ 时， $I_{IH} \leq 40\mu A$ 。但是，一般的CMOS电路输出驱动电流仅在 $0.3mA$ 以上，不能直接用来驱动TTL电路。

实现CMOS到TTL的接口连接，可以借助于专门设计的CMOS接口电路。带缓冲的CC4009/49和CC4010/50，其输出吸收电流和供给电流均达 $3mA$ 以上，通过它做接口，可以有效地驱动TTL电路，其连接线路如图6和图7所示。其中的CC4009和CC4049为反相电平变换/缓冲驱动器；CC4010和CC4050为同相电平变换/缓冲驱动器。CC4009和CC4010要

求两组电源供电, 而 CC4049 和 CC4050 只需要一组电源供电。实际使用中, CC4049 和 CC4050 完全可以取代 CC4009 和 CC4010, 并且可以得到单电源供电的好处。

CMOS 与 DTL 之间的接口

用 CMOS 驱动 DTL 电路, 在输出低电平为 $0.4V$ 时, 要求它承受由 DTL 输入端来的 $1.5mA$ 吸收电流, 一般的 CMOS 电路不能满足, 通常采用 CC4049 或 CC4050 作为接口电路。DTL 电路内部输出端有一个上拉电阻, 可以直接驱动 CMOS 电路。接口电路连接如图 8。

CMOS 与 HTL 的接口

如果在一个工业控制系统中, 同时采用 CMOS 和 HTL 电路, 其中 CMOS 完成复杂逻辑功能, 而 HTL 主要完成对外衔接和驱动, 这种设计既合理又经济。

若采用 $12V$ 电源供电, 它们之间可以互相直接驱动。HTL 输入驱动电平的要求是: $V_{ILmax} \leq 6.5V$ 和 $V_{IHmin} \geq 8.5V$, 而输出低电平为 $0.8V$, 输出高电平为 $10V$ 。驱动连接线路如图 9。

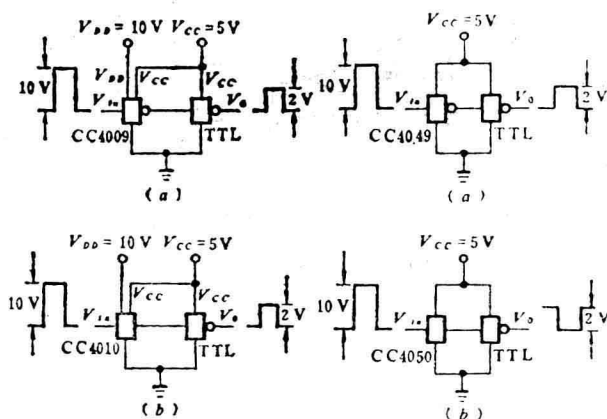


图 6 使用 CC4009 和 CC4010 做接口的线路

图 7 使用 CC4009 和 CC4050 做接口的线路

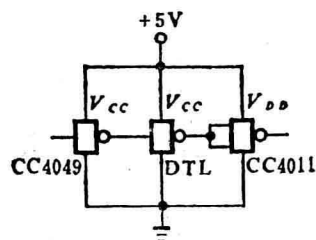


图 8 CMOS 与 DTL 之间的接口

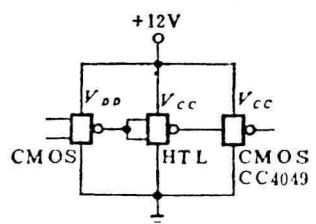


图 9 CMOS 与 HTL 电路之间的接口

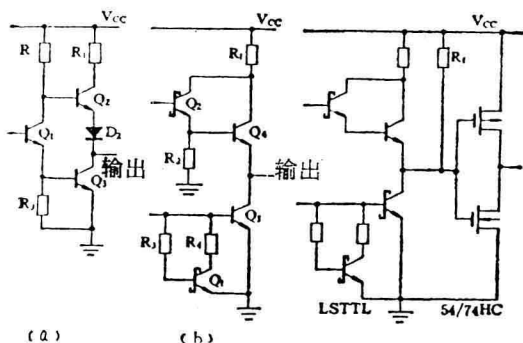
54/74HC 高速 CMOS 与其它类型集成电路的接口

在许多场合, 54/74HC 高速 CMOS 电路需要与其他类型逻辑集成电路或控制电路接口。HCMOS 可以方便地与 54/74LS、CD4000 标准 CMOS 和 10,000 ECL 等各种逻辑电路接口。逻辑接口可以分为两个主要的类型: 采用同一电源电压的接口和采用不同电源电压的接口。后一种情况, 通常需要一些电平转移电路, 但有许多实用的电路可以使这一步骤大大简化。在一般情况下, 上述两种接口类型只需要很少的外部线路或者不需要外部线路。

一、54/74HC与TTL的接口

高速CMOS电路的工作电源电压为2~6伏,因而可以在同一个5伏电源电压下与TTL电路接口。HCMOS与TTL的连接可以是TTL输出驱动CMOS输入或CMOS输出驱动TTL输入。这两种情况的接口都十分简单。

首先讨论第一种情况,图腾柱输出的TTL电路的输出高、低电平与HCMOS的输入高、低电平有些差别。TTL的输出低电平与HCMOS的输入低电平完全兼容。但是,TTL的输出高电平为2.4伏(LSTTL为2.7伏),而HCMOS的输入高电平为3.5伏($V_{cc}=5.0$ 伏时)。这样,TTL和LSTTL的输出高电平就不能保证满足HCMOS输入高电平的要求。如果TTL电路只用来驱动CMOS电路,它的输出高电平通常约为3.5伏。HCMOS电路对于大于3伏的电平已可看作为高电平。所以,在许多场合,TTL可以用来驱动54/74HC高速CMOS电路。



(a)标准TTL (b)LSTTL
(a)标准TTL (d)LSTTL 图2 用上拉电阻实现LSTTL输出到CMOS输入的接口

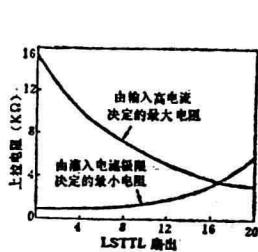


图3 LSTTL至CMOS接口用的上拉电阻的范围

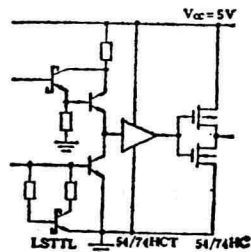


图4 LSTTL输出直接驱动54/74HCT再与54/74HC的接口

为了说明为什么TTL和LSTTL的输出高电平不能达到电源电压的数值,让我们来看一下图1——一个典型的标准TTL和LSTTL的输出电路。对于图1a的标准TTL电路,当输出为高电平时,由于 Q_2 和 D_2 的存在,输出高电平至少要减去这两个二极管的电压降。当电源电压为5伏时,标准TTL的输出电压不可能大于3.5伏。图1b是LSTTL的输出电路,它的输出端与电源之间有两个晶体管 Q_2 和 Q_4 。当输出为高电平时,同样需要减去 Q_2 和 Q_4 这两个晶体管的基极—发射极之间的电压降。当电源电压为5伏时,与上述标准TTL的情况一样,输出高电平不可能大于3.5伏。如果TTL或LSTTL的输出有负载或者晶体管 Q_3 的集电极有漏电,输出高电平会更低。

许多LSTTL和ALSTTL电路将 R_2 的一端不接地而接输出端。这就使LSTTL和ALSTTL的输出高电平达到4.3伏($V_{cc}=5.0$ 伏时)。这样一来,就十分适合于驱动CMOS电路。

LSTTL电路的输出高电平大于2.7伏,不能保证达到3.5伏的要求。解决这个问题第一种方法是在TTL的输出端与 V_{cc} 之间接上一只上拉电阻,如图2所示。这样可使TTL的

输出高电平升高到接近电源电压，以实现与CMOS电路兼容。电阻数值的选择是根据LS门电路对LSTTL和CMOS的扇出而定的。图3表示上拉电阻的数值对LS扇出的变化曲线。如果LSTTL器件只驱动CMOS电路，电阻值可从相应于零LSTTL扇出的左边轴来选择。

第二种解决办法是采用54/74HCT电路。这种电路的输入与TTL电路的输出可以完全兼容，当电源电压为 $5.0V \pm 10\%$ 时，输入高电平为2.0伏，输入低电平为0.8伏。这样LS电路可直接连接到HCT电路，而不需要外加上拉电阻。TTL至CMOS的直接连接如图4所示。

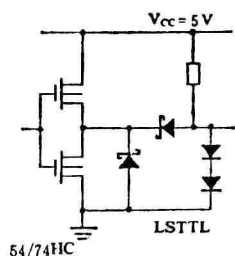
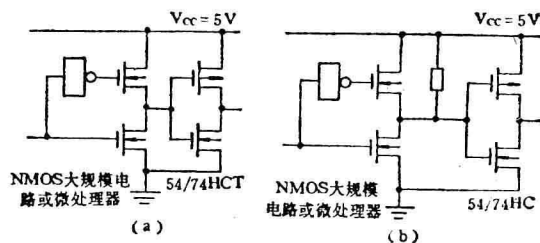


图5 高速CMOS能直接驱动LSTTL



(a) 用54/74HCT电路
(b) 加外部上拉电阻

图6 NMOS至的接口CMOS

如果用集电极开路输出的TTL电路来驱动HCMOS则不需要接口电路。因为外接的上拉电阻使TTL的输出高电平十分接近于 V_{cc} 。这个上拉电阻值也可根据图2来进行选择。当然，也可采用TTL至CMOS的专用缓冲器，但没有必要。

54/74HC电路的输出与TTL的输入完全兼容，HCMOS可以直接驱动TTL，如图5所示。用高速CMOS驱动TTL的唯一限制是与TTL驱动TTL一样的扇出限制。

高速CMOS电路比CD4000标准金属栅CMOS有更大的输出驱动电流。表1示出这种HCMOS电路的扇出能力。74HC标准电路输出可驱动10个LSTTL负载。74HC的总线驱动器输出可驱动15个LSTTL负载。设计更大的扇出是没有必要的，因为几个门并联使用即可以提高输出驱动能力。

表1 高速CMOS的等效扇出能力

HCMOS的 等效扇出	LSTTL		TTL		STTL		ALSTTL	
	最小	典型	最小	典型	最小	典型	最小	典型
标准输出								
54HC	8	16	2	4	1	3	16	32
74HC	10	20	2	4	2	4	20	40
总线驱动器输出								
54HC	12	24	3	6	2	5	24	48
74HC	15	30	4	8	3	6	30	60

二、54/74HC与NMOS/HMOS的接口

高速CMOS电路的速度与LSTTL电路相仿。这些快速的CMOS器件将在NMOS和HMOS的微处理器以及其他大规模集成电路系统中取代双极型外围电路。对于微处理器和其他大规模电路，目前还没有肯定的输入、输出规范。但是，目前大多数NMOS线路采用

TTL的输入输出规范。

NMOS的输出高电平比较接近于 V_{cc} , 54/74HC的输入可以直接与NMOS的输出连接。然而, 为了改进兼容性, 也可以采用54/74HC T系列的电路。象LSTTL一样, 第二种解决办法是在NMOS的输出与 V_{cc} 之间加一个上拉电阻。两种方法均在图9中示出。

54/74HC的输出可以直接驱动NMOS的输入。NMOS电路的输入电流接近于零, 其输入电平与TTL兼容。54/74HC在驱动NMOS时不需要任何附加的线路, 而且也没有直流扇出的限制。

三、高速CMOS与CD4000标准CMOS和CMOS大规模集成电路的接口

54/74HC和CD4000都是CMOS电路, 在使用同一个电源电压时, 不需要任何接口电路。54/74HC和CD4000的输入、输出完全兼容。由于两者的输入电流均很小, 因而都没有扇出限制的问题。

HCMOS的输入、输出电平的兼容性使它也十分适合于与CMOS大规模电路的接口。例如, 54/74HC可以直接与NSC800 80C48微处理器以及其他 P^2 CMOS产品、CMOS远距离通信用产品相连接。

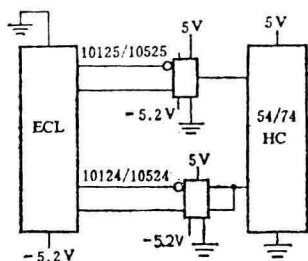


图7 54/74C与ECL的接口

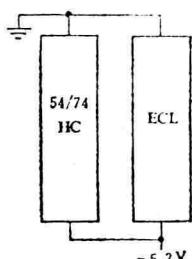


图8 在同一电源电压下用HCMOS来驱动ECL

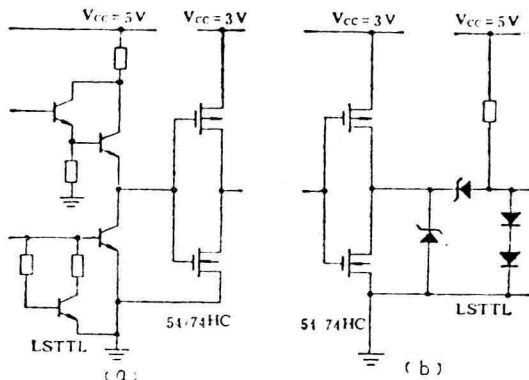


图9 5伏工作的LSTTL与3伏工作的CMOS的接口

四、与54/74HC与ECL的连接

在某些场合, 需要将高速CMOS与ECL相连接。HCMOS与ECL的连接有若干种方法。图7表示用10125/10525 ECL至TTL的接口电路实现从ECL输出到CMOS输入的连接以及用10124/10524将CMOS输出连接到ECL的输入。这些器件可使CMOS工作在5.0伏, 而ECL工作在-5.2伏。

另一种方法是使CMOS也在-5.2伏的电源电压下工作, 如图8所示。这样CMOS输出可以直接连接到ECL的输入。

五、需要电平转换的接口电路

在许多情况下, 需要将工作在不同电源电压下的一种集成电路与另一种集成电路接口。此时必须有一个电平转换电路。实现电平由低到高和由高到低的转换有许多不同的方法。这里只讨论其中常用的几种。

如果 TTL 电路工作在 5.0 伏, 54/74HC 电路工作在 3 伏。则这两种电路可以直接进行接口。因为在 3 伏工作的 CMOS 电路的输入和输出是与 5 伏工作的 TTL 电路兼容的, 如图 9 所示。如果 CMOS 电路工作电源电压为 2 伏, TTL 的输出将超过 CMOS 电源电压, CMOS 的输出不足以驱动 TTL。此时, 必须使用电平转换电路。

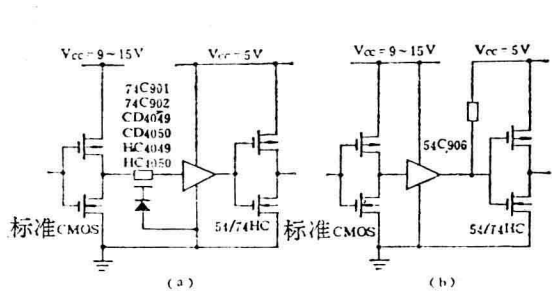


图10 用电平转换器实现CD4000至HCMOS的接口。

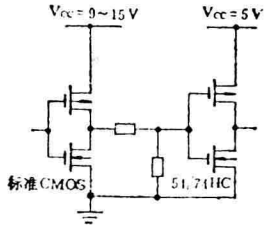


图11 用电阻分压器实现 CMOS至HCMOS 的接口

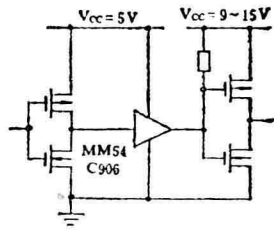


图12 用漏极开路的CMOS电路 的电平转换实现HCMOS 至CD4000的接口

CD4000 系列金属栅 CMOS 电路可以比 HCMOS 工作在更宽的电源电压范围。因此, 有可能出现工作在不同电源电压的两种 CMOS 电路的接口问题。例如, HCMOS 工作在 5 伏电源电压, 而 CD4000 系列电路工作在 9 至 15 伏的电源电压。图 10 表示用 CD4049、CD 4045、54HC4049、54HC4090 或 MM54C906 实现电平转换的电路。

因为 CMOS 有高的输入阻抗, 另一种方法是用一个电阻分压器, 实现由高至低的电平转换, 如图 11 所示。当然, 电阻分压器也要消耗一些功率。

从 54/74HC 至金属栅 CMOS 的由低至高的电平转换电路如图 12 所示。这里采用 MM54C906 漏极开路缓冲器再加上一个从缓冲器输出到较高电源端的上拉电阻。

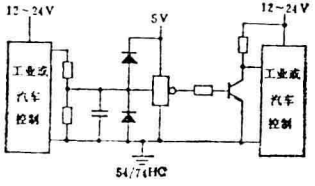


图13 HCMOS与高压控制 逻辑电路之间的接口

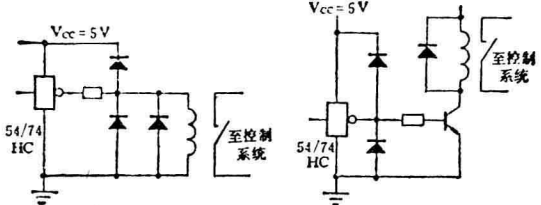


图14 54/74HC至继电器的接口

六、与高电压工业控制电路的接口

有些情况, 必需考虑 HCMOS 与工业和汽车控制系统之间的接口。如果这些系统工作电源电压在金属栅 CMOS 的工作电源电压范围, 则 HCMOS 与它们的接口就与高电源电压的 CD4000 系列与 CMOS 的接口一样。在恶劣的工作环境下, 必须注意保证不使大的瞬变损害 CMOS 电路。图 13 表示一种典型的与高压系统的连接。这里采用二极管箝位来进行输入和输出保护。