



普通高校“十二五”规划教材

- TMS320系列C2000/C5000/C6000/C5000+RISC
- 以TMS320C54x为重点
- 理论知识+设计开发+实验实践

刘艳萍 李志军 主编
贾志成 王宝珠 编著

DSP技术

原理及应用教程(第3版)

DSP JISHU YUANLIJI YINGYONG JIAOCHENG



北京航空航天大学出版社
BEIHANG UNIVERSITY PRESS



配有课件



普通高校“十二五”规划教材

DSP 技术原理及应用教程 (第 3 版)

刘艳萍 李志军 主编
贾志成 王宝珠 编著

北京航空航天大学出版社

内 容 简 介

本书介绍了数字信号处理器技术的发展、特点和种类,介绍 TMS320 系列 DSP 中的 C2000、C5000、C6000 及 C5000+RISC 系列的主要性能指标和硬件结构组成。其中围绕 TMS320C54x DSP 芯片,详细介绍了数字信号处理器的基本概念、内部结构、工作原理、指令系统、系统开发、各种硬件接口电路设计和常用数据/信号处理算法的实现方法,并给出了应用实例。

本书的突出特点是内容全面,详略得当,实用性强,适用于高等院校电类专业本科生和研究生教材,也可供相关 DSP 技术开发人员参考。

图书在版编目(CIP)数据

DSP 技术原理及应用教程 / 刘艳萍,李志军主编. --3 版. --北京:北京航空航天大学出版社,2012. 8
ISBN 987-7-5124-0870-8

I. ①D… II. ①刘… ②李… III. ①数字信号处理—高等学校—教材 IV. ①TN911.72

中国版本图书馆 CIP 数据核字(2012)第 157765 号

版权所有,侵权必究。

DSP 技术原理及应用教程(第 3 版)

刘艳萍 李志军 主编

贾志成 王宝珠 编著

责任编辑 金友泉

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(邮编 100191) <http://www.buaapress.com.cn>

发行部电话:(010)82317024 传真:(010)82328026

读者信箱:goodtextbook@126.com 邮购电话:(010)82316936

北京市媛明印刷厂印装 各地书店经销

*

开本:787 mm×1092 mm 1/16 印张:21.5 字数:550 千字

2012 年 8 月第 3 版 2012 年 8 月第 1 次印刷 印数:4 000 册

ISBN 978-7-5124-0870-8 定价:39.00 元

若本书有倒页、脱页、缺页等印装质量问题,请与本社发行部联系调换。联系电话:(010)82317024

第3版前言

本教材第1版于2005年2月出版,并于2008年7月修订出版了第2版,经过这些年的教学应用,教师学生一致认为本书取材恰当,编排组织合理,主要内容之间相互衔接紧密有序,论述清晰明了,内容先进,能满足该门课程的学习与教学的需要,涵盖了通信工程和电子信息工程等专业本科生应掌握和了解的DSP应用技术的必要内容。

为使本教材更好地满足教学的需要,紧跟当前DSP的最新发展,编者对原教材的部分内容进行了再次补充修订。

这两次修订中,主要修改了以下内容:

- 增加了第6章汇编语言程序设计;
- 第7章数字信号处理器的开发应用,将原来的7.2.3节改为快速傅里叶变换的DSP实现方法;
- 增加了第9章DSP技术原理及开发基础实验;
- 对第1章也作了修改;
- 对书中其他章节中个别错误进行了修正。

全书由刘艳萍和李志军主编。第1~4章由刘艳萍修订,第5、7、8章由贾志成、李志军、王宝珠共同修订。第6、9章由刘艳萍、李志军、韩力英和王杨修订并进行程序调试。

由于作者水平有限,书中存在的错误和疏漏之处,恳请读者批评指正。

编者

2012年8月

前 言

数字信号处理是当代发展最快的信息学科之一,尤其是在 20 世纪末,数字信号处理理论的逐步成熟和研究内容的日益广泛,超大规模集成电路技术和计算机技术的高速发展,特别是网络化和数字化信息市场的巨大需求,使得数字信号处理理论及其工程实现得到了广泛的应用。

数字信号处理器技术是工程实现的关键技术,数字信号处理器的使用遍及通信、雷达、声纳、生物医学、机器人、语音和图像处理、虚拟现实及自动控制等领域。在未来数字化技术发展进程中,数字信号处理器将以其独特的数字信号处理优势得到更加广泛的应用和普及。

在生产数字信号处理器的全球企业中,美国得克萨斯州德州仪器(TI)公司生产的数字信号处理器多年来一直占据较大的 DSP 市场份额,并且正在逐年扩大。TI 公司的 TMS320 系列 DSP 一直是全球广泛使用的数字信号处理器之一。尽管每个公司的 DSP 芯片在结构、开发工具和开发环境上有所不同,但概念上是相通的。本书以 TI 公司的 TMS320 系列 DSP 为基础,详细介绍了 DSP 技术及其应用,并给出了典型应用实例。在 TMS320 系列 DSP 中, TMS320C5000 系列 DSP 中 'C54x 是目前比较流行的 DSP 芯片之一,其结构、使用的开发工具和环境也具有代表性。

本书以 TMS320C5000 系列 DSP 为代表,介绍了数字信号处理器技术的基本概念、数字信号处理器结构以及工程应用的实现及使用开发方法,力求使读者通过本书的学习,可以举一反三,了解和掌握数字信号处理器技术及其应用。

全书共分 7 章。第 1 章为绪论,介绍了数字信号处理器技术的发展、DSP 的特点、种类以及 TMS320 系列 DSP 中的 C2000、C5000、C6000 及 C5000+RISC 系列的主要性能指标、硬件结构及组成。第 2 章是 DSP 应用设计的基础,详细描述了 TMS320C54x DSP 的结构原理。第 3 章主要介绍了 TMS320C5000 系列 DSP 应用环境的硬件系统设计和各种硬件接口电路的设计。第 4 章以 TMS320C54x 为例,介绍了数字信号处理器的指令及使用,包括寻址方式、汇编语言指令和汇编链接伪指令系统以及宏汇编语言。第 5 章主要介绍 TMS320C5000 系列 DSP 的软件开发与设计。其中包括软件开发过程使用的汇编语言编程方法、C 语言编程方法、C 语言和汇编语言混合编程的方法及 Bootloader 方法。第 6 章是数字信号处理器的开发应用,主要介绍了片内外设的设计与应用方法以及系统应用方案和实例。第 7 章是 DSP 处理器的开发工具及使用环境,主要介绍了可视化集成开发环境中 CCS5000 的使用。书中附录给出了 'C54x DSP 指令系统列表和 TMS320 系列产品的命名方法。这些都是学习与设计当中可参考使用的。

全书由刘艳萍主编。第 1~4 章及附录内容由刘艳萍编写,第 5~7 章由贾志成、李志军、王宝珠和刘艳萍共同编写。

由于水平有限,书中难免存在错误和疏漏之处,恳请读者批评指正。

编 者

2004 年 10 月

目 录

第 1 章 绪 论	1
1.1 数字信号处理	1
1.2 数字信号处理器	2
1.2.1 DSP 芯片的特点	2
1.2.2 DSP 芯片的分类及选择	4
1.3 定点 DSP 的数据格式	6
1.4 DSP 芯片的发展及应用	9
1.4.1 DSP 芯片的发展	9
1.4.2 DSP 芯片的应用	10
1.5 TMS320 系列 DSP 发展概述	10
1.5.1 TMS320C2000 系列简介	11
1.5.2 TMS320C5000 系列简介	13
1.5.3 TMS320C6000 系列简介	15
1.5.4 TMS320C5000 DSP+RISC	19
1.5.5 TI 公司的其他 DSP 芯片简介	22
习 题	22
第 2 章 TMS320C54x 的结构原理	23
2.1 TMS320C54x 的内部结构及主要特性	23
2.1.1 TMS320C54x 的内部结构	23
2.1.2 TMS320C54x 的主要特性	24
2.2 总线结构.....	26
2.3 存储系统.....	27
2.3.1 存储器空间.....	28
2.3.2 程序存储器.....	30
2.3.3 数据存储器.....	32
2.3.4 I/O 空间.....	34
2.4 中央处理单元(CPU)	34
2.4.1 CPU 状态和控制寄存器	34
2.4.2 算术逻辑单元(ALU)	38
2.4.3 累加器 A 和 B	40
2.4.4 桶形移位器.....	42
2.4.5 乘法器/加法器单元	43
2.4.6 比较、选择和存储单元	44
2.4.7 指数编码器.....	45

2.4.8	地址发生器	46
2.5	片内外设	48
2.5.1	通用 I/O 口	48
2.5.2	定时器	49
2.5.3	时钟发生器	51
2.5.4	软件可编程等待状态发生器	56
2.5.5	存储器组切换逻辑	57
2.5.6	HPI 接口	60
2.5.7	串行接口	63
2.5.8	JTAG 接口	92
2.6	中断系统	92
2.6.1	中断系统概述	92
2.6.2	中断标志寄存器(IFR)及中断屏蔽寄存器(IMR)	93
2.6.3	接收应答中断请求及中断处理	94
2.6.4	重新映射中断向量地址	98
2.7	流水线结构	99
	习 题	100
第 3 章	TMS320C54x 硬件系统设计	101
3.1	TMS320C54x 硬件系统组成部分	101
3.2	TMS320C54x 的时钟及复位电路设计	101
3.2.1	时钟电路设计	101
3.2.2	复位电路设计	102
3.3	供电系统设计	103
3.4	外部存储器和 I/O 扩展设计	104
3.4.1	外扩数据存储器电路设计	105
3.4.2	外扩程序存储器电路设计	106
3.4.3	I/O(输入/输出接口)扩展电路设计	107
3.5	A/D 和 D/A 接口设计	109
3.6	3.3 V 和 5 V 混合逻辑设计	110
3.7	JTAG 在线仿真调试接口电路设计	110
	习 题	111
第 4 章	TMS320C54x 指令系统	113
4.1	指令系统概述	113
4.2	汇编源程序格式	113
4.2.1	汇编源程序语句格式	113
4.2.2	汇编语言常量	115
4.2.3	字符串	116

4.2.4	符 号	116
4.2.5	表达式	117
4.3	汇编语言指令系统	118
4.3.1	指令系统中的符号和缩写	118
4.3.2	指令系统中的记号和运算符	121
4.3.3	指令系统分类	123
4.4	寻址方式	123
4.4.1	立即数寻址	124
4.4.2	绝对地址寻址	124
4.4.3	累加器寻址	126
4.4.4	直接寻址	126
4.4.5	间接寻址	128
4.4.6	存储器映射寄存器寻址	135
4.4.7	堆栈寻址	136
4.5	汇编伪指令	136
4.5.1	段定义伪指令	137
4.5.2	常数初始化伪指令	140
4.5.3	段程序计数器定位指令, align	142
4.5.4	输出列表格式指令, drrlist/, drnolist	142
4.5.5	引用其他文件的伪指令	143
4.5.6	条件汇编指令	143
4.5.7	汇编时的符号定义伪指令	143
4.5.8	其他方面的汇编伪指令	144
4.6	宏语言	145
4.7	链接伪指令	146
	习 题	151
第 5 章	TMS320C54x 的软件开发与设计	152
5.1	TMS320C54x 软件开发过程	152
5.2	汇编语言编程	153
5.2.1	汇编语言程序的编写方法	153
5.2.2	汇编语言程序的编辑、汇编和链接过程	155
5.3	C 语言编程	167
5.3.1	'C54xDSP C 优化编译器	168
5.3.2	C 语言编程链接命令文件的设计	173
5.4	用 C 语言和汇编语言混合编程	175
5.5	引导方式设计	181
	习 题	186

第 6 章 汇编语言程序设计	188
6.1 程序的控制与转移	188
6.2 堆栈的使用方法	190
6.3 加减法和乘法运算	193
6.4 重复操作	199
6.5 数据块传送	203
6.6 双操作数乘法	205
6.7 长字运算和并行运算	208
6.8 小数计算	216
6.9 除法运算	218
6.10 浮点运算	222
第 7 章 TMS320C54x 的开发应用	226
7.1 片上外设应用	226
7.1.1 定时器/计数器编程和应用	226
7.1.2 多缓冲串口(McBSP)的应用	233
7.2 系统应用	240
7.2.1 FIR 滤波器的实现方法	240
7.2.2 正弦信号发生器	248
7.2.3 快速傅里叶变换的 DSP 实现方法	257
第 8 章 DSP 集成开发环境 CCS 及其使用	268
8.1 C5000 Code Composer Studio 简介	268
8.2 CCS 安装及设置	268
8.2.1 系统配置要求	268
8.2.2 安装 CCS	268
8.2.3 “CCS setup”配置程序	269
8.3 CCS 集成开发环境应用	270
8.3.1 概 述	270
8.3.2 CCS 的窗口、主菜单和工具条	270
8.3.3 建立工程文件	272
8.3.4 编辑源程序	273
8.3.5 构建工程	275
8.3.6 调 试	276
8.3.7 断点设置	277
8.3.8 探针断点	279
8.3.9 内存、寄存器和变量操作	279
8.3.10 数据输入与结果分析	282

8.3.11 评估代码性能	287
8.3.12 内存映射	289
8.3.13 通用扩展语言 GEL	290
8.4 仿真中断与 I/O 端口	290
8.4.1 用 simulator 仿真中断	290
8.4.2 用 simulator 仿真 I/O 口	293
第 9 章 DSP 技术原理及开发基础实验	298
9.1 概 述	298
9.2 系统安装和启动	299
9.2.1 实验系统工作模式	299
9.2.2 插座定义	299
9.2.3 实验仪开关和插座状态	300
9.2.4 DSP 对系统各模块的资源分配	300
9.3 CCS C5000 使用及 DSP 指令实验	301
9.4 数据存储器 and 程序存储器实验	303
9.5 异步串口实验	303
9.6 硬件中断实验	305
9.7 定时器实验	305
9.8 源程序	306
附录 A TMS320C54x 指令表	322
附录 B TMS320 系列产品命名	332
附录 C 条件指令所用到的条件和相应的操作数符号表	333
参考文献	334

第 1 章 绪 论

数字信号处理就是信号的数字化及数字处理。这方面的研究始于 20 世纪 60 年代。现在大学阶段学习的数字信号处理课程即讲述信号数字化处理的基本理论、算法和应用。数字信号处理(digital signal processing)又可称为 DSP。由于过去很长时间里受计算机集成电路技术和数字化器件发展水平的限制,数字信号处理理论的实时应用很难实现。数字信号处理的学习和应用只限于理论概念的讲授和仿真,所以国内学者常称为数字信号处理,而较少用 DSP 一词。而最早通用可编程数字信号处理硬件芯片的英文名就是 digital signal processor (数字信号处理器),有别于 digital signal processing(数字信号处理)。但二者英文简写都为 DSP。

随着数字化硬件技术水平的飞速发展,数字信号处理的理论和方法得以在大量实际应用中实现。由此 DSP 一词逐渐流行起来。人们常用 DSP 一词来指通用数字信号处理器,用数字信号处理来指信号数字化处理的理论及方法,用 DSP 技术来指和数字信号处理器有关的数字信号处理算法实现技术和理论。

本教材主要针对数字信号处理器进行讲解,数字信号处理只作简单介绍。

1.1 数字信号处理

1. 数字信号处理概述

数字信号处理是利用计算机或专用处理设备,以数字形式对信号进行采集、变换、滤波、估值、增强、压缩和识别等处理,得到符合需要的信号形式。

数字信号处理的实现方法一般有以下几种:

- ① 在通用的计算机上用软件实现 该方法速度太慢,适于算法仿真;
- ② 在通用计算机系统上加上专用的加速处理机实现 该方法专用性较强,应用受限制,且不利于系统的独立运行;
- ③ 用通用的单片机实现 这种方式多用于一些不太复杂的数字信号处理,如简单的 PID 控制算法;
- ④ 用通用的可编程 DSP 芯片实现 与单片机相比,DSP 芯片具有更加适合于数字信号处理的软件及硬件资源,可用于复杂的数字信号处理算法;
- ⑤ 用专用的 DSP 芯片实现 在一些特殊场合,要求信号处理速度极高,用通用的 DSP 芯片很难实现,而专用的 DSP 芯片可以将相应的信号处理算法在芯片内部用硬件实现,不需要编程。

2. 数字信号处理系统

图 1-1 示出了一个典型的数字信号处理系统。此系统先将模拟信号变换为数字信号,经数字信号处理后,再变换成模拟信号输出。

图中抗混叠滤波器将输入信号 $X(t)$ 中比主要频率高的信号分量滤除,避免产生信号频谱



图 1-1 数字信号处理系统框图

的混叠现象。

混叠现象——一般而言,凡是频率为 $f_k = f_1 + kf_s$ (k 为整数, f_s 为采样频率)的信号采样后与频率为 f_1 的信号无区别,这称为 f_1 的混叠。据奈奎斯特定理,通常采样频率是输入信号的两倍。

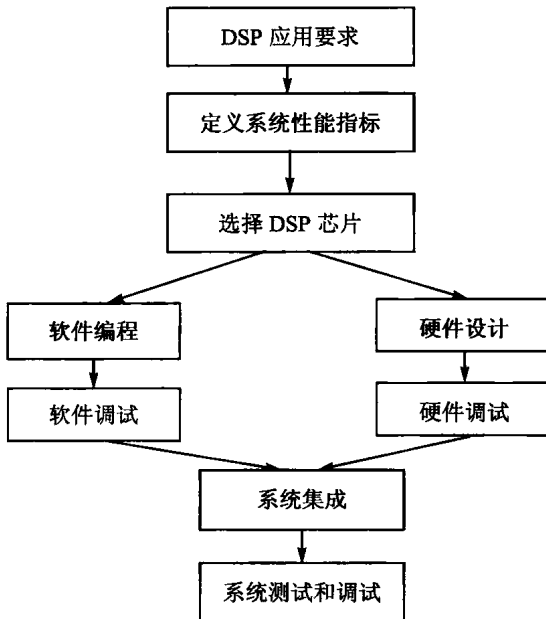


图 1-2 DSP 系统设计的一般过程

A/D 转换器——将输入的模拟信号转换为 DSP 芯片可接收的数字信号。

DSP 芯片——对 A/D 输出的信号进行某种形式的数字处理,如一系列算法的实现等。

D/A 转换器——经过 DSP 芯片处理的数字样值经 D/A 转换为模拟量,然后进行平滑滤波得到连续的模拟信号。

上述系统为一个典型系统,但并不是说所有系统构成都如此。如果输入信号本身就是数字信号,或输出设备可以接收数字信号,那么组成系统就只需要 DSP 芯片部分。

3. DSP 系统的设计过程

DSP 系统设计的一般过程如图 1-2 所示。

1.2 数字信号处理器

数字信号处理器也称为 DSP 芯片,是一种特别适合于进行数字信号处理运算的微处理器,其主要应用是实时快速地实现各种数字信号处理算法。

1.2.1 DSP 芯片的特点

根据数字信号处理的要求,DSP 一般具有如下主要特点:

1. 哈佛结构

早期的微处理器内部大多采用冯·诺依曼(Von-Neumann)结构,如图 1-3 所示。其片内程序空间和数据空间是合在一起的,取指令和取操作数都是通过一条总线分时进行的。当高速运算时,不但不能同时取指令和取操作数,而且还会造成传输通道上的瓶颈现象。而 DSP 内部采用的是程序空间和数据空间分开的哈佛(Havard)结构,如图 1-4 所示。它允许

同时取指令(来自程序存储器)和取操作数(来自数据存储器),而且还允许在程序空间和数据空间之间相互传送数据。第一代改进的哈佛结构如图 1-5(a)所示。

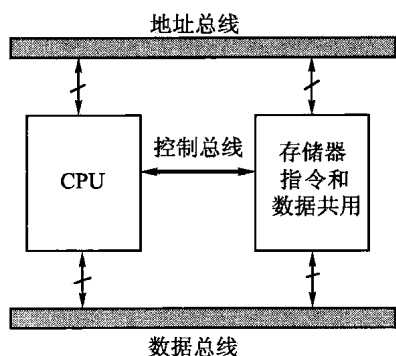


图 1-3 冯·诺依曼(Von-Neumann)结构

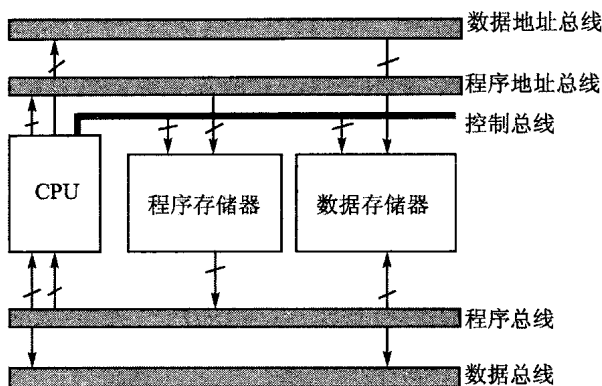


图 1-4 基本哈佛(Havard)结构

第二代改进的哈佛结构允许指令存储在高速缓冲器(cache)中,执行此指令时,不需要再从存储器中读取指令,节约了一个指令周期的时间,如图 1-5(b)所示。

2. 多总线结构

许多 DSP 芯片内部都采用多总线结构,以保证在一个机器周期内可以多次访问程序空间和数据空间。例如 TMS320C54x 内部有 P、C、D、E 等 4 条总线(每条总线又包括地址总线和数据总线),可以在一个机器周期内从程序存储器取 1 条指令,从数据存储器读 2 个操作数和向数据存储器写 1 个操作数,大大提高了 DSP 的运行速度。因此,对 DSP 来说,内部总线是个十分重要的资源,总线越多,可以完成的功能就越复杂。

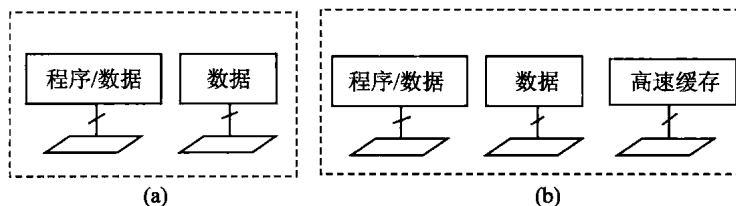


图 1-5 改进的哈佛结构

3. 流水线结构

DSP 执行一条指令,需要通过取指、译码、取操作数和执行等几个阶段,如图 1-6 所示。在 DSP 中采用流水线结构,而在程序运行过程中这几个阶段是重叠的。这样,在执行本条指令的同时,还依次完成了后面 3 条指令的取操作数、译码和取指的任务,将指令周期降低到最小值。图 1-6 为一个 4 级流水线的操作图。

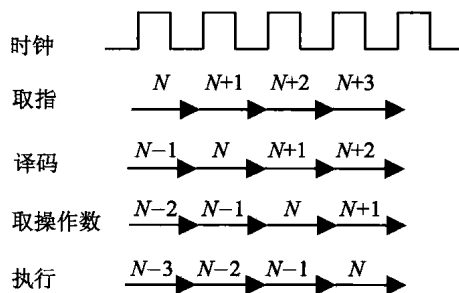


图 1-6 4 级流水线操作图

利用这种流水线结构,加上执行重复操作,保证了数字信号处理中用得最多的乘法累加运算可以在单个指令周期内完成。

4. 多处理单元

DSP 内部一般包括有多个处理单元,如算术逻辑运算单元(ALU)、辅助寄存器运算单元(ARAU)、累加器(ACC)以及硬件乘法器(MULT)单元等。它们可以在一个指令周期内同时进行运算。例如,当执行一次乘法和累加处理的同时,辅助寄存器单元已经完成了下一个地址的寻址工作,为下一次乘法和累加运算做好了充分的准备。因此,DSP 在进行连续的乘加运算时,每一次乘加运算都是单周期的。DSP 的这种多处理单元结构,特别适用于 FIR 和 IIR 滤波器。此外,许多 DSP 的多处理单元结构还可以将一些特殊的算法,例如 FFT 的位码倒置寻址和取模运算等,在芯片内部用硬件实现,提高运行速度。

5. 特殊的 DSP 指令

为了更好地满足数字信号处理的需要,在 DSP 的指令系统中,设计了一些特殊的 DSP 指令。例如,TMS320C25 中的 MACD(乘法、累加和数据移动)指令,具有执行 LT、DMOV、MPY 和 APAC 等 4 条指令的功能;TMS320C54x 中的 FIRS 和 LMS 指令,则专门用于系数对称的 FIR 滤波器和 LMS 算法。

6. 指令周期短

早期的 DSP 的指令周期约 400 ns,采用 4 μm 的 NMOS 制造工艺,其运算速度为 5 MIPS(每秒执行 5 百万条指令)。随着集成电路工艺的发展,目前 DSP 的制造工艺已经达到纳米级水平,其运行速度越来越快。以 TMS320C54x 为例,其运行速度可达 100 MIPS。TMS320C764147 的时钟为 1 GHz,运行速度达到 8 000 MIPS。

7. 运算精度高

早期 DSP 的字长为 8 位,后来逐步提高到 16 位、24 位和 32 位。为防止运算过程中溢出,有的累加器达到 40 位。此外,一批浮点 DSP,例如 TMS320C3x、TMS320C4x、TMS320C67x、TMS320LF2833 和 ADSP21020 等,则提供了更大的动态范围。

8. 硬件配置强

新一代 DSP 的接口功能愈来愈强,片内具有串行口、主机接口(HPI)、DMA 控制器、软件控制的等待状态产生器、锁相环时钟产生器以及实现在片仿真符合 IEEE 1149.1 标准的测试仿真接口,使系统设计更易于完成。另外,许多 DSP 芯片都可以工作在省电方式,大大降低了系统功耗。

DSP 芯片的上述特点,使其在各个领域得到越来越广泛的应用。

1.2.2 DSP 芯片的分类及选择

1. DSP 芯片的分类

DSP 芯片有多种类型,如浮点/定点、通用/专用等。可以按照下列 3 种方式将其划分。

(1) 按基础特性分: DSP 芯片的工作时钟(主频)和指令类型。

① 静态 DSP 芯片: 该类型在某时钟频率范围内都能正常工作,除计算速度有变化外,没有性能上的下降。如日本 OKI 电器公司的 DSP 和 TI 公司的 TMS320C2xx 系列。

② 一致性 DSP: 两种或更多的 DSP 芯片,其指令集、机器代码及引脚结构相互兼容。如

美国 TI 公司的 TMS320C54x。

(2) 按数据格式分: DSP 对数据的处理有两种格式, 即定点数据格式和浮点数据格式。

① 定点 DSP 芯片: 数据以定点格式参加运算。如 TI 公司的 TMS320C1x/C2x/C2xx/C5x/C54x/C62xx 系列; AD 公司的 ADSP21XX; MOTOLORA 公司的 MC56000 和 AT&T 公司的 DSP16/16A 等。

② 浮点 DSP 芯片: 数据以浮点格式参加运算。如 TI 公司的 TMS320C3x/C4x/C8x 系列; AD 公司的 ADSP21XXX; MOTOLORA 公司的 MC96002 和 AT&T 公司的 DSP32/32C 等。不同浮点的 DSP 所采用的浮点格式可能不同。

(3) 按用途分: DSP 有通用型和专用型。

① 通用型: 适合普通的 DSP 应用。

② 专用型: 为特定的功能、运算而设计的, 如数字滤波、卷积和 FFT 等。如 TMS320C24x 适合自动控制; MOTOLORA 公司的 DSP56200 专用于数字滤波。

2. DSP 芯片的选择

设计 DSP 应用系统, DSP 芯片的选择是很重要的。DSP 芯片的选择应根据其所应用系统的应用场合和目的而定。只有选定了 DSP 芯片, 才能进一步设计其外围电路及系统软件编程。如果芯片选择不当就会造成设计工作的失败。这也是搞工程设计的大忌。

一般来说, 选择 DSP 芯片时应考虑如下几个因素。

(1) DSP 芯片的运算速度: 这是一项最重要的性能指标, 决定整个系统的实时性问题。运算速度可以用以下几种性能指标来衡量。

① 指令周期: 执行一条指令所需要的时间, 通常以毫秒(ns)为单位。

② MAC 时间: 完成一次乘法和一次加法的时间。

③ FFT 执行时间: 运行一个 N 点 FFT 程序所需的时间。

④ MIPS: 每秒执行百万条指令。

⑤ MOPS: 每秒执行百万次操作。

⑥ MFLOPS: 每秒执行百万次浮点操作。

⑦ BOPS: 每秒执行十亿次操作。

(2) DSP 芯片的硬件资源: 如片内 ROM 和 RAM 的大小, 外部可扩展的程序、数据和 I/O 空间, 总线接口和 I/O 接口等。不同的 DSP 芯片硬件资源不同, 即使同一系列亦不尽相同。

(3) DSP 芯片的运算精度: 参加运算的数据字长越长精度越高。一般 DSP 字长 16 位, 如 TI 公司的 TMS320 系列; 有的定点芯片字长为 24 位, 如 MOTOLORA 公司的 MC56001。浮点芯片为 32 位。

(4) DSP 芯片的功耗: 在某些 DSP 应用场合, 功耗也是一个很重要的问题。功耗的大小意味着发热的大小和能耗的多少。如便携式的 DSP 设备, 手持设备(手机)和野外应用的 DSP 设备对功耗都有特殊的要求。

(5) DSP 芯片的开发工具: DSP 系统的开发应用、开发工具是必不可少的。有强大的开发工具支持, 就会大大缩短系统开发时间。现在的 DSP 芯片都有较为完善的软件和硬件开发工具, 其中包括 simulator 软件仿真器、emulator 在线仿真器和 C 编译器等。

(6) DSP 芯片的价格: 在选择 DSP 芯片时一定要考虑其性能价格比。如价格过高, 即使其性能较高, 在应用中也会受到一定的限制, 如应用于民用品或批量生产的产品中就需要较低

廉的价格。另外,DSP 芯片发展迅速,价格下降也很快。因此在开发阶段可选择性能高、价格稍贵的 DSP 芯片,等开发完成后,会具有较优的性价比。

(7) 其他:封装形式、质量标准、供货情况和生命周期等。

① 封装形式:DIP、PGA、PLCC、CQFP 和 PQFP。

② 质量标准:军品、工业品和民品。

③ 供货情况、生命周期:如所应用系统需要批量生产,且有长的生命周期,就要考虑 DSP 芯片的供货情况和生命周期。

1.3 定点 DSP 的数据格式

在用 DSP 进行数字信号处理时,首先遇到的问题是数的表示方法。DSP 分为两种:一种是定点 DSP,另一种是浮点 DSP。

在浮点 DSP 中,数据即可以表示成整数,也可以表示成浮点数。浮点数在运算中,表示数的范围。由于其指数可自动调节,因此可避免数的规格化和溢出等问题。但浮点 DSP 一般比定点 DSP 复杂,成本也较高。本书介绍的 TMS320C54x 是定点 DSP。

在定点处理器中,数据采用定点表示方法。它有两种基本表示方法:整数表示方法和小数表示方法。整数表示方法主要用于控制操作、地址计算和其他非信号处理的应用,而小数表示方法则主要用于数字和各种信号处理算法的计算中。很清楚,定点表示并不意味着就一定是整数表示。

下面对于一个 8 位字长的数据用定点数表示的 2 种基本方法。对带符号的整数,其中最高位 S 为符号位,0 代表正数,1 代表负数。除符号位外,其他的各位采用二进制补码表示,表示数的范围为 $-2^n \sim 2^n - 1$,这里 n 为数的字长,单位为位。

整数表示法是:

0	1	0	1	0	1	1	1
S	2^6	2^5	2^4	2^3	2^2	2^1	2^0

其结果 $S=2^6+2^4+2^2+2^1+2^0=87$ 。

小数表示法是:

0	1	1	1	0	0	0	0
S	2^{-1}	2^{-2}	2^{-3}	2^{-4}	2^{-5}	2^{-6}	2^{-7}

其结果 $S=2^{-1}+2^{-2}+2^{-3}=0.875$ 。

1. 定点数的 Q 表示法

定点数最常用的是 Q 表示法,或 $Q_m.n$ 表示法。它可将整数和小数表示方法统一起来。其中, m 表示数的 2 补码的整数部分; n 表示数的 2 补码的小数部分;第 1 位为符号位;数的总字长为 $m+n+1$ 位。表示数的整数范围为 $(-2^m \sim 2^m - 1)$,小数的最小分辨率为 2^{-n} 。下面举例说明几种常用的 Q 表示法的格式。

(1) Q0 格式

Q0 格式的字长为 16 位,其每位的具体表示如下:

位数	15	14	13	12	11	10	9	...	0
值	S	I14	I13	I12	I11	I10	I9	...	I0

最高位为符号 S,接下来的 I_x 为 15 位 2 补码的整数,高位在前,无小数位。这实际就是定点数的整数形式。Q0 格式表示数的范围为 $(-2^{15} \sim 2^{15} - 1)$,最小的分辨率为 1。

(2) Q3.12 格式

Q3.12 格式的字长为 16 位,其每位的具体表示如下:

位数	15	14	13	12	11	10	9	...	0
值	S	I3	I2	I1	Q11	Q10	Q9	...	Q0

最高位为符号 S,接下来的 3 位为 2 补码的整数位,高位在前,后面的 12 位为 2 补码小数位。Q3.12 格式表示数的大致范围为 $(-8, 7)$,小数的最小分辨率为 2^{-12} 。

(3) Q15 格式

Q15 格式的字长为 16 位,其每位的具体表示如下:

位数	15	14	13	12	11	10	9	...	0
值	S	Q14	Q13	Q12	Q11	Q10	Q9	...	Q0

最高位为符号 S,接下来的为 2 补码的 15 位小数位,小数点紧接着符号位,无整数位。Q15 格式表示数的范围为 $(-1, 0.9999695)$,小数的最小分辨率为 2^{-15} 。对于 16 位的定点处理器 TMS320C54x 来说,Q15 是在程序设计中最为常用的格式。例如,TI 公司提供的数字信号处理应用程序库 DSPLIB 就主要采用这种数据格式。

(4) Q31 格式

Q31 格式的字长为 32 位,需要两个 16 位的存储器字来表示。这实际上是 Q15 格式的扩展表示。其低 16 位的具体表示如下:

位数	15	14	13	12	11	10	9	...	0
值	Q15	Q14	Q13	Q12	Q11	Q10	Q9	...	Q0

高 16 位表示为:

位数	31	30	29	28	27	26	25	...	16
值	S	Q30	Q29	Q28	Q27	Q26	Q25	...	Q16

高 16 位的最高位为符号位 S,接下来的为 2 补码的 31 位小数位,小数点紧接着符号位,无整数位。Q31 格式表示数的范围为 $(-1, 1)$,小数的最小分辨率为 2^{-31} 。

2. 定点数格式的选择

由前面的几种 Q 格式的介绍可见,定点格式表示数的范围和数据的精度是确定的。表示数的范围越大,数据的精度越低,也就是说,数的范围与精度是一对矛盾。对 16 位的数据来