



工程教育系列教材
教育部CDIO工程教育试点教材

数字逻辑 设计基础

■ 何建新 高胜东 主编



高等教育出版社
HIGHER EDUCATION PRESS



工程教育系列教材
教育部CDIO工程教育试点教材

数字逻辑 设计基础

Shuzi Luoji Sheji Jichu

■ 何建新 高胜东 主编



高等教育出版社·北京
HIGHER EDUCATION PRESS BEIJING

内容简介

本书系统介绍了数字逻辑电路的基本概念和基本原理,介绍了传统数字电路的分析、设计方法和现代数字系统设计方法,介绍了硬件描述语言VHDL及EDA软件在数字逻辑电路设计和数字系统设计方面的应用。书中给出了大量典型的例题和工程应用实例。全书共13章,内容主要包括:数字逻辑基础、VHDL、逻辑门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲产生与整形电路、半导体存储器、数模和模数转换器、可编程逻辑器件及其应用、数字系统设计基础等。

本书可作为电子信息类、自动化类、计算机类等有关专业的本科生教材或教学参考书,也可供有关专业的工程技术人员参考。

图书在版编目(CIP)数据

数字逻辑设计基础 / 何建新, 高胜东主编. -- 北京: 高等教育出版社, 2012.2
ISBN 978-7-04-034322-9

I. ①数… II. ①何… ②高… III. ①数字逻辑-逻辑设计-高等学校-教材 IV. ①TN79

中国版本图书馆CIP数据核字(2012)第000876号

策划编辑 欧阳舟
插图绘制 尹莉

责任编辑 曲文利
责任校对 杨凤玲

封面设计 李卫青
责任印制 尤静

版式设计 杜微言

出版发行 高等教育出版社
社址 北京市西城区德外大街4号
邮政编码 100120
印刷 北京铭成印刷有限公司
开本 787mm×1092mm 1/16
印张 23
字数 560千字
购书热线 010-58581118

咨询电话 400-810-0598
网址 <http://www.hep.edu.cn>
<http://www.hep.com.cn>
网上订购 <http://www.landaco.com>
<http://www.landaco.com.cn>
版次 2012年2月第1版
印次 2012年2月第1次印刷
定价 33.50元

本书如有缺页、倒页、脱页等质量问题,请到所购图书销售部门联系调换
版权所有 侵权必究
物料号 34322-00

工 程 教 育 系 列 教 材
——教育部 CDIO 工程教育试点教材

编审委员会

顾 问 李茂国 顾佩华

主任委员 周定文

副主任委员 谢明元 陆小华

委员(按姓氏笔画)

王天宝	王建波	巨 辉	包能胜
朱 明	何 晋	何建新	吴四九
杨 玲	杨明欣	赵永生	熊光晶

总 序

近年来,针对工程教育与产业需求严重脱节等问题,我国各高等学校积极探索工程教育的新模式,力争从教育观念、目标、内容到方法对工程教育进行整体改革。教育部推进的“卓越工程师教育培养计划”和 CDIO 工程教育模式试点,旨在“面向工业界、面向未来、面向世界”培养造就一大批创新能力强、适应经济社会发展需要的后备工程师,引导各高等学校积极探索工程人才培养的规律,为建设创新型国家、实现工业化和现代化奠定坚实的人力资源基础。

CDIO(Conceive, Design, Implement, Operate)工程教育模式是由美国麻省理工学院会同瑞典三所著名大学倡导,与工业界共同合作创建的工程教育模式,并获得 2011 年度美国国家工程院(NAE)颁布的“戈登奖”。这种模式强调工程教育必须回归工程,坚持工程人才“知识、能力、素质”的协调发展,着重基础知识、个人能力、人际团队能力和工程系统能力等四个层面的能力培养,突破了传统的以学科知识传授为主的人才培养模式,更加适应产业界对工程人才的需求。CDIO 模式与工程专业认证的华盛顿协议(EC2000)具有高度的一致性。

我们在长期的 CDIO 工程教育改革过程中,组织编写了一批适应 CDIO 模式的教材,通过试用与修订,拟在统一规划的基础上正式出版。本系列教材在编写过程中,贯彻实施工程教育一体化改革的思路,将理论与实践有机结合、课内与课外有机结合、知识传授与能力培养有机结合、学习习惯与创新思维培养有机结合,实现知识、能力、素质的一体化培养,提高学生综合应用系统知识的能力。在注重学科知识体系完整的同时,特别强调知识的应用和工程问题分析,力求做到将理论学习和工程应用集成于同一学习空间,通过基于案例的、基于问题的和基于工程项目的驱动,使学生提高学科知识学习的目的性和应用能力。教材采用基本原理结合典型工程应用实例的结构,以学生理解与应用知识为目标,精选内容、引入新技术,将配套实验与能力培养统筹考虑,突出工程应用能力的培养。每章有贯穿始终的典型工程应用案例,有目标设定、目标测评、思考题、实践与提高、工程训练项目和习题,并有小结和英文术语表。

根据试用情况,我们首先出版《电路分析基础》、《模拟电子技术基础》、《数字逻辑设计基础》、《信号与系统》、《单片机原理及接口技术》五本教材。因为编写中突破了原有教材的模式,编写者感到具有很大的挑战,我们欢迎使用这套教材的读者及时向我们提出意见与建议,以便我们今后对教材进行修订和完善。

CDIO 系列教材的编写,始终得到教育部高等教育司理工处和教育部 CDIO 试点工作组的关注与支持,并得到高等教育出版社的大力帮助,我们在此表示衷心的感谢。

“工程教育系列教材——教育部 CDIO 工程教育试点教材”编审委员会
2011 年 12 月于成都

前 言

数字电子技术的飞速发展,大规模、超大规模可编程逻辑器件及其开发软件的相继推出,引起了数字逻辑电路设计的巨大变革。一方面数字电路的集成度不断提高;另一方面,数字逻辑电路大量借助各种 EDA 工具来进行设计、仿真和调试,实现了硬件设计的软件化。为了适应这种技术发展的需要,同时,也为适应工程教育改革的需要,我们编写了这本教材,并作为 CDIO 工程教育改革系列教材之一。

本教材按照 CDIO (Conceive, Design, Implement, Operate) 工程教育创新模式,结合教育部“卓越工程师教育培养计划”的实施原则,突出基本理论与实际应用的结合。以数字逻辑电路和系统设计为主线,以计算机模型为贯穿整个教材的典型应用综合实例,帮助学生在基本理论的同时,了解各章节单元电路在完整数字系统设计中的作用。通过合理安排教材内容,在保证基本理论知识的前提下,兼顾解决好传统小规模数字电路与可编程器件应用、传统设计方法与硬件软件化设计方法、单元电路与系统设计的关系。力求处理好强化基本理论掌握与淡化技巧性解题训练、有限课时安排与教材内容增加的矛盾。

本教材的特点主要有:(1)引入新技术,精选内容,强化基础,突出工程应用,内容安排上采用以基本原理、基本理论结合典型工程应用实例的结构方式;(2)减少了数字逻辑门内部电路的分析,淡化了小规模数字逻辑器件的电路设计,加强了可编程逻辑器件的应用和数字逻辑电路的 VHDL 描述;(3)为便于教材使用者学习,每章有目标、目标测评、思考题、实践与提高、工程训练项目和习题,并有小结和英文术语表;(4)将配套实验与能力培养统筹考虑,大量增加设计性实验。

本教材可作为高等学校电子信息类、电气信息类、通信类、计算机类、自动化类和机电类等专业的数字电子技术相关课程的教材,也可供从事数字逻辑电路和系统设计的有关工程技术人员作为参考书。

参与本教材编写的人员均为成都信息工程学院的骨干教师,有着丰富的教学经验和科研经历。第 1 章由刘俊和高胜东编写,第 2、5、10 章由龚一光编写,第 3 章由林刚编写,第 4 章由刘俊编写,第 6 章由高胜东编写,第 7、9 章由彭焯编写,第 8 章由邓娜编写,第 11、12 章由邹云海编写,第 13 章由曾祥萍编写。全书由何建新、高胜东担任主编。何建新、高胜东负责全书的策划。全书的统稿、审校由高胜东和曾祥萍完成。

本书在编写过程中,征求了部分 CDIO 试点学校相关专业老师的意见,得到了校内外相关教师和学校教务处的大力支持和帮助,天津大学电子工程学院刘常澍教授在百忙中审阅了全部书稿,并提出了宝贵的修改意见,在此表示诚挚的谢意。本书虽经多次讨论、试用并反复修改,但因时间仓促及作者水平有限,不当之处在所难免,敬请广大读者批评指正。

编 者

2011 年 10 月于成都



第 1 章 概述	1	3.1.1 三种基本运算	20
1.1 数字逻辑电路的发展简史	1	3.1.2 复合运算	22
1.2 模拟与数字	2	3.2 逻辑代数的基本定律和常用公式	25
1.2.1 模拟信号和数字信号	2	3.2.1 逻辑代数的基本定律	25
1.2.2 模拟电路和数字电路	2	3.2.2 逻辑代数的常用公式	26
1.2.3 数字系统	3	3.3 逻辑函数	27
1.3 典型数字系统实例——8 位模型		3.3.1 逻辑函数的定义	27
计算机	5	3.3.2 逻辑函数的约束条件	27
1.3.1 8 位模型计算机系统功能	5	3.4 逻辑函数的表示	28
1.3.2 8 位模型计算机各功能部件		3.4.1 真值表	28
简介	5	3.4.2 逻辑代数式	28
本章小结	6	3.4.3 逻辑图表示	33
习题	7	3.4.4 卡诺图表示	33
第 2 章 数制和码制	8	3.5 逻辑代数的三个规则	37
2.1 几种常用的数制	8	3.6 逻辑函数的化简方法	38
2.1.1 数制	8	3.6.1 化简逻辑函数的意义	38
2.1.2 常见的四种数制	9	3.6.2 公式化简法	39
2.1.3 不同进制数的相互转换	10	3.6.3 卡诺图化简法	42
2.2 编码	13	本章小结	46
2.2.1 二-十进制码	13	习题	46
2.2.2 格雷码	15	第 4 章 VHDL	49
2.2.3 奇偶校验码	15	4.1 VHDL 概述	49
2.3 原码、补码和反码	16	4.2 VHDL 的基本结构	50
2.3.1 原码	16	4.2.1 VHDL 程序的基本结构与	
2.3.2 反码	17	程序设计举例	50
2.3.3 补码	17	4.2.2 实体	51
本章小结	18	4.2.3 结构体	52
习题	18	4.2.4 库、程序包及其他	53
第 3 章 逻辑代数基础	20	4.3 VHDL 要素	56
3.1 逻辑代数中的基本运算	20	4.3.1 VHDL 文字规则	56
		4.3.2 VHDL 数据对象	57
		4.3.3 VHDL 数据类型	59

4.3.4	VHDL 操作符	62	5.4.1	TTL 电路驱动 CMOS 电路	100
4.4	VHDL 基本语句	64	5.4.2	CMOS 电路驱动 TTL 电路	100
4.4.1	VHDL 顺序语句	64	5.5	其他类型逻辑门电路	101
4.4.2	VHDL 并行语句	70	5.5.1	ECL 门电路	101
4.5	VHDL 描述风格	75	5.5.2	I ² L 门电路	101
4.5.1	行为描述	76	本章小结		103
4.5.2	数据流描述	77	习题		103
4.5.3	结构描述	78	第 6 章 组合逻辑电路		106
本章小结		80	6.1	组合逻辑电路的特点及功能描述	106
习题		80	6.2	采用 SSI 的组合逻辑电路的分析与设计	107
第 5 章 逻辑门电路		82	6.2.1	采用 SSI 的组合逻辑电路的分析	107
5.1	基本逻辑门电路	82	6.2.2	采用 SSI 的组合逻辑电路的设计	109
5.1.1	二极管、晶体管和场效应管的开关特性	82	6.3	常用的 MSI 组合逻辑电路	113
5.1.2	二极管门电路	83	6.3.1	加法器	113
5.1.3	晶体管非门电路	84	6.3.2	译码器	118
5.2	TTL 集成逻辑门电路	84	6.3.3	编码器	126
5.2.1	TTL 与非门的基本结构和工作原理	85	6.3.4	数据分配器	132
5.2.2	TTL 门电路的性能参数	87	6.3.5	数据选择器	133
5.2.3	TTL 非门、或非门和与或非门	89	6.3.6	数值比较器	138
5.2.4	TTL 集电极开路门和三态门	90	6.3.7	奇偶校验电路	141
5.2.5	TTL 数字集成电路的各种系列	94	6.4	采用 MSI 的组合逻辑电路的分析与设计	143
5.2.6	TTL 数字集成电路使用中的注意事项	96	6.4.1	采用 MSI 的组合逻辑电路的设计	143
5.3	CMOS 门电路	96	6.4.2	采用 MSI 的组合逻辑电路的分析	148
5.3.1	CMOS 反相器	97	6.5	组合逻辑电路的竞争 - 冒险	150
5.3.2	CMOS 传输门	97	6.5.1	竞争 - 冒险产生的原因	150
5.3.3	漏极输出和三态输出的 CMOS 门电路	98	6.5.2	消除冒险现象的方法	151
5.3.4	CMOS 数字集成电路的各种系列	98	本章小结		154
5.3.5	CMOS 逻辑门使用中的注意事项	99	习题		155
5.4	TTL 与 CMOS 电路接口原则	99	第 7 章 集成触发器		158
			7.1	基本 RS 触发器	158

7.1.1 基本 RS 触发器电路组成和 工作原理	159	9.2.3 施密特触发器的应用	238
7.1.2 基本 RS 触发器描述方法	160	9.3 单稳态触发器原理及应用	239
7.2 同步触发器	162	9.3.1 用 555 定时器构成单稳态 触发器	240
7.2.1 同步 RS 触发器	162	9.3.2 TTL 集成单稳态触发器	241
7.2.2 同步 D 触发器	163	9.3.3 单稳态触发器的应用	243
7.2.3 同步 JK 触发器	165	9.4 多谐振荡器原理及应用	244
7.2.4 同步 T、T' 触发器	167	9.4.1 用 555 定时器构成多谐 振荡器	244
7.2.5 同步触发器的特点	167	9.4.2 施密特触发器构成的多谐 振荡器	246
7.3 边沿触发器	168	9.4.3 石英晶体多谐振荡器	247
7.3.1 边沿 JK 触发器	168	本章小结	250
7.3.2 边沿 D 触发器	172	习题	250
7.4 触发器逻辑功能的转换	176	第 10 章 半导体存储器	253
本章小结	179	10.1 半导体存储器概述	253
习题	180	10.1.1 半导体存储器的特点与 应用	253
第 8 章 时序逻辑电路	183	10.1.2 半导体存储器的主要技术 指标	254
8.1 时序逻辑电路的特点及功能描述	183	10.2 顺序存储器	254
8.2 时序逻辑电路分析	184	10.2.1 先入先出的顺序存储器	254
8.3 常用时序逻辑电路	187	10.2.2 先入后出的顺序存储器	255
8.3.1 寄存器和移位寄存器	187	10.3 随机存储器	255
8.3.2 计数器	197	10.3.1 随机存储器概述	255
8.3.3 序列信号发生器	216	10.3.2 静态随机存储器	256
8.4 时序逻辑电路的设计	219	10.3.3 动态随机存储器	257
8.4.1 概述	219	10.3.4 RAM 集成芯片 6264 简介	257
8.4.2 同步时序逻辑电路的 设计	220	10.4 只读存储器	258
本章小结	230	10.4.1 只读存储器概述	258
习题	231	10.4.2 固定(掩模)只读存储器	259
第 9 章 脉冲产生与整形电路	233	10.4.3 可编程只读存储器	260
9.1 555 定时器	233	10.4.4 可擦除可编程只读 存储器	261
9.1.1 555 定时器的电路结构	233	10.4.5 电可擦除可编程只读 存储器	263
9.1.2 555 定时器的工作原理	234	10.4.6 用 ROM 实现组合逻辑	
9.2 施密特触发器原理及应用	235		
9.2.1 用 555 定时器电路组成的 施密特触发器	235		
9.2.2 集成施密特触发器	236		

函数	264	12.1.2 可编程逻辑器件的发展 历程	290
10.4.7 快闪存储器	264	12.1.3 可编程逻辑器件的分类	290
10.5 存储器容量的扩展	265	12.2 简单 PLD 的可编程原理	291
10.5.1 位扩展	266	12.2.1 电路符号表示	292
10.5.2 字扩展	266	12.2.2 PROM、PLA、PAL 及 GAL	292
10.5.3 字位同时扩展	266	12.3 CPLD 与 FPGA 的基本结构	294
本章小结	268	12.3.1 CPLD 结构	294
习题	269	12.3.2 FPGA 结构	295
第 11 章 数模和模数转换器	270	12.3.3 CPLD 和 FPGA 的比较	297
11.1 概述	270	12.3.4 主流 CPLD/FPGA 厂商及其 代表产品	298
11.2 数模转换器	271	12.3.5 工程项目中 CPLD/FPGA 芯片的选型原则	299
11.2.1 数模转换的表示	271	12.4 CPLD/FPGA 的开发流程	299
11.2.2 DAC 的一般构成	272	12.4.1 设计输入方式	300
11.2.3 权电阻网络 DAC	272	12.4.2 常用硬件描述语言简介	301
11.2.4 DAC 的主要参数	275	12.4.3 主流 EDA 软件概述	301
11.3 集成 DAC 及其应用	276	12.5 Altera 主流 FPGA 的应用开发 设计	303
11.3.1 集成 DAC 在数字系统中的 应用	276	12.5.1 FPGA 最小系统	303
11.3.2 集成 DAC 的选型原则	277	12.5.2 SOPC - Nios II - EP2C35 实 验教学开发平台简述	303
11.3.3 集成 DAC 应用实例	278	12.5.3 基于 SOPC - NiosII - EP2C35 实验教学开发平台的实例 设计	306
11.4 模数转换器	280	本章小结	316
11.4.1 模数转换的步骤	280	习题	316
11.4.2 并联比较型 ADC	282	第 13 章 数字系统设计基础	318
11.4.3 逐次逼近型 ADC	283	13.1 数字系统概述	319
11.4.4 双积分型 ADC	284	13.1.1 数字系统的优点	319
11.4.5 ADC 的主要参数	284	13.1.2 数字系统的基本构成	319
11.5 集成 ADC 及其应用	285	13.2 数字系统的设计方法	321
11.5.1 集成 ADC 在数字系统中的 应用	285	13.2.1 传统的设计方法	321
11.5.2 集成 ADC 的选型原则	285	13.2.2 基于 EDA 的现代数字系统 设计方法	321
11.5.3 集成 ADC 应用实例	286	13.3 数字系统的设计步骤	324
本章小结	288		
习题	288		
第 12 章 可编程逻辑器件及其应用	289		
12.1 概述	289		
12.1.1 可编程逻辑器件综述	289		

13.4 状态机的设计·····	325	13.5.3 次级模块电路的分析及 VHDL 实现·····	334
13.4.1 状态机的基本结构·····	327	13.5.4 控制器的 VHDL 设计·····	346
13.4.2 状态机的分类·····	328	本章小结·····	350
13.4.3 状态机的 VHDL 设计·····	328	习题·····	351
13.5 数字系统设计举例·····	334	参考文献 ·····	352
13.5.1 设计任务及方案构思·····	334		
13.5.2 顶层电路的设计·····	334		

第1章 概述

• 本章目标

1. 了解数字逻辑电路的发展简史。
2. 了解模拟信号、电路与数字信号、电路、系统。
3. 了解数字系统的设计方法。
4. 了解数字系统设计硬件载体和软件载体。
5. 了解8位模型计算机基本结构与原理。

1.1 数字逻辑电路的发展简史

数字逻辑应用的历史可以追溯到17世纪。1642年,法国人 Blaise Pascal 设计了一台机械的数值加法器。1671年,德国数学家 Gottfried Leibniz 设计了一台乘、除法器。19世纪英国数学家 Charles Babbage 制造了一台用于计算航行时间表的自动计算机,该机器被公认为是现代计算机的先驱。1848年,英国数学家 George Boole 提出了一种特殊的代数,也就是现在所说的布尔代数,它是现代数字逻辑设计的核心。

1904年,世界上第一只电子管在英国物理学家弗莱明的手下诞生了。人类第一只电子管的诞生,标志着世界从此进入了电子时代。20世纪30—40年代,贝尔实验室发明了二进制电子加法器和复数运算器(均采用继电器逻辑实现,图1-1是用继电器实现的与逻辑)。同期贝尔实验室的 Claude Shannon 为了实现电话交换的自动化,继承了布尔早期的工作,提出了现在用于数字逻辑设计的现代交换代数。20世纪40年代,宾夕法尼亚大学莫尔学院的莫尔小组研制发明了世界上第一部电子数字计算机 ENIAC(如图1-2所示),它采用真空电子管工艺(如图1-3所示)制造,由17 468个电子管、6万个电阻器、1万个电容器和6千个开关组成,重达30 t,占地160 m²,耗电174 kW,耗资45万美元。20世纪50年代,双极晶体管(BJT,如图1-4所示)的发明;20世纪60年代,TTL逻辑电路和集成电路的出现都极大地加快了数字逻辑和计算机技术的发展。随着科学技术的迅速发展和对数字电路不断增长的应用要求,集成电路生产厂家积极采用新技术、改进设计方案和生产工艺,沿着提高速度、降低功耗、缩小体积的方向作不懈努力,不断推出各种型号的新产品。仅几十年时间,数字电路就从小规模、中规模、大规模发展到超大规模、巨大规模。到2000年 Pentium-4 拥有四千多万个晶体管,而发展到现在 INTEL 的酷睿 i7 四核处理器已经达到7.31亿个晶体管。

如今新一代电子系统设计师利用模拟电子技术和数字电子技术设计制造出品种多样、功能丰富的电子系统来帮助人们进行医疗,农业、工业生产过程控制,金融,通信,娱乐,探索太空奥秘和预测天气等活动。

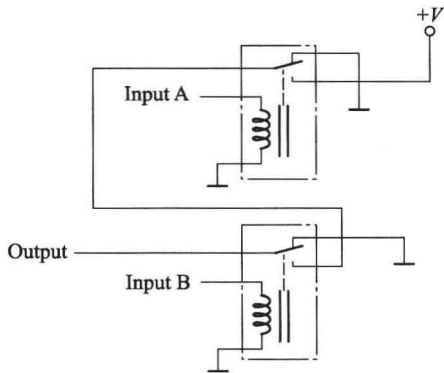


图 1-1 继电器与逻辑

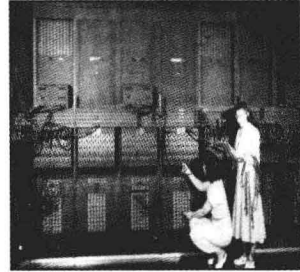


图 1-2 世界上第一台计算机 ENIAC

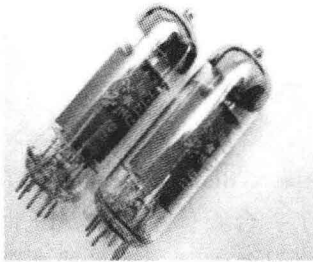


图 1-3 真空电子管

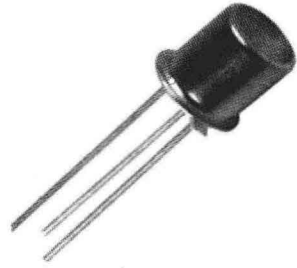


图 1-4 晶体管 BJT

1.2 模拟与数字

1.2.1 模拟信号和数字信号

在我们的生活中存在许多物理量，分析它们的信号波形可以发现有两种性质不同的物理量，即模拟信号和数字信号。

模拟信号 是在时间上、数值上均连续的信号，其信号的数值随时间作连续变化，如图 1-5 所示。典型代表是温度、速度、压力、磁场、电场等物理量通过传感器变成的电信号。

数字信号 是在时间上和数值上均离散的信号，也就是在时间上是断续的、在数值上也是不连续的信号。典型代表是方波信号，如图 1-6 所示。

1.2.2 模拟电路和数字电路

模拟电路：用于传递、处理模拟信号电子线路。模拟电路已经渗透到各个领域，如无线电通信、工业自动控制、电子仪器仪表以及文化生活中的电视、音响、娱乐等家用电器中。

数字电路：用于传递、处理数字信号电子线路。数字电路能够实现对数字信号的传输、逻辑运算、控制、计数、寄存、显示及脉冲信号的产生和转换。数字电路被广泛地应用于数字电子计算机、数字通信系统、数字式仪表、数字控制装置及工业逻辑系统等领域。

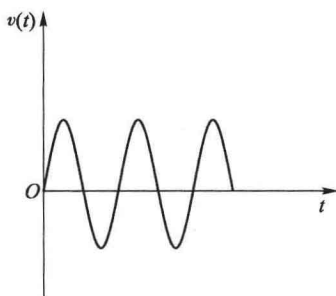


图 1-5 模拟信号

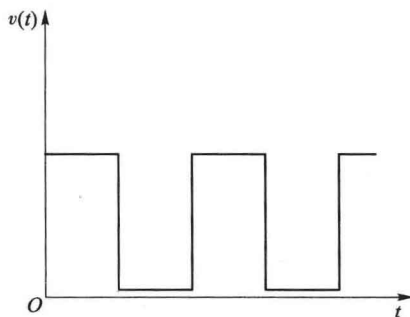


图 1-6 数字信号

与模拟电路相比,数字电路的优点是:①便于高度集成化、集成生产,通用性强,使用方便,如计算机;②工作可靠性高、抗干扰能力强,如数字通信;③易于存储、加密、压缩、传输和再现。因此,以数字电路作为主要组件的数字系统是当今电子系统的发展趋势。

1.2.3 数字系统

数字系统是对数字信息进行存储、传输、处理的电子系统。它有着完善的系统设计方法和丰富的软、硬件载体的支持。

1. 数字系统的设计方法

数字系统的设计方法主要有直接设计法、自顶向下设计法、自底向上设计法三种设计方法。直接设计法和自底向上的设计法又统称为传统设计法,其主要依赖手工、经验以及现有的通用元器件,设计后期才能进行仿真和调试。自顶向下的设计法又称为现代设计法,其主要依靠的是 EDA(电子设计自动化)技术,设计的早期就能进行仿真与调试。数字系统设计方法之所以能成为当今主流的系统设计方法,是依赖它拥有丰富的软硬件载体的支持。

2. 数字系统设计硬件载体

(1) 传统数字系统设计硬件载体

传统数字系统电路设计的硬件载体按电路结构不同,可分为分立电路和中小规模集成电路两种。分立电路是由二极管、晶体管、电阻、电容等元件组成的电路。中小规模集成电路是以半导体晶体材料为基片,经加工制造,将元件、有源器件和互连线集成在基片内部、表面或基片之上,执行某种电子功能的微型化电路。随着集成电路技术的不断发展,具有体积小、重量轻、功耗小、价格低、可靠性高等特点的集成电路已经取代了体积大、可靠性不高的分立电路。中小规模集成电路按制作工艺不同又可分为双极型和单极型两类。双极型电路即 TTL(晶体管-晶体管逻辑电路),主要由双极晶体管组成;单极型电路即 MOS(金属-氧化物-半导体场效应管电路),主要由场效应管构成。传统数字逻辑电路设计主要是以中小规模数字集成电路为硬件载体。

(2) 现代数字系统设计硬件载体

现代数字系统设计主要是以 PLD 为硬件载体。目前用得最多的是 CPLD(Complex Programmable Logic Device,复杂可编程逻辑器件)和 FPGA(Field Programmable Gate Array,现场可编程门

阵列)。FPGA 的显著优点是：高速度(ns 级)，高可靠性，且具有加密功能，不易被人仿冒制作，具有无限次编程的能力，且高密度集成，体积小，功能强大，易学易用，开发周期短，投资费用低，成为产品设计和系统开发的首选形式。

3. 数字系统设计软件载体

传统数字系统电路设计其主要依赖手工、经验。而现代数字系统设计主要依靠计算机辅助的设计 EDA 技术。设计者先在装有 EDA 软件的计算机上用图形输入或文本输入方式把要设计的数字系统的模型搭建好，然后利用相关的 EDA 软件将用图形或文本表达的设计思想自动转化为目标芯片 PLD 所能识别的网表文件，最终通过相应的下载工具下载到目标芯片里，让目标芯片按照既定的逻辑执行相应的功能。

(1) EDA 软件

EDA 软件是进行数字系统设计的强有力的工具。基于自顶向下的现代数字系统设计的绝大部分工作是在 EDA 软件的强有力支持下完成的。常用的数字系统设计 EDA 软件有 QuartusII、ISE、Modelsim 等。

(2) 设计输入方式

设计输入方式主要分为图形输入法和文本输入法，具体见表 1-1。

表 1-1 设计输入的方式

图形输入	状态图输入	用绘图的方法，根据电路的控制条件和一定的转换方式，在 EDA 工具的状态图编辑器上绘出状态图
	波形图输入	在 EDA 软件中绘出目标电路的输入和输出时序波形图，EDA 工具根据此波形完成目标电路的设计
	原理图输入	这是一种类似于传统电子设计方法的原理图编辑输入方式，即在 EDA 软件的图形编辑界面绘制能完成特定功能的电路原理图。原理图由逻辑器件(符号)和连接线构成，图中的逻辑器件可以是 EDA 软件库中预制的功能模块，如与门，非门，触发器以及各种含 74 系列器件功能的宏功能块，甚至还用一些类似于 IP 的功能块
HDL 文本输入	这种方式与传统的计算机软件语言编辑输入基本一致，就是将使用了某种硬件描述语言(HDL)的电路设计文本，如 VHDL 或 Verilog HDL 的源程序，进行编辑输入。编辑输入时可以采用任何文本编辑器，也可以采用专用的 HDL 编辑环境	

(3) 现代数字系统设计方法的开发流程

基于 PLD 的现代数字系统设计方法完整流程有设计输入、综合、适配、仿真、编程下载、硬件测试等，如图 1-7 所示。

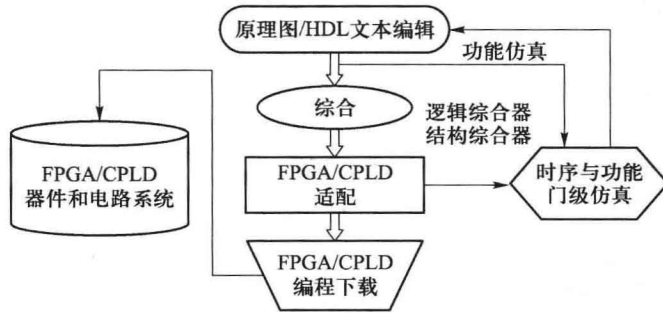


图 1-7 现代数字系统设计流程框图

1.3 典型数字系统实例——8 位模型计算机

1.3.1 8 位模型计算机系统功能

计算机是典型的数字系统，它能对输入的信息进行处理、运算。但是，计算机内部结构非常复杂，为了便于分析、设计，我们以计算机实际结构为基础，将其简化，构成了简易的 8 位模型计算机。该模型计算机由存储器、时钟信号源、节拍发生器、操作控制器、程序计数器、地址寄存器、数据寄存器、累加器、算术逻辑单元、指令寄存器和指令译码器以及译码显示电路等 11 个功能部件组成。模型计算机原理框图如图 1-8 所示。

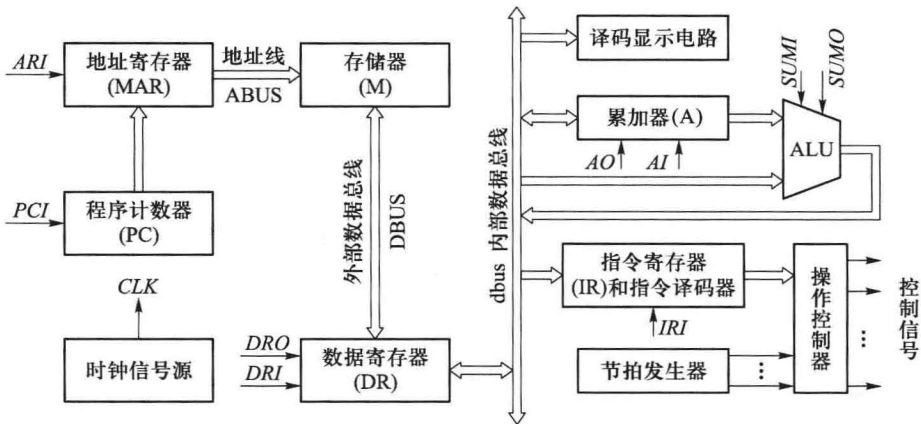


图 1-8 8 位模型计算机原理框图

1.3.2 8 位模型计算机各功能部件简介

根据图 1-8 所示，可以将模型计算机系统划分成一些逻辑功能部件，各个功能部件用地址总线 and 数据总线连接在一起，构成简易的模型计算机。

首先将编写好的程序写入存储器，计算机在运行过程中对存储器进行读/写操作，并按照事先编写好的程序进行运算。程序计数器给出模型计算机将要执行的下一条指令的地址。由于

主存储器与 CPU 之间存在操作速度的差别, 所以必须使用地址寄存器来保存地址信息, 直到主存储器的读/写操作完成为止。由主存储器读出的一条指令或一个数据字暂时存放在数据寄存器中。运算器的算术逻辑单元 ALU 是数据加工处理部件, 用来实现基本的算术、逻辑运算功能。当 ALU 执行算术或逻辑运算时, 累加器作为通用寄存器, 为算术逻辑单元 ALU 提供一工作区。指令寄存器 IR 用来保存当前正在执行的一条指令, 如果 IR 中存储的是操作码, 就送入指令译码器, 译码器将操作码译成相应的操作指令。节拍发生器用于产生节拍脉冲信号, 以便控制模型计算机按固定节拍有序地工作。时钟信号源用于产生固定频率的方波脉冲。译码显示电路用来显示总线运行数据。操作控制器的任务是按照时间节拍, 并根据指令译码器输出的各个指令的不同操作要求, 向各个功能部件发出一系列有序的控制命令。

上述模型计算机是典型的数字系统, 所有的功能部件及系统均可采用传统数字逻辑设计的方法或采用现代数字系统设计的方法来实现, 对于前者设计过程比较繁琐, 实现电路也较复杂, 因此在教材相关章节我们只给出模型计算机的部分功能电路介绍, 对于采用现代数字系统设计方法来实现的模型计算机系统将在教材第 13 章介绍。

通过本章的概述, 我们希望能使学生对将要学习的知识以及数字技术的现状及发展概况有一个基本的了解, 知道数字逻辑设计基础课程所涉及的知识范畴及应用前景。特别是通过模型计算机基本原理框图简介, 希望能使学生建立起什么是数字系统, 以及传统数字逻辑电路设计和现代数字系统设计的基本概念。

• 英文术语表

英文	中文	解 释
EDA	电子设计自动化	EDA 技术就是以计算机为工具、以 PLD 作为目标开发器件, 设计者在 EDA 软件平台 (Quatus II、ISE) 上, 用硬件描述语言 HDL 完成设计文件, 然后由计算机自动地完成逻辑编译、化简、分割、综合、优化、布局、布线和仿真, 直至对于特定目标芯片 (PLD) 的适配编译、逻辑映射和编程下载等工作
PLD	可编程逻辑器件	由可编程逻辑单元阵列、布线资源和可编程的 I/O 单元阵列构成, 包含丰富的逻辑门、寄存器和 I/O 资源。一片 PLD 芯片就可以实现数千片甚至更多个标准数字集成电路所实现的系统
HDL	硬件描述语言	指对硬件电路进行行为描述、寄存器传输描述或者结构化描述的一种新兴语言

本章小结

本章简单介绍了数字逻辑设计与应用技术的发展, 模拟信号、电路与数字信号、电路, 数字系统设计方法, 数字系统设计的硬件载体、软件载体和 8 位模型机。

数字系统的基本设计方法有直接设计法、自顶向下设计法、自底向上设计法三种。

直接设计法和自底向上的设计法又统称为传统设计法, 其主要依赖手工、经验以及现有的