



集成电路设计

# 低功耗处理器及片上系统设计

〔瑞士〕 Christian Piguet 主编

夏晓娟 张洪俞 译  
吉新村 杨 森



NLIC2970801636

科学出版社

北京

图字: 01-2010-4567 号

## 内 容 简 介

本书着重叙述低功耗电路设计,第1部分概述低功耗电子技术和深亚微米下体硅 SOI 技术的进展、CMOS 纳米技术中的漏电流及光互连技术等;第2部分阐述深亚微米设计模型、低功耗标准单元、低功耗超高速动态逻辑与运算电路,以及在结构、电路、器件的各个层面上的低功耗设计技术;第3部分主要针对 CAD 设计工具及低功耗设计流程进行阐述。本书的内容来自低功耗集成电路设计领域三十多位国际知名学者和专家的具体实践,包括学术界与工业界多年来的研究设计成果与经验,所介绍的技术可以直接应用于产品设计。

本书可以作为微电子、电子科学与技术、集成电路等领域的研发、设计人员及工科院校相关专业师生的实用参考资料。

### 图书在版编目(CIP)数据

低功耗处理器及片上系统设计/(瑞士)Christian Piguet 主编;夏晓娟等译. —北京:科学出版社,2012

(集成电路设计)

ISBN 978-7-03-034281-2

I. 低… II. ①C…②夏… III. ①数字信号发生器-设计②集成电路-芯片-设计 IV. ①TN911.72②TN402

中国版本图书馆 CIP 数据核字(2012)第 094191 号

责任编辑:孙力维 杨 凯 / 责任制作:董立颖 魏 谨

责任印制:赵德静 / 封面设计:王 飞

北京东方科龙图文有限公司 制作

<http://www.okbook.com.cn>

**科 学 出 版 社** 出版

北京东黄城根北街16号

邮政编码:100717

<http://www.sciencep.com>

北京市四季青双青印刷厂 印刷

科学出版社发行 各地新华书店经销

\*

2012年7月第 一 版 开本: B5(720×1000)

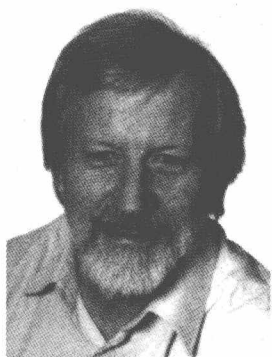
2012年7月第一次印刷 印张: 24

印数: 1—4 000 字数: 487 000

定 价: 63.00 元

(如有印装质量问题,我社负责调换)

## 作者简介



Christian Piguet, 1951年1月18日出生于瑞士尼翁, 分别于1974年和1981年获得瑞士洛桑联邦理工大学(EPFL)电气工程硕士和博士学位。

Piguet博士于1974年加入了瑞士纳沙泰尔 Electronique Horloger S. A. 中心, 致力于研究用于钟表业的 CMOS 数字集成电路、低功耗嵌入式处理器以及基于门阵列方法的 CAD 工具。他目前是瑞士纳沙泰尔 CSEM Centre Suisse d'Electronique et de Microtechnique S. A. 中心超低功耗部门的负责人, 正在参与采用 CMOS 工艺的低功耗和高速集成电路的设计和管理工作。他的主要研究方向包括超低功耗微处理器与 DSP、低功耗标准单元库、门控时钟和低功耗技术以及异步设计。

Piguet 博士是洛桑联邦理工大学的教授, 同时也在瑞士的纳沙泰尔大学和卢加诺大学 ALaRI 硕士课程中讲授 VLSI 和微处理器设计的课程。他还为研究生讲授低功耗设计课程。

Piguet 博士在数字设计、微处理器和钟表系统领域拥有约 30 项专利。他是 170 多本关于低功耗数字设计著作的作者和合著者, 包括技术期刊、书籍、书籍章节。Piguet 博士同时担任多家技术期刊的审稿人。他曾担任 JSSC 期刊 1996 年 7 月号的特邀编辑。他是很多会议的组织者和策划委员会成员, 担当了在德国奥尔登堡召开的 PATMOS'95 的策划主席, 在巴黎召开的 FTFC'99、在纳沙泰尔召开的 ACiD'2001 研讨会, 在蒙彼利埃召开的 VLSI-SOC 2001 以及在蒙特雷召开的 ISLPED 2002 的联合主席。他还是 PATMOS 2002 年的执行委员会主席, 是 2004 年和 2005 年低功耗主题的主席。

Christian Piguet, CSEM SA, Jaquet-Droz 1, 2000 Neuchâtel, Switzerland

Christian.piguet@csem.ch

## 参编人员

**Claude Arm**

CSEM

Neuchâtel, Switzerland

**Luca Benini**

University of Bologna

Bologna, Italy

**Youcef Boucebaba**

University of Nantes

Nantes, France

**Aimen Bouchhima**

TIMA Laboratory

Grenoble, France

**Erik Brockmeyer**

IMEC

Leuven, Belgium

**Francky Catthoor**

IMEC

Leuven, Belgium

and

Katholieke University

Leuven, Belgium

**Wander Cesario**

TIMA Laboratory

Grenoble, France

**Yuen Hui Chee**

University of California-Berkeley

Berkeley, California

**Lawrence T. Clark**

Arizona State University

Tempe, Arizona

**Fabien Coelho**

Ecole des Mines

Paris, France

**Stefan Cserveny**

CSEM

Neuchâtel, Switzerland

**Raphaël David**

ENSSAT/University of Rennes

Lannion, France

**Vivek De**

Intel Labs

Santa Clara, California

**Peter Dytrych**

Philips Digital Systems Laboratories

Leuven, Belgium

**Laurent Fesquet**

TIMA Laboratory

Grenoble, France

**Joao Fragoso**

TIMA Laboratory

Grenoble, France

**Simone Gambini**

Universita di Pisa

Pisa, Italy

**Lovic Gauthier**

FLEETS

Fukuoka, Japan

**Catherine H. Gebotys**

University of Waterloo

Waterloo, Ontario, Canada

**Cedric Ghez**

IMEC  
Leuven, Belgium

**Gert Goossens**

Target Compilers Technologies  
Leuven, Belgium

**Koji Inoue**

Fukuoka University  
Fukuoka, Japan

**Ahmed A. Jerraya**

TIMA Laboratory  
Grenoble, France

**Pradeep K. Khosla**

Carnegie Mellon University  
Pittsburgh, Pennsylvania

**Ulrich Kremer**

Rutgers University  
Piscataway, New Jersey

**Chidamber Kulkarni**

University of California-Berkeley  
Berkeley, California

**Dirk Lanneer**

Philips Digital Systems Laboratories  
Leuven, Belgium

**Dake Liu**

Department of Electrical Engineering  
Linköping University  
Linköping, Sweden

**Richard Lu**

University of California-Berkeley  
Berkeley, California

**Alberto Macii**

Politecnico di Torino  
Torino, Italy

**Morteza Maleki**

University of Southern California  
Los Angeles, California

**Diana Marculescu**

Carnegie Mellon University  
Pittsburgh, Pennsylvania

**Radu Marculescu**

Carnegie Mellon University  
Pittsburgh, Pennsylvania

**Jean-Marc Masgonty**

CSEM  
Neuchâtel, Switzerland

**Tycho van Meeuwen**

IMEC  
Leuven, Belgium

**Giovanni de Micheli**

Stanford University  
Stanford, California

**Miguel Miranda**

IMEC  
Leuven, Belgium

**Vasily G. Moshnyaga**

Fukuoka University  
Fukuoka, Japan

**Thierry J.-F. Omnès**

Philips Semiconductors  
Eindhoven, The Netherlands

**Brian P. Otis**

University of California-Berkeley  
Berkeley, California

**Massoud Pedram**

University of Southern California  
Los Angeles, California

**Pierre-David Pfister**

CSEM

Neuchâtel, Switzerland

**Christian Piguet**

CSEM&amp;LAP-EPFL

Neuchâtel, Switzerland

**Sébastien Pillement**

ENSSAT/University of Rennes

Lannion, France

**Nathan M. Pletcher**

University of California-Berkeley

Berkeley, California

**Jan M. Rabaey**

University of California-Berkeley

Berkeley, California

**Flavio Rampogna**

CSEM

Neuchâtel, Switzerland

**Marc Renaudin**

TIMA Laboratory

Grenoble, France

**Mohammed Es Sahliene**

TIMA Laboratory

Grenoble, France

**Olivier Sentieys**

ENSSAT/University of Rennes

Lannion, France

**Kamel Slimani**

TIMA Laboratory

Grenoble, France

**Phillip Stanley-Marbell**

Carnegie Mellon University

Pittsburgh, Pennsylvania

**Philip Strenski**

IBM Watson Research Center

Yorktown Heights, New York

**Eric Tell**

Linköping University

Linköping, Sweden

**Ingrid Verbauwhede**

University of California-Los Angeles

Los Angeles, California

**Patrick Volet**

CSEM

Neuchâtel, Switzerland

**Terry Tao Ye**

Stanford University

Stanford, California

**Sungjoo Yoo**

TIMA Laboratory

Grenoble, France

**Victor Zyuban**

IBM Watson Research Center

Yorktown Heights, New York

# 前 言

## 目的和背景

本书是 2004 年 12 月出版的由 Christian Piguet 编写的《低功耗电子设计》一书的一部分。包含了书中关于低功耗处理器和片上系统设计这部分章节,包括微处理器、DSP 核、可重构处理器、存储器、片上系统的概念与应用,如 ad hoc 网络以及嵌入式软件。有关微电子技术、晶体管模型、逻辑电路和 CAD 工具的内容,收录在另一本名为《低功耗 CMOS 电路设计:逻辑设计与 CAD 工具》的书中。

本书的内容涵盖了在深亚微米工艺下的低功耗处理器设计的方方面面。目前,微处理器的功耗对于高性能芯片以及手持设备来说已成为最重要的问题。对于后者是由于有限的电池容量,而对于前者则是因为芯片的散热问题。因此,设计任何芯片,都需要认真考虑功耗,在 1993~1994 年之前,设计集成电路时只有速度和芯片面积是重点,功耗不是问题。在此之后,研究人员才认为功耗必须作为一个重要的设计参数。很多论文和书籍都介绍了最初的低功耗电路设计方法。今天,我们需要应付深亚微米工艺带来的很多新问题,如泄漏功耗、互联延迟以及鲁棒性。

目前,我们已经能够设计出包含近十亿个晶体管的微处理器芯片,采用低于  $0.1\mu\text{m}$  的工艺,供电电压低于 0.5V,工作频率在数 GHz。这要归功于微电子技术出人意料的发展以及微处理器结构的巨大创新。这种发展尚未结束,接下来的十年还会看到微处理器设计令人惊叹的进步。然而,可以肯定微处理器结构的进步并不总是革命性的,正如:

“当公司几年前发布流水线微处理器时,我得知 RISC 技术兼容流水线,对此感到非常好笑。可能是由于流水线技术的出现已经超过了 30 年,这说明了计算机工程中的健忘症。”

Michael J. Flynn

## 组织结构

本书的第一部分中,第 1 章首先介绍了低功耗微处理器在不同工艺下的设计。接下来的第 2~第 4 章介绍了嵌入式应用中的数字信号处理器(DSP)的设计。它们必须提供巨大的计算能力并且有非常低的功耗,因此提出了很多 DSP 架构,非



常适合于某些特定的 DSP 算法,与硬件加速器或可重构硬件协同工作,同时提出了通过微处理器的异步设计来降低功耗。在无线通信中,便携式设备中的低功耗基带处理器是一个关键问题。然而,其很大一部分的功耗来自于程序和数据的存储,本书第 1 部分的第 7~第 8 章提出了一些技术,当采用缓存或特定的存储器结构时,从电路级和系统级减少动态和静态功耗。

本书的第 2 部分是关于低功耗片上系统设计几个方面的内容。包括硬件和嵌入式软件,如操作系统(OS),以及数据存储的有效方法和片上网络等。其中给出了一些超低功耗片上系统的应用,如包含超低功耗无线设备的 ad hoc 网络以及路由策略和传感驱动装置。

本书的第 3 部分介绍嵌入式软件,即应用软件和编译器,详细介绍了开发工具,包括编译器、可重定向编译器、协同验证工具。

本书最大的特色在于完整叙述了目前降低微处理器、DSP 核、存储器、片上系统和嵌入式软件功耗的方法。

### 定位你需要的内容

可以由几个途径获得所需信息,本书前面给出了完整的目录,每一章也提供了各自的目录,每一章还包含了完整的参考文献,包括书籍、期刊论文,有时会有网址。

---

# 致 谢

本书的成果完全建立在许多专家的卓越贡献的基础上。他们花了很多时间写出了这些精彩的内容而没有任何回报,我非常感谢他们。他们唯一的目的是把他们精彩的见解提供给读者,我非常感谢所有作者。对于许多对低功耗设计感兴趣的读者和学生来说,我相信本书会很有帮助。非常感谢 Vojin G Oklobjzija 教授邀请我编写本书和对我的信任。还要感谢 CRC 出版社的 Nora Konopka 和 Allison Taub 为本书的出版所做出的出色工作。总之,所有人的工作成就了本书。

# 目 录

## 第 1 部分 概 述

### 第 1 章 功耗和工艺最小化技术

1.1 概 述 .....	2
1.2 集成电路功耗 .....	2
1.3 工艺选择和基本原理 .....	4
1.4 通过衬底反偏控制泄漏电流 .....	6
1.5 系统级性能 .....	13
1.6 工艺、电压和温度变化 .....	15
1.7 电路和微体系结构的变化影响 .....	17
1.8 自适应技术与变化耐受性 .....	19
1.9 动态电压缩放 .....	22
1.10 结 论 .....	25
参考文献 .....	26

### 第 2 章 低功耗数字信号处理器

2.1 概 述 .....	28
2.2 驱动程度中的应用 .....	30
2.3 计算密集型功能和 DSP 方案 .....	31
2.4 DSP 作为 SoC 的一部分 .....	39
2.5 结论与未来趋势 .....	41
2.6 致 谢 .....	41
参考文献 .....	42

### 第 3 章 高效可重构处理器

3.1 概 述 .....	44
3.2 可重构结构的能效 .....	45
3.3 DART 结构 .....	48

3.4 确认结果 .....	52
3.5 结 论 .....	56
3.6 感 谢 .....	56
参考文献 .....	57
<b>第 4 章 Macgic, 一种可重配置的低功耗数字信号处理器</b>	
4.1 概 述 .....	59
4.2 Macgic DSP 架构 .....	62
4.3 Macgic DSP 重配置机制 .....	70
4.4 性能结果 .....	75
4.5 总 结 .....	77
参考文献 .....	77
<b>第 5 章 低功耗异步处理器</b>	
5.1 概 述 .....	79
5.2 异步电路的低功耗技术 .....	79
5.3 低功耗设计方法 .....	82
5.4 异步处理器 .....	84
5.5 系统级低功耗技术 .....	90
5.6 总 结 .....	96
参考文献 .....	97
<b>第 6 章 通信用低功耗基带处理器</b>	
6.1 概 述 .....	101
6.2 基带 DSP 数字处理器(DBBP) .....	101
6.3 低功耗无线基带 DSP 处理器设计 .....	105
6.4 案例研究一: 可变数据长度和计算精度 .....	113
6.5 案例研究二: 块交织器的硬件结构 .....	114
6.6 总 结 .....	117
参考文献 .....	117
<b>第 7 章 降低 SRAM 的待机功耗</b>	
7.1 概 述 .....	118
7.2 降低泄漏 .....	118
7.3 噪声裕度和速度要求 .....	121
7.4 局部切换源-衬底偏置 .....	122
7.5 结 果 .....	124
7.6 结 论 .....	125
参考文献 .....	126

**第 8 章 低功耗高速缓存设计**

8.1 概 述 .....	127
8.2 高速缓存结构 .....	127
8.3 影响高速缓存功耗的因素 .....	130
8.4 低功耗技术 .....	132
8.5 总 结 .....	146
8.6 致 谢 .....	146
参考文献 .....	146

**第 9 章 低能耗嵌入式系统的存储器结构**

9.1 概 述 .....	150
9.2 存储器分区 .....	151
9.3 存储器传输优化 .....	154
9.4 总 结 .....	160
参考文献 .....	160

**第 2 部分 低功耗电路****第 10 章 片上系统设计中能耗和性能的折中**

10.1 概 述 .....	164
10.2 硬件强度 .....	165
10.3 架构复杂度 .....	168
10.4 能量-效率准则 .....	170
10.5 其他能量-性能准则 .....	174
10.6 示例:增加一个执行旁路 .....	174
10.7 结 论 .....	175
10.8 致 谢 .....	176
参考文献 .....	176

**第 11 章 具有功率监控操作系统级的低功耗 SoC**

11.1 概 述 .....	178
11.2 相关工作 .....	179
11.3 准备: SoC 架构的产生 .....	180
11.4 特定应用操作系统的自动产生 .....	182
11.5 实 验 .....	186
11.6 结 论 .....	190
参考文献 .....	191

**第 12 章 SoC 的低功耗数据存储和通信**

12.1 概 述 .....	192
12.2 相关工作 .....	193
12.3 软件控制存储器的层级优化 .....	194
12.4 MHLA 的案例研究 .....	199
12.5 软件控制高速缓存缺失优化 .....	203
12.6 结 论 .....	209
参考文献 .....	209

**第 13 章 片上网络:SoC 互连的高能效设计**

13.1 概 述 .....	212
13.2 微网络:架构和协议 .....	213
13.3 高能效微网络设计 .....	217
13.4 结 论 .....	226
参考文献 .....	226

**第 14 章 应用于无线传感器网络的高集成度超低  
功耗 RF 收发机**

14.1 概 述 .....	228
14.2 低功耗无线电中的 RF MEMS .....	231
14.3 Ad Hoc(点对点)无线传感器网络接收机 .....	233
14.4 Ad Hoc 无线传感器网络发射机 .....	236
14.5 低功耗电路设计技术 .....	238
14.6 系统集成 .....	246
14.7 结 论 .....	248
14.8 致 谢 .....	248
参考文献 .....	249

**第 15 章 移动自组网的高能效按需路由协议**

15.1 概 述 .....	251
15.2 MANET 路由协议 .....	252
15.3 低功耗路由协议 .....	255
15.4 高能效源路由 .....	265
15.5 寿命预测路由 .....	268
15.6 源路由算法的定量评价 .....	272
15.7 结 论 .....	277
参考文献 .....	277

**第 16 章 建模计算、传感和驱动表层**

16.1 概 述 .....	279
----------------	-----

16.2	胶体计算 .....	281
16.3	应用程序划分 .....	283
16.4	通信体系结构和失效管理 .....	284
16.5	仿真基础 .....	285
16.6	总 结 .....	291
16.7	致 谢 .....	291
	参考文献 .....	292

## 第 3 部分 低功耗设计的 CAD 工具

### 第 17 章 低功耗软件技术

17.1	概 述 .....	294
17.2	预测平均功率的软件模型 .....	295
17.3	预测瞬时功率的指令级模型 .....	301
17.4	瞬时功率预测的新兴应用:安全性 .....	302
17.5	致 谢 .....	306
	参考文献 .....	307

### 第 18 章 低功耗/低能耗编译器优化

18.1	概 述 .....	309
18.2	为什么是编译器 .....	309
18.3	功率-能量-性能 .....	310
18.4	优化列表 .....	313
18.5	未来有关功率/能量的编译器研究 .....	314
18.6	致 谢 .....	315
	参考文献 .....	315

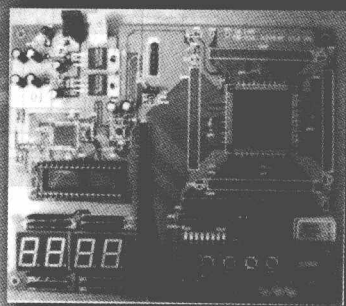
### 第 19 章 利用可重定目标工具流程的低功耗处理器 内核设计

19.1	概 述 .....	317
19.2	设计高效率专用处理器的可重定目标工具流 .....	320
19.3	低功耗处理器架构设计 .....	326
19.4	一款应用于音频译码的超低功耗 DSP .....	331
19.5	结 论 .....	334
19.6	致 谢 .....	335
	参考文献 .....	336

## 第 20 章 系统设计阶段低功耗设计与功能同步验证 自动化的最新进展

20.1 概 述 .....	337
20.2 用于低功耗的先进回路变换 .....	338
20.3 在 Intel IXP1200 上开发任务级和数据级并行 .....	344
20.4 利用 SSDE 的先进功能共同验证 .....	350
参考文献 .....	358





# 第1部分

## 概述

- 第1章 功耗和工艺最小化技术
- 第2章 低功耗数字信号处理器
- 第3章 高能效可重构处理器
- 第4章 Macgic, 一种可重配置的低功耗数字信号处理器
- 第5章 低功耗异步处理器
- 第6章 通信用低功耗基带处理器
- 第7章 降低SRAM的待机功耗
- 第8章 低功耗高速缓存设计
- 第9章 低功耗嵌入式系统的存储器结构