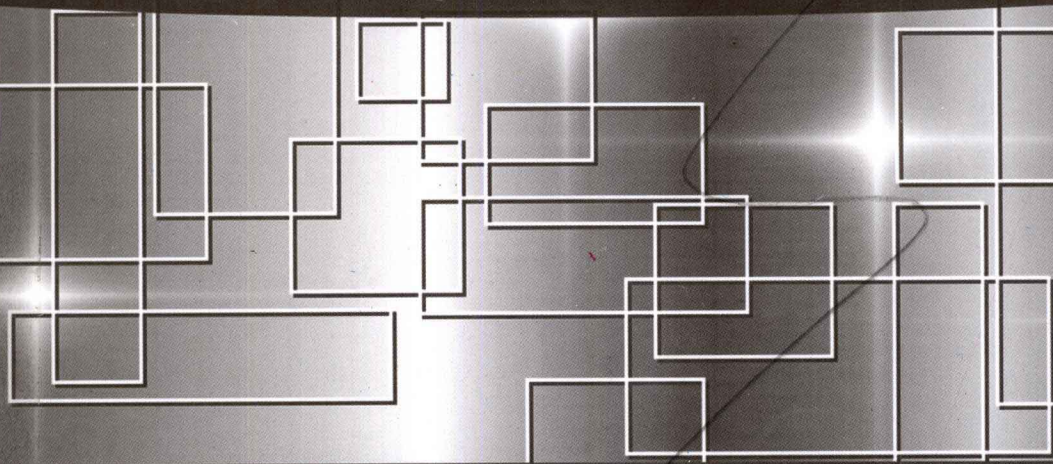




高等学校电子信息系列

# 数字电子技术 实践教程

主编 施齐云 潘大鹏 黄湘松

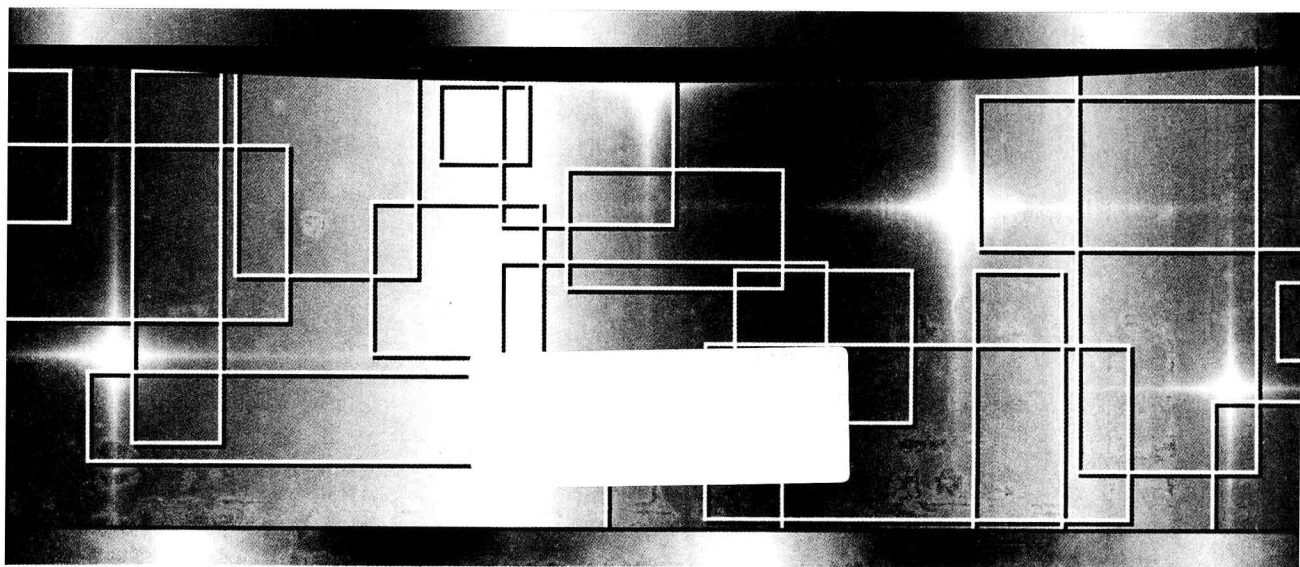


HEUP 哈尔滨工程大学出版社  
Harbin Engineering University Press

# 数字电子技术 实践教程

主编 施齐云 潘大鹏 黄湘松

主审 赵旦峰



**HEUP** 哈尔滨工程大学出版社  
Harbin Engineering University Press

## 内 容 简 介

本书是为了适应近年来电子技术的飞速发展,满足当前教学改革的需要,根据哈尔滨工程大学09版教学大纲的要求,在以往的实验教材基础上,结合多年的教学改革成果和教学经验编写而成的。全书共分7章,包括数字集成电路器件、EDA设计软件Quartus II和仿真软件Multisim操作基础、硬件描述语言、数字电路实验技术、基础实验、进阶实验设计实例等内容。附录部分介绍了FPGA实验平台中的数字电路教学实验箱,给出了数字集成电路资料和实验报告样本,以供学生参考。

本书与理论教学紧密结合,在介绍了数字电路主要知识的同时,列举了较多的基础实验和进阶实验设计实例,易于学习、掌握,使学生更快地提高设计能力。基础实验以设计性实验为主,做到了设计选题的多样化,拓展了独立思考、自主学习、自主研究和创新的空间。进阶实验的硬件描述语言实例,可以拓展学生的设计思路,帮助他们提高工程实践能力。本书将EDA软件、PLD器件及HDL引入实验,有利于学生对先进技术的了解和掌握,为今后的学习、适应技术发展和社会的需要打下良好的基础。

本书可作为高等学校通信、电子信息等专业的“数字电子技术”、“数字电路”、“数字电路与逻辑电路”等课程的实验教材,也可供教师及工程技术人员参考。

## 图书在版编目(CIP)数据

数字电子技术实践教程 / 施齐云, 潘大鹏, 黄湘松  
主编. -- 哈尔滨: 哈尔滨工程大学出版社, 2011. 10  
ISBN 978 - 7 - 5661 - 0264 - 5

I. ①数… II. ①施… ②潘… ③黄… III. ①数字电  
路 - 电子技术 - 高等学校 - 教材 IV. ①TN79

中国版本图书馆 CIP 数据核字(2011)第 201299 号

---

出版发行 哈尔滨工程大学出版社  
社 址 哈尔滨市南岗区东大直街 124 号  
邮政编码 150001  
发行电话 0451 - 82519328  
传 真 0451 - 82519699  
经 销 新华书店  
印 刷 哈尔滨工业大学印刷厂  
开 本 787mm × 1092mm 1/16  
印 张 16.25  
字 数 406 千字  
版 次 2011 年 10 月第 1 版  
印 次 2011 年 10 月第 1 次印刷  
定 价 34.00 元  
<http://press.hrbeu.edu.cn>  
E-mail: heupress@hrbeu.edu.cn

---

## 编审委员会成员

主任:阳昌汉

副主任:刁 鸣 王淑娟 赵旦峰

编 委:(以姓氏笔画为序)

谭 峰 叶树江 白雪冰

付家才 付永庆 张朝柱

杨春玲 杨 方 席志红

童子权 谢 红



# 出版说明

《国家中长期教育改革和发展规划纲要(2010-2020年)》明确提出“提高质量是高等教育发展的核心任务”。要认真贯彻落实教育发展规划纲要,高等学校应根据自身的定位,在培养高素质人才和提高质量上进行教学研究与改革。目前,高等学校的课程改革和建设的总体目标是以适应人才培养的需要,培养专业基础扎实、知识面宽、工程实践能力强、具有创新意识和创新能力的综合型科技人才,实现人才培养过程的总体优化。

哈尔滨工程大学电工电子教学团队将紧紧围绕国家中长期教育改革和发展规划纲要以及我校办高水平研究型大学的中远期目标,依托“信息与通信工程”国家一级学科博士点和“国家电工电子教学基地”、“国家电工电子实验教学示范中心”以及“NC网络与通信实践平台”,通过国家级教学团队的建设,明确了电子电气信息类专业的基础课程的改革和建设的总体目标是培养专业基础扎实、知识面宽、工程实践能力强、具有创新意识和创新能力的综合型科技人才。在课程教学体系和内容上保持自己特色的同时,逐步强调学生的主体性地位、注重工程应用背景、面向未来,紧跟最新技术的发展。通过不断深化教学内容和教学方法的改革,充分开发教学资源,促进教学研讨和经验交流,形成了理论教学、实验教学和课外科技创新实践相融合的教学模式。同时完成了课程的配套教材和实验装置的创新研制。

本系列教材包括电工基础、模拟电子技术、数字电子技术和高频电子线路各门课程的理论教材和实验教材。本系列教材的特点是:

(1)本系列教材是根据教育部高等学校电子电气基础课程教学指导分委员会在2010年最新制定的“电子电气基础课程教学基本要求”,并考虑到科学技术的飞速发展及新器件、新技术、新方法不断更新的实际情况,结合多年的教学实践,并参考了国内外有关教材,在原有自编教材的基础上改编而成。既注重科学性、学术性,也重视可读性,力求深入浅出,便于学生自学。

(2)实验教材的内容是经过教师多年的教学改革研究形成的,强调设计型、研究型 and 综合应用型。并增加了SPICE分析设计电子电路以及EDA工具软件使用的内容。

(3)与实验教材配套的实验装置是由教师综合十多年的实验实践的利弊,经过反复研究与实践而研制完成。实验装置既含基础内容,也含系统内容;既有基础实验,也有设计性和综合性实验;既有动手自制能力培训,也有测试方法设计与技术指标测试实践。能使学生的实践、思维与创新得到充分发挥。

(4)本系列教材体现了理论与实践相结合的教学理念,强调工程应用能力的培养,加强学生的设计能力和系统论证能力的培养。

哈尔滨工程大学出版社

# 前 言

本书是为了适应近年来电子技术的飞速发展,满足当前教学改革的需要,根据教育部高等学校电子电气基础课程教学指导分委员会制定的“数字电子技术课程教学基本要求”,在以往的实验教材基础上,结合多年的教学改革成果和教学经验编写而成的。本书可作为高等工科院校通信类、电子类以及自控等专业的实验教材。

本书在编写过程中,本着巩固和加深对理论知识的理解、掌握数字电子技术方面的基本实践技能、提高学生灵活应用所学理论知识分析和解决问题能力的原则,与理论教学紧密结合,在介绍了基本知识的同时,列举了较多的设计实例,以便使学生能更好地学习数字电路的设计方法,提高其设计能力。另外,在电子和计算机技术飞速发展、可编程器件(PLD)广泛应用于电子设计领域的今天,为了使學生能够掌握新的先进技术以满足社会的需要,本书对 EDA 设计软件 Quartus II、仿真软件 Multisim 以及目前最流行的两种硬件描述语言 VHDL 和 Verilog HDL 分别给予了介绍,并与设计实例相结合,以利于学生更快地熟悉和掌握。

本书的实验指导思想是以设计性实验为主,从单元实验到综合实验,由易到难,由简单的逻辑电路到复杂的小型数字系统,在介绍逻辑电路设计方法的基础上,通过设计、仿真实例,逐步学习和掌握各种逻辑电路的设计方法和测试方法,着重培养学生的设计能力和实践技能。本书在编写的过程中,对于每个逻辑电路实验都给出了不同难易程度的多个设计选题,做到了设计选题多样化,学生可以根据自己的实际情况自己选择,这为他们独立思考、自主学习、自主研究和创新提供了空间,旨在鼓励学生广开思路,充分调动和发挥他们的积极性和主动性;同时,这些设计选题大都可用 FPGA 或者中、小规模集成电路实现,还可用 EDA 软件仿真,适用性更强。

本书共分 7 章。第 1 章是数字集成电路简介,介绍了数字集成电路的分类、主要性能 and 特点;第 2 章以图形法设计一个八进制计数器为例,对 Altera 公司的 EDA 设计软件 Quartus II 7.2 的输入方法、编译方法、仿真方法和器件编程方法等整个设计流程和基本操作进行了较为详尽的介绍;第 3 章在多个实例的基础上介绍了 Interactive Image Technologies (Electronics Workbench) 公司的仿真软件 Multisim 10 的主要功能和操作方法;第 4 章分别介绍了 VHDL、Verilog HDL 的要素、规则、结构,并提供了几个应用较多、具有代表性的设计实例;第 5 章为数字电路实验基本知识,较全面地介绍了顺利完成数字电路实验应具备的基本知识;第 6 章是实验部分,共有七个实验,前六个实验为单元实验,最后一个实验为综合逻辑电路实验;第 7 章给出了 10 个数字系统典型应用模块设计实例,这些实例均在 FPGA 实验平台上进行了实验和验证,其目的是为了拓展学生的知识和设计思路,帮助他们提高工程设计和实践能力,为今后的学习和科研打下良好的基础。附录部分介绍了 FPGA 实验平台中的数字电路教学实验箱,并给出了数字集成电路资料和实验报告样本,以供学生参考。

本书第 2 章,附录 C 由施齐云编写;第 3 章,第 4 章,附录 A,附录 B 由黄湘松编写;第 6 章由施齐云和潘大鹏共同编写,其余各章均由潘大鹏编写。本书在编写过程中,参考了部分

本校和兄弟院校的教材内容,在硬件描述语言例程的编写和整理时参考了部分网络上的编程实例,在此表示感谢。

本书由赵旦峰教授担任主审,在编写的过程中赵旦峰和阳昌汉两位教授给予了极大的关心和支持,并提出了许多宝贵的意见和建议,在此表示诚挚的谢意。

由于编者水平有限,书中难免出现不妥之处,望广大读者批评指正。

编者  
2011年7月

# 目 录

第 1 章 数字集成电路简介	1
1.1 概述	1
1.2 通用数字集成电路	1
1.3 可编程逻辑器件	4
第 2 章 Quartus II 软件操作基础	7
2.1 Quartus II 软件安装与基本设计流程	7
2.2 Quartus II 基本设计操作	8
2.3 Quartus II 参数化宏功能模块及其使用方法	28
第 3 章 Multisim 软件操作基础	35
3.1 Multisim 10 软件的基本界面	35
3.2 Multisim 10 中的元件库及其使用	37
3.3 Multisim 10 的基本操作方法	39
3.4 Multisim 10 在数字电路中的仿真实例	41
第 4 章 HDL 基础	52
4.1 硬件描述语言(HDL)概述	52
4.2 VHDL 语言基础	52
4.3 Verilog HDL 语言基础	68
4.4 硬件描述语言设计实例	84
第 5 章 数字电路实验基本知识	98
5.1 实验方法概述	98
5.2 TTL 集成电路与 CMOS 集成电路的使用规则	100
5.3 数字电路的安装与调试	102
5.4 数字电路故障的检查与排除	104
第 6 章 数字电子技术基础实验	107
6.1 【实验一】门电路参数与功能测试	107
6.2 【实验二】组合逻辑电路的设计与测试	113
6.3 【实验三】时序逻辑电路的设计与测试	138
6.4 【实验四】存储器及其应用	163
6.5 【实验五】555 定时器及其应用	166
6.6 【实验六】D/A 和 A/D 转换器及其应用	174



6.7 【实验七】综合逻辑电路的设计与测试 .....	182
<b>第7章 数字系统典型应用模块设计实例</b> .....	<b>192</b>
7.1 矩阵键盘键值识别模块 .....	192
7.2 ADC0804 电压转换模块 .....	194
7.3 TLC549 电压转换模块 .....	196
7.4 PS2 接口键盘键值识别模块 .....	199
7.5 串行接口通信模块 .....	201
7.6 HS0038 红外信号接收模块 .....	207
7.7 1602 液晶控制模块 .....	209
7.8 步进电机控制模块 .....	217
7.9 DAC0832 控制模块 .....	219
7.10 TLC5620 控制模块 .....	220
<b>附录 A 数字电路教学实验箱</b> .....	<b>224</b>
<b>附录 B 集成电路</b> .....	<b>237</b>
<b>附录 C 实验报告样本</b> .....	<b>243</b>
<b>参考文献</b> .....	<b>247</b>

## 数字集成电路简介

### 1.1 概 述

数字集成电路是将元器件和连线集成于同一半导体芯片上而制成的数字逻辑电路或系统。数字逻辑集成电路的发展与半导体工艺是紧密相连的,因而有必要介绍一下半导体工艺的历史、现状和发展趋势。

1947 年 12 月 23 日,世界上第一个晶体管在美国贝尔(Bell)实验室问世,标志着人类开始进入半导体时代。其发明者因此获得了 1956 年的诺贝尔奖金。由于发明工程器件而获得诺贝尔奖金,这还是历史上第一次。20 世纪 50 年代,晶体管在各个领域上得到全面发展,功能越来越强,尺寸和功耗则越来越小。1958 年,德州仪器公司(Texas Instruments)制造出第一块集成电路(Integrated Circuit, IC),虽然它仍然很原始,但却是半导体工业发展的一个重要里程碑。1960 年,第一个场效应管在贝尔实验室研制成功。1971 年,英特尔公司(Intel)发明了第一个微处理器 4004。第二年,Intel 公司又推出了第一个八位微处理器 8008,随之出现了个人计算机。20 世纪 90 年代初,在一片硅芯片上已可做出四百万个晶体管。目前集成度比较高的 FPGA 也是数字集成电路的一种,其内部可集成七万多个逻辑单元,由数百万个晶体管构成。

### 1.2 通用数字集成电路

数字集成电路的制造工艺主要分为两大类:双极型(Bipolar)和单极型(Unipolar)半导体器件。双极型半导体器件的特点是速度快、功耗大、集成度相对较小。普遍使用的 TTL 型数字逻辑集成电路和速度很快的 ECL 型数字逻辑集成电路都是双极型的。单极型半导体器件的特点是电路制作比较简单,因而集成度较高,同时功耗也小,其不足之处是速度上不如双极型半导体器件快。

数字集成电路从结构工艺上可以分为厚膜集成电路、薄膜集成电路、混合集成电路、半导体集成电路四大类。

数字集成电路从集成电路的规模上来分通常可以分为小规模集成电路(SSI)、中规模集

成电路(MSI)、大规模集成电路(LSI)、超大规模集成电路(VLSI)和特大规模集成电路(ULSI)。小规模集成电路包含的门电路在10个以内,或元器件数不超过10个;中规模集成电路包含的门电路在10~100个之间,或元器件数在100~1000个之间;大规模集成电路包含的门电路在100个以上,或元器件数在1000~10000个之间;超大规模集成电路包含的门电路在10000个以上,或元器件数在100000~1000000之间;特大规模集成电路包含的门电路在100000个以上,或元器件数在1000000~10000000之间。

### 1.2.1 TTL 数字集成电路

TTL 数字逻辑集成电路属于双极型半导体器件,是第一代成熟的数字逻辑集成电路,目前已成为门类齐全、庞大的数字逻辑集成电路系列。从最早的74/54系列,到速度最快的74/54F系列和74/54ALS系列,应用极其广泛,遍及电子学的所有领域。几种常见的74系列TTL数字集成电路参数如表1.1所示。

表 1.1 TTL 电路参数比较表

参数名称与符号	系列					
	74	74S	74LS	74AS	74ALS	74F
输入低电平电压最大值 $V_{IL(max)}/V$	0.8	0.8	0.8	0.8	0.8	0.8
输出低电平电压最大值 $V_{OL(max)}/V$	0.4	0.5	0.5	0.5	0.5	0.5
输入高电平电压最小值 $V_{IH(min)}/V$	2.0	2.0	2.0	2.0	2.0	2.0
输出高电平电压最小值 $V_{OH(min)}/V$	2.4	2.7	2.7	2.7	2.7	2.7
低电平输入电流最大值 $I_{IL(max)}/mA$	-1.0	-2.0	-0.4	-0.5	-0.2	-0.6
低电平输出电流最大值 $I_{OL(max)}/mA$	16	20	8	20	8	20
高电平输入电流最大值 $I_{IH(max)}/\mu A$	40	50	20	20	20	20
高电平输出电流最大值 $I_{OH(max)}/mA$	-0.4	-1.0	-0.4	-2.0	-0.4	-1.0
传输延迟时间 $t_{pd}/ns$	9	3	9.5	1.7	4	3
每个门的功耗/mW	10	19	2	8	1.2	4
延迟-功耗积 pd/pJ	90	57	19	13.6	4.8	12

#### 1. 74LS 系列(简称 LS 或 LS TTL)

这是现代 TTL 类型的主要应用产品系列,也是逻辑集成电路的重要产品之一。其主要特点是功耗低、品种多、价格便宜。

#### 2. 74S 系列(简称 S 或 STTL)

这是 TTL 的高速型,也是目前应用较多的产品之一。其特点是速度较高,但功耗比 74LS 系列大得多。

#### 3. 74ALS 系列(简称 ALS 或 ALSTTL)

这是 74LS 系列的先进产品,其速度比 74LS 系列提高了一倍以上,功耗降低了 1/2 倍左右。其特性和 LS 系列近似,所以成为 LS 系列的更新换代产品。

### 4. 74AS 系列(简称 AS 或 ASTTL)

这是 74S 系列(抗饱和 TTL)的先进型,速度比 74S 系列提高近一倍,功耗比 74S 系列降低 1/2 倍以上,与 74ALS 系列合并起来成为 TTL 类型的新的主要标准产品。

### 5. 74F 系列(简称 F, FTTL 或 FAST)

这是美国仙童公司开发的近似于 74ALS 系列和 74AS 系列的高速类 TTL 产品,性能介于 74ALS 和 74AS 系列之间,已成为 TTL 的主流产品之一。

## 1.2.2 CMOS 数字集成电路

直到 20 世纪 80 年代初期,双极型数字逻辑集成电路仍然是高速数据采集系统设计的唯一选择。CMOS 数字逻辑集成电路虽然功耗极低,双极型电路的速度比它快 10 倍,因而只能应用于功耗要求非常优先,速度要求不高的场合。然而随着高性能、短沟道的 CMOS 技术的发展,情况开始发生变化。1982 年,国家半导体公司(National Semiconductor)的前身仙童公司(Fairchild Semiconductor)开始开发新型的 CMOS 器件,经过三年时间的研究,于 1985 年正式推出了新型的 FACT(Fairchild Advanced CMOS Technology)系列。FACT 是一个高速、低功耗的 CMOS 数字逻辑集成电路系列。除了低功耗以外,早期的 FACT 逻辑系列与 74F 系列极其相似。

CMOS 电路的产品主要有 4000B(包括 4500B),40H,74HC 系列。

### 1. 4000B 系列

这是国际上流行的 CMOS 通用标准系列,例如,美国无线电公司(RCA)的 CD4000B,摩托罗拉(MOTA)的 4500B 和 MC4000 系列,国家半导体(NS)公司的 MM74C000 系列和 CD4000 系列,德克萨斯公司(TI)的 TP4000 系列,仙童(FS)公司的 F4000 系列,日本东芝公司的 TC4000 系列,日立公司的 HD14000 系列。国内采用 CC4000 标准,这个标准与 CD4000B 系列完全一致,从而使国产 CMOS 电路与国际上的 CMOS 电路兼容。4000B 系列的主要特点是速度低、功耗小、价格低且品种多。

### 2. 40H 系列

这是日本东芝公司初创的较高速铝栅 CMOS,以后由夏普公司生产,分别用 TC40H-, LR40H- 表示型号,我国生产的定为 CC40 系列。40H 系列的速度和 NTTL 相当,但不及 LSTTL。此系列品种不太多,其优点是引脚可与 TTL 类的同序号产品兼容,功耗、价格比较适中。

### 3. 74HC 系列(简称 HS 或 H-CMOS)

这一系列首先由美国 NS, MOTA 公司生产,随后许多厂家相继成为第二生产源,品种丰富,且其引脚可与 TTL 兼容。此系列的突出优点是功耗低、速度高。

国内外 74HC 系列产品各对应品种的功能和引脚排列相同,性能指标相似,一般都可方便地直接互换及混用。国内产品的型号前缀一般用国标代号 CC,即 CC74HC。74HC 系列产品参数如表 1.2 所示。

表 1.2 74HC 系列产品参数比较表

参数名称与符号	系列					
	74HC04	74HCT04	74AHC04	74AHCT04	74LVC04	74ALVC04
电源电压范围 $V_{DD}/V$	2~6	4.5~5.5	2~5.5	4.5~5.5	1.65~3.6	1.65~3.6
输入高电平最小值 $V_{IH(min)}/V$	3.15	2	3.15	2	2	2
输入低电平最大值 $V_{IL(max)}/V$	1.35	0.8	1.35	0.8	0.8	0.8
输出高电平最小值 $V_{OH(min)}/V$	4.4	4.4	4.4	4.4	2.2	2.0
输出低电平最大值 $V_{OL(max)}/V$	0.33	0.33	0.44	0.44	0.55	0.55
高电平输出电流最大值 $I_{OH(max)}/mA$	-4	-4	-8	-8	-24	-24
低电平输出电流最大值 $I_{OL(max)}/mA$	4	4	8	8	24	24
高电平输入电流最大值 $I_{IH(max)}/\mu A$	0.1	0.1	0.1	0.1	5	5
低电平输入电流最大值 $I_{IL(max)}/\mu A$	-0.1	-0.1	-0.1	-0.1	-5	-5
平均传输延迟时间 $t_{pd}/ns$	9	14	5.3	5.5	3.8	2
输入电容最大值 $C_1/pF$	10	10	10	10	5	3.5
功耗电容 $C_{pd}/pF$	20	20	12	14	8	27.5

### 1.3 可编程逻辑器件

可编程逻辑器件(Programmable Logic Device, PLD)起源于20世纪70年代,是在专用集成电路(ASIC)的基础上发展起来的一种新型逻辑器件,是当今数字系统设计的主要硬件平台,其主要特点就是完全由用户通过软件进行配置和编程,从而完成某种特定的功能,且可以反复擦写。在修改和升级时,PLD不需额外地改变PCB电路板,只在计算机上修改和更新程序,使硬件设计工作成为软件开发工作,缩短了系统设计的周期,提高了实现的灵活性



并降低了成本,因此获得了广大硬件工程师的青睐,形成了巨大的 PLD 产业规模。

### 1.3.1 可编程逻辑器件的分类

目前常见的 PLD 产品有:可编程只读存储器(Programmable Read Only Memory, PROM),现场可编程逻辑阵列(Field Programmable Logic Array, FPLA),可编程阵列逻辑(Programmable Array Logic, PAL),通用阵列逻辑(Generic Array Logic, GAL),可擦除的可编程逻辑阵列(Erasable Programmable Logic Array, EPLA),复杂可编程逻辑器件(Complex Programmable Logic Device, CPLD),现场可编程门阵列(Field Programmable Gate Array, FPGA)等。

PLD 器件从规模上又可以细分为简单 PLD(SPLD)、复杂 PLD(CPLD)以及 FPGA。

PLD 器件内部结构的实现方法各不相同。PLD 器件按照颗粒度可以分为三类:小颗粒度、中等颗粒度和大颗粒度。

PLD 器件按照编程工艺可以分为熔丝(Fuse)和反熔丝(Antifuse)编程器件,可擦除的可编程只读存储器(如 UVEPROM)编程器件,电信号可擦除的可编程只读存储器(EEPROM)编程器件(如 CPLD),SRAM 编程器件(如 FPGA)。前三类为非易失性器件,编程后配置数据保留在器件上;第四类为易失性器件,掉电后配置数据会丢失,因此在每次上电后须要重新进行数据配置。

### 1.3.2 复杂的可编程逻辑器件(CPLD)

CPLD 是从 PAL 和 GAL 器件发展出来的器件,相对而言,规模大,结构复杂,属于大规模集成电路范围,是一种用户根据各自需要而自行构造逻辑功能的数字集成电路。其基本设计方法是借助集成开发软件平台,用原理图、硬件描述语言等方法,生成相应的目标文件,通过下载电缆将代码传送到目标芯片中,实现设计的数字系统。

CPLD 主要是由可编程逻辑宏单元(MC, Macro Cell)围绕中心的可编程互连矩阵单元组成。其中,MC 结构较复杂并具有复杂的 I/O 单元互连结构,可由用户根据需要生成特定的电路结构,完成一定的功能。因为 CPLD 内部采用固定长度的金属线进行各逻辑块的互连,所以设计的逻辑电路具有时间可预测性,避免了分段式互连结构时序不可完全预测的缺点。

20 世纪 70 年代,最早的可编程逻辑器件诞生了。其输出结构是可编程的逻辑宏单元,硬件结构设计可由软件完成,因此其设计过程比纯硬件的数字电路具有更强的灵活性,但只能实现规模较小的电路。为弥补这一缺陷,20 世纪 80 年代中期,复杂可编程逻辑器件 CPLD 应运而生。目前 CPLD 的应用已深入网络、仪器仪表、汽车电子、数控机床、航天测控设备等方面。

复杂可编程逻辑器件具有编程灵活、集成度高、设计开发周期短、适用范围宽、开发工具先进、设计制造成本低、对设计者的硬件经验要求低、标准产品无须测试、保密性强、价格大众化等优点,可实现较大规模的电路设计,因此被广泛应用于产品的原型设计和产品生产之中。几乎所有应用中小规模通用数字集成电路的场合均可应用 CPLD 器件。CPLD 器件已成为电子产品不可缺少的组成部分,它的设计和应用成为电子工程师必备的一种技能。

Altera 公司的 MAX II 系列 CPLD 是有史以来功耗最低、成本最低的 CPLD。课内实验平台采用 Altera MAX II 系列的 EPM240T100C5N,拥有逻辑单元(LE)240 个、典型等效宏单

元 192 个、最大用户 I/O 管脚 80 个、用户 Flash 存储量 8 192 bit。

### 1.3.3 现场可编程门阵列(FPGA)

FPGA 是英文 Field Programmable Gate Array 的缩写,即现场可编程门阵列,它是在 PAL, GAL, CPLD 等可编程器件的基础上进一步发展的产物。它是作为专用集成电路(ASIC)领域中的一种半定制电路而出现的,既解决了定制电路的不足,又克服了原有可编程器件门电路数有限的缺点。

FPGA 采用了逻辑单元阵列 LCA(Logic Cell Array)这样一个新概念,内部包括可配置逻辑模块 CLB(Configurable Logic Block)、输出输入模块 IOB(Input Output Block)和内部连线(Interconnect)三个部分。FPGA 的基本特点主要有:

- (1) 采用 FPGA 设计 ASIC 电路,用户不需要投片生产,就能得到适合的芯片;
- (2) FPGA 可做其他全定制或半定制 ASIC 电路中的试样片;
- (3) FPGA 内部有丰富的触发器和 I/O 引脚;
- (4) FPGA 是 ASIC 电路中设计周期最短、开发费用最低、风险最小的器件之一;
- (5) FPGA 采用高速 CHMOS 工艺,功耗低,可以与 CMOS、TTL 电平兼容。

可以说,FPGA 芯片是小批量生产系统提高集成度、可靠性的最佳选择之一。

FPGA 是由存放在片内 RAM 中的程序来设置其工作状态的,因此工作时须要对片内的 RAM 进行编程。用户可以根据不同的配置模式,采用不同的编程方式。加电时,FPGA 芯片将 EPROM 中数据读入片内编程 RAM 中,配置完成后,FPGA 进入工作状态。断电后,FPGA 恢复成白片,内部逻辑关系消失,因此,FPGA 能够反复使用。同一片 FPGA,不同的编程数据,可以产生不同的电路功能。因此 FPGA 的使用非常灵活。

Altera 公司 2004 年推出了新款 Cyclone II 系列 FPGA 器件。Cyclone II FPGA 的成本比第一代 Cyclone 器件低 30%,逻辑容量大了三倍多,可满足低成本大批量应用需求。Altera 公司推出的 Nios II 系列软核处理器支持 Cyclone II FPGA 系列。

Altera 公司也为 Cyclone II 器件客户提供了 40 多个可定制 IP 核,包括 Nios II 嵌入式处理器,DDR SDRAM 控制器,FFT/IFFT,PCI 编译器,FIR 编译器,NCO 编译器,POS-PHY 编译器,Reed Solomon 编译器,Viterbi 编译器等。

Cyclone II 系列器件在电信、计算机外设、工业和汽车市场上获得了巨大的进步。Cyclone II 器件包含了许多新的特性,如嵌入存储器、嵌入乘法器、PLL 和低成本的封装,这些都为诸如视频显示、数字电视(DTV)、机顶盒(STB)、DVD 播放器、DSL 调制解调器、家用网关和中低端路由器等批量应用进行了优化。

课内实验平台采用 Altera Cyclone II 系列的 EP2C5Q208C8N,拥有逻辑单元(LE)4 608 个、26 个 4k 的 RAM、13 个嵌入式乘法器、2 个锁相环、最大用户 I/O 管脚 142 个。

# Quartus II 软件操作基础

随着 FPGA 和 CPLD 越来越广泛的使用,各种相应的开发工具软件被不断地研发和升级,Quartus II 就是 Altera 公司近几年推出的新一代功能强大的可编程逻辑器件开发软件,用户可以通过 Quartus II 完成从设计输入、编译、仿真、适配到编程下载等整个 EDA 设计过程,大大提高了设计效率。与 Quartus II 相类似的软件还有 MAX + plus II,它是 Altera 公司早期的 EDA 开发平台,两者相比 Quartus II 延续了 MAX + plus II 的优点,并在支持原有器件的基础上增加了对新器件系列的支持,功能更多、更强大。

## 2.1 Quartus II 软件安装与基本设计流程

Quartus II 有多个版本,其安装方法基本相同,可在多种操作系统下运行,这里介绍基于 Microsoft Windows XP 操作系统上 Quartus II 7.2 版本的安装过程。

### 2.1.1 Quartus II 软件安装

#### 1. 安装操作说明

插入 Quartus II 安装光盘,自动运行或打开 Quartus II 7.2 开发软件,在 72\_quartus\_windows.exe \ quartus 中找到 setup.exe 文件,双击打开安装界面,按照提示一步一步操作即可完成安装。

#### 2. 设置 License

Quartus II 的 License 设置与 MAX + plus II 类似,必须指定 license.dat 才能使用,用网卡号或硬盘序列号免费申请 License。

### 2.1.2 Quartus II 基本设计流程

Quartus II 的设计流程与 MAX + plus II 大体相同,主要包括创建工程、设计输入、设计编译、设计仿真、引脚分配、编程下载等,其基本设计流程如图 2.1 所示。

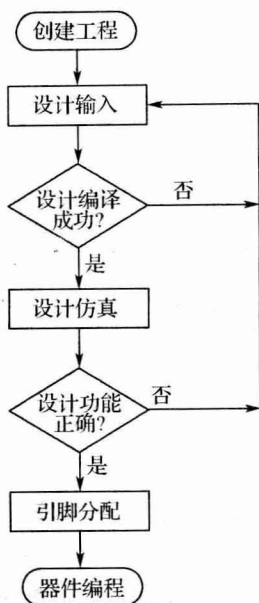


图 2.1 Quartus II 的基本设计流程

## 2.2 Quartus II 基本设计操作

### 2.2.1 创建工程(项目)

使用 Quartus II 设计的电路称为项目或工程。Quartus II 每次只进行一个项目,并将该项目的信息保存在同一个文件夹中。Quartus II 在开始新的电路设计前,首先要创建项目,其具体步骤如下。

#### 1. 打开 Quartus II

双击桌面上的 Quartus II 图标,打开图 2.2 所示的 Quartus II 主界面。

#### 2. 设置项目名称

在 Quartus II 主界面中选择“File→New Project Wizard”命令,弹出如图 2.3 所示的新建项目对话框的第一页面即项目基本信息对话框(新建项目对话框共五个页面)。此页面中的三个输入文本框分别用于设置设计项目的地址(文件夹)、设计项

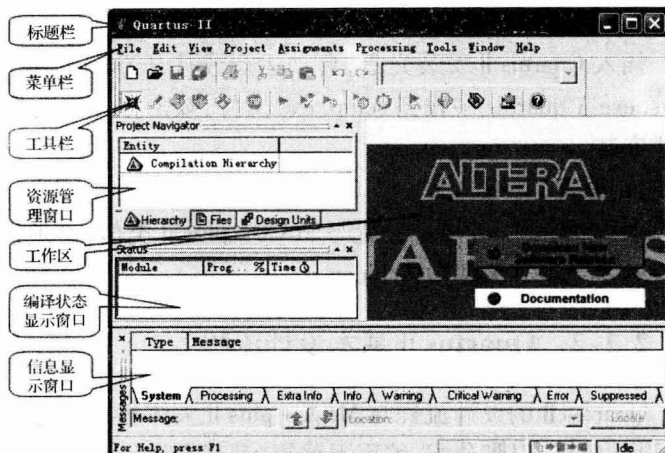


图 2.2 Quartus II 主界面