

场效应器件工艺学

上无十四厂

目 录

* ~ * ~ * ~ * ~

前 言	1
第一章 衬底材料	4
第一节 拉单晶	4
§ 1-1-1 单晶生长机理	4
§ 1-1-2 单晶生长方法	5
§ 1-1-3 硅单晶的物理测试	8
第二节 硅片的切割和研磨	15
§ 1-2-1 硅片的定向	15
§ 1-2-2 硅片的切割	15
§ 1-2-3 硅片的研磨	16
第三节 硅片的抛光	18
§ 1-3-1 机械抛光	18
§ 1-3-2 化学机械抛光	19
§ 1-3-3 二氧化硅乳胶抛光	21
第二章 化学清洗	23
第一节 清洗的一般常识	23
§ 2-1-1 为什么要清洗	23
§ 2-1-2 硅片表面杂质沾污情况	24
第二节 化学清洗	25
§ 2-2-1 有机溶剂的去污作用	25

§ 2-2-2 肥皂和合成洗涤剂的去污原理	27
§ 2-2-3 超声波在化学清洗中的作用	28
§ 2-2-4 无机酸的去杂质作用	29
§ 2-2-5 络合反应及络合物在清洗中的应用	31
§ 2-2-6 氧化还原反应在清洗中的应用	33
第三节 去离子水	35
§ 2-3-1 去离子水的制备	36
§ 2-3-2 去离子水的纯度及测量	38
附注: 1. 其它材料、器皿、用具的清洗方法	40
2. 安全生产常识	41
第三章 外延技术	42
第一节 外延方法	43
§ 3-1-1 氢还原四氯化硅法	43
§ 3-1-2 硅烷热分解法	46
第二节 材料的纯度和要求	47
§ 3-2-1 四氯化硅纯度要求	48
§ 3-2-2 氢气的纯化和要求	49
§ 3-2-3 石墨加热器的处理	51
第三节 外延生长设备	51
§ 3-3-1 气体控制系统	51
§ 3-3-2 高频炉	52
§ 3-3-3 外延反应室	52
§ 3-3-4 SiCl_4 挥发器	53
第四节 外延层的检验方法	54
§ 3-4-1 电阻率的检验方法	54

§ 3-4-2 外延层厚度的测量	58
§ 3-4-3 层错及位错的检验方法	60
§ 3-4-4 夹层检验方法	61
第五节 外延层质量分析	62
§ 3-5-1 电阻率分布问题	62
§ 3-5-2 厚度均匀性问题	62
§ 3-5-3 外延层缺陷问题	63
第四章 氧化技术	65
第一节 氧化原理及方法	65
§ 4-1-1 热氧化	65
§ 4-1-2 低温淀积氧化硅	68
§ 4-1-3 其它氧化方法	73
第二节 二氧化硅的性质和用途	74
§ 4-2-1 SiO_2 膜的性质	74
§ 4-2-2 SiO_2 膜的用途	77
第三节 氧化层质量的检测	78
§ 4-3-1 氧化层质量检验	78
§ 4-3-2 二氧化硅厚度的测量	89
第四节 硅和二氧化硅界面态	83
§ 4-4-1 理想表面与真实表面的 Si-SiO_2 界面	83
§ 4-4-2 杂质在 Si-SiO_2 界面的分布	87
第五章 扩散	89
第一节 扩散的基本知识	89
§ 5-1-1 扩散机理	89

§ 5-1-2 扩散规律	92
§ 5-1-3 实际计算表面杂质浓度的方法	96
第二节 扩散方法	101
§ 5-2-1 液态源扩散	102
§ 5-2-2 箱法扩散	108
§ 5-2-3 固-固扩散	110
§ 5-2-4 其它扩散方法	112
第三节 扩散层质量的检验	113
§ 5-3-1 表面电阻率的测量	113
§ 5-3-2 结深的测量	115
第四节 扩散层质量分析	116
§ 5-4-1 方块电阻的偏高或偏低的原因	116
§ 5-4-2 扩散的均匀性和重复性	117
§ 5-4-3 扩散表面问题的讨论	118
§ 5-4-4 击穿电压的讨论	119

场效应器件工艺学

前 言

随着科学技术事业的进一步发展，半导体器件与人类生活，工农业生产及科学实验的关系越来越密切了。那么，半导体器件又是如何发展起来的呢？

一八九五年，人们成功地把金属丝与自然晶体的矿石接触作为检波器，但是以后由于真空二极管的出现和应用，矿石检波器很快就被淘汰了。到了本世纪三十年代，由于微波技术的发展，真空二极管已不再适应超高频波段的检波要求，于是半导体又重新引起了人们的注意。经过不断的实践和认识，成功地制出了锗、硅微波二极管，部分地代替了真空二极管的作用。由于基本理论的研究和发展，在1948年，具有放大作用原理的原始的点接触晶体管问世了，这是人们第一次看到体积小，重量轻的半导体电子放大器件。但这种器件，在电性能上还是十分低劣的，在很大程度上是限制了它们的应用范围。

“实践，认识，再实践，再认识”。由于器件制造技术发展的需要，对半导体材料不断提出新要求。1950年前后，拉制出了锗单晶，不久又拉出了硅单晶，促使材料的提纯和单晶制备技术的发展，为制造新型器件制造了条件。

1951年，用合金法第一次制成了锗 P-N 合金法晶体管，但是它还存在频率低、功率低、噪声大和稳定性差等缺点，其性能远不如普通的电子管，因此，其发展和应用都受到了一定的限制。随着器件结构和制造工艺的不断改进，特别是1955年较好地解决了合金管的稳定性以后，晶体管的生产得到了较快的发展。由于合金晶体管制造工艺简单，成本较低，直到现在，合金工艺仍是晶体管制造技术中的基本工艺之一。

为了提高晶体管的频率，人们当然不满足合金晶体管的，在合金法的基础上作了种种试验和工艺改进，很快就出现了面垒型晶体管，微波合金晶体管等。

1956年用扩散技术制造晶体管获得成功，这对半导体器件的发展起了很大的推动作用，扩散技术为高频器件的制造开辟了新途径。

1958年前后，制成了合金扩散晶体管和台面型晶体管，大大地提高了晶体管的工作频率，然后无论合金扩散管还是台面晶体管，由于其PN结边缘都是暴露在表面，很容易受到外界气氛的影响，而使晶体管的参数发生变化，严重影响了晶体管的稳定性和可靠性。

经过不断实践，终于发现在晶体管表面生长一层二氧化硅作为保护膜，可以稳定晶体管的特性，这就是我们所说的平面工艺。

1960年发展起来的平面技术和外延技术，使得半导体器件制造技术的重大革新，由于采用了表面钝化和光刻工艺，使平面型晶体管的稳定性有了很大提高，特别是制成功了硅外延平面晶体管，大幅度地提高晶体管的频率和功率特性，成为当前很重要的工艺之一。

平面技术和薄膜技术的发展，使人们设想，把一个电子线路中所需要的晶体管、二极管和电阻电容等元件，通过一定的工艺法制作在一块半导体材料或陶瓷基片上，并用适当的方法，进行互连后封装在一个管壳内，整个电路的体积可以大大缩小，而且引出线和焊接点数目也大大减少，从而提高了电子设备的可靠性，这样的设想早在1952年就有人提出来了，但当时工艺水平太差，无法使这项工艺付之实现，如今平面工艺的成功出现，这就使这个工艺获得了成功，这就是所谓集成电路，1963年，集成电路已投入成批生产了。

自从集成电路试制成功到现在短短的几十年时间里，它以惊人的速度向前发展，品种方面从数字电路，发展到线性电路；集成度方面从最初的只包括十几个元件的单元线路，发展到包含几十个到几百个门电路的中大规模集成电路，并逐步向超大规模集成电路方向迈进！

我们的MOS器件，早在四十年前就有人提出过，但当时工艺水平不行，科学技术和理论研究还没有发展，这种想法只能束之高阁，随着要求器件的小型化和低功耗，以适用于军事和宇航事业，1952年又提出MOS器件理论，而且成功地研究出一种具有类似

真空管的特性的场效应器件，到了1960年以后MOS器件已有了较大发展水平，上无十四厂也是在1965年开始试制MOS器件至今已十多年历史了。

我国半导体工艺在毛主席无产阶级革命路线指引下不断排除刘少奇、林彪和“四人帮”反革命修正主义路线的干扰和破坏，从

1958年大跃进以来，短短十几年时间，我国的半导体事业从无到有，从小到大，发展非常迅速。电子工业战线的广大职工决心在华主席为首的党中央领导下，坚持“独立自主，自力更生”的方法，大干社会主义，使得电子工业为工业、农业、国防技术和一切行业服务，为早日实现敬爱的周总理在四届人大上所提出的宏伟目标而努力奋斗！

由于笔者的马列主义，毛泽东思想学得不够，业务水平有限，缺点和错误在所难免，敬希同志们批评指正。

第一章 衬底材料

半导体材料是制造半导体器件的基础。随着半导体器件的发展,对材料也不断提出新的要求,因而推动了材料制造技术的发展。

1950年前后用直拉法制得锗单晶,不久又制得了硅单晶。1951年到1955年,锗和硅材料的提纯技术相继取得了重大发展。为制造新型器件提供了高纯度和高完整性的单晶材料,促进了半导体器件的发展。

半导体材料是多种多样的,但当前在工业上获得实际应用的主要是半导体锗、硅和化合物半导体。由于平面型器件和半导体集成电路的发展,硅是最重要的半导体材料。

硅材料的获得要经过粗硅的制取,三氯氢硅或四氯化硅的合成,精馏还原而得到多晶硅,从而再进行单晶硅的拉制而制得了硅单晶材料。

本章只介绍硅单晶的制取,硅单晶的切割、研磨和抛光。

第一节 拉单晶

晶体中的原子、分子和离子是按一定的晶格周期性、规划地排列的,这样的晶体称为单晶体。而由无数单晶体、无规则作杂乱无章地排列的晶体就是多晶体,用化学法制取并经过提纯的半导体材料都是多晶体,它存在大量的晶体缺陷,无法用来制取半导体器件。因此要求将这些多晶体重新生长,使其形成单晶体并在单晶生长过程中掺入适量的所需要的杂质,以获得所要求的电特性,才能供制造半导体器件的使用。

制取硅单晶的方法许多,如直拉法,区熔法和片状单晶拉制法等,限于篇幅关系,本节只介绍直拉法生长硅单晶。

§ 1-1-1 单晶生长机理

晶体生长包括成核和长大两个过程。首先是在熔体中形成许多细小的晶粒,然后这些晶粒上面继续结晶,这些晶粒长大,最终形

成整块材料。

物质在熔点温度以上时，液态自由能（自由能是在等温条件下，体中可以用来对外作功的能量）比固态低。因此，液态比固态稳定，但是当物质在熔点温度以下时，固态自由能比液态自由能低，因此这时固态比液态稳定。在液态物质中，由于热统计涨落现象，总有一些原子聚在一起形成许多具有晶格结构的小集团，当温度下降到熔点时，小集团的形成使体自由能下降，同时使表面自由能增高。总自由能的改变 ΔG 是体自由能和表面自由能改变之和。固体自由能与小集团半径三次方成正比，而表面自由能与小集团半径平方成正比。只有当 $r > r^*$ 的小集团才是稳定的，它能继续增大。通常把相应于 r^* 的小集团叫作结晶中心或晶核，形成结晶中心的过程被叫作成核。

如果在结晶过程中有许多结晶中心，就形成多晶。为了使得只有一个晶核长大形成单晶，常常人为地加入一个单晶作为结晶中心。这个人为加进去的单晶叫籽晶。

由于晶格具有各向异性的特点，在晶体生长过程中，原子有沿底指数面逐层堆积的倾向，金刚石结构与面心立方结构一样，其有双原子层的特点，如果籽晶取向为 (111) ，则生长时，原子将沿着 (111) 作双原子层逐层堆积。

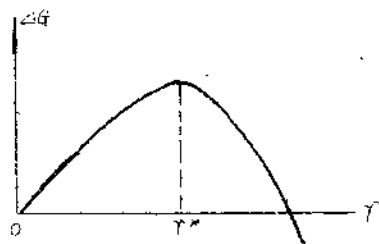


图1-1 总自由能改变量与小集团半径之关系

§ 1-1-2 单晶生长方法

单晶可以气相生长，也可以液相生长。汽相生长就是外延技术；液相生长有直拉法和区熔法。其中直拉法是制取单晶的最方便最有效的方法之一。

直拉法所使用的设备叫单晶炉，用电阻加热或高频感应加热的方法使坩埚中的半导体材料熔化，并使熔体继续保持在比熔点稍高

一点温度下，然后调节籽晶杆下降，使籽晶与熔体接触，等接触好以后慢慢地降低温度，一面转动籽晶杆，一面慢慢地向上拉，并通过温度和拉速来控制所拉单晶直径的粗细。籽晶杆转动的目的是为了搅拌熔体并克服热场径向分布不对称的影响。在拉制过程中为了防止熔体氧化，必须将单晶炉内抽成真空($10^{-2} \sim 10^{-3}$ 托)或通入适量的保护性气体(N_2, Ar)。盛放熔体的坩埚通常为石墨和石英的。(拉锗单晶用石墨，拉硅单晶用石英)。

直拉法硅单晶的工艺流程如图1-2所示：

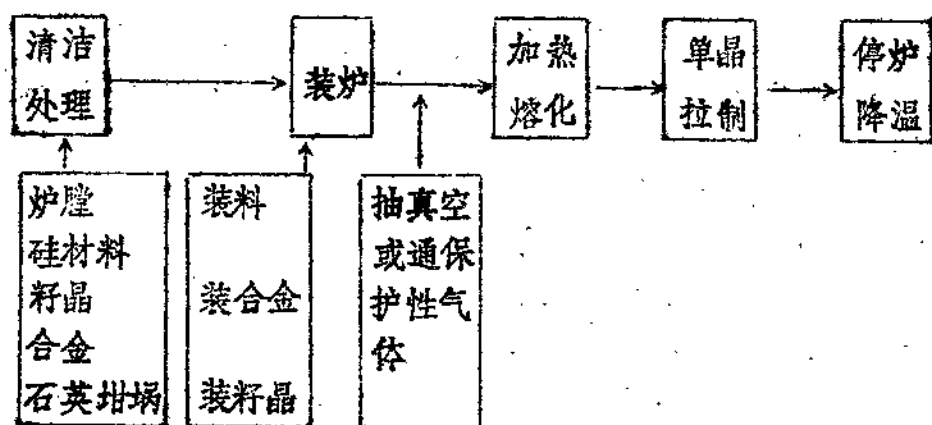


图1-2 拉单晶工艺流程图

在整个拉制过程中，由于外来杂质的引入，或由于炉子及其它材料用具的不清洁，都会影响单晶的生长和电学性能的，因此清洁工作是获得高质量的硅单晶的重要条件。

炉内清洁处理就是将上次拉晶的挥发物，用砂纸打磨，用湿毛巾清除干净，然后用酒精脱水。

拉晶所用的多晶硅，回炉料，合金，籽晶和坩埚等都要严格的进行处理，清洗以后用去离子水冲洗到中性、烘干备用。

要使得拉出来的单晶具有一定的电性能，这就要求在拉制过程中掺入适量的杂质，如果要得到n型硅单晶，就要掺入Ⅴ族元素；如果得到P型硅单晶，就要掺入Ⅲ族元素。但是所需要掺入的杂质量是很少很少的，为了防止称量时的误差，往往将杂质配成母合金

(即电阻率很低的单晶)再用母合金作为掺合剂。整个掺杂工作是十分复杂的,既有杂质的沾污,又有杂质蒸发和分凝的作用。掺杂量有一个公式可以计算:

$$m = \frac{A \cdot M_{Si}}{K e \mu d_{Si} N \rho}$$

K——硅介电常数,为11.6;

A——原子量,磷为31,硼为10.82;

M_{Si} ——多晶硅重量;

d_{Si} ——多晶硅比重,为2.33克/cm³;

N——阿佛加德罗常数,为 6.05×10^{23} /克分子;

e——电子电荷, $e = 4.802 \times 10^{-10}$ 静电单位;

μ ——迁移率, $\mu_e = 1200 \text{ cm}^2/\text{V} \cdot \text{Sec}$, $\mu_p = 500 \text{ cm}^2/\text{V} \cdot \text{Sec}$;

ρ ——要求硅单晶的电阻率;

m——掺入量(指多少杂质)。

装料最好装成“山”字形状,这是因为坩埚壁的温度比中心温度高一些,如果装成“山”字形,可以使“残渣”浮于周围,有利于提高纯度。

加热熔化时,可能会有“跳硅”现象发生(即硅液飞溅)这时就要严格控制温度,使液面平稳,直到全部硅材料都熔化了,就要寻找合适的温度作为引晶温度,一般引晶温度是1420℃稍高一点,就开始拉制单晶了。

拉制过程是这样的:

下种→收颈→放肩→等径生长→收尾拉光。

1. 下种:

待硅料全部熔化以后,将温度下降到比熔点稍低一点温度,提升坩埚到合适的位置,下降籽晶到高液面2.5mm左右预热几分钟。下种时一定要掌握好接触温度,如果温度过高,籽晶就要熔断,如果温度过低,将会产生多晶和使位错增加。当液面和坩埚介面处的波动缓慢时,可下降籽晶与液面接触,这就叫作下种。下种时温度的准确与否是关键性问题,有经验的操作人员拉晶时往往是观察液面

和籽晶介面处逐渐出现光圈时，最后光圈变圆形的时候温度最合适。

2 收颈：

下种以后略等三、五分钟，如果籽晶是(100)晶向可看见籽晶的四根棱变成针状，稍降一些温度，即可起拉进行收颈。收颈是指拉一段比籽晶略细的部分，其目的是为了消除籽晶中原有的位错的延伸和接触不良所造成的位错。所以高温下种和快速收颈对消除位错有好处。收颈长度是根据要求拉制单晶的重量不同而不同的。如拉制一公斤硅单晶，收颈长度约10%，收颈直径是2~3%。

3 放肩：

收颈到一定程度以后略降温、降速，让晶体逐渐增大到所需要的直径，称为放肩。有经验的同志，往往是凭经验来观察光圈的变化，如收颈到放肩结束，光圈的变化是闭合——开放——开放口逐渐增大——开放口逐渐缩小——闭合。在这一过程中，可以明显地判断所生长的晶体是否为单晶体，也就是看它有无对称的棱线， $\langle 111 \rangle$ 晶向的晶体有三根对称的棱； $\langle 100 \rangle$ 晶向的晶体有对称的四根棱。如果不是这样，就不是单晶，而是多晶，可以回炉重熔。

4 等径生长：

等放肩到所需直径之前，提前升温，使光圈开放口逐渐闭合，调节拉速与温度，当光圈完全闭合又稍窄时，说明晶体已经等径生长了，这时要严格控制温度，使得液面平稳以防止晶体直径粗细不均匀，直到接近拉光。

5 收尾拉光：

由于杂质的分凝作用，使杂质沿单晶轴向分布均匀，由于多数杂质在硅中介凝系数都小于1，因此一般情况下，单晶尾部的电阻率要比头部低。同时这时坩埚中液体也不多了，应当适当提高温度，加快拉速，使坩埚内液体全部拉光以保持石英坩埚的完整。

§ 1-1-3 硅单晶的物理测试：

硅单晶应具有下列特征：

① 对称性：具有对称、规则的外形； ② 各向异性：晶体各个方向表现出不同物理性能； ③ 理解性：晶体受到外加冲击时，

容易沿着某些方向裂开； ④固定熔点。

硅单晶的物理测试共有晶向；位错；导电类型；电阻率；少子寿命五项。

1. 晶向

由于晶体具有各向异性的特点，因此由棱线的数目完全可以判断晶体的晶向。

$\langle 111 \rangle$ 有三条对称的棱；

$\langle 100 \rangle$ 有四条对称的棱；

$\langle 110 \rangle$ 有六条分布不对称的棱。

另外根据位错腐蚀坑的形状也可以区分不同的晶向，如 $\langle 111 \rangle$ 会出现正三角形腐蚀坑； $\langle 100 \rangle$ 会出现正方形的腐蚀坑； $\langle 110 \rangle$ 会出现菱形的腐蚀坑。

2 位错

位错到底是怎么一会事呢？

位错是单晶体的一种缺陷。它有二个主要来源，其一是来自于籽晶：随着晶体生长，籽晶中的位错将向单晶中延升，因此必须选用低位错密度的单晶来作为籽晶。同时也利用收颈办法使得籽晶中的位错逐渐延伸到体外去，这就有利地降低了单晶的位错密度。位错的另一个来源是由于范性形变所造成的。比如一块晶体受到弯曲而发生范性形变的情况，可以将晶体看作是由许多薄片所组成的，在晶体弯曲时，各层之间发生了滑移，而且每一层上部被拉伸，下部被压缩，这样就在滑移面上产生了许多枝位错，这种形式的位错通过高温和间隙原子同空位的相互作用，可能攀移出一些滑移面，并排列成一些与原来的滑移面方向垂直的位错墙，这些位错墙是由小角度晶粒间介，位错墙两边的晶体有一个小的取向差，这种位错水平的组合，就构成了位错。

那么这种范性形变如何产生呢？就是通过机械应力和热应力所造成的，尤其是接近熔点时，范性形变极易发生。为了防止这种范性形变，在对晶体进行高温操作时，应避免温度的变化太快，在拉制单晶时，热场的设计，结晶前的形状是影响晶体中热应力大小大有关系。

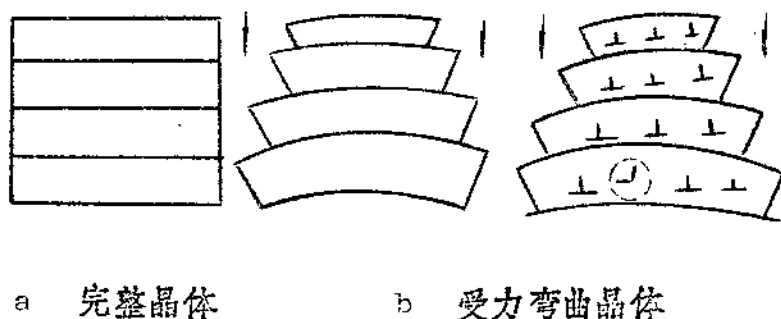


图 1-3 位错的产生

位错对半导体电学性能影响极大，因为晶体中任何一种缺陷都影响半导体电学性能，但大多数晶体缺陷的产生，都是来自位错而引起的。

① 有棱位错处的原子与完整部分的原子不同，它具有悬挂键，具有束缚电子能力，起到了受主中心作用。据计算统计，在一个晶格常数为 60° 位错有 1.41 个悬挂键，硅的晶格常数为 $5.43 \times 10^{-8} \text{ cm}$ 则每 cm 60° 位错就有 2.6×10^7 个悬挂键，一般控制位错密度在 $10^2 \sim 10^4 \text{ cm}^{-2}$ ，即使以后有范性形变而位错繁殖到 $10^6 \sim 10^7$ ，则由于位错引入的受主中心密度也只有 $2.3 \times 10^{12} \sim 10^{14} \text{ cm}^{-2}$ ，这和通常硅单晶中的杂质浓度相比还是小的，况且位错受主能级靠近导带底，加上位错上离化受主的库伦排斥作用，位错受主只有 10% ，因此位错对载流子浓度影响不大。

② 由于棱位错是一串受主中心，电离后就形成一串负电中心，由于库伦力的作用，在位错线周围形成了一个圆柱形的正空间电荷区，由于该空间电荷区对载流子的散射，因而使迁移率减少；

③ 由于位错附近晶格发生畸变，改变了能带结构，对应于晶格的伸张区，禁带宽度减少；对应于晶格的压缩区禁带宽度增大。在禁带减少部分，载流子直接复合几率增大，而且导带电子，有处于最低位置的倾向，满带空穴有处于最高位置倾向，因此晶格伸张区对寿命的影响要比晶格压缩区大，这就导致了载流子寿命减少，
 $\approx 10=$

况且处于禁带中的位错能级起受主中心作用，加速了载流子的复合。实验结果，寿命大约与位错密度成反比。

④ 位错周围的晶格发生了畸变，具有吸收杂质原子到位错附近的作用，当杂质在位错附近聚合起来，形成一个高导电的管道，称为“杂质汽”，形成位错应力场，在扩散工艺时，杂质原子沿位错扩散约比完整晶体中要快得多，并在位错附近聚合起来，这就使得在n型半导体中形成一个P+型管道，在P型半导体中形成n+管道，这种现象是造成晶体管击穿电压低和造成穿通的主要原因。

⑤ 由于位错发生了畸变，位错也有利于形成新的棱线，如I族和II族元素，Cu, Ni, Li等扩散速度很快，而溶解度小，因而当扩散到位错附近和沉积下来而形成新的位错棱线。

总之位错对半导体器件电学特性和器件完整性有很大的影响，因而做器件的硅单晶对位错要求很严，如位错密度 $> 10^3 \text{ cm}^{-2}$ 的硅单晶就不能用来制作器件了。

位错用什么来衡量呢？是用一个叫位错密度的来衡量其大小，其含意是指在单位面积上位错的个数，即：

$$N_D = \frac{n}{S} \quad \text{个}/\text{cm}^2$$

n —— 位错线数，或位错腐蚀坑个数；

S —— 视野面积。

硅单晶具有各向异性特点，在腐蚀时，不同的晶面其腐蚀速度也不同，经腐蚀后就有不同的腐蚀坑出现。

显示位错的抛光液和腐蚀液是：

抛光液—— $\text{HF}:\text{HNO}_3 = 1:3; 1:5$ (体积比)

腐蚀液—— $\text{HF}:\text{铬酸溶液} = 1:1$ (体积比)

铬酸溶液—— $\text{CrO}_3:\text{H}_2\text{O} = 1:3$ (重量比)

样片经研磨其表面，用酮去油污，用抛光液进行抛光到镜面，再放入腐蚀液内腐蚀，如 $\langle 111 \rangle$ 要腐蚀 $10'$ ~ $20'$ ， $\langle 100 \rangle$ 要腐蚀 $20'$ ~ $40'$ ，其时间随室温变化也不同，直到位错腐蚀坑图形清晰为止，取出后冲洗净，用金相显微镜进行观察。在显微镜中将测

出的腐蚀坑数转换成位错密度，也就是说只要知道视野面积大小，就能根据腐蚀坑数进行计算。当位错密度小于 1×10^4 个/ cm^2 时，校准视场面积为一平方毫米，则测得一个腐蚀坑图形，即表示位错密度为100个/ cm^2 。

3. 导电类型的测定：

导电类型的测定是用冷热探针法。

冷热探针与半导体接触之后，因为要产生温差电动势，N型和P型导电机理相反，所以当电路接通以后，电流方向相反，这样就可以从检流计中光点偏转的方向来判断它是N型或是P型材料。

以N型半导体为例来说明，接触以后，由于温度不同热探针处产生的电子——空穴对比冷针处多，形成电子浓度梯度，即电子由热针到冷针扩散，使得冷端电子过剩变为负电位，热端空穴过剩变成正电位，如果组成闭合回路，则电流就由热端经检流计流向冷端。

P型材料检流计光点偏转方向正好和N型材料相反。

测量时可以先用一块已知的N型或P型材料，得知它的光点偏转情况，当被测材料的偏转方向和上述N型或P型相同与否就可以决定其导电类型了。

测量时冷热两端温差为 $30 \sim 50^\circ\text{C}$ 晶体保持室温，电阻率应小于 $3000 \Omega \cdot \text{cm}$ 的晶体可以测量，对于高阻材料，此法是不正确的。

4. 电阻率的测量：

电阻率是反映半导体材料导电性能的重要参数之一，如果材料中III、V族元素越多，则导电性能就越好，可见电阻率也反映了在补偿可以忽略的情况下，材料中参与导电的杂质浓度的大小。

测量方法很多，最常用的是四探针法，如图1-4所示：

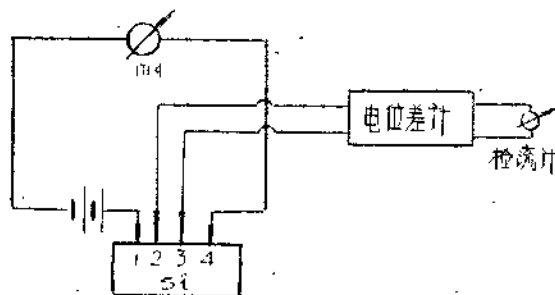


图1-4四探针法测量电阻率