

美 国 莫 托 洛 拉
MC54/74HC系列高速CMOS手册

《集成电路应用》编辑部

目 录

设计考虑	(1)
MC54/74HC00 四组2输入端与非门	(20)
MC54/74HCT00 四组2输入端与非门(带1.5V TTL相容的输入端)	(23)
MC54/74HC02 四组2输入端或非门	(24)
MC54/74HC03 四组2输入端与非门(开漏输出)	(27)
MC54/74HC04 六反相器	(31)
MC54/74HCT04 六反相器 (LSTTL相容的输入端)	(34)
MC54/74HC04 六非缓冲倒相器	(35)
MC54/74HC08 四组2输入端与门	(39)
MC54/74HC10 三组3输入端与非门	(42)
MC54/74HC11 三组3输入端与门	(45)
MC54/74HC14 六施密特触发倒相器	(48)
MC54/74HC20 双四输入端与非门	(52)
MC54/74HC27 三组3输入端或非门	(55)
MC54/74HC30 8输入端与非门	(58)
MC54/74HC32 四组2输入端或门	(59)
MC54/74HC42 10选1译码器	(60)
MC54/74HC51 2×2 输入端/ 2×3 输入端或非门	(64)
MC54/74HC58 2×2 输入端/ 2×2 输入端或门	(67)
MC54/74HC73 带复位端的双 J—K 触发器	(70)
MC54/74HC74 带置位和复位端的双 J 触发器	(75)
MC54/74HC75 双2位穿透型锁存器	(79)
MC54/74HC76 带置位和复位端的双 J—K 触发器	(84)
MC54/74HC85 4位数值比较器	(89)
MC54/74HC86 四组2输入端异或门	(96)
MC54/74HC90 4级二进制波纹计数器(带+2和+5部分)	(100)
MC54/74HC92 4级二进制波纹计数器(带+2和+6部分)	(102)
MC54/74HC93 4级二进制波纹计数器(带+2和+8部分)	(103)
MC54/74HC107 带复位端双 J—K 触发器	(104)
MC54/74HC109 带置位和复位端的双 J—K 触发器	(109)
MC54/74HC112 带置位和复位端的双 J—K 触发器	(115)
MC54/74HC113 带置位端的双 J—K 触发器	(120)
MC54/74HC123 可重触发双单稳态多谐振荡器	(125)
MC54/74HC125 四组3态同相缓冲器	(126)
MC54/74HC126 四组3态同相缓冲器	(126)

MC54/74HC132	四组2输入端施密特触发器与非门	(127)
MC54/74HC133	13 输入端非 门	(131)
MC54/74HC137	带地址 锁存器的 8选1译码器分离器	(132)
MC54/74HC138	8选 1 译码分离器	(137)
MC54/74HCT138	带 LSTTL 相容输入端的8选1译码器分离器	(142)
MC54/74HC139	双4选 1 译码器分离器	(143)
MC54/74HC147	十进制至 BCD 优选编码器	(147)
MC54/74HC151	八输入端 数据选择器多路调制器	(148)
MC54/74HC153	双4输入端数据选择器多路调制器	(154)
MC54/74HC154	16选1译码器分离器	(158)
MC54/74HC157	四组2输入端数据选择器多路调制器	(159)
MC54/74HC158	四组2输入端数据选择器多路调制器	(159)
MC54/74HC160	可预置数BCD计数器(带异步复位)	(164)
MC54/74HC161	可预置数4位二进制计数器(带异步复位)	(164)
MC54/74HC162	可预置数BCD计数器(带同步复位)	(164)
MC54/74HC163	可预置数4位二进制计数器(带同步复位)	(164)
MC54/74HC164	8位串入并出移位寄存器	(175)
MC54/74HC165	8位串或并入串出移位寄存器	(180)
MC54/74HC166	8位串或并入串出移位寄存器(带复位)	(187)
MC54/74HC173	四组3态D型触发器(带公共时钟和复位)	(188)
MC54/74HC174	六D型触发器(带公共时钟和复位)	(194)
MC54/74HC175	四D型触发器(带公共时钟和复位)	(199)
MC54/74HC181	4位运算器	(203)
MC54/74HC182	超前进 位 发生器	(204)
MC54/74HC190	可予置 BCD 加减计数器	(205)
MC54/74HC191	可予置4位二进制加减计数器	(206)
MC54/74HC192	可予置 BCD 加减计数器(带复位)	(207)
MC54/74HC193	可予置4位二进制加减计数器(带复位)	(208)
MC54/74HC194	4位双向 通用 移位 寄存器	(209)
MC54/74HC195	4位通用 移位 寄存器	(215)
MC54/74HC221	双单稳 态多谐振荡器	(221)
MC54/74HC237	8选 1 译码器分离器(带地址锁存器)	(222)
MC54/74HC240	八组3态反相缓冲器线驱动器线接收器	(227)
MC54/74HCT240	八组3态反相缓冲器线驱动器线接收器(带LSTTL相容的输入)	(232)
MC54/74HC241	八组3 态同相缓冲器线驱动器线接收器	(233)
MC54/74HCT241	八组3态同相缓冲器线驱动器线接收器(带LSTTL的相容输入)	(239)
MC54/74HC242	四组3态总线收发器	(240)
MC54/74HC243	四组3态总线收发器	(240)
MC54/74HC244	八组3态同相缓冲器线驱动器线接收器	(247)

MC54/74HCT244	八组3态同相缓冲器线驱动器线接收器(带LSTTL相容的输入).....	(252)
MC54/74HC245	八组3态同相总线收发器.....	(253)
MC54/74HCT245	八组3态同相总线收发器(带LSTTL相容的输入).....	(封三)
MC54/74HC251	八输入数据选择器多路调制器(具有3态输出).....	(254)
MC54/74HC253	双4输入端数据选择器多路转换器(具有3态输出).....	(260)
MC54/74HC257	四组2输入端数据选择器多路调制器(带3态输出).....	(265)
MC54/74HC259	8位可寻址锁存器8选1译码器.....	(271)
MC54/74HC266	四组2输入端异或非门.....	(272)
MC54/74HC273	八组D型触发器(带公共时钟和复位端).....	(276)
MC54/74HC280	9位奇偶发生器校验器.....	(281)
MC54/74HC283	4位二进制全加器(具有快速进位).....	(285)
MC54/74HC292	可编程分频器数字计时器.....	(286)
MC54/74HC294	可编程分频器数字计时器.....	(287)
MC54/74HC298	四组2输入端数据选择器多路调制器(带输出锁存器).....	(288)
MC54/74HC299	8位双向通用移位寄存器(带3态并行输出端).....	(289)
MC54/74HC354	8输入端数据选择器多路转换器(带数据地址锁存和三态输出端).....	(291)
MC54/74HC356	8输入数据选择器多路调制器(带数据和地址锁存器和3态输出端).....	(293)
MC54/74HC365	六组3态缓冲器(带公共允许端).....	(295)
MC54/74HC366	六组3态缓冲器(带公共允许端).....	(295)
MC54/74HC367	六组3态缓冲器(2位和4位部分分开).....	(296)
MC54/74HC368	六组3态缓冲器(2位和4位部分分开).....	(296)
MC54/74HC373	八组3态同相D型穿透锁存器.....	(297)
MC54/74HCT373	八组3态同相D型穿透锁存器(带与LSTTL相容的输入端).....	(303)
MC54/74HC374	八组3态同相D型触发器.....	(304)
MC54/74HCT374	八组3态同相D型触发器(带与LSTTL相容的输入端).....	(310)
MC54/74HC390	双4级二进制波纹计数器(带+2和+5部分).....	(311)
MC54/74HC393	双4级二进制波纹计数器.....	(317)
MC54/74HC423	可重触发的双单稳态多谐振荡器.....	(322)
MC54/74HC533	八组3态反相D型穿透锁存器.....	(323)
MC54/74HC534	八组3态反相D型触发器.....	(328)
MC54/74HC540	八组3态反相缓冲器线路驱动器线路接收器.....	(334)
MC54/74HC541	八组3态同相缓冲器线路驱动器线路接收器.....	(335)
MC54/74HC563	八组3态反相D型穿透锁存器.....	(336)
MC54/74HC564	八组3态反相D型触发器.....	(337)
MC54/74HC573	八组3态同相D型穿透锁存器.....	(338)
MC54/74HC574	八组3态同相D型触发器.....	(339)
MC54/74HC589	8位串或并入串出移位寄存器(带3态输出).....	(340)
MC54/74HC595	8位串入串或并入移位寄存器(带锁存的3态输出端).....	(349)
MC54/74HC597	8位串或并入串出移位寄存器(带输入锁存器).....	(357)

MC54/74HC640	八组3态反相总线收发器	(365)
MC54/74HCT640	八组3态反相总线收发器(带与LSTTL相容的输入端)	(366)
MC54/74HC643	八组3态反相和同相总线收发器	(367)
MC54/74HCT643	八组3态反相和同相总线收发器(带与LSTTL相容的输入端)	(368)
MC54/74HC646	八组3态总线收发器和D型触发器	(369)
MC54/74HC648	八组3态总线收发器和D型触发器	(369)
MC54/74HC688	8位等式比较器	(380)
MC54/74HCT688	8位等式比较器(带与LSTTL相容的输入端)	(385)
MC54/74HC4002	双4输入端或非门	(386)
MC54/74HC4015	双4位串入并出移位寄存器	(389)
MC54/74HC4016	四组模拟开关多路调制器分离器	(390)
MC54/74HC4017	十进制计数分频器	(391)
MC54/74HC4020	14级二进制波纹计数器	(399)
MC54/74HC4024	7级二进制波纹计数器	(404)
MC54/74HC4040	12级二进制波纹计数器	(409)
MC54/74HC4046	锁相环	(414)
MC54/74HC4049	六组缓冲器/逻辑电平下降转换器(倒相)	(415)
MC54/74HC4050	六组缓冲器/逻辑电平下降转换器(同相)	(415)
MC54/74HC4051	8通道模拟多路调制器分离器	(416)
MC54/74HC4052	双4通道模拟多路调制器分离器	(417)
MC54/74HC4053	三组2通道模拟多路调制器分离器	(418)
MC54/74HC4060	14级二进制波纹计数器(带振荡器)	(419)
MC54/74HC4066	四组模拟开关多路调制器分离器(带改进的导通电阻线性度)	(420)
MC54/74HC4075	三组3输入端或门	(421)
MC54/74HC4078	八组输入端或非或门	(424)
MC54/74HC4316	四组模拟开关多路调制器分离器(带独立的模拟和数字电源)	(425)
MC54/74HC4351	8通道模拟多路调制器分离器(带地址锁存器)	(426)
MC54/74HC4352	4通道模拟多路调制器分离器(带地址锁存器)	(428)
MC54/74HC4353	三组2通道模拟多路调制器分离器(带地址锁存器)	(430)
MC54/74HC4511	BCD至7段锁存器译码器显示驱动器	(432)
MC54/74HC4514	16选1译码器多路选择器(带地址锁存器)	(439)
MC54/74HC4518	双BCD计数器	(446)
MC54/74HC4520	双4位二进制计数器	(447)
MC54/74HC4538	双精密单稳多谐振荡器(可重触发和复位)	(448)
MC54/74HC4543	BCD至7段锁存器译码器显示驱动器(用于液晶显示)	(458)
可靠性		(465)
封装尺寸		(474)

设计考虑

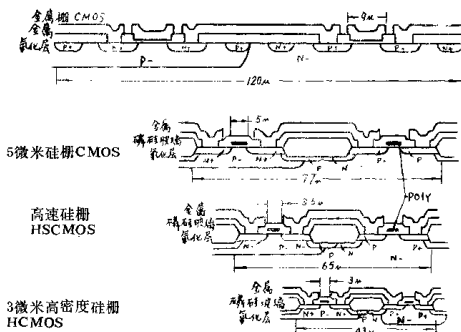
前言

多年来, CMOS器件已使用于低功耗、宽电源范围和高抗扰度的各个主要领域。采用金属栅CMOS的缺点是在许多用途中速度太慢。在要求高速器件的场合, 如微处理器的存贮译码, 必须使用速度较快的系列, 例如LSTTL, 而牺牲CMOS的优良特性。在CMOS发展中下一个合理的步骤是开发一种既能有足够快的速度, 又能保持CMOS最佳特性的系列器件。为此, Motorola已经研制了一种具有3.5微米栅宽的硅栅工艺。可以在表—1中见到这种变化的结果, 其中有HSCMOS器件与标准(金属栅)CMOS, LSTTL, ALS和FAST器件的比较。

自1978年以来, Motorola已使用5微米的硅栅工艺来生产Motorola的CMOS存储器, 微处理器和逻辑电路, 这一事实使从金属栅工艺过渡到3.5微米的硅栅工艺变得更为简单。这段经历就可以使高速CMOS系列进入大批量生产具有确实无误的生产能力和可靠性史。

图1中所示的是Motorola CMOS的发展过程, 并表明3.5微米工艺的优点之一是器件尺寸较小。高速CMOS (HSCMOS) 器件比原来金属栅一半的尺寸稍大些, 芯片的面积大大节省。此外, 由于其自对准栅的特点硅栅工艺可提供较短的栅极和沟道长度。该工艺在制造过程中使用栅来限定沟道的长度, 以消除套准误差和为此所需要的栅复盖。栅复盖的消除明显地减少栅电容, 并产生较高速度的能力。栅长越短还导致每单元栅宽驱动能力越大, 并确保较有效地利用芯片面积。

图1—CMOS的发展



除了提高工艺水平外,输入保护网络和闭锁特性也作了改进并超过了金属栅CMOS,但仍应采取保护措施旨在防止静电放电和闭锁。可是,HSCMOS器件比金属栅CMOS器件不易受这些失效模式的影响。

Motorola新的高速CMOS系列具有相当广泛的功能范围,从基本的门电路,触发器和计数器直到总线相容的器件。该系列是由许多种器件组成的,在管脚引出的排列和功能方面有的与LSTTL器件相等效,有的与金属栅器件(ITL所设有的)相等效,这为设计人员提供了替代现有系列的新品种而不必重新去熟悉一套新的器件序号。

该系列的另一个重要特点是国家半导体公司是该系列的另一家货源,该公司可向系统设计人员提供所有的HSCMOS器件作为真正的第二货源和以适时的方式使器件投入生产。

表1—逻辑系列的比较

通用特性(1)

(全部为最大额定值)		TTL			CMOS		单位
特性	符 号	LS	ALS	FAST	14000	Hi-Speed	
工作电压范围	VCC/EE/DD	5±5%	5±5%	5±5%	3.0~18	2.0~6.0	V
工作温度范围	TA	0~+70	0~+70	0~+70	-40~+85	-40~+85	°C
输入电压 (极限值)	V _{IH} (min) V _{IL} (max)	2.0 0.8	2.0 0.8	2.0 0.8	3.5 ⁴ 1.5 ⁴	3.5 ⁴ 1.5 ⁴	V
输出电压 (极限值)	V _{OH} (min) V _{OL} (max)	2.7 0.5	2.7 0.5	2.7 0.5	V _{DD} -0.05 0.05	V _{CC} -0.1 0.1	V
输入电流	I _{ia} I _{INH} I _{INL}	20 -400	20 -200	20 -600	±0.3	±1.0	μA
输出电流@V _O (极限值)	I _{OH} I _{OL}	-0.4 8.0	-0.4 8.0	-1.0 20	-2.1@2.5V 0.44@0.4V	-4.0@ V _{CC} -0.8V 4.0@0.4V	mA
除另有规定外 DC噪声容限 低/高	DCM	0.3/0.7	0.3/0.7	0.3/0.7	1.45 ⁴	0.90/1.35 ⁴	V
DC扇出	—	20	20	33	>50(1) ²	50(10) ²	

速度/功率特性(1)

(全部为典型额定值)		TTL			CMOS		单位
特性	符 号	LS	ALS	FAST	14000	Hi-Speed	
静态电源电流/栅	I _G	0.4	0.2	1.1	0.0001	0.0005	mA
功率/栅(静态)	P _G	2.0	1.0	5.5	0.0006	0.001	mW
传输延迟	t _p	9.0	7.0	3.5	125	8.0	ns
速度功率之积	—	18	7.0	19.2	0.075	0.01	pJ
时钟频率	f _{max}	33	35	125	4.0	40	MHz
时钟频率	f _{max}	40	45	125	5.0	40	MHz

传输延迟 (1)

门,“或非”或者“与非”	产品型号	TTL			CMOS		单位
		LS	ALS	FAST	14000	HC	
$t_{PLH}/t_{PHL}(5)$	典型值	SN74LS00 (10) ^s	SN74ALS00 (5) ^s	74F00 3.7	MC14001B 25	74HC00 (8) ^s 10	ns
	最大值	(15) ^s	10	5.0	250	(15) ^s 20	ns
触发器, D型	产品型号	SN74LS74	SN74ALS74	74F74	MC14013B	74HC74	
	$t_{PLH}/t_{PHL}(5)$ (时钟至Q)	典型值 (25) ^s 最大值 (40) ^s	典型值 (12) ^s 20	6.2 8	175 350	(23) ^s 25 (30) ^s 32	ns ns
计数器	产品型号	SN74LS163	SN74ALS163	74F163	MC14163B	74HC163	
	$t_{PLH}/t_{PHL}(5)$ (时钟至Q)	典型值 (18) ^s 最大值 (27) ^s	典型值 (10) ^s 24	7 10	350 700	(20) ^s 22 (27) ^s 29	ns ns

注: 1. 使用条件说明如下:

a) $V_{DD}(\text{CMOS}) = 5.0V_{dc} \pm 10\%(\text{DC})$, $5.0V_{dc}(\text{AC})$ $V_{cc}(\text{TTL}) = 5.0V_{dc} \pm 5\%(\text{DC})$, $5.0V_{dc}(\text{AC})$

b) 基本门电路LS00或等效品

c) $T_A = 25^\circ\text{C}$

d) $C_L = 50\text{pF}(\text{ALS, FAST, HC})$ $15\text{pF}(\text{LS, 14000和}H_i\text{-speed})$

e) 民用级产品 2. () 扇出至LSTTL

3. () $C_L = 15\text{pF}$

4. DC输入电压规范与工作范围内的电源电压成正比

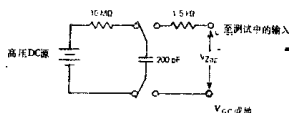
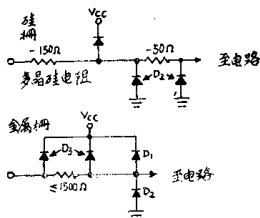
5. 各个器件的规范值为 t_{PH} 和 t_{PLH} 的较大值

操作保护措施

高速CMOS器件象所有的MOS器件一样具有一个易受电压击穿的绝缘栅。HSCMOS器件的栅氧化层的厚度约为800埃,而在栅—源电位约100V时击穿。器件的栅极用一个经改进的电阻——二极管网络来保护,该网络类似于用在金属栅CMOS的那种(图2)。对保护网络所作的改进造成比过去的结构提高二至三倍的效果,并使用图3所示的测试装置。HSCMOS

图2—输入保护网络

图3—静电放电测试电路



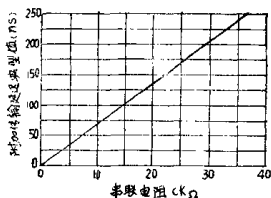
中输入保护网络使用一个多晶硅电阻与输入端串联，并处在保护二极管之前，这与过去的方法不同，过去是将至VCC的二极管直接连到输入。该串联电阻使静态放电尖峰信号的上升时间减慢以使保护二极管有充分的导通时间。

静电损坏的器件根据其损坏的严重程度表现在各个方面。损坏最严重的输入端是最易检查的，此时输入端已被完全破坏，要么与VCC短路，要么与地短路，或者开路。结果就是器件对在被损坏的输入端出现的信号不再起反应。损坏不那么严重时检查就比较困难，因为器件出现间歇性的失效或性能的衰退。另一种静电损坏的结果是这些输入端普遍增加漏泄电流。

虽然增强了的栅保护网络比金属栅保护网络有了明显的改进，但是这些器件无法避免操作时可能产生的大的静电放电。例如，已经测出一个人走过打蜡地板时产生的静电电压在4~15Kv范围内（取决于湿度，地面条件等）。因此，应该遵守下列保护措施：

1. 不要超越参数上标明的最大额定值。
2. 所有不用的器件输入端应接到VCC或GND。
3. 只有把CMOS的电源接通之后，才能把各种低阻抗设备（脉冲发生器等）接到CMOS的输入端。同样，在电源切断之前，应把这类设备都断开。
4. 含有CMOS器件的线路板不过是器件的扩展而已，应该采用同样的操作保护措施。直接用导线将接插件接到CMOS器件输入端会造成损坏。应该避免采用塑料包装。当印刷线路板的外部接插件只与一个CMOS集成电路的输入端相连时，应用一个电阻与输入端相串联。串联电阻的限制因素是由串联电阻和输入电容形成的时间常数所致的附加延迟。如果移动印刷线路板，并与会产生静电的材料和接触的话，那末该电阻有助于防止意外的损坏。为方便起见，在图4中给出了典型的附加传输延迟曲线，其中开关点为0.5VCC，输入电容为10pF。注意，不应超越输入上升和下降时间的最大值。对于一个10pF的输入电容来说，可以使用最大值为30KΩ的串联电阻而不影响输入上升和下降时间。

图4—串联电阻效应

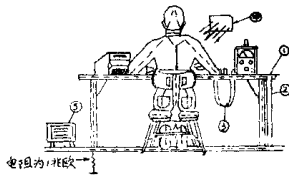


5. CMOS器件全都应该由抗静电的材料贮存和运输。不应把CMOS器件插入常用的塑料、泡沫聚苯乙烯或塑料盘中，而应该把它们留在原有的包装容器内直到准备使用为止。

6. CMOS器件全都应放置在接地的工作台面上，而操作人员在工作之前必须自身接地，

因为一个工作人员由于工作台面的关系可能被静电充电。极力推荐使用与皮肤接触的腕带。见图5。

图5—典型的生产专用工作台



注：1. 在工作台的顶面上包上1/6吋厚的导电薄板。

2. 接地带。

3. 与皮肤相接触的腕带。

4. 静电中和器。（电离吹风机对准工作台）。主要用于无法直接接地的场合。

5. 室内湿润器。主要用于无法直接接地的场合。

7. 尼龙物品或其他产生静电的材料不应与CMOS电路接触。

8. 如果采用自动装配的话，则器件或线路板的移动会产生静电高压。采用以下一种或多种保护措施会减少静电积累：使有嫌疑的工作区接地，使用电离吹风机，或使用室内湿润器。

9. 使用CO₂冷却的冷藏室应装有隔板，而器件必须贮存在导电材料之上或之内。

10. 当引出线必须矫直或人工焊接时，所用的设备必需有接地带，并一定要把焊接线接地。

11. 在用波峰焊操作时应该遵守下列步骤：

a. 波峰焊机的焊槽和导电传送带必须接地。

b. 上料和卸料的工作台应该具有接地的导电顶面。

c. 操作人员必须遵守上述阐明的保护措施。

d. 在移到下一道工序以前，应把整个组件置于抗静电的容器内。

12. 在线路板清洁处理过程中应遵守下列措施：

a. 汽相去垢器和吊篮必须接地。操作人员必须同样接地。

b. 不应使用刷子或喷射清洗。

c. 组件从抗静电容器内移开时应立即送入汽相去垢器内。

d. 被清洗的组件在从清洗篮移开之后应立即送入抗静电的容器内。

e. 只有当电路组件已经接地和静电消除器对着组件时，才能使用高速气流或应用溶剂和涂料。

13. 对生产线的监视大力推荐使用静电检测计。

14. 在进行任何维修保养，或替换器件、组件以前，应向使用CMOS器件的用户提醒设

备的技术要求，并要求熟悉该技术要求。

15. 在通电情况下，不要把CMOS器件插入测试插座或从测试插座拔掉。检查所有用来测试CMOS器件的电源肯定不存在电压瞬变现象。

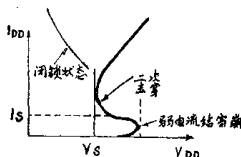
16. 在进行参数或功能测试之前，反复检查测试装置正确的电压极性。

电 源

选用CMOS器件的两个主要原因是功耗低和能在宽电源范围内的工作。整个CMOS系统的电源需要量相当小，也就是可用代价低廉的通用电源来代替通常需要由开关电源和冷却风扇组成的电源。HSCMOS系统的另一特点是可用备用电池。

HSCMOS推荐的最高电源电压限定在 $6.0V_{dc}$ 。关于该技术条件的提出从图6可以看出。图中， V_S 为电源电压最高值， I_S 为闭锁状态时的维持电源。选择 V_S 的值旨在避免二次击穿效应。在 $T_A = 25^\circ C$ 时，弱电流结雪崩区在 $10 \sim 14V_{dc}$ 之间。

图6 二次击穿特性曲线



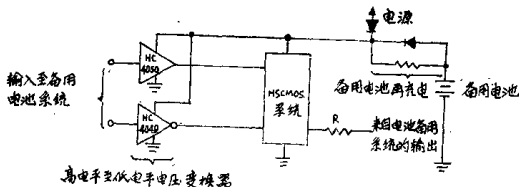
参数表最大电源额定值

在一个理想的设计系统中，应把电源设计成正好有足够的电流使所有的器件能正常工作。这种设计的主要优点是成本低；附带的优点是防止会造成失效的闭锁效应。用电源滤波器，或者稳压器可以提供系统的保护。

HSCMOS器件非常适用于电池或备用电池装置。当设计用电池工作的系统时，应该采取一些保护措施。

1. 应该遵照电源电压的推荐值。对于备用电池系统来说（如图7），应按 $V_{Batt} \geq 2.0V + 0.7V$ 来计算出串联二极管两端的压降。

图7 备用电池系统



2. 当输入电平可能超过备用电池电压时应该使用串联电阻以限制输入电流, 或者使用 HC4050 或 HC4049 高电平至低电平电压变换器。

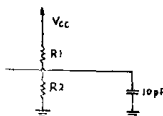
3. 在输出由高于 V_{CC} 或低于地电压的电平支配时应使用一串联电阻保护旨在使电流限定到可接受的电平或采用钳位二极管。

输入

关于 CMOS 设计人员来说, 具备关于 HSCMOS 输入端的基本知识是必不可少的。本节涉及输入特性及其有关的使用方法。

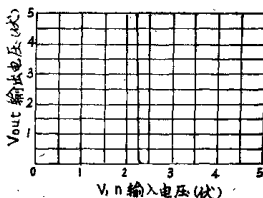
当 CMOS 输入端在推荐的工作范围 ($GND \leq V_{in} \leq V_{CC}$) 内, CMOS 的输入可模拟成图 8 所示的电路。对于在该范围中的输入电压来说, 二极管 D_1 和 D_2 模拟作电阻, 表示二极管的反偏阻抗。当输入处于 V_{CC} 或地电平以及 $V_{CC} = 6V_{dc}$ 时, 输入电流最大值为最坏情况为 $1\mu A$ 。

图8 $GND \leq V_{in} \leq V_{CC}$ 的输入模型



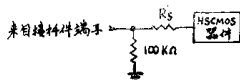
当输入端让其开路时, 输入端便可能被偏置在典型的 CMOS 开关点附近 (即 $0.45V_{CC}$), 此时 P 沟和 N 沟晶体管两者均导电, 并产生很大的漏电流。由于缓冲器件的增益很高 (见图 9), CMOS 器件可由系统中的任何噪声引起振荡, 产生更大的漏电流。

图9—缓冲器件的典型传输特性曲线



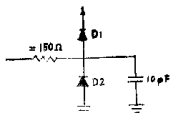
由于这些原因, 应把 CMOS 的全部不用的输入不是接到 V_{CC} , 就是接到地。当准备将输入端与接插件端子相连时应该接一个接地的 $100K\Omega$ 电阻以及一个串联电阻作静电保护和限流用 (见“操作保护措施”中对串联电阻的计算)。为了达到最佳的效果, 应把电阻按图 10 的线路相接。

图10 外部保护



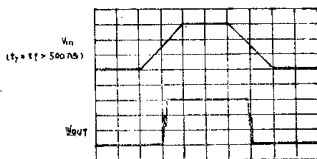
对于超出推荐工作范围的输入端来说，CMOS输入端可模拟成图11。改进的电阻——二极管保护网络可在设计最差情况的系统时使用户有较大的灵活性。保证器件的输入经得住 $-1.5V$ 至 $V_{CC} + 1.5V_{dc}$ 的电压和 $20mA$ 的最大电流。在小电容负载时，HSCMOS器件的输出上升和下降时间可以低至 $3ns$ ，并产生一些上下过冲。符合上述输入端的额定值时，大多数的设计不需专对输入端特别加以考虑。

图11 $V_{in} > V_{CC}$ 和 $V_{in} < GND$ 的输入模型



应该指出的另一个技术条件是输入上升和下降时间的最大值。图12为上升和下降时间超过最大值 $500ns$ 时的结果。在输出端上发生振荡的原因是当电压按较慢的上升时间通过开关阈值区时，输入引线上的任何噪声可被放大并出现在输出端。该振荡可能具有足够低的频率使下面一级发生转换，并给出不希望有的结果。如果希望输入的上升和下降时间超出 $500ns$ 的话，则推荐使用施密特触发器，例如HC14和HC132。

图12 不符合上升时间的最大值



输出

除HC04之外，所有的HSCMOS输出端都经缓冲以确保整个系列有一致的输出电压和输出电流技术规范值。所有的缓冲输出端在 $I_{out} = 20\mu A$ （20个HSCMOS负载）时，输出电压

压为 $V_{OL} = 0.1V$ 和 $V_{OH} = V_{CC} - 0.1V$ 。对于标准的驱动器件来说，输出驱动能力为：74HC 和 54HC 器件均可驱动 10 个 LSTTL 负载，并在整个温度范围内保持 $V_{out} \leq 0.4V$ ；在同样条件下，总线驱动器件可驱动 15 个 LSTTL 负载。

所有 HSCMOS 器件的输出应限制在 $-0.5 \leq V_{out} \leq V_{CC} + 0.5V_{ic}$ 的外加输出电压。对于超出该范围的电压来说，可触发出寄生晶体管组成的可控硅整流器 (SCR)，并使器件闭锁。有关这方面更详细的资料，可见“闭锁”这一节。

在各个参数表上给出的最大输出电流额定值，标准输出为 25mA，总线驱动器为 35mA。这些器件的输出短路电流一般将超过这些极限。如果封装耗散最大值不小于 500mW 的话，则输出可在短时间的逻辑测试时间内短路。

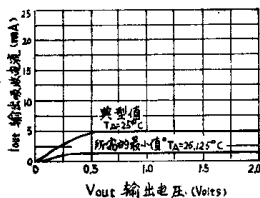
对于要求驱动需要快速传输延迟的大电容负载的用途来说，例如驱动 MOS 场效应功率管，可以把同一块封装内的器件并联。不在同一个封装内的器件并联可使器件在输入电压波形上各个不同点处开关，并使输出短路和产生不希望有的输出电压波形。

作为一个设计手段，给出了 P 沟源电流和 N 沟吸收电流的输出特性曲线。给出的曲线包含 $T_A = 25^\circ$ ， 85° 和 125° 时所需的特性曲线最小值，以及 $T_A = 25^\circ$ 时的典型值。图 13~24 的这些特性曲线可作为设计手段，而不作为保证值。

标准输出特性曲线

N 沟吸收电流

图13 $-V_{GS} = 2V_{dc}$



P 沟源电流

图14 $-V_{GS} = -2V_{dc}$

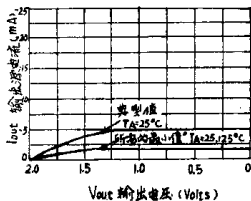


图15 $-V_{GS} = 4.5V_{dc}$

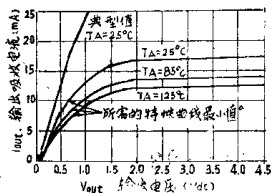


图16 $-V_{GS} = -1.5V_{dc}$

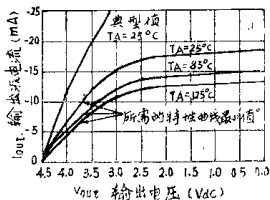


图17 $-V_{GS} = 6.0V_{dc}$

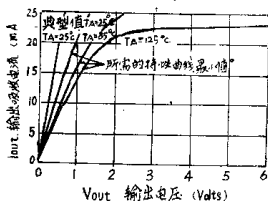
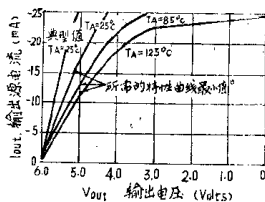


图18 $-V_{GS} = -6.0V_{dc}$

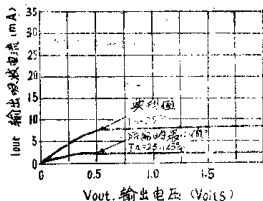


注：所需的特性曲线最小值不是保证值，而是设计手段。

总线驱动器输出特性曲线

N沟吸收电流

图19 $-V_{GS} = 2.0V_{dc}$



P沟源电流

图20 $-V_{GS} = -V_{dc}$

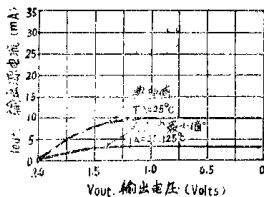


图21 $-V_{GS} = 4.5V_{dc}$

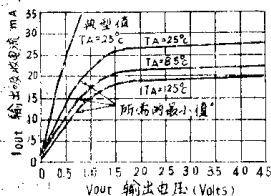


图22 $V_{GS} = -4.5V_{dc}$

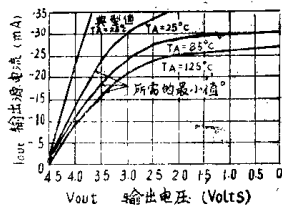


图23 $-V_{GS} = 6.0V_{dc}$

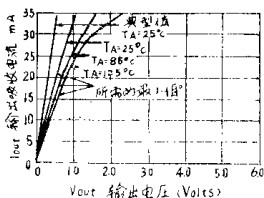
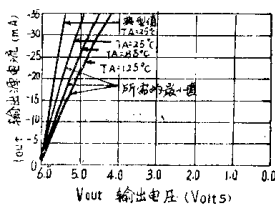


图24 $-V_{GS} = -6.0V_{dc}$



注：所需的特性曲线最小值不是保证值，而是设计手段。

闭 锁

HSCMOS器件中的闭锁抗扰度已经大大超过了标准的金属栅CMOS系列。一般来说, 这些器件在最差情况下 ($T_A = 125^{\circ}\text{C}$ 和 $V_{CC} = 6\text{V}_{dc}$) 如果从输入端强制输入或输出 75mA 的电流, 或从输出端输入或输出 150mA 的电流时不会发生闭锁。在室温时, 器件的输出端一般可承受强制输入或输出的电流超过 300mA 。对于输入端来说, 输入保护网络一般在达到闭锁电流 ($|I_{in}| > 90\text{mA}$) 之前已失效了。对大多数设计来说, 闭锁不成为一个问题, 但设计人员应该了解它, 是什么引起的和如何防止它。

图25表示一个典型的CMOS倒相器的示意图, 图26表示寄生双极型器件的构成。由寄生晶体管和电阻组成的电路是可控硅整流器的基本结构, 或SCR。在闭锁状态时, 晶体管 Q_1 和 Q_2 导通, 相互提供必需的基极电流以保持饱和状态, 于是使器件锁定。与常用的SCR不同的是, 在SCR中是把电压加到NPN晶体管的基极使器件导通, 而在寄生SCR中是把电压加到二个晶体管中任一发射极使其导通的。触发SCR的二个发射极是同一个点, 即CMOS输出。因此, 为使CMOS器件闭锁, 输出电压必须大于 $V_{CC} + 0.5\text{V}_{dc}$ 或小于 -0.5V_{dc} , 并必须具有足够的电流以触发SCR。对输入端来说闭锁原理是类似的。

图25 CMOS芯片的截面图

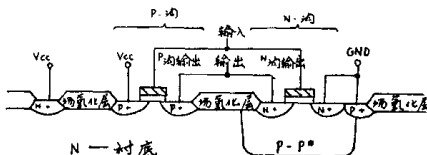


图26 闭锁电路示意图

