

数字视像·数字音响·有线电视网络

学术交流会议论文集

00100 00100 00100
 PANDA 熊猫电子

100Hz

C2926

数字王

● 屏幕无闪烁，真正保护您的眼睛。

● 可接计算机，当超级彩显。

● 定格屏幕图像，
任意放大您所喜爱的画面。

数字王

要看就看最好的

熊猫 C2926 数码 100 数字王

南京音像技术学会·南京电子学会·江苏城市电视台技术协会
一九九八年十月

编 者 的 话

数字技术是当今的一项高新技术，现正迅猛地推动着社会和经济向前发展，并在逐步改变世界的面貌。顺应这种发展形势，南京音像技术学会、南京电子学会、江苏城市电视台技术协会，在世纪之交十分适时地联合举办《数字视像·数字音响·有线电视网络学术交流会》，并同时推出此交流会的论文集。

本论文集共收有国内外论文 49 篇，30 余万字，从一个侧面较好地反映了现今在视像、音响、电视网络等领域数字技术的科研及应用情况。论文作者有在该领域工作多年的教授、专家、高工，也有一批年青博士、硕士和工程师，他们均工作在教学、科研、生产与应用的第一线，论文又是他们工作、实践成果的总结与升华，因而文章真切，实践性、可操作性、可借鉴性都很强，相当数量的论文质量颇高，一些论文属上乘之作，更有的论文反映出作者的成果达到国际上同行业的先进水平，令人十分感奋！因此，本论文集对国内同行来说，无疑有着较好的指导和参考价值。

本论文集编辑出版是在极短时间内完成的，这与熊猫电子集团公司科技信息中心有关同志的努力分不开，他们克服困难，严把质量关，工作细致，按时完成，在此谨表敬意。

本论文集从策划、组稿到编辑、出版，一直得到南京音像技术学会前理事长、南京夏普电子有限公司中方总经理张有禄教授级高工，南京音像技术学会现理事长、南京大学付校长徐世良教授的热情关注，南京市科协主席李永青教授、付主席陈达济高工、学会部周金京部长的大力帮助和指导，南京邮电学院余兆明教授、南京大学徐柏龄教授、东南大学吴乐南教授的具体协助。在此，向他们表示最真挚的感谢。

在出版过程中，南京电视台、熊猫电子股份有限公司、南京夏普电子有限公司、镇江电视机厂、南京广播电视组件厂给予支持和帮助，对此，向他们致以崇高的敬意和衷心的感谢。

由于时间仓促，加之水平有限，不当之处在所难免，望读者不吝赐教。

一九九八年九月

目 次

国内论文部分

一、VCD、SVCD、DVD 技术

1、DVD 技术简介	1
2、VCD 中数字音频技术及其实现	4
3、DVD 机芯可靠性设计研究	17
4、SVCD 标准与技术	21
5、DVD (数字视频光盘) 系统分析	28
6、网络电视机机顶盒发展概述及实施	36

二、HFC、B-ISDN、HDTV 技术

7、CDMA 在 HFC 网中的应用	42
8、多媒体音箱组合	46
9、数字卫星电视接收机系统设计	51
10、HDTV 亮度信号三维频谱分析	57
11、宽带综合业务网 (B-ISDN) 技术	62
12、HDTV 中几种数字调制技术的谱分析	68
13、HDTV 亮度信号二维频谱分析	80

三、视、音频信号数据压缩技术

14、一种基于 JND 概念的对 H.263 编码器的改进	85
15、从 JPEG2000 看静止图像压缩技术的新进展	90
16、小波分析及应用	94
17、MPEG 的新成员—MPEG4 和 MPEG7	97
18、杜比 AC—3 多声道编码系统介绍	100
19、MPEG4 视频编码功能与特点的分析	105
20、欧洲数字电视发展现状—赴欧考察见闻	110

四、数字电视设备

21、熊猫第一代数字卫星接收机原理及硬件实现	114
22、数字移动微波系统集成探讨	118
23、数字卫星电视接收机信道技术及软硬件实现	121
24、飞利浦 100Hz 高性能彩电新技术介绍	126

25、数字 AV 产品的抗干扰设计	141
26、数字录像技术的新发展	152
27、数字视频广播 (DVB) 技术规范及标准的应用指南	155

五、多媒体技术

28、用 DirectSound SDK 实现三维虚拟声场	160
29、在非线性编辑机 AVID — MC1000 中应用 photo shop 软件进行抠像制作	164
30、SRS 三维立体声系统的数字化实现	168
31、惠州电视台计算机多媒体网络建设	172
32、电视制作设备计算机管理控制系统	181
33、使用 Tool Book 写作工具开发多媒体演示系统	186
34、计算机网络数据交换在新闻后期制作中的应用	191
35、多媒体 PC — TV 几种实施方案	194
36、面向住宅用户的交互式多媒体业务及网络	201

六、其他

37、彩电微处理系统更换实例	207
38、ATM 信元在 SDH 和 PDH 系统中的映射方法	222
39、一种用于彩电生产的白平衡仪	225
40、基于 Centronic 打印口的 PC 彩显自测色系统	229
41、音箱参数对超重低音音箱设计的影响	233
42、倒相箱设计方法分析	240
43、电视发射机传输图文电视的技术问题分析	245
44、成都电视台计算机网络系统规划	252
45、电视台广告部网络管理系统的设计与实现	260

国外论文部分

46、Simulation of 3D moving sound	265
47、A novel block code of synchronization algorithm and interleaving technique	270
48、A spatial feature extraction and regularization model for virtual auditory display	279
49、A spatial feature extraction and regularization model for the load-related transfer function	286

DVD 技术简介

汪建清

(熊猫电子技术开发中心)

关键词: DVD MPEG2 AC-3 编解码 导航

一、DVD 的特点

由于 DVD 采用 MPEG2 编解码技术,与采用 MPEG1 编解码技术的 VCD 相比,其清晰度及容量大大提高。这是因为 MPEG2 是一种可变率(VBR)的编码技术,比有固定码率(CBR)的 MPEG1 更合理地分配存储资源。在相同的时间里,其平均数据率是 MPEG1 的两倍以上,而平均数据压缩率仅是 MPEG1 的一半,所以 MPEG2 可以得到无损失图象所必须的影像数据,其清晰度为 MPEG1 的 4 倍。概括地说,DVD 有如下几个特点:

- DVD 碟片容量大。常见的单面单层碟片容量为 4.7GB,是 VCD 碟片的 7 倍,可容纳 135 分钟的高品质电影节目。容量大是 DVD 诸多特点的基础。
- 高清晰度的画面。其水平清晰度大于 500 线,是数字化 TV 理想搭配。
- 高品质的影响效果。DVD 的音频采用杜比 AC-3 或 LPCM 编解码技术,其采样频率可大 96KHz,量化数为 24bit,音响效果比 CD 更加完美。
- 多语言、多字幕欣赏对话。
- 多角度欣赏画面。
- 可设定观看级别。
- 可选择故事结局(AB 剧)。
- 应用范围十分广泛:

1) 文娱活动:电影(DVD-VIDEO)、音乐(DVD-AUDIO)、游戏。

2) 数据存储: DVD 只读存储器(DVD-ROM)随时可能替代 CD-ROM,同时 DVD-R 和 DVD-RAM 将取代 MO 磁盘,备份磁带和 CD-R 等电脑媒体。

3) 广阔的多媒体潜力: 由于任何种类的数据信息都可以存储在 DVD 上,这意味着无限的多媒体发展良机。有线和无线 TV 可以将 DVD 在更有效的节目上,点播电视(VOD)是一个理想的 DVD 应用。卡拉 OK DVD 是另一个广大市场,同样 DVD 也适合电子出版业。

二、DVD 盘片的逻辑结构

DVD 盘片的物理结构与 VCD 差不多,尺寸一样,但坑点与轨迹间隙更小,而且有单面和双面

之分,下面着重谈谈它的逻辑结构。

1. 寻址

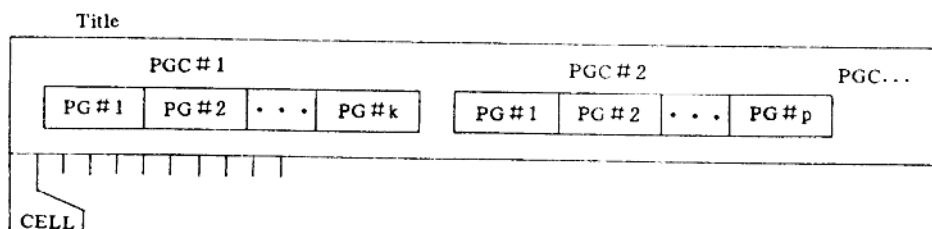
DVD 碟片的最小分配单元是扇区,一个扇区大小为 2048 字节。DVD 扇区的寻址不同于 VCD 的 mm:ss:ff 方式,它采用找逻辑块地址(LBA)方式,即每个扇区有 32 位的块号,通过块号来寻址扇区。

2. 总体结构划分

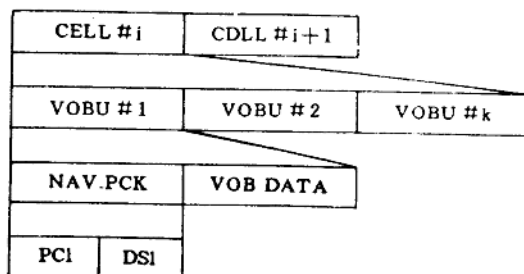
从存储结构看,可分为 VMGM 和 VTS 两大部分。因为一张碟片可能有多个节目(TITLE),VMGM 就管理这些 TITLE 菜单,而一个 TITLE 下可有一个 ROOT 菜单,它包括音频菜单,子图菜单,角度菜单等,这些菜单的管理由 VTS 完成。

从逻辑关系看,可分为导航(Navigation)数据和音频视频压缩数据。具体来说 TITLE 是由 CELL 组成,为了多角度和多结局的需要,DVD 标准又在这两层之间加入了 PGC,PG 两个概念。CELL 还不是最后可直接寻址的单元,在 CELL 和扇区之间还有 VOBU(ILVU)这个概念。

1)从 TITLE 到 CELL 的结构见下图:



2)从 CELL 到扇区结构见下图:



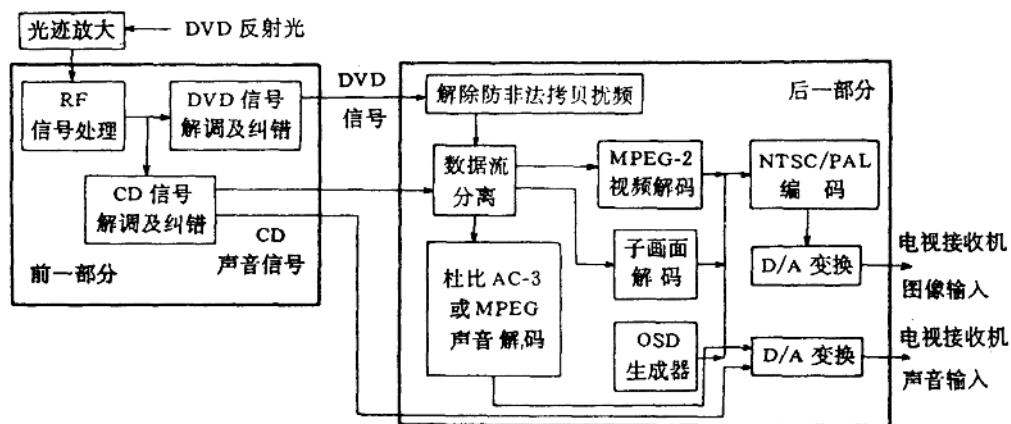
在 VOB 数据中,是 VIDEO-PCK, AUDIO-PCK, SP-PCK, 这才是真正可直接寻址的单元。因此播放节目(TITLE)可以细化为:TITLE→PGC→PG→CELL→VOBU。

三、DVD 现状及发展

目前 DVD 技术应用最多的除了 DVD-ROM 就是娱乐用的 DVD 视盘机,下面着重谈它。

1. DVD 视盘机的原理

它由信号拾取、MPEG2 解码、音频视频 DAC 三大部分组成。其原理与 VCD 一样,只不过增加了解密电路,AC-3 解码电路见下图。



2. DVD 视盘机的现状及发展

目前市场上 DVD 视盘机大多是国外公司的第二代产品,如松下的 A330、A130 型、SONY 的 S7000、东芝的 SD3000 等。与第一代相比,其 IC 集成度大大提高,大多采用 0.35 μ m 技术,功耗大大降低。如松下第一代 A300 型有独立的解密电路、AC-3 电路、视频编码电路、OSD 电路,而第二代 A330 把这些电路全部集成到一片 IC 内。更有甚者,把外部的 CPU 也集成进来,如美国的国办电子。今后发展趋势会把卡拉 OK 处理功能集成进来,可以说今后的 DVD 视盘机的功能一片 IC 就可完成。

DVD 机芯大多被日本公司控制,目前有三种不同类型的激光读取头:一类是机械类,利用传动装置来切换两个不同的透镜以分别读取 DVD 和 VCD/CD 信号,东芝、三菱和 SONY 公司采用此方式;松下采用单镜双聚焦方式,这种镜头的关键是把全息光学元素(HOE)和读取镜头组合起来,这种全息镜头有连续的同轴圆形锯齿状波峰,它们逐渐向边缘靠近。光线穿过被分割的阶梯状表面而不发生衍射,红激光通过全息镜头的中心,直接聚焦在 VCD/CD 的光点上,同时光线穿过边缘聚焦在 DVD 光点上,从而完成单镜双聚焦的功能;还有一种是三洋公司自己开发的由液晶快门(Shutter)来控制光通过的双聚焦方式。

在机芯伺服电路上目前大多由 RF 放大电路,数据 DSP 电路和数字伺服电路等 3~4 块 IC 组成,可以预计到明年这些功能将由一片 IC 完成。到那时 DVD 视盘机的成本将由目前的 2000 元降为 1000 元左右,在加之配套的 TV 数字化及国内企业参与,相信 DVD 视盘机将走进百姓家庭。

VCD 中数字音视频技术及其实现

肖 波

(熊猫电子集团技术开发中心)

一、引 言

九十年代初,韩国三星电子株式会社(SAMSUNG)、日本三洋公司、松下电器公司等相继开发并推出第一代 Video CD,即数字激光微影碟系统。该系统画面清晰度较高,音域调整范围大,音质可与 CD 相比,一张盘片可以播放 70 分钟的全屏动态影像,且价格较低,使这种数字激光影碟机真正成为一般家庭买得起的高档娱乐设备。

一台完整的 VCD 机主要由以下几部分组成:MPEG 解码部分,机芯及其伺服部分,前面板显示、遥控即按键处理部分,音视频输出及卡拉 OK 混响处理部分及电源部分。其中 MPEG 解码和机芯伺服部分是 VCD 数字视、音频技术的核心部分。

MPEG 解码部分现在使用较多的是 C-Cube 和 ESS 公司的芯片如 CL484, CL680, ESS3210 等,机芯较多采用 PHILIPS、SONY、松下等公司的产品。伺服控制 DSP 有 SAA7345, SAA7372, CXD2515, CXD2545 等。

VCD 数字视、音频技术的实现主要有以下两种方案:单 CPU 和双 CPU 方案(见图 1)。

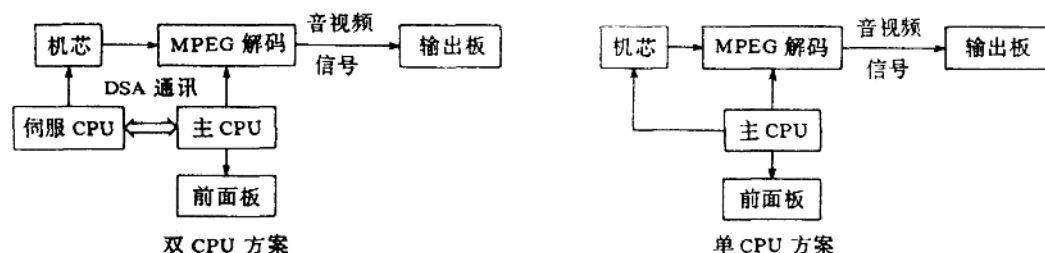


图 1 VCD 数字视音频技术的软件实现方案

两种方案比较,单 CPU 方案成本较低且理论应该比双 CPU 性能更稳定,但由于伺服的核心软件技术未完全公开,所以现在比较多采用的还是双 CPU 方案,但单 CPU 方案将是今后 VCD 技术的发展趋势。

由于要设计一套完整的 VCD 系统需要涉及到软硬件许多方面的问题,很难在很短的篇幅内论述,本文将重点介绍双 CPU 软件实现方案。

二、双 CPU 软件两种主要实现方案

对于象 VCD 这样比较复杂的软件,在设计之初首先要划分层次,然后在各个层次中建立模块,调试时从最底层的模块依次向上,最后在最高层完成整个软件系统的调试。

VCD 双 CPU 软件设计方案有许多,本文将主要介绍以下两种方案。

1. 吊桶式方案

所谓吊桶式方案是把 VCD 系统中几个比较复杂的过程(一般播放过程、编程播放过程、定时播放过程、错误处理过程、读 LTOC、读版本信息号、九画面浏览等)做得相对独立,每一个过程都可以单独接收用户通过遥控器或键盘发来的消息并做相应处理,过程和过程之间通过状态的变换进行切换。就象从上向下吊着的许多桶,程序在每一个桶中都可以独立运行,并且如果状态不改变它只能在当前的桶中运行。

吊桶式方案把 VCD 软件分成 5 个层次,从上向下依次为:吊桶组层、吊桶层、功能实现层、基本命令层和通讯接口层。

1) 吊桶组层

吊桶组层是最上层,它实际上是由 VCD 的几个组成的队列循环,如图 2 所示,各过程之间通过 main-state 这个状态变量切换。

Init0: 初始化过程,它只在刚开机时运行一次,负责对机芯、解码、显示屏、遥控器以及起始状态的初始化;

Readltoc0: 读碟片基本信息过程,它负责读出碟片的曲目总数、总时间、各曲目的起始时间和结束时间、各曲目的性质等等;

Ver0: 读碟片版本信息,即读出碟片是 VCD1.1 还是 VCD2.0;

Open_Close0: 处理进出仓时的一些过程;

Normal0: 处理正常播放时的操作;

Error0: 在机芯和解码出错时进入;

Discview0: 处理九画面浏览;

Edit0: 处理编程播放;

Time0: 处理定时播放。

吊桶组层的程序代码如下:

```
main0
```

```
{
    Init0
    while (TRUE)
    {
        Readltoc0;
        Readver0;
        Open_Close0;
        Normal0;
        Error0;
```

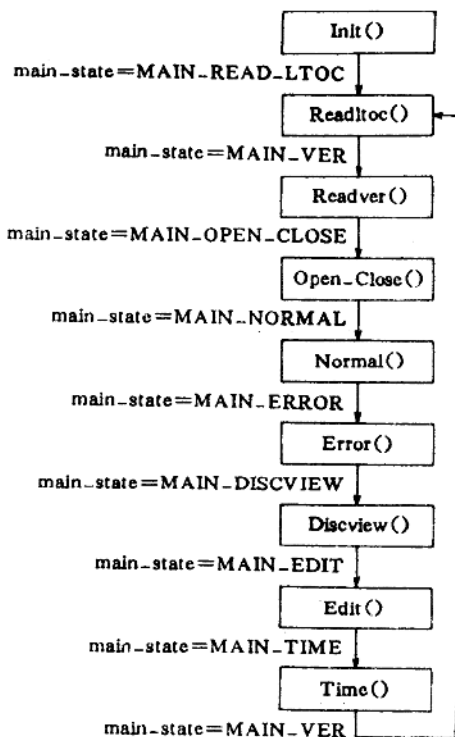


图 2 吊桶组层结构

```

Discview0;
Edit0;
Time0;
}
}

```

2) 吊桶层

吊桶层由上述各功能模块组成,每个模块都可以独立处理用户通过遥控器和键盘发来的消息,并根据消息改变当前状态,再调用下一层即功能实现层模块实现荧光屏显示、OSD 显示、对机芯操作以及对解码操作等过程。吊桶层模块结构如图 3 所示。

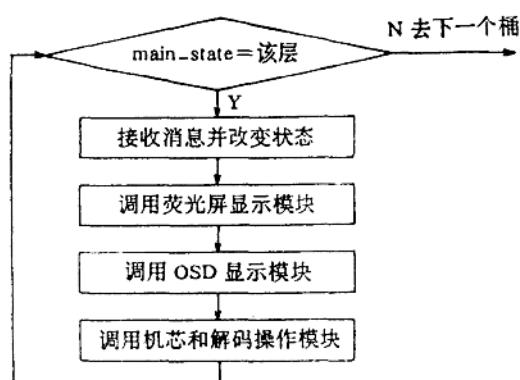


图 3 吊桶层结构

3) 功能实现层

功能实现层由荧光屏(VFD)显示模块、OSD 显示模块、机芯和解码操作模块组成。各模块接收上一层传来的状态信息并根据这些信息完成相应操作。由于机芯操作和解码操作一般都需要配合使用,所以再划分模块时把机芯和解码合并在一个模块中。

4) 基本命令层

基本命令层的功能是向机芯、解码芯片、VFD 发出各种命令,如:进出仓、播放、停止、显示数码……等。

由于发向机芯和 VFD 的命令较简单,本文将不做讨论。在这里我们将重点介绍 CL680 解码芯片的宏命令实现。

CL680 是 C-CUBE 公司开发的新一代 MPEG1 数字解码芯片。主机软件与 CL680 的通讯都是通过宏命令的方式实现的。宏命令是由主机写入本地 DRAM 的功能码和参数值,且每条命令都有各自的功能码和 0 至 4 个参数。一旦功能码和参数被写入,微码就将根据它们的优先级进行操作:

高级:这些命令从 CL680 微码检测其存在时开始执行,并在其它高级命令被发出前完成操作;

低级:这些命令由 CL680 储存在命令 FIFO 中并由 CL680 根据其接收的顺序执行。

在分别介绍高级命令和低级命令之前,我们先来看一下 CL680 系统中 DRAM 内存的结构。

CL680 的 DRAM 用于读、解码和输出 MPEG1 和 CD-DA 位流,储存状态、命令、OSD 显示数据,提供 DumpData0 缓冲区等。它的大小至少要 4Mbit,最多可以达到 16Mbit。

DRAM 内存结构如下表所示:

表 1 DRAM 内存结构

字 地 址	内 容
0x0000-0x0007f	保留
0x00080-0x000bf	命令 FIFO
0x000c0-0x000ef	FIFO 指针
0x000f0-0x0011f	高级命令区
0x00120-0x0012f	状态区

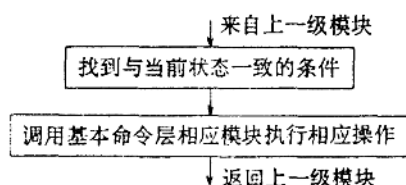


图 4 功能实现层结构

字 地 址	内 容
0x00130-0x001ff	MPEG-1 头信息
0x00200-0x00269	系统设置参数
0x0026A-FREE_SPACE_START	版本字符串
-FREE_SPACE_END	空闲空间
-0x3ffff	保留

CL680 宏命令主要用到 DRAM 中命令 FIFO、FIFO 指针和高级命令区三个区域。

▲高级命令

高级命令在命令码的最高位设置有级别位。这些命令有: Reset0, Inquire Buffer Emptiness0, Read PGIO0, Set PGIO0 和 Abort0, 它们不是存储于命令 FIFO 中, 而是被写入单独的命令缓冲区——高级命令区中。写入这些命令的顺序是:

- 主处理器记录高级命令 ID 位置并在向 CL680 发出命令前等待高级命令区第一个字置 0;
- 主处理器为新命令写变量;
- 主处理器写命令 ID。

高级命令在高级命令区第一个字置 0 后完成, 同时 CL680 向主处理器发出一个 END-C 中断。

▲低级命令

低级命令是从 DRAM 命令 FIFO 中提取出来并有低级微码所执行的一系列命令, 命令 FIFO 被处理的频率主要依据 CL680 所执行的操作。当 CL680 微码确定在命令 FIFO 中有命令出现时, 该命令将被提取出来并在命令 FIFO 为空之前执行。

当播放类型命令——诸如 Play0, Pause0, Freeze0, SlowMotion0, Scan0, Display Still0, Dump Data 等在命令 FIFO 中出现时, 将被提取出来并被立即执行。若命令不是 Pause0 或 Dump Data0, CL680 微码将在再次检查命令 FIFO 之前对 MPEG 视频画面进行译码。而对于 Pause0 和 Dump Data, CL680 将在完成命令的执行后立即检查命令 FIFO。

当设置类型(低级)命令——诸如 SetStreams0, SetBorderColor0, Set Video Format0, Display Graphics0 等在命令 FIFO 中出现时, 将被提取出来并被立即执行。在完成这类命令的执行后, CL680 将立即检查命令 FIFO, 若 FIFO 为非空, 则执行下一个命令。

值得注意的是, 当向命令 FIFO 写命令时, 不必用某一个固定的字节数去填入命令 FIFO, 只要写入命令所需的 16 位字即可。

命令 FIFO 是 CL680 提供的用于接收低级命令功能码和参数的圆形缓冲区, 其结构如图 5 所示。

命令 FIFO 具有的读写指针也存在于 DRAM 中, 主处理器保持写指针, 且必须从 DRAM 读取写指针, 并将命令和参数写入命令 FIFO 中, 然后将写指针的新值写回 DRAM。

由于命令 FIFO 是一个圆形缓冲区, 因此在到达最后位置时主处理器必须将写指针复位至命令 FIFO 的开始处, 由此可知某个单命令将有可能被存储在两个非连续片上; 第一部分位于 FIFO 结尾处, 第二部分位于开端。

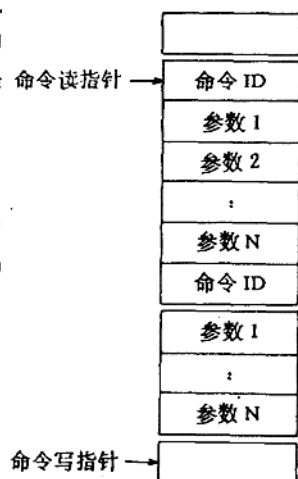


图 5 命令 FIFO 结构

当读指针等于写指针时,命令 FIFO 被定义成空。该定义要求命令 FIFO 随时具有至少一个未用位置。

5) 通讯接口层

通讯接口层是 VCD 程序的最底层,它直接通过主处理器的 IO 端口与芯片通讯。这一层主要由机芯通讯模块、解码芯片通讯模块、显示屏驱动芯片通讯模块以及遥控器接收模块组成。下面我们主要介绍一下前两个通讯模块的实现。

▲与解码芯片(CL680)的通讯

主处理器与解码芯片的通讯是通过 CL680 的主界面实现的。这个界面对于程序设计者来说是最重要的界面,图 6 显示主处理器是如何与 CL680 连接的。

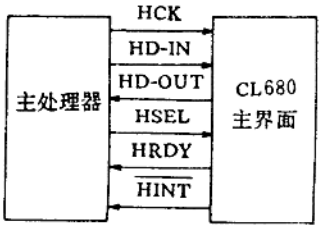


图 6 主界面信号

HCK:主时钟,输入

HD-IN:主串行数据,输入

主 CPU 通过 HD-IN 向 CL680 的内部寄存器和 DRAM 写入地址和数据。

HD-OUT:主串行数据,输出

主 CPU 通过 HD-OUT 从 CL680 读出数据,这个脚的信号在 HRDY 发生后有效,它的顺序可由用户程序决定,默认值为复位在前。

HSEL:主地址/数据选择,输入

这个信号为 1 时选择地址,0 时选择数据。

HRDY:主数据准备好,输出

当 CL680 响应读请求时,它让 HRDY 保持低电平直到数据准备好,当 CL680 响应写请求时,它让 HRDY 保持低电平直到接收完成写入的数据。

HINT:主中断

CL680 通过 HINT 报告主 CPU 发生了中断,中断事件可从 DRAM 中 INT-STATUS 这个字中查到。主界面硬件接口时序

主界面读、写时序如图 7、图 8 所示。

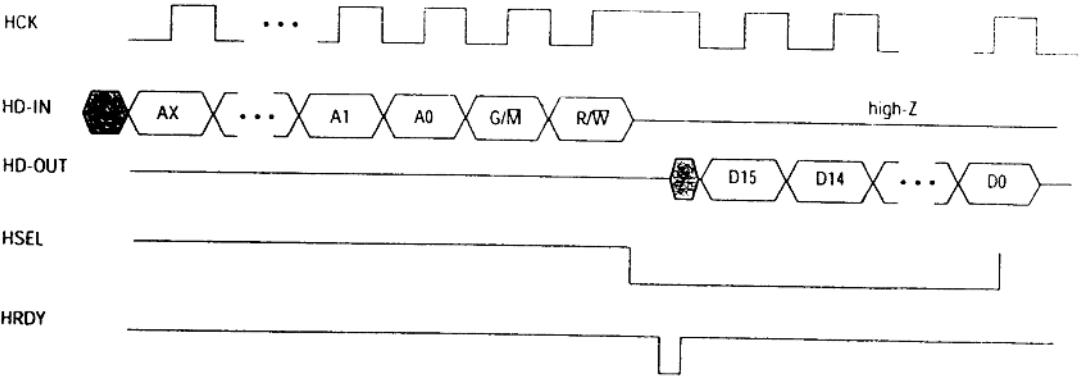


图 7 主界面读时序

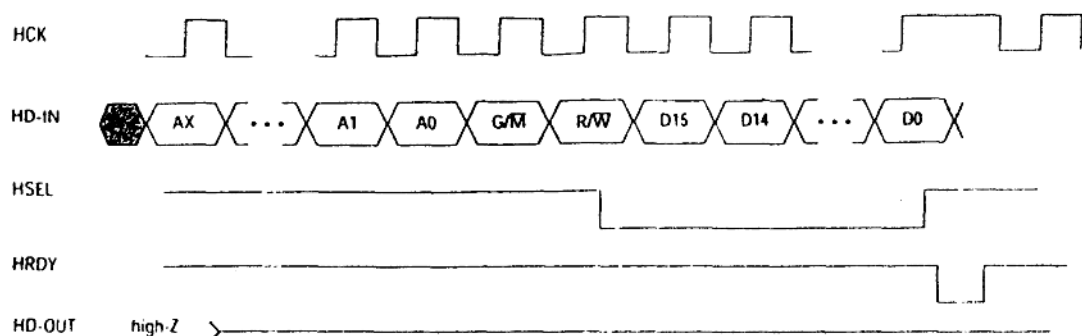


图8 主界面写时序

A0...AX 为地址数据,对于访问内部寄存器,地址总是 1 个字节,对于访问 ROM,地址总是 3 个字节,访问 DRAM,地址为 1 至 3 字节,A20 是 ROM 和 DRAM 的选通位,A20 为 1 时表示访问 ROM,为 0 时表示访问 DRAM。

G/U:该位为 1 时表示访问内部寄存器,为 0 时访问外部存储器(ROM 和 DRAM)。

R/W:该位为 1 时表示读请求,为 0 时表示写请求。

由于 HRDY 为低电平的时间最短为可能小于 1us,而一般单片机指令周期为 1us,所以该信号有时查寻不到,考虑到程序的稳定性,在程序中建议不检测该信号。

读、写操作实现流程如图 9 所示。

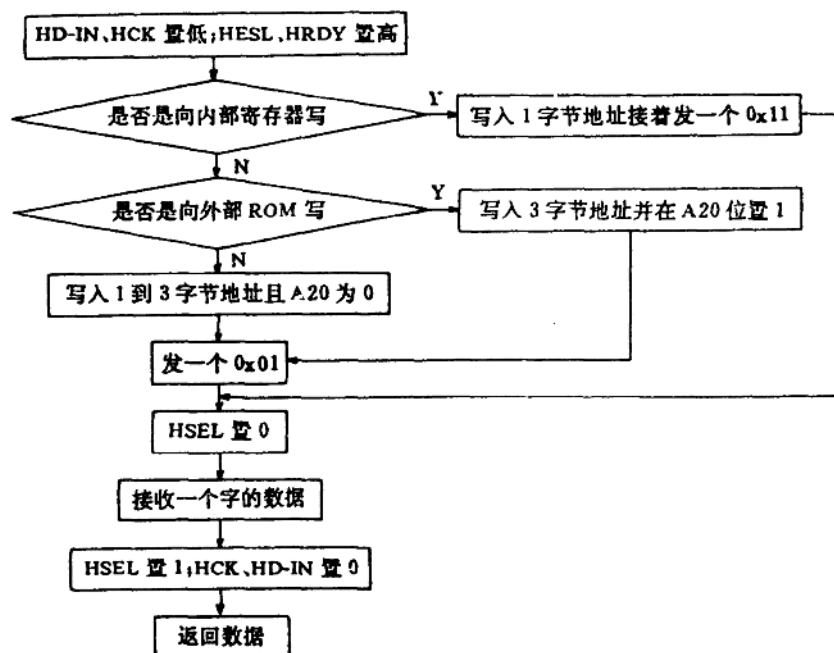


图9 主界面读操作流程

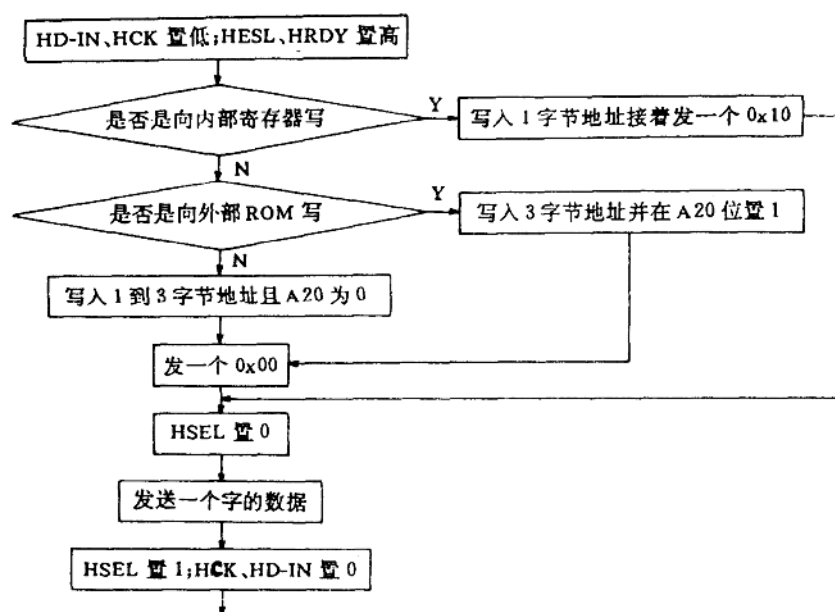


图 10 主界面写操作流程

▲与机芯的通讯

主处理器与机芯的通讯是按照 DSA 通讯协议来实现的。如图 11 所示, DSA 通讯是通过 DATA、STB 和 ACK 三根线来实现的。

DSA 通讯由开始同步、数据传输和发送结束信号三部分组成。

a) 开始同步

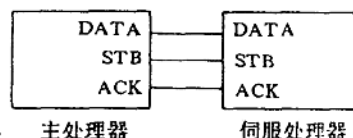


图 11 DSA 通讯的连接



图 12 开始同步时序

开始同步的作用是让传输端处理器与接收端处理器实现通讯同步。如图 12 所示, 传输端处理器先把 DATA 置低, 接收端处理器在得知 DATA 为 0 后把 ACK 置低, 传输端处理器在得知 ACK 为 0 后把 DATA 置高, 最后接收端处理器得知 DATA 为 1 后把 ACK 置高。这样便完成了开始同步。

b) 数据传输

开始同步成功以后便开始传输数据, 图 13 给出了数据传输的时序。

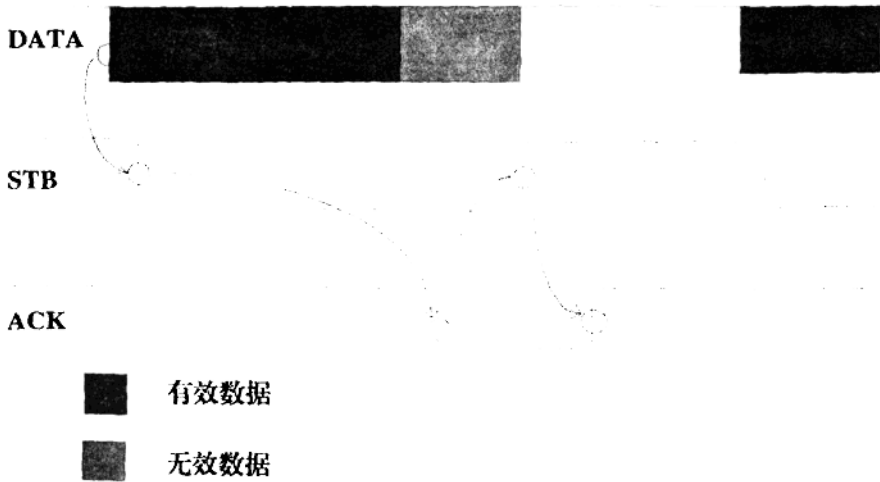


图 13 数据传输时序

如图 13 所示,数据传输时先由传输端处理器在 DATA 线上写入一位数据接着把 STB 置低,接收端处理器在得知 STB 为 0 后把 DATA 上的数据读入并置低 ACK,传输端处理器在得知 ACK 为 0 后把 STB 置高,接着接收端处理器再把 ACK 置高,一位的数据传输与接收就结束了。按照上述过程重复 16 次便完成了全部数据的传输。

c) 发送结束信号

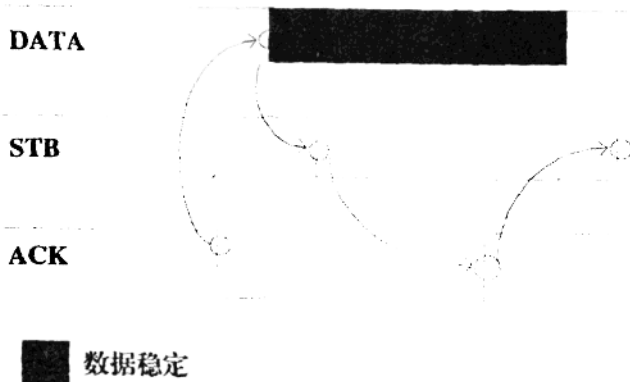
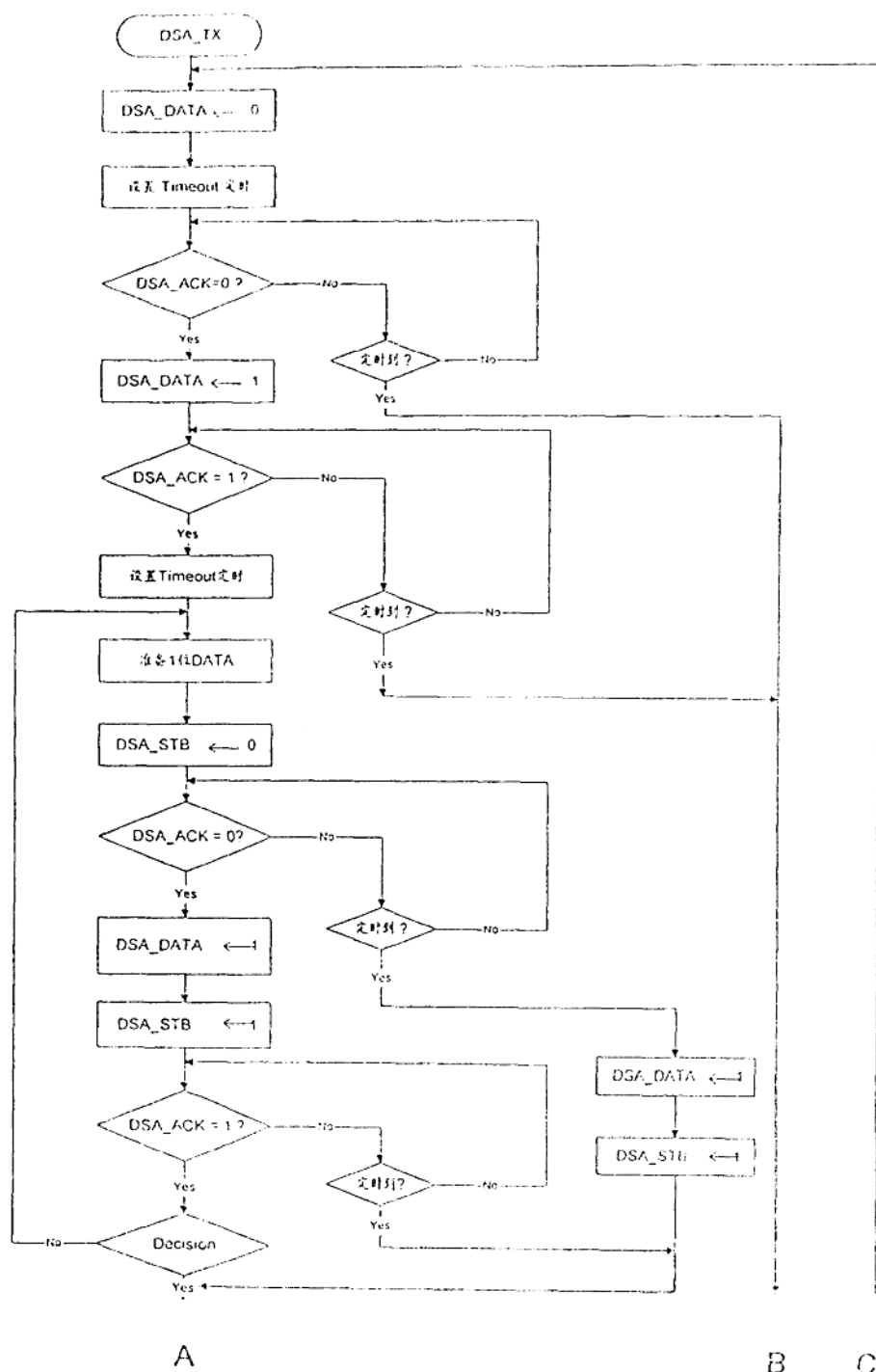


图 14 发送结束信号时序

传输完数据后 DSA 通讯还有最后一道,那就是发送结束信号。

图 14 给出了发送结束信号的时序,接收端处理器先等待 ACK 变低,ACK 变低后接收端处理器判断是否接收到 16 位数据,如果接收到就把 DATA 置高否则置低,然后接收端处理器把 STB 置低,传输端处理器发现 STB 置低后把 ACK 置高,最后接收端处理器把 STB 置高,整个通讯完毕。

DSA 通讯的写过程和读过程程序流程分别如图 15 和图 16 所示。



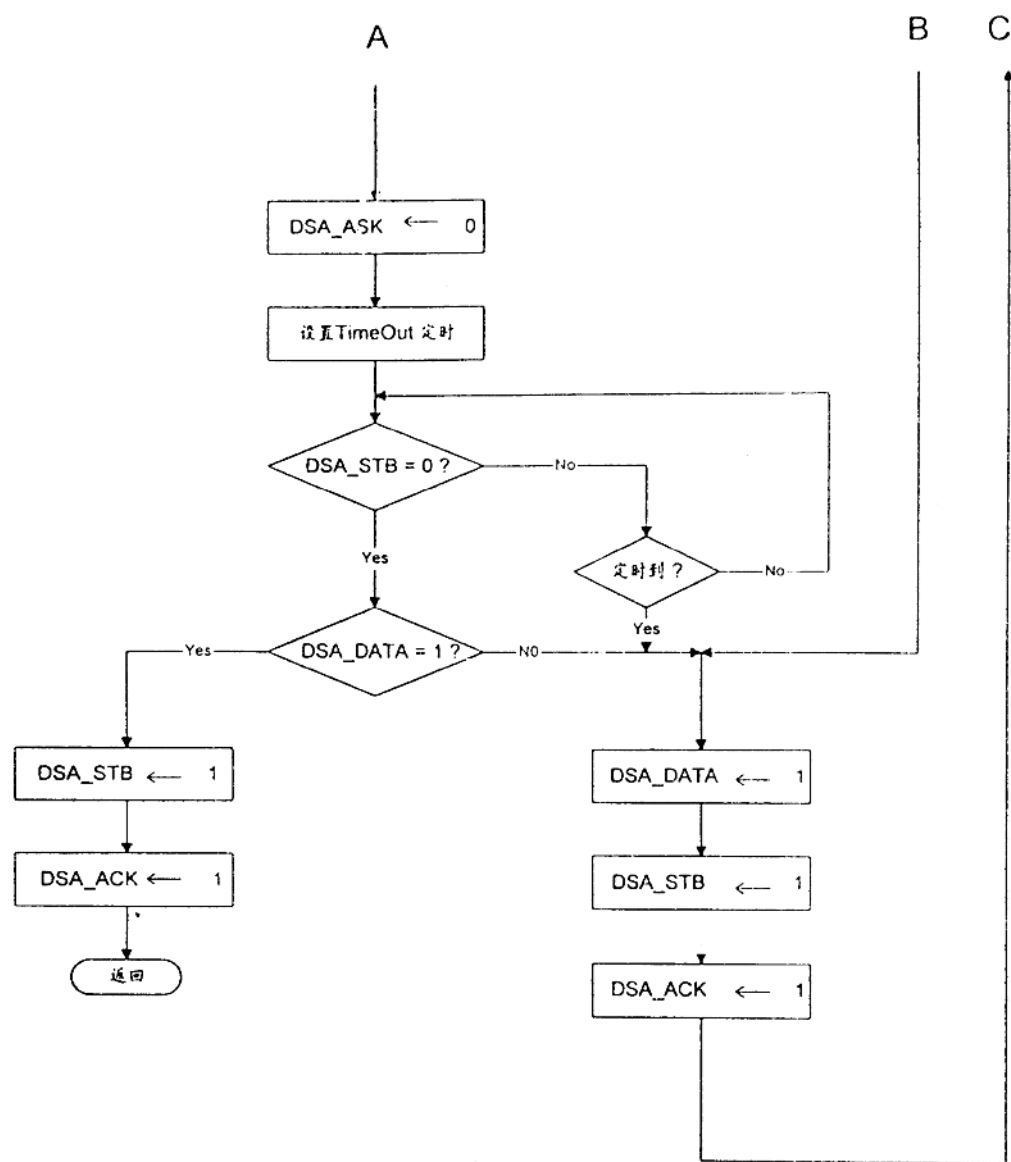


图 15 DSA 写过程时序