

83750-6

'84 INTEL

微型计算机系统器件手册

(六)

上海交通大学 微机研究所
科技交流室

1986.12

本册译者：李世祥、韩朔瞭、徐子亮、王洪澄、赵正校、

张光耀、王建中

总 审 校：徐子亮、杜毅仁

目 录

三、局部区域网络	(7-285)
文章转载	
工作站的局部网络体系结构	(7-285)
系统级功能增强控制器 IC	(7-292)
数据图表	
82501以太网络串行接口	(7-296)
82586局域网协处理器	(7-307)
四、其它数据通信	(7-343)
应用篇	
使用8292 GPIB 控制器	(7-343)
使用8291A GPIB 讲者/听者	(7-404)
文章转载	
用 LSI 收发器芯片组成一完整的 GPIB 接口	(7-438)
LSI 芯片构成简易的标准 488 总线接口	(7-445)
数据图表	
8291A 仪器仪表通用接口总线(GPIB)讲者/听者接口	(7-454)
8292仪器仪表通用接口总线控制器接口	(7-486)
8293仪器仪表通用接口总线收发器	(7-505)
8294A 数据编码器	(7-518)
第八章 视频显示	(8-1)
一、字符终端控制器	(8-1)
应用篇	
一个低价的使用8275的 DRT 终端	(8-1)
文章转载	
功能强、结构简单、价格低的 DRT 控制器	(8-46)
数据图表	
8275可编程序CRT控制器	(8-54)
8276小系统CRT控制器	(8-82)
二、图形显示产品	(8-105)
文章转载	
专用的VLSI 芯片减轻图形显示设计负担	(8-105)

由图形器件拼装低成本高分辨率彩色显示器的可能性	(8-111)
数据图表	
82720 图象显示控制器	(8-119)
三、文本处理产品	(8-155)
文章转载	
文本协处理器的高质量 CRT 显示	(8-155)
强有力的芯片	(8-163)
VLSI 协处理器提供高质量显示	(8-169)
数据图表	
82730 文本协处理器	(8-172)
82731 视频接口控制器	(8-213)

三、局部区域网络

工作站的局部网络体系结构

和以太网兼容的通用标准将适用于许多不同性能级别的应用

基于计算机的通讯工作和微处理器开发系统将开创电子办公室和工作场所的新纪元。为了有效地使用它们，需要通过标准的体系结构来把它们接到局部网中。由于缺乏这样的标准，Intel 已经提出了一个局部网络体系结构。该体系结构适用于基于 Intel 微处理器的工作站和开发系统。Intel 提出的名为 iLNA 的网络使用以太网的设计作为它自己的数据传送系统的基础。因此，它利用了和数字设备公司，xerox 公司联合工作的结果。

Intel 提出的是包含软、硬件的 6 层体系结构，硬件将加快所有局部网络功能的执行。它的目标就是要为局部网络内的用户与应用程序，应用程序与资源以及用户、应用程序和资源的任一其它组合间提供有效、灵活的通讯。

分层的体系结构并不是新的概念。IBM 的众所周知的系统网络体系结构是分层的，即将推出的国际标准化组织和美国国家委员会的开放系统互连参考模式也是分层的。新的东西只是该网络体系结构是专门为基于 Intel 和以太网的设备设计的（参见“网络的规定”）如果最终成为工业标准的话，这个建议将成为未来网络体系结构的基础，制造连接到局部网中的设备的制造商们将使他们的设备互相兼容。

在开发局部网络体系结构时，主要的目标必须在价格上可以和通用网络设计竞争，同时，在功能和性能上和专用网络设计一样。同样，该网络应该便于通过通用接口来通讯，但又限于任一种拓扑结构或内部通讯机理。另外，它的运行应独立于任何具体的计算机操作系统和硬件。

该网络还应作为通讯进程（驻存在接到网络上的设备中的程序）间无差错的信息传送介质，并允许操作员或程序监视、维护和修改网络操作。在执行所有的这些工作时，该网络还必须能够为低费用、低性能的设备提供服务并和将来的技术结合起来。另外，一个工作站中的设备故障对别的工作站的影响应尽可能小。

为执行所有这些任务，Intel 的网络体系结构定义了一套接口、算法和规程。借助这些东西，在各种基于 Intel 微处理器的工作站上运行的应用程序就可以互相通讯。该网络也建立了进程——进程的通讯机理。因此，一个进程（任何应用程序、函数或使用网络的外围设备）被定义为通讯节点和数据的源，目的节点中的活动元素，这样，终端、文件和输入/输出设备等就可以通过使用进程来互相通讯。信息通过通讯插口（Communication Socket）来发送并由目的进程接收。通讯插口是一个分级的地址，它由三个唯一标识符组成——它们分别是局部网络、主机和进程端口的标识符。

在网络中每个节点（它可能包含一个或多个设备）都有一个唯一的主机标识符以把它和装在其它地方的节点区别开来。这样，就可确保在各种局部网中的设备之间的最终连接。

在每个节点内，每个进程都有一个局部地址，即端口标识符。端口和进程的连接是节点的责任。在每个节点内，端口标识符是唯一的。然而，某些端口可能会根据全局考虑方案来分配号码。

每个装设的局部网都有一个唯一的标识符，即它的网络标识符。运用来在多网络应用中标识这个网络。在单网络应用中，这个标识符没用，但它的安排使该网络可以顺利进入网络互连环境。

在设计体系结构时，Intel 检查了它的用户的应用需要，并选择了一套合适的互连功能来为它们服务。这些功能然后被定义成一系列层次，这些层次允许网络在大的应用范围内获得好的性能。这个体系结构分成 6 层(图1)这里感兴趣的是物理链路、数据链路、传送、

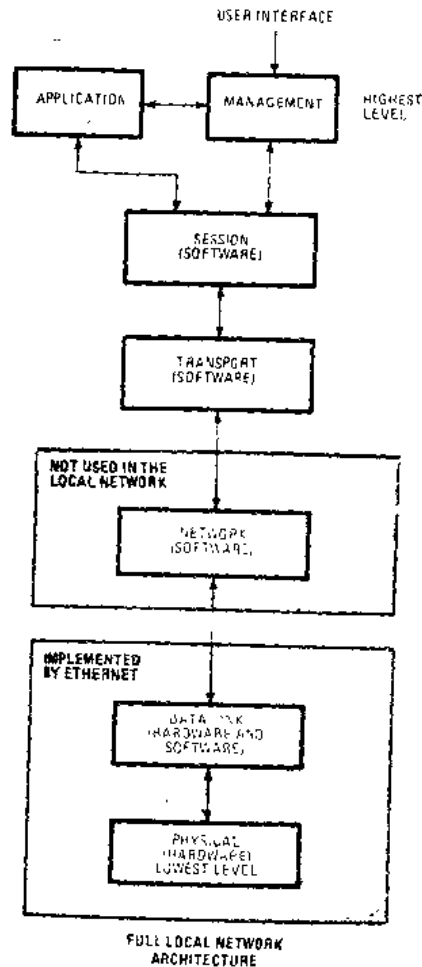


图 1 层次

会议和网络管理层。当一个局部网必须和另一个连接时，才用到网络层。

从一个节点向另一个节点发送数据的最低级工具是物理链路层，它负责传送网络处理的最小数据单元(即位)。这一层直接和传输介质、信号类型、数据率和网络的机械连接规定有关。它可以用两个调制解调器(Modem)、两个电话机和一根电话线来实现，也可用同轴电缆、基带线驱动器、接收芯片和通用的同步——异步接收——发送器(USART)来实现。

从节点到节点的移动

当物理链路从一个节点向另一个节点移动数据位时,它不能保证成功地传送。环境中的电噪声会引起差错,不同传输介质受干扰的程度也不同。例如,对于在调制解调器——电话线网中的传输,差错率一般在每 10,000 位有 1 位错和每 100,000 位有 1 位错之间,而对基于同轴电缆的局部网中,差错率小于每 10 兆位有 1 位错。

如果网络设计者乐意适当地放置并屏蔽网络电缆以避免来自其它电子装置(比如说在某一个大楼里)的射频交叉干扰的话,物理链路级的差错率可保持得相当低。然而,较高级层次是减少差错的好地方,因为它们可以利用多位组合的冗余码和自动重发请求,这是物理链路级所没有的。

在以太网的物理链路上,数据在 50 欧的同轴电缆上传输,同轴电缆每段长为 500 米。采用曼切斯特(Manchester)编码的基带信号以每秒 10 兆位的数率传送数据。在发送前,用 64 位的前序(preamble)来稳定和同步通讯信道线路。在接收后,前序被去掉,只有以太网的头和数据被传送上去。

信包传送服务

数据链路层可以提供节点的信包(packet)传送服务。这是实现进程到进程的信包传送系统的第一步。数据链路提供一些物理链路所没有的服务。此外,它负责下面的工作:成帧,即决定信息从哪开始,到哪结束;寻址,即决定哪个站应接收信息;差错控制,即确定信包中的位差错;链路管理,即对多个发送器和接收器访问物理链路实行控制。

一条数据链路可以通过采用各种纠错规程来无差错地发送所有信包,也可以象以太网的数据链路结构那样,提供尽可能好的传送服务。在这种服务中,不是所有的信包都被传送,但所有传送的信包都无变化的到达。用无差错的信包传送,所有信包都被传送(没有丢失信包),所有信包都只传送一次(没有重复的信包),所有信包都按发送的顺序接收(没有无顺序的信包)。然而,当要求无差错的信包传送时,需要数据链路差错控制来执行信包排序和重发。另外,数据链路差错控制中除了有以前提到过的较高级差错编码选择外,还是花费昂贵的。因此,对给定的物理链路差错率而言,在费用上是不合算的。

数据链路差错控制可以提供可靠的节点到节点传送服务,但它不保证端进程到端进程的传送服务,特别是在任何网络互连环境中更是如此。在网络互连环境中,有两个以上的局部网络连接在一起,并有多多个“门路机”(Gateway)(物理和软件的连接)作为信包的转发器。这时,信包没被传送到的危险是中上等。此外,在传送层仍需执行端到端的传送重发(差错控制),这就使数据链路层的差错控制变得多余了。

冲突的安全保障

数据链路软件支持大的地址空间——多达 48 位的标识符和源标识符——以为管理网络互连门路机提供灵活性。在操作时,数据链路用户必须向网络提出发送请求,并提供空闲的接收缓冲器。发送请求中含有目的节点的地址和要发送的数据。数据链路将两者组成信包,并在线路变成空闲时,将它发送出去。

如果多个节点同时发送,将停止它们的发送,产生一个干扰信号以增强初始的冲突信

号。在重发之前，等待一个随机间隔以避免重复冲突，然后再尝试。为了在重负载条件下仍保持信道的稳定，平均重发间隔随信道负载的增加而增加。

在接收端，收到的信包由数据链路执行 32 位循环冗余检验来进行识别。如果该信包是好的，则将它放到一个空的接收缓冲器中。发生冲突的信包被识别后将扔掉。

如前所述，数据链路支持成帧，寻址，差错检测和链路管理。在 Intel 的以太网成帧方法中，由载波侦听(Carrier-sense)功能来决定一个信包的传送。当没有载波时，信包发送就完成了。在前序结束时的两位信包开始指示符启动载波侦听。

寻址方案允许多个节点接受一个接收的信包。数据链路识别单主机、广播和多主机地址。目的地址中的第 1 位用来识别单主机和多主机传送。剩下的 47 位决定多主机的标识符。广播寻址只是多主机的一个特殊情况，这时，剩下的 47 位全部为逻辑 1。

当两个以上的节点同时想要发送数据时，链路控制功能通过采用有冲突检测的载波侦听多路存取的裁决策略来控制线路存取。在这个系统中，当要发送信包时，链路管理设备确定是否有别的载波出现，若是，或如果信包间间隔时间还没过去，则等待发送的信包没被送到线路上。当数据信包最终发送时，链路管理功能监视线路以确定是否发生了冲突。如检测到冲突，则执行截断的二进制指数后退算法来选择重发信包的随机等待时间。

可靠的传送

传送层软件(这一层没有硬件)使得与信包无关的、可靠的信包传送成为可能。这层的用户可以建立、维持和终止虚电路。虚电路表示插口之间的全双工数据通路。

一条虚电路由它的基本性质来定义。第一，它允许在进程间存在多条虚连接；第二，它可以由通讯进程动态地管理；第三，它可以接纳独立于传送通讯的信包长度；最后，它以全双工的、差错控制和流量控制的形式传送数据。

当数据链路尽最大努力来把各个信包从一个物理节点移到另一个物理节点时，信包传送服务会偶尔丢失信包、有重复的信包或传送信包的顺序不对。这时，传送层负责把用户的可变长度的信息(如文件传送)可靠地从一个进程传到另一个进程。传送层的另一责任是要避免快速发送端淹没低速接收端。它也必须确保当速度失配时，网络的通讯子网资源(主要是介质带宽、通讯处理器利用和缓冲存储器)不会因频繁地重发信包而浪费掉。这些是通过流量控制功能来实现的，即当接收端跟不上时，减慢快速发送端的速度。

传送软件还有其它几个功能。由于传送软件把用户软件和下面的物理网络的有限的特性分隔开来，它执行分段和重新装配服务来让用户软件在网络中发送任意长的信息。为实现这个服务，发送的传送软件把信息分成信包大小的块，而接收软件则重新把它们装配起来。

应答和重发

为了提供它的服务，传送软件仔细地管理用户的服务请求和在数据链路上交换的数据信包。例如，传送软件给它发送的信包安排一个统一的顺序号码。同样，接收的传送软件送回应答信包，用顺序号来指明哪些信包已被正确地接收和接受。在规定时间内没收到应答的信包将由发送端自动重发。

传送软件通过互相交换有关双方可用的接收缓冲存储量的信息来进行数据流量控制。

可用的缓冲存储量称为窗口。如果一个接收端指出它有大量的接收缓冲存储空间，则我们说它把它的窗口敞开了。

打开的窗口

如果发送端有 n 个数据信包，则当接收端有足够的存储空间且将它的窗口打开时，信包的传送就非常快；而当窗口较小，且每发送一个信包后都要交换窗口信息时，信包的发送就较慢。为加快信息的交换，传送软件使用差错和流量控制相结合的算法以允许它们同时起作用。对于进程到进程的寻址，传送软件采用标准的网络地址结构，即由网络、主机和端口标识符组成。

会议控制软件层在网络中识别和定位进程名。为了通讯，在一个节点中使用传送层的一个进程必须知道另一个进程的插口。由于在一个给定的计算机操作系统中对进程的命名约定和另一个计算机中的不一样，会议层采用与位置无关的连接功能来解决这个问题，即对用户要访问的远程进程，给用户提供一个标准格式的与位置无关的名字。

建立连接

连接功能由两个操作组成——映象和修改。映象的功能是根据用户软件的要求，在进程名和插口之间进行转换。修改是把映象信息分布到网络中，以使每个节点在需要时，都能得到。

会议软件还向应用软件提供网络状态信息，而传送层把关于它对下面网络层的质量的最好估算的信息提供给会议层。然而，在所有情况下，是否中止连接由用户来决定，除最极端的情况外，如整个设备出现了故障。

网络管理

网络管理软件向用户提供所有那些正常操作不需要的功能。另外，它包括当网络的某部分出现故障时用来存取网络部件的诊断工具。它还有维修工具，用来测量各种网络部件的性能，使用户能为改变网络要求作出计划。

网络管理功能分成三类：操作、维修或计划。操作类包括所有那些每日作为正常的网络操作的一部分而执行的功能。Intel 网络体系结构的一个重要目标一直是要消除全口的网络操作员。这样，具有网络启动和增加新节点到网络时需要的人工操作被包括在管理层中。

网络的启动是由启动节点用来从别的网络节点中装入它的操作系统的操作功能。启动序列开始时，启动节点送一个多地址信包给任何一个有操作系统并乐意送给它的节点。如果在局部以太网数据链路上有这样一个节点存在，它将予以响应。

如果有多于一个节点响应，启动节点将接受第一个响应并忽略其它所有响应。如果没有响应收到（由于线路噪声，请求或响应在网络中丢失，将发生这种情况），启动节点将重发请求。如果在几次尝试后，仍没收到响应，将中止启动尝试。

预防维修

维修类检测网络中的故障，但它可能不能确定发生了什么问题。问题检测通过三个机

理来进行。第一是由管理层启动的一套差错计数器；第二是差错报告和登录机理；第三是用户的观察。

第一个问题检测机理，差错计数器，由各层来维护，记录着可恢复差错的发生。差错的出现并不一定是出了故障，因为每层都被设计得在大量差错的情况下仍能正常工作。然而，极大量的差错可能指出将出现故障。

由于这套计数器由网络中各个节点来管理，又由于节点能分布在大的区域内，网络管理层包括一个远程检查功能以在不影响网络操作的前提下讯问节点。当一个节点中的网络管理层想要另一个远程节点的信息时，它首先送一个请求给那个远程节点的管理层。远程节点的管理层将执行要求的功能并传送一个响应给请求节点。

隔离差错

作为对差错计数器机理的补充，差错报告机理把通讯系统检测到的问题登录到差错登录文件上。一旦检测到问题，将通过两个机理来将它隔离到一些服务部件中去。第一是用同样的差错计数器来隔离差错；第二是管理层产生测试流量，包括在每层中的环路功能，并观察系统的行为。

一般来讲，纠正问题包括修理或替换硬件。然而，有些问题只需重新初始化系统部件就可纠正。在那种情况，管理层能够停止并重新初始化每一层。

在它的计划功能中，管理层向网络管理员提供关于网络使用的统计信息以帮助它对网络的发展作出规划。

举例

为用实际例子来表明软、硬件层次的操作，考虑这样一种情况，有两个进程 A 和 B，驻存在两个不同的节点中(图 2)。应用进程 A 请求和某个远程节点中进程 B 通讯时，需要每个节点的通信层次的合作。

源节点的会议层首先确定进程 B 驻存在插口 n。这样通过端口标识符，就把进程 B 定位在一个确定网络上一个确定节点中的一个确定的端口上。然后，借助于传送接口，会议

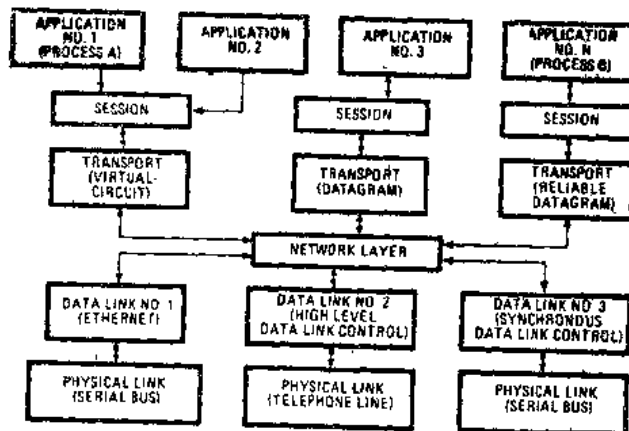


图 2 扩展

层试图在源端口和目的端口间建立一条虚电路。假定网络内没有冲突，在两个传送层位置

交换了连接信息后，将建立虚电路。

现在，两个进程可以在虚电路上发送或接收了。这时，数据可以顺序、无变化、无重复地传送，传送层给它处理的每块数据都加一个“信包头”，其中包括虚电路标识符和顺序号。然后，它把数据传送头和应用程序数据送到以太网的数据链路上。

数据链路加上它的头(图 3)，其中包括地址(目的和源标识符)、成帧和差错检测位。然后，它尝试发送该信包。一旦数据链路建立了载波信号，物理链路将负责数据位在串行链路上传送。

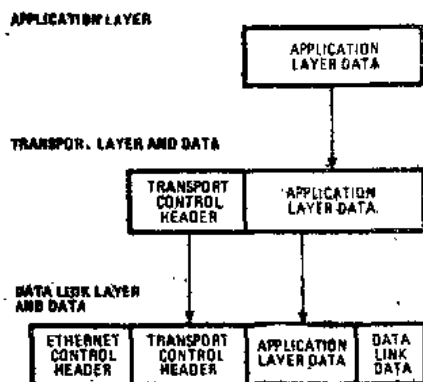


图 3 头

网 络 的 规 定

数字设备-Intel-xerox 关于以太网的规定是 Intel 将提出的局部网络体系结构的第一部分。为这个体系结构生产的第一个硬件将是以太网智能控制器。这是可以插到 Intel MULTIBUS 机箱中的两块板组成的装置。它实现网络体系结构中的物理和数据链路层的许多功能。

它执行的数据链路功能是成帧(包括信包定界和地址识别)、链路管理(包括发送调度和信包间冲突时的重发)和差错检测。它执行物理链路功能是前序产生和移去、位编码和解码。这个装置还处理一些面向系统的功能，如和系统总线的接口、和中央处理单元的通讯、处理数据到和从缓冲器的移动以及和收发器单元的接口。

该板硬件由一个 Intel 5 兆赫芝的 8086 微处理器、随机访问和只读存储器、发送接收数据的速率为 10 兆位/每秒的直接存储器存取信道、串行位发送和接收逻辑、信包地址识别逻辑、差错检测逻辑和间隔计时器组成。一块板上含有微处理器、存储器、计时器和 DMA 控制，另一块板上含有串行发送和接收以及差错检测逻辑。

这些板实现了数据链路层的一部分并具有七个主要的软件功能。这包括执行程序(即调度程序)、数据链路软件的其它部分、传送控制、会议控制、网络管理、启动和诊断，这些软件功能一般是由占具少量存储空间程序来实现。

(刘 平 译)

系统级功能增强控制器 IC

82586 局部网络通讯控制器之所以成为高速局部网的真正的下一代通讯控制器不是因为它有个别的新特色,而是因为在这上面集成了大部分系统级通讯功能。诸如片上直接存储器访问控制、缓冲存储管理、可编程的网络参数和诊断等功能允许设计者迅速地实现价廉、可靠的以太网和其它使用带有冲突检测的载波侦听(CSMA/CD)技术的局部网。

82586、82501 以太网串行接口片和容易得到的收发器结合在一起,将完全实现以太网的物理和数据链路层。尽管别的以太网控制器集成电路也将基本实现这两层国际标准组织规程,但 82586 优于它们的地方是提供可编程的网络管理参数。这允许用户对每种局部网都可以优化控制器的操作,并保证网络的正常运行。

事实上,Intel 在设计 82586 时的目标不仅是为以太网用户服务,而且为任何使用某种形式的 CSMA/CD 的网络服务。因此,对于具有与以太网不同的最大长度和数据传输率的网而言,IC 的许多功能是可编程的。

控制器 IC 的一个主要的作用是作为处理单元的智能接口以减少它的工作负载、保存它的存储容量。该芯片可以看成是一个并行处理器(在图 1 的右边),在它通过串行接口电路接收数据并存储到缓冲器中的同时,它从主机那里取来命令并执行它。

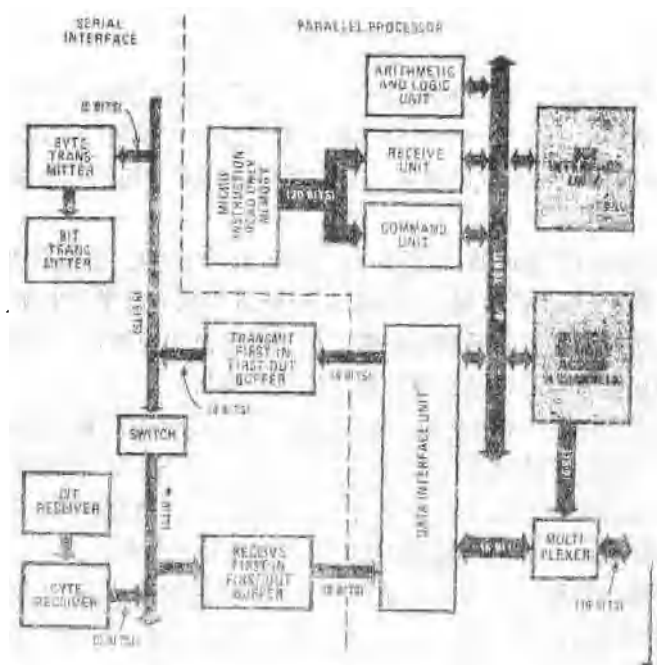


图 1 内部结构

在主机 CPU 和 82586 之间是借助于共享存储器来通讯的。它们之间仅有的硬件连接是控制器用来引起 CPU 注意的中断线和 CPU 用来引起 82586 注意的信道注意线。

一部分共享存储器保留作为双向信箱。信箱的第一个区域存放 CPU 给控制器的指令。

如启动、中止、暂停和继续,和指向由并行处理器执行的命令链表及接收帧区的指针,第二个区域存放 82586 送给 CPU 的信息,如状态数据(空闲、激活、没有接收资源可用等),中断位(例如命令完成、帧接收)和累加记录(如循环冗余检测差错)。

除了信箱外,共享存储器还存放由 CPU 准备,作为 82586 程序的命令链表。采用链表技术,可以构成用于重复执行的循环链表或命令的线性队列。

共享存储器的最后区域是接收帧区。主机 CPU 所需作的事情是准备两个链表来区分这个区域。一个是帧描述符链表,另一个是带有描述符的缓冲区链表。

每个帧描述符有一个向前指针。第一个描述符由信箱引用。而最后一个被标上帧结束位。缓冲区描述符对接收和发送过程基本是一样的。不过,接收描述符有一个包括规定空缓冲区尺寸和链表结束位的域。

当接收帧时,82586 把帧填到缓冲区中,并改变空缓冲区链表的格式。接收缓冲区的链接极大地改善了存储器的使用。没有它,主机必须按帧的最大尺寸(对以太网是 1,518 个字节)来分配存储块。尽管确切的帧的尺寸远小于最大值,但连续的发送会填满缓冲区,而控制器连续收到几个帧时,会没有空间存放。通常,在缓冲链接中,要在处理开销和缓冲转换时间作出折衷。然而,82586 可以在没有 CPU 干涉下执行缓冲链接。

由于采用高性能的 MOS(H-MOS)过程来制造,这个控制芯片有 56,000 个以上的器件,并装在 48 芯双列外壳中。除了并行处理器外,它有另外一个主要的功能块,串行接口(在图 1 的左边)

内部结构

在并行处理器一边,总线接口单元产生总线控制信号以便在共享存储器和 82586 之间传输数据、命令和状态,数据接口单元是一个开关,它把数据从系统总线传到先进先出的发送缓冲区域内部总线中,并把数据从先进先出的接收缓冲区域传到内部总线或系统总线上。

直接存储器存取逻辑是一个地址发生器,它执行 82586 与共享存储器的 DMA 传送。命令单元从存储器中取出命令并把状态信息写到存储器中。命令单元完全控制 DMA 单元,它把起始指针和字节计数装入到 DMA,然后启动它。

接收单元执行接收存储器操作的任务,类似于在命令操作时,命令单元执行的任务。两个单元都从共享只读存储器中取出微指令。

发送缓冲器管理着从并行处理器经数据接口单元流向字节发送器的流量。在执行来自发送缓冲器的命令后,字节发送器通过接收缓冲器送回状态信息。

位发送器将数据换成串行的,然后编码,产生帧检验序列,并发送数据。它也控制类似于调制解调器的握手。位接收器处理前序跳过,地址匹配,差错标志产生、接收帧定界和帧检验序列测试,它将信息转换成并行的,并按字节将它发送给字节接收器。字节接收器将目的地址和各种可能的地址字节比较,如果地址匹配,则它把接收数据送到接收缓冲区。

若没有 82501 以太网络串行接口(ESI)芯片,这个控制器的接口还不完整。82501 是用双极技术来实现的。它被设计来处理信包在收发器间以每秒 10 兆位的速度进行串行发送和接收。

82501(图 2)为它自己和 82586 提供时钟、对发送数据串进行重新定时和曼彻斯特

(Manchester)编码、驱动发送信号到收发器上并进行接收噪声滤波和冲突输入。另外，它处理接收数据串的定时恢复和曼彻斯特解码并提供接收数据、接收时钟、载波出现和冲突出现信号。

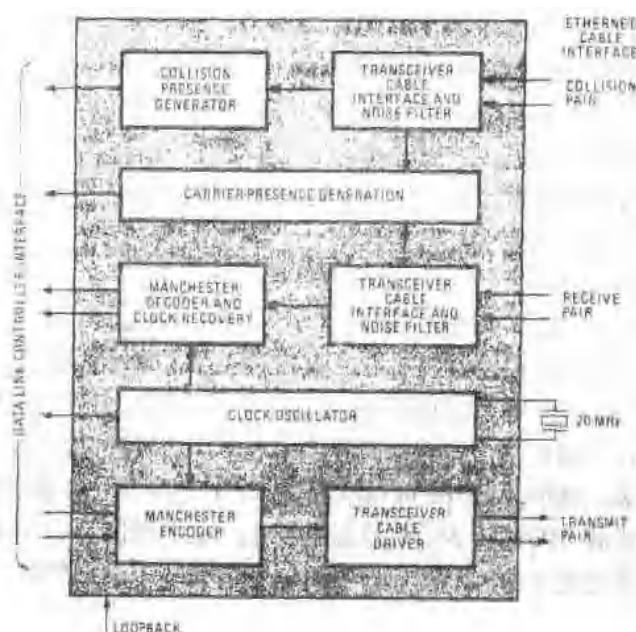


图 2 合作者

由于具有四个片上 DMA 通道，如果满足帧间最少间隔为 9.6 微秒的话(对 10Mb/s 的以太网)，82586 可以接收几个背靠背(back-to-back)的帧。另外，以太网接口和主机接口的管道(pipeline)操作，加上并发的处理单元，为它的性能锦上添花。

这个控制器可以连接高性能的系统总线。支持 10Mb/s 速率所要求的最少数据传输率是 1.25 兆字节/秒。82586 最好和 8 兆赫芝的总线相连。这样总线的传输率为 4 兆字节/秒，多出许多带宽供其它开销和 CPU 处理用。

软件诊断

由于数据通讯网的分布性和异步性，它有可能是非常复杂的，因此，难以定位一个故障。在设计 82586 时，认识到了这个问题，它包括一套改善可靠性和可测试性的特性。所有这些功能都在软件控制下执行。它们不要求任何诊断硬件或任何修改。这个芯片提供的服务有：发送和接收帧的监视、支持整个网络的统计数据的收集和诊断、支持本节点的诊断和测试本身操作的工具。

除了每次发送或接收后送给 CPU 的状态信息外，该芯片还记录 CRC 错和组合错的帧的个数以及由于 DMA 溢出(overflow)或缺乏空的接收缓冲区而丢失帧的个数。

82586 也有收集整个网络统计数据以在网络中定位问题的机理。例如，每个发送帧的状态提供了网络活动指示，如由于信道忙而被抑制的发送、在帧被传送前所遭受的冲突数或由于大量的冲突数而没有帧发送。

该控制芯片可以构造成为不加区分方式，这意味着它捕捉所有帧而不管它的地址。例如，

在一个监视站中就使用这种方式。

每个 82586 还能够确定网络中什么地方有短路或开路的电路(用时域反射法)。甚至可以确定短路或开路电路离控制器的距离。这对寻找故障是一个重要的辅助。

为支持工作站的软硬件测试, 82586 可以构造成内部环路方式。这时, 它和网络断开, 任何发送帧立刻重新被接收, 这路径将指出芯片或该站的问题。

另外, 外部环路结构允许用户测试 82586 和链路本身间的所有外部逻辑。这个芯片也对每个发送帧检验从收发器来的载波侦听和冲突检测的正确性。

为了检验芯片本身的操作, 有一个空命令, 它将引起芯片把它的内部寄存器写到存储器中。对于芯片中不能从外面检验的部分, 如随机数发生器, 一个诊断命令将触发一个自我测试过程。这个过程试验所有不能存取的计数器。

一个以太网节点能用 82586 与 Intel 16 位 iAPx 186 微处理器一起来设计(图 3)。这两个芯片有同样的总线定时和控制要求。这样, 它们可以共享同样的地址锁存器、数据锁存器和总线控制器。

此外, 作为一个选择, 可以用总线裁决器来使设计者能建立一个多系统节点。在这个应用中, 82586 系统时钟由 iAPx 186 内部产生的系统时钟输出来驱动。

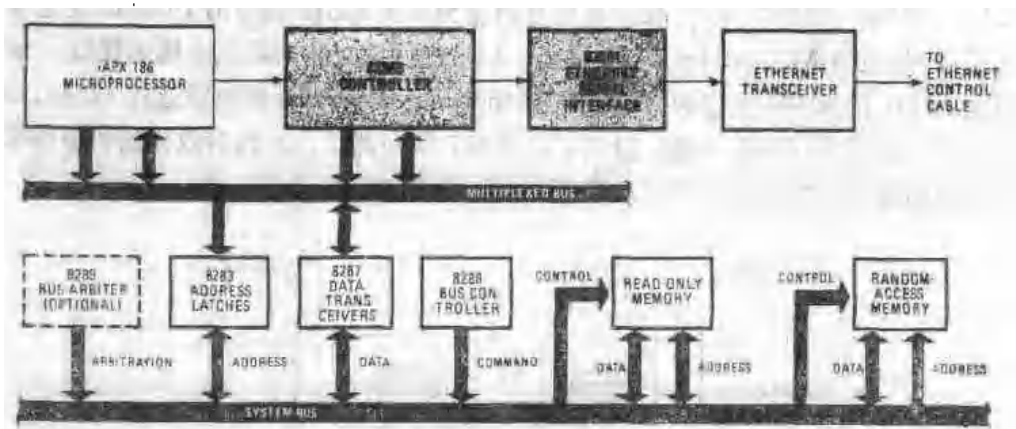


图 3 完整的系统

(刘 平 译)

82501 以太网串行接口

- 与 IEEE 802.3 规范兼容
- 10Mbps 操作
- 可代替 8-12 个中规模集成电路
- Manchester 编码/解码和接收时钟恢复
- 10MHz 发送时钟产生器
- 驱动/接收 IEEE 802.3 收发电缆
- 为防止连续发送的防故障监视计时电路
- 为检测故障和隔离故障的诊断返回
- 与 82586 局域网协处理器直接接口

82501 是以太网串行接口芯片，可与 82586 局域网协处理器在 IEEE 802.3/以太网和非以太网 10Mbps 局域网一起工作。其主要功能为产生 82586 需要的 10MHz 发送时钟，完成发送/接收帧的 Manchester 编码/解码，以及提供同以太网收发电缆的接口。诊断返回控制使 82501 把 82586 发送的信号通过 Manchester 编码和译码电路返回 82586。82586 和 82501 的返回能力联合在一起，提供了通讯接口顺序测试，从而有效检测和隔离故障。芯片上的故障监视计时电路可使该站不锁定在连续传送模式。

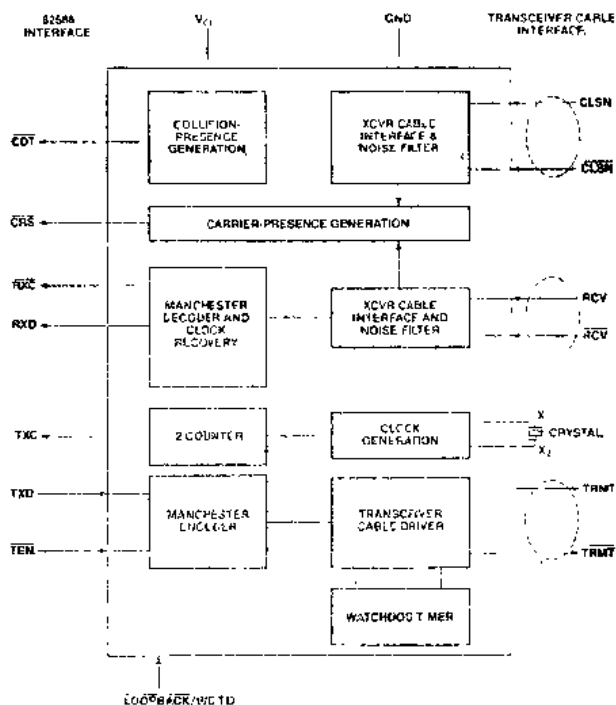


图 1 82501 功能框图

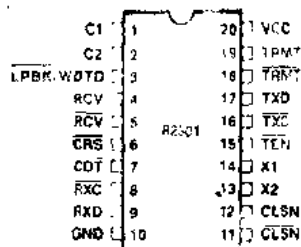


图 2 引脚图

表 1 引脚说明

符 号	引脚号	类 型	名 称 和 功 能
TXC	16	输 出	发送时钟(Transmit Clock) , 上升和下降沿为 5ns 的 10MHz 输出时钟, MOS 驱动电平。提供给 82586 串行发送。
TEN	15	输 入	发送允许(Transmit Enable) , 低有效, TTL 电平, 与 TXC 同步, 允许数据发送到收发电缆上。由 82586 的 RTS 驱动。
RXC	8	输 出	接收时钟(Receive Clock) , 上升和下降沿为 5ns、占空比为 50% 的 MOS 电平时钟。与 82586 接收时钟输入端相连。当锁相环开关从片上振荡器接到输入数据时, 在锁接收开始有最大为 1.2μs 的间断。在空闲时(没有输入帧时), 时钟频率为 20MHz 晶体频率之一半。
TXD	17	输 入	发送数据(Transmit Data) , TTL 电平输入信号, 直接和 82586 的串行数据输出端 TXD 相连。
CRS	6	输 出	载波侦听(Carrier Sense) , TTL 电平, 低有效, 通知 82586 在同轴电缆上有信息传送。当来自收发器的有效数据或冲突信号存在时, 本信号输出。当与 SXC 同步的帧结尾或是冲突存在信号(CLSN 和 CLSN)的结尾被检测到, 本信号被消除。在消除后的 5-7μs 内, 无论在接收对或冲突存在对上有任何信号 CRS 均不会再次发出信号。
RXD	9	输 出	接收数据(Receive Data) , MOS 电平, 直接与 82586 的 RXD 输入端连接, 在 RXC 的负沿时由 82586 取样。在传送到控制器之前, 从收发电缆上接收到的位流是 Manchester 编码。在空闲期间本端维持为高。
CDT	7	输 出	冲突检测(Collision Detect) , TTL 电平, 低有效, 驱动 82586 控制器的 CDT 输入端。在冲突存在对上有任何信息时发出。
LPBK/WDT0	3	输 入	返回(Loopback) , TTL 电平控制信号, 允许返回模式。在本模式, TXD 输入端上的串行数据通过 82501 的内部电路返回到 RXD 端而无需驱动收发电缆上的 TRMT/TRMT 输出时。当 LPBK 有效时, 冲突电路在每次发送结束后被开启, 以模拟冲突测试。芯片上的监视计时器可通过 4K 电阻上拉到 12V 来禁止。
TRMT	19	输 出	发送对(Transmit Pair) , 产生以太网收发电缆差分信号的输出驱动器对。在最后一次跳变后, TRMT 总是正, 差分电压逐渐减到 0V。输出流是 Manchester 编码。
TRMT	18	输 出	