

微電腦系統

原理及檢修

Apple II 原理及檢修
 TRS-80 原理及檢修
 附AIM-16原理及檢修



02	ROM-6
4116	ROM-5
4116	ROM-4
4116	ROM-3
4116	ROM-2
4116	ROM-1
138	138
138	138
259	251

367	6502
367	8T28
367	8T28
138	138
NESS8	74
251	741

GAME

李銘新編譯

微電腦系統 原理及檢修

李銘新編譯

香港電訊出版社

微電腦系統

原理及檢修

譯者：李銘新

出版者：香港電訊出版社

發行者：香港電訊出版社

地址：九龍西洋街122號二樓A座

印刷者：達華印刷廠

地址：香港柴灣工廠大廈10樓

在APPLE最快的方法為IC更換法：(照表一個個派更換)

故 障	備 更 換 IC	故 障	需 更 換 IC
一、鍵盤燈亮，但無聲、無影	A2, A14 B2, B13 C1, C2	十、字體錯誤或變形	A3, A5 B5至B8
二、有聲，影像仍無	A2, A8, A9, A10 B2, B10, B13 C2, C11 D11, D12, D13, D14	十一、游標失常	A3 B2, B3, B11, B13
三、顯示亂區無名牌 (先將鍵盤拔出，將D3至D10, E3至E10, ROM1~5拔出試) (ROM6保留)	A13, B5 B6, B7, B8, B11 C1, C2, C14 C3至C10 E11, E12, E13 F12, F13, F14 H1至H5, H8 H10, H11, H14	十二、喇叭好但無聲	F13 K13
四、記憶體故障其他原因 (ROM, RAM可用 APPLE TEST或 APPLE CILLIN磁碟 測試)	A2, B5, B8 C1, C2, C11 C12, D2, E2 E11至E14 F2及H1	十三、鍵盤良但無輸入	A12 B6, B10 C11 F13
五、有聲、螢幕出現圖案符號 但無本文	A3, A5, A8 A9, A10 B2	十四、板卡插口有良有不良	H2至H12
六、無彩色，其他正常	B12, B13 C13	十五、遊戲搖桿好但不工作	F13 H13, H14
七、螢幕垂直轉動	C13, C14 D13及D14	十六、錄音機好，音質沒放 好，但不工作	F13 H14 K12, K13
八、螢幕垂直傾斜	C13, C14 D13及D14	注意：更換IC時要關機，開機之前要查看IC名號，PIN1標記，及有無未插入之接觸，以防意外發生。IC可在自己機內或朋友機內改換，避免短路IC損壞另機可留心用手按有無發覺異聲。當心，正常工作RAM也很熱。但比近旁特別發熱時即故障，不可插入其他機內。 又舊機及自己裝配機種最易發生接觸不良插座接觸，要每兩週量，如RAM上PIN1-5V, PIN7+12V, 每1C測量。	
九、圖形故障，本文良好	A8至A11 B4, B5, B8, B9 B12, B13 C3至C10, C12 C14, D3至D10 E11至E14 F14, H1, J1		

目 錄

介紹.....	1
APPLE II 微電腦電路分析—概論.....	1
APPLE II 系統特性.....	2
APPLE II 方塊圖.....	3
APPLE II 主基板零件表.....	4
APPLE II 微電腦中央處理器.....	9
APPLE II 記憶結構和 I/O 電路.....	15
APPLE II RAM 解碼電路.....	25
APPLE II 系統時脈與影像控制電路.....	34
APPLE II 故障檢修技術.....	44
APPLE II 檢修表.....	52
APPLE II 線路圖.....	57
系統方塊圖敘述.....	63
記憶器映像.....	65
I. 工作原理.....	68
CPU 地址線.....	68
CPU 資料線.....	73
CPU 控制群.....	74
系統 RAM.....	83
視頻除法鏈.....	89
視頻 RAM.....	95
視頻處理.....	98

2 目 錄

鍵盤	111
輸入及輸出	112
系統電源供給	120
水準 II ROM	124
II. 調整及檢修	126
解體	126
電源校驗及調整	126
部分隔離法	128
記號情況	131
視週除法鏈	137
檢修幫助	140
地址解碼續談	141
匣式錄音機的問題	143
電源部份	146
鉗錫短路	151
EDGE-CONNECTOR PIN	156
附錄：檢修微處理器系統方法	157
附錄：AIM 65 微算機線路說明	175
附錄：AIM 65 故障檢修的程序	196
附錄：TRS-80 線路圖	200
附錄：TRS-80 部份圖	206
附錄：APPLE II 方塊圖	212
APPLE II 部份品特性	

APPLE II

微電腦電路分析

概 論

APPLE II 系統方塊圖介紹

現在開始為各位介紹 APPLE 的方塊圖，不過，筆者是採用簡介的方式，僅僅介紹每一小方塊的主要功用，至於各系統之間的關係在討論電路時再詳為介紹。

下面就來看看 APPLE II 這部微電腦系統的組成方塊圖，如附圖所示。APPLE II 系統特性請看表一零件表請看表二。

電源供應器

本機所需之電源是由外加的交換式電源器 (High Frequency Switching type) 所供應，此種電源供應器能提供相當穩定的電壓，所提供的電壓有 +5V (5A)，-5V (1A)，+12V (2A)，-12V (1A) 共 4 種。這些電壓分別供應到各個電路去。

時鐘脈波產生器

本機的時鐘脈波系統，一共產生四種不同的脈波，這些脈波控制了整個系統的動作及各個單元之間的同步，而這些脈波主要包括了 14.318MHz 及 7.159MHz，彩色參考 3.58MHz 及 1.023MHz 之 ϕ_1 ， ϕ_2 ， Q_0 等各種時鐘脈波，14.318MHz 是本系統的主要振盪頻率，其它頻率的脈波都是由它轉換而來的。7.159MHz 是供應影像處理電路，3.58MHz 是彩色信號 (BURST) 控制時脈。1.023MHz

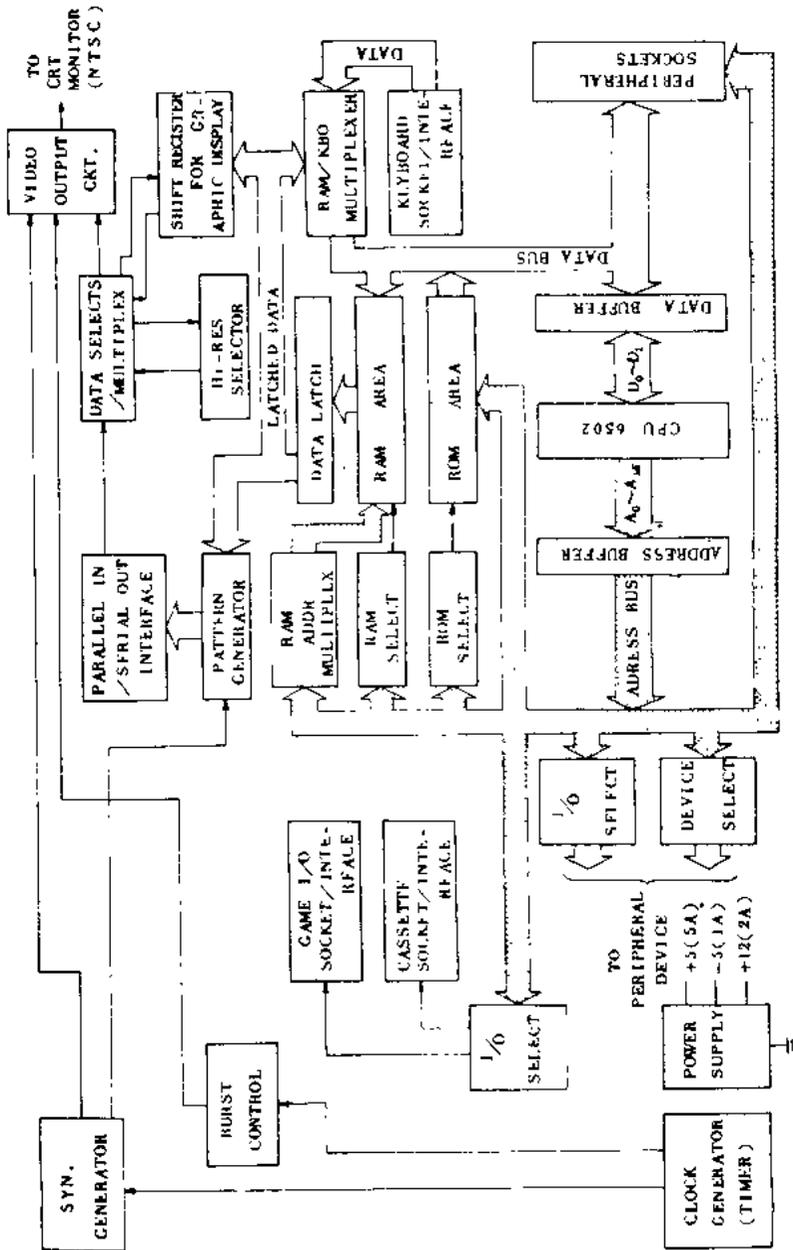
表一 APPLE II 系統特性

①主機：

- (A)標準打字鍵 51 鍵。
- (B)有 Real 及 Interger 的 Basic 語言。
- (C)內附一擴音器增加使用樂趣。
- (D)有 16 K, 32 K, 48 K 的 RAM, 能擴充到 64 K Bytes。
- (E)有 12 K Bytes ROM 含有開機自動執行程式功能, 及 Basic 翻譯器, 並可執行 Assembly 語言。
- (F)8/16 種顏色選擇適合繪製各種圖形。
- (G)八個擴充點隨您的需要而擴充。
- (H)擴充點可接 Parallel, Serial, EIARS-232 C 及 IEEE 488 系列各種週邊裝置。
- (I)有穩壓器的電源供應, 以保存各種珍貴資料。
- (J)有錄音機、顯示器的輸入/出裝置, 亦可接家用電視當顯示器。
- (K)可接 TV Game 控制器, 亦可當輸入裝置。

②軟性磁碟機：

- (A)電源由主機供應, 電壓穩定, 信賴度高。
- (B)每個磁碟機控制板可接兩個磁碟機, 最多可接到三組六個, 隨您的業務量成長而成長。
- (C)有 $5\frac{1}{4}$ " 及 8" 兩種軟性磁碟, 資料存儲由每片 15 萬字元, 適合您不同資料量的需要而選擇。
- (D)可使用 Random 及 quential 檔案, 隨資料不同而設計。



4 微電腦系統原理及檢修

表二：APPLE II 主基板零件一覽表

74LS00	RESISTER 1/8W 5%
74LS02 × 4	10 OHM
74LS04	27 OHM × 2
74LS08 × 2	47 OHM × 2
74LS11	100 OHM × 5
74LS20	150 OHM
74LS32	330 OHM
74LS51	1K OHM × 2
74LS74 × 3	1.5K OHM
74LS86	2K OHM
74LS138 × 4	2.7K OHM
74LS139	4.7K OHM × 2
74LS151	12K OHM × 6
74LS153 × 4	470K OHM
74LS161 × 4	2.2MOHM
74LS166	3.3MOHM
74LS174 × 2	RESISTER ARRAY
74LS175	1K (7) × 3
74LS194 × 3	VR..
74LS195	200 OHM × 1
74LS251	
74LS257 × 5	CAPACTIOR;
74LS259	0.1 UF × 45
74LS283	0.02 UF × 4
74LS367 × 3	47 PF
NE555 × 2	C.
UA741	50 PF × 2
8T28 × 2	OIL
6502	27 UH
4116 × 8 (16 OR 24)	DIODE
2716 × 7	IN 4148
NE 558 (OPTIONAL)	TRANSISTER
CRYSTAL	PNP 2N869A × 2
14. 318MHZ	NPN 2SC372 × 4

Q_1 , Q_2 是系統時脈輸出, ϕ_1 , ϕ_2 相位相反。 Q_3 是控制 PERIPHERAL CONNECTOR 上, 供應 Interface Card 用, 其頻率為 ϕ_1 , ϕ_2 之兩倍。

6502 處理器

處理器是微電腦的中樞, 它包含三類信號, 一個控制各個電路的控制信號, 一個是資料信號及選擇儲存資料位置的位址信號, 這些信號都利用三種不同的接線送出或者輸入, 這三種傳送線都稱為 BUS, 由圖上可以看到在 CPU 6502 左邊虛點圖為 $A_0 \sim A_{15}$ 共有十六條線, 稱為 ADDRESS BUS, 它是專門傳送位址資料, 用來指定記憶器或選擇 I / O 的位置, CPU 的右邊是 D_0 和 D_7 共有 8 條線, 專門傳送資料 (Data), 稱為 Data BUS, 它是雙向的, 可以將 CPU 處理完的資料送出到 Memory 儲存, 或送到 I / O 介面電路, 也可以將 Memory 或 I / O 的資料送回 CPU, 至於控制線 (Control BUS) 由於它要接的元件太多而且分散, 若要全部繪出時, 則整個方塊圖會顯得很複雜, 所以本方塊暫時將全部控制線省略不畫, 等將來在解析電路時, 再作詳細的介紹。

DATA BUS 上的各個系統

DATA BUS 上的各個小方塊之功能:

(1) Data Buffer, 稱為資料緩衝器, 它是一個雙向的緩衝器, 作為 CPU 的資料輸出, 輸入控制, 這個電路一般都由 R / W 信號來控制。

(2) PERIPHERAL SOCKETS, 這是介面電路板 (Card) 的插座, 共有 50 根腳, 幾乎包括了 CPU 所有的信號。在本機內一共有 8 個這種插座, 可以接很多介面電路, 藉以擴充系統的功能, 所以使用起來非常方便。

(3) KEYBOARD SOCKET / INTERFACE, 為鍵盤連接插座, 也

就是鍵盤的信號由此插座連接進來的。

④ RAM / KBD MULTIPLEXER，是 RAM 記憶器與鍵盤 Data 的多工器（選擇器），即 Data BUS 上的信號是要從 RAM 裏或從鍵盤的資料取得，當我們由按鍵輸入資料時，此多工器，是連接到鍵盤資料線上，則鍵盤資料可以送到 Data 線上，可以把 RAM 的 Data 送到 Data BUS 上，以利 CPU 之取用。

⑤ 記憶體，記憶體有 ROM 及 RAM 區域。

⑧ ROM AREA，ROM 之資料只能送出到 Data BUS 上，而無法再寫入。本機 ROM 區有 6 只 2716 共 12 KByte，由 ROM SELECT 來選擇 CHIP。

⑩ RAM AREA，RAM 共有 48 Kbyte，由 24 只 4116 動態 RAM 來組成，是單 Bit 輸出及單 Bit 輸入，24 只 IC 分成 3 組，每只並聯在一起，構成 8bit 的輸出與輸入，由 RAM ADDRESS MULTIPLEXER 及 RAM SELECT 來選擇位址及 Chips。

⑥ DATA LATCH，RAM 的資料輸出後由一個門鎖器（Latch）門鎖住，然後送到圖形產生器及圖形顯示電路，另一方面也送回 RAM / KBD 多工器，經多工器選擇而送到 DATA BUS 上。

ADDRESS BUS 上的各個系統

① ADDRESS BUFFER，CPU 送出 ADDRESS 後，進入位址緩衝器，再送出到 ADDRESS BUS 上。但，當 DMA 時（直接存取記憶器時）CPU 不能控制 Memory，即此時緩衝器將 CPU 與 ADDRESS BUS 隔開，其它時間 ADDRESS BUS 跟 CPU 是互相連通的。

② I / O SELECT，由 ADDRESS 來控制 8 個 PERIPHERAL 中的一個，來做輸入或輸出的工作。一般 PERIPHERAL 電路，如 COMMUNICATION INTERFACE，EPROM WRITER，INTEGER BASIC，DISK II INTERFACE，PRINTER INTERFACE……等。

③ DEVICE SELECT，選擇 8 個 PERIPHERAL 中之一，作 I / O 的動作。例如要 PRINTER 則會選擇到 PRINTER Card。

④ ON BOARD I / O SELECT，此 I / O SELECT 並無外接之電路板 (Card)，而是在主機板上面，用來選擇卡式錄音機之輸入 / 輸出及 GAME 輸入 / 輸出連接插座。

⑤ CASSETTE SOCKET / INTERFACE，卡式錄音機介面電路，到錄音機存、取資料都要經過此電路。

⑥ GAME I / O SOCKET / INTERFACE，利用 APPLE II 玩 TV GAME 時，可利用此電路連接到操縱桿來擔任遊戲動作的控制。

⑦ ROM SELECT，本機 ROM 區有 6 個 EPROM，可用 ROM SELECT 來選擇看那個 CHIP 來作資料輸出到 DATA BUS 上。

⑧ RAM SELECT，本機 RAM 有 48 K，它是用 24 個 4116 來組成的，每 8 個為一排，構成 16 KByte 共有 3 排，由選擇器來選擇 0 ~ 16K，17 ~ 32 K，32 ~ 48 K 等。

⑨ RAM ADDRESS MULTIPLEXER，4116 RAM ADDRESS 只有 $A_0 \sim A_6$ ，而 CPU 之 ADDRESS BUS 是從 $A_0 \sim A_{15}$ 共 16 條線，必須轉換成 4116 適用的位址，所以 ADDRESS 必須經此多工器來解碼。

彩色影像電路的構成

APPLE II 的影像產生電路的構成，包括了 PATTERN 產生器，PARALLEL IN / SERIAL OUT 介面，資料選擇 / 多工器，高解析度選擇器及 GRAPHIC DISPLAY 等電路。一般顯示在電視螢幕上的資料來源有兩種可能，一種是鍵盤上的文字或符號，它們大都被設定在一個 ROM 裏，需要利用到時再取出來顯示，這是個固定的資料。另一種就是繪圖，這是不定形狀的圖形，要顯示時就必須一一從 RAM 裏拿出來，下面就來看看它們的組成。

① PATTERN GENERATOR，即圖形產生器，它是一個ROM，用來儲存鍵盤上各種文字及符號的形狀，當我們按下一個文字或符號鍵時，經鍵盤電路解碼後，成為ASCII碼，出現在Data BUS上，把它存入記憶器RAM裏，並且將此ASCII碼，送到PATTERN產生器ROM的位址BUS上，當作ROM位址的一半資料，而另一半資料由同步信號產生器送來，這樣就可以選到你所按鍵的文字圖形了。然後將並聯的圖形資料送到並聯→串聯電路。

② PARALLEL IN/SERIAL OUT INTERFACE，此電路是一個8Bit SHIFT REGISTER，它的功用是將PATTERN產生器送來的並聯圖形資料改變成串聯方式的輸出（以符合視頻信號傳送的方式），然後將圖形資料送至DATA SELECT選擇器。

③ SHIFT REGISTER FOR GRAPHIC DISPLAY，要顯示美麗的圖案前，必須先將圖案資料一個個存在RAM記憶器內，當CPU下達顯示指令時，使依照順序將DATA從RAM取出來，經過GRAPHIC DISPLAY電路，可作左移或右移，處理圖形顯示是GR或HGR的工作，然後送到DATA SELECT輸出。

④ Hi-RES SELECTOR，高解像度選擇電路，控制著影像的解析度，在低解像度時，畫面圖案線條很粗，但在高解像度時線條就可以很細膩了。

⑤ DATA SELECTS/MULTIPLEX，是選擇PATTERN資料或GRAPHIC的資料。

⑥ VIDEO OUTPUT CKT，視頻輸出電路，它將同步信號(SYNC)，彩色同步信號(BURST)及圖形資料等三種信號混合成爲標準的視頻信號，直接加到MONITOR CRT電視視頻電路，另外還可以加RF變頻器，經過混頻後送到家用電視的天線端。

APPLE II 微電腦

中央處理器實際電路分析

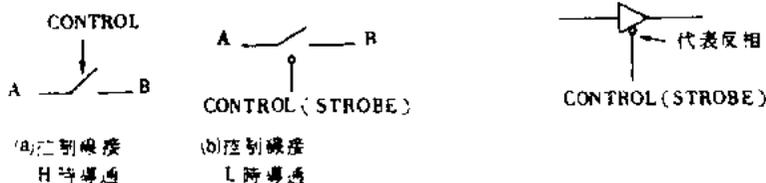
下面就開始為各位詳細的解析APPLE II 電腦系統各部份的結構與動作：

電源部份

由附圖知，6502之電源輸入 V_{cc} （腳8）是接+5V； V_{ss} （腳1和腳21）是接地（GND）。

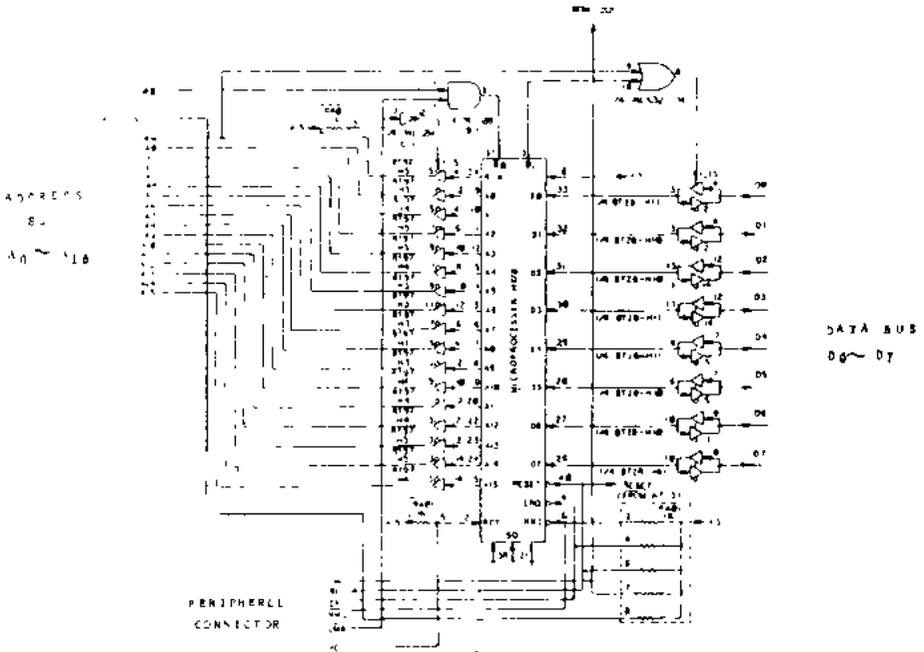
位址匯流排

為了方便說明起見，這裏先介紹一下什麼是三態裝置，所謂三態裝置之簡單電路結構如下圖所示：



以(b)圖來看，當控制線之電位是高(H)的時候，A和B間不接通即A和B之間是處於高阻抗（即斷路）狀態，一般稱為“浮接”，當控制線之電位是低(L)的時候，A和B間被接通，此時若A端之信號為0，則B端為0，反之若A為1則B為1。也就是說經由控制線的控制，可以決定傳送資料（導通狀態），或不傳送資料（不導通狀態）。下面畫出三態裝置的電路符號和其真值表：

CONTROL	A	B	
L	L	L	
L	H	H	→ 三態裝置致能
H	A, B間處於高阻抗狀態		→ 三態裝置失效



APPLE II CPU 電路圖

有了三態裝置的觀念後，下面就來說明一下位址匯流排是如何被三態裝置控制，首先如圖所示 6502 CPU 之 R/W 線和資料匯流排是分別接到三態裝置之輸入端，在此輸入端之信號（0 或 1）能否送到輸出端，則完全由三態裝置之控制線（CONTROL 或稱 STROBE）來控制。從圖上知直接記憶存取（DMA）控制線被接到反相器（C11 74LS04）的輸入端第 13 腳，然後由反相器的第 12 腳輸出來控制三態裝置為致能（enable）或失效（disable），其控制方式如下所述：

(1) 當 DMA-H 時（即週邊裝置沒有對 CPU 發出直接記憶存取之要求），C11 反相器之輸出為 L，所以三態裝置被致能，此時 CPU 便能正常的執行工作，例，當 CPU 在送出 R/W = H（即作記憶器讀取之控制信號）之同時，也送出位址信號（A₀~A₁₅，可選擇 2¹⁶ = 64K

的記憶空間)。或CPU在送出 $R/W=L$ (即作記憶器寫入之控制信號)之同時,也送出位址信號($A_0 \sim A_{15}$)。

② 當 $DMA=L$ 時(即週邊裝置對CPU發出直接記憶存取之要求), $C11$ 反相器之輸出為 H ,所以三態裝置失效,此時CPU之 R/W 控制線及位址匯流排為浮接(高阻抗)狀態。也就是說這時候CPU無法對記憶器作讀出/寫入(R/W)的動作,而是由週邊裝置(如磁碟機)來直接存取記憶器。這裏所謂的直接記憶存取,是因為在這種情形下,CPU是處於浮接(高阻抗)的狀態,即週邊裝置直接進行對記憶器的存取而不經過CPU的控制。如此一來便可以極快的速度,對記憶器存取大量的資料(通常磁碟機即採用此種方式)。

時鐘輸入 ϕ 。

由圖上知直接記憶存取(DMA)和主機板上產生的時鐘脈衝信號(ϕ)同時加到一個及閘(B11 74LS08)的輸入,然後由輸出來控制CPU之時鐘輸入 ϕ 。(37脚)。其控制方式如下:

① 當 $DMA=H$ 時(週邊裝置沒有對記憶器發出直接記憶存取的請求),CPU之 ϕ 輸入完全是由主機板上時鐘脈波信號來控制整個CPU的工作時序,即CPU處於一般的工作狀況下。

② 當 $DMA=L$ 時(週邊裝置對記憶器發出直接記憶存取的要求),此時CPU之 ϕ 輸入恒為 L 。也就是說主機板上之時鐘脈波產生器的信號不能送到CPU,在這時候CPU已將整個控制權交給週邊裝置。

資料匯流排和讀寫控制線

資料匯流排($D_0 \sim D_7$, 8位元)和位址匯流排一樣是連接到三態裝置,但資料是雙向而位址是單向,由圖上知雙向資料匯流排之控制線具有雙向控制作用。例:當控制線為 H 時,則資料由外部向CPU送(而由CPU向外的三態則處於浮接狀態)。當控制線為 L 時,則資料由CPU向外送(而由外向CPU的三態裝置則處於浮接狀態)。上