

CAMAC

多机箱系统的结构

EUR4600e

(分支公路和CAMACA型机箱控制器规范)

上海市电工仪器研究所

一九七七年九月

EUR 4600e
JAMAC 多机箱系统的结构

目 录

1. 引言.....	1
2. 本文件的解说.....	1
3. 分支.....	2
4. 在一个分支公路口子处的线的应用.....	4
4.1 命令.....	4
4.1.1 机箱地址.....	4
4.1.2 站号.....	5
4.1.3 子地址.....	5
4.1.4 功能.....	5
4.2 数据和状态.....	8
4.2.1 读和写.....	8
4.2.2 响应.....	8
4.2.3 命令接受.....	8
4.3 计时.....	9
4.4 请求处理.....	9
4.4.1 分支请求.....	9
4.4.2 L 一级级请求.....	10
4.5 公共控制.....	10
4.5.1 分支起始.....	10
4.5.2 数据路起始、清除、和禁止.....	11
4.6 保留线.....	11
5. 分支操作.....	11
5.1 指令方式操作.....	13
5.1.1 读出操作: 阶段 1.....	13
5.1.2 读出操作: 阶段 2.....	13

A1.7.1	带数据路S1、S2和B的命令方式操作	35
A1.7.2	L-分级操作	36
A1.7.3	不带数据路S1、S2和B的命令方式操作	36
A1.8	由A型机箱控制器执行的命令	36
A1.9	LAM分级器连接器	37
A1.9.1	信号标准	39
A1.9.2	计时—分支请求	40
A1.9.3	计时—L分级器操作	40
A1.9.4	计时—命令方式操作	40
A1.10	脱机状态	40

CAMAC 多机箱系统的结构

EUR 4600e

1. 引言:

在 EURATOM 的 EUR4100e 报告中有定义规定的通路 (Dataway) 是所有 CAMAC 系统的基础。在一个机箱内, 它给出一只机箱控制器 (crate controller) 和一些组件之间相互连接 (interconnection) 的手段。多机箱 CAMAC 系统 (Multi-crate CAMAC System) 可以被组织作为一个或多个更大的结构单元 (structural unit), 被称为分支 (branch)。在分支中有一个分支公路, 给出在七个机箱中的机箱控制器和一个分支驱动器 (branch driver) 之间相互连接的手段。

本技术规范规定了通过一只标准的 132-路连接器, 从机箱控制器和分支驱动器连接到分支公路的信号, 计时 (timing) 以及逻辑的编制 (logical organisation)。机箱控制器和分支驱动器的内部结构以及分支公路的机械结构, 仅对那些影响系统部件之间兼容性 (Compatibility) 的部分作了规定。

影响着硬件和软件兼容性的机箱控制器的一些特性 (feature) 在附录中有更详细的规定。此附录可以用来既可作为一标准机箱控制器 (CAMAC A 型机箱控制器) 的正式技术规范, 也可作为目的在于促进机箱控制器之间一致性 (uniformity) 的一般性推荐。

2. 本文件的解说:

此文件是一份叙述和规定 CAMAC 分支公路的参考资料。有经审定的法文, 德文和意大利文的译文。本文件是最近订正的 CAMAC 技术规范 EUR4100e 的补遗附录, 必须结合起来与之一同阅读。本文件不是 EUR4100e 的替代或修订部分。

本技术规范**的强行条款被写成黑体字,并往往用“必须(must)”一词**

“应该”一词表示一种推荐或优先实施的规范,除非有相反的充分理由,否则应遵循执行。

“可以”一词表示是良好的实践,但是给设计者留有选择的余地。

“保留”一词表示一种特性在ESONE委员会对它没有更完整定义之前决不采用。

为了要求与CAMAC分支公路技术规范的兼容性,任何设备或系统必须遵从EUR4100e规范中的各种强行条款,除了附录1。此外,为了与CAMAC A型机箱控制器有兼容性,要求依照附录1中的强行章节。

采用此技术规范,不需任何执照或批准。

3. 分支(Branch)

多机箱CAMAC系统包括一个或多个分支,每个分支有一个分支公路,此分支公路是作为在一个分支驱动器与几个机箱控制器之间进行相互连接的手段。在每一分支操作期间,分支驱动器能够最多与七个机箱控制器进行通讯。所有分支驱动器和机箱控制器都有标准的分支公路出入口子(port,意思就是网络的入口或出口),借助这些口子把它们连接到公路,每一个口子由一只规定着触头分配和信号习惯的132路连接器所组成,(有65路信号和它们各别的返回线,加上电缆屏蔽)。每一个机箱控制器有二个相同的内部联通的口子,以便使分支可以形成链状的图案,示于图1。如图2所示的其他图案也是可能的,这里的分支驱动器不是在分支的末端,而且几个机箱仅用一个口子来连接。

除了常规的联机(on-line)状态外,机箱控制器还有一个脱

机(off-line)状态,此时它只保留与分支的机械连接而可不顾(和不妨碍)所有分支的操作。如果需要的话,分支驱动器能够识别(recognise)那些与联机机箱控制器结合一起的机箱的地址。

分支操作的基本方式(mode)是命令方式(Command mode),分支驱动器通常是与一个系统控制器或计算机相联系的。在每一次分支操作时,发出一个命令,此命令包括在选择一个或几个机箱控制器的机箱地址信息,每个被寻址(addressed)的机箱控制器接受从分支公路来的命令,并产生相应的数据路命令(站号station number,子地址sub-addressed,和功能function)。当读出操作时,由一个组件在数据路读出线上发生数据信号,再由机箱控制器把它传递到分支公路的数据线上,并为分支驱动器所接受。当写入操作时,分支驱动器在分支公路上发生数据信号,并由机箱控制器把它们传递到数据路写入线,为一个组件所接受,当其他命令操作时,没有什么读出或写入数据的传递通过分支公路。

分支有二个请求处理特性使分支驱动器可响应来自组件的LAM信号,对单级(single-level)请求处理,只表示请求的出现,而不去鉴别它们,机箱控制器把所有LAM信号组合成一个公共的分支请求信号,对多级(multi-level)请求处理,允许分支驱动器鉴别24种不同的请求。这里有L-分级方式的分支操作,分支驱动器发出一个L-分级请求(request)(典型的如收到分支请求信号的结果)和每个联机机箱控制器,由选择或重新排列LAM信号形成-24位L-分级字码来响应。所有机箱的L-分级字码在分支公路上被组合起来,并提交给分支驱动器。

在一个分支公路出入口,数据线采用命令方式在机箱控制器和分支驱动器之间可作任意方向的信息传递。这些线也可用来载送(convey)L-分级方式的请求模式。

通过一个分支公路口子的任何方式的传递,都由联锁计时信号来控制,这些信号自动地调整每一个分支操作的计时,以适应实际的传输延迟和所遇到控制器的性能。

起始(initialize)就是通过分支公路口子被发送到数据路

的唯一的公共控制信号。

4. 在一个分支公路口子处的线的应用

在一个分支公路出入口的每一条线必须按照下列几个章节所详述的强行要求来使用。表 1 表示名称, 标准标记和信号的来源。在出入口处的线用词头 B 以与数据路的相应线相区别, 例如由数据 F 线所载送的功能码, 而在一个分支公路出入口处的线就用 BF。

4.1 命令

命令信号是用来控制命令方式的操作, 这时在 BG 线上 (见 4.4.2) 的信号必须处于“0”状态。它们在分支公路口子处的 BCR, BN, BA 和 BF 线上由分支驱动器来发送

4.1.1 机箱地址 crate address (BCR1-BCR7)

当任何分支操作时, 能被寻址的七个机箱控制器必须各与一不同的 BCR 线相结合, (虽然所有分支公路口子都已备有全部七个 BCR 线)。

因此, 每一机箱控制器必须包括选择对应的 BCR 线 (参阅如 BCR1); 所用的手段, 犹如一只开关, 或补码 (patch) 连接, BCR 线对机箱的分配不一定要与分支内机箱的机械排列有什么关系。为了选择几个机箱同样的操作, 分支驱动器允许同时在多于一条以上的 BCR 线上发生信号。

建议机箱控制器应该包含一种防止被选 BCR 线上乱真信号的手段, 例如, 可以用积累法 (integration) 来正定 (conditioned) 引入的 BCR 信号或由此而来的一个内部信号。

在后面 4.3 节中可以看到, 每一个机箱控制器不仅配有一条

B C R线，而且还有七条B T B线中相应的一条线。

如果不止一个联机的机箱控制器接到同一条B C R线上的话，则分支就不处于有效的操作条件，一种减少产生这种危险的措施，在5.4节中提出。

4.1.2 站号 station Number (BN 1, 2, 4, 8, 16)

在这五条线上的信号，表示在被选定的一个或几个机箱内所用的二进制码站号，并应由机箱控制器来译码。在一个机箱控制器中32个码的分配表示在表II中。

机箱控制器至少占用一个普通站。寻找其余23个普通站的地址，就要有各自的站号码。此外，有一些所有普通站的，或由一个站号寄存器(SNR)的内容所指示的那些多地址码。还有二个站号码是机箱控制器及其扩展(可以不装在机箱内)的地址。

4.1.3 子地址 Sub-Address (BA1, 2, 4, 8)

在一次以命令方式操作时，在这四条线上的信号必须被一个寻址的联机机箱控制器重新发送到数据路的子地址线(A1, 2, 4, 8)上。

4.1.4 功能 function (BF1, 2, 4, 8, 16)

在一次以命令方式操作时，这五条线上的信号必须由被寻址的联机机箱控制器重新发送到数据路的功能线(F1, 2, 4, 8, 16)上。

表 I, 分支公路出入口处的信号线

名	称	标 记	产 生 来 源	信号线	用	途
命 令	机箱地址	BCR1-BCR7	分支驱动器	7	每一线标分支中一个机箱地址	
	站 号	BN1,2,4,8,16	"	5	二进制编码站号	
	子 地址	BA1, 2, 4, 8	"	4	同数控制路 A 线	
	功 能	BF1,2,4,8,16	"	5	" F "	
数 据	读 写	BRW1-BRW24	分支驱动器 (W) 或机箱控制器 (R, GL)	24	用于读数据, 写数据, 和 L - 分级	
状 态	响 应	BQ	机箱控制器	1	同数控制路 Q 线	
	命令接收	EX		1	" X "	
计 时	计时 A	BTA	分支驱动器	1	表示命令的存在等	
	计时 B	BTB1-BTB7	机箱控制器	7	每条线表示从一机箱控制器等的数据的出现	
请求处理	分支请求	BD	机箱控制器	1	表示请求的提出	
	L-分级请求	BG	分支驱动器	1	请求 G-L 操作	
公共控制	起 始	BZ	分支驱动器	1	同数控制路 Z 线	
保 留		BV1-BV7		7	备将来需要用	

表II 用于机箱控制器的站号码

N 码	用 途	B, S1, 和 S2	注
N(0)	保 留		
N(1)-(23)	标址相应的普通站	是	控制器占用的普通站 不用标志地址
N(24)	标址预选的普通站	"	
N(26)	标址所有普通站	"	
N(28)	仅标址机箱控制器	"	
N(30)	仅标址机箱控制器	否	无数据路操作
N(25, 27, 29, 31)	保 留		

4.2 数据和状态 status

4.2.1 读和写 (BRW1-BRW24)

此24条线是在以命令方式读出的一些操作中，用于将来自被寻址的一些机箱控制器的数据发送到分支驱动器，如以BRW1对应于数据路R1，等等，它们也用于以命令方式写入的一些操作中，将数据从分支驱动器发送到机箱控制器，如以BRW1对应于W1，等等。在L-分级方式中，它们也将来自分支中所有联机机箱控制器的请求模式发送到分支驱动器。在命令方式写入操作时，这些线所产生的“1”状态输出，对一些分支驱动器是禁止的，而在L-分级方式的一些操作和命令方式读的一些操作中，对一些被寻址的联机机箱控制器是禁止的。

4.2.2 响应 Response (BQ)

在一次伴有数据路操作的命令方式操作时，每个联机及被寻址的机箱控制器，必须产生对应于数据路Q的BQ ($BQ=Q$)。当一次不伴有数据路操作，测试机箱控制器一种特征状态的命令方式操作时，机箱控制器必须发出适当的BQ响应。在所有其他时间，机箱控制器必须发生 $BQ=Q$ 。在分支驱动器BQ线上的信号是来自所有机箱控制器信号的‘或’ (OR) 组合。

4.2.3 命令接受 (BX)

在一次伴有数据路操作的命令方式操作时，每个联机及被寻址的机箱控制器，必须产生与数据路X相对应的BX ($BX=X$)。当所有其他命令操作时，如果接受命令，机箱控制器必须产生 $BX=1$ ，如果不接受命令，则 $BX=0$ ，在分支驱动器BX线上信号是来自所有机箱控制器信号的‘或’ (OR) 组合。

4.3 计时 (BTA, BTB₁-BTB₇)

所有命令方式和L-分级的分支操作的计时,都是由分支计时信号来控制的。分支驱动器由公共的BTA线的信号来启动操作,每个被寻址的机箱控制器用它各自BTB线上的信号来响应。在每一分支公路出入口处都有全部七条BTB线,但每一机箱控制器使用与BCR线相对应的BTB_i线;用这些线,它可以被寻址。

每一联机机箱控制器,在不是被寻址时,必须产生BTB_i=1。这样,分支驱动器(及其他机箱控制器)能够在BTB线中识别联机机箱(BTB_i=1)和脱机或空缺机箱(BTB_i=0)(见5.4节)

分支驱动器产生BTA=1表示在其口子上正出现一个命令或L-分级询求,并且保持此信号直到它已经接受了最终的BRW或BQ信息,当分支操作时,每一机箱控制器产生BTB_i=0,那时已建立起数据或BQ信息。

计时信号必须通过原或门(OR)输出来产生,而且一定要有 $100 \pm 50 \text{ ns}$ 范围内的10-90%的信号过渡时间。

这里被推荐的机箱控制器应包括一种在BTA线上防止乱真信号的手段,例如引入的BTA信号或由此得到的内部信号,可以用累积法来正定。

全部计时顺序在第5节中介绍。

4.4 请求处理 Demand Handling

从分支任一部分的单元来的LAM(L)信号,典型性的是要求能产生一个适当的命令或命令顺序,所以,分支有二种请求特征:一种是伴有分支请求信号,另一种是伴有L-分级询求信号。

4.4.1 分支请求 Branch Demand (BD)

每一机箱控制器能产生一个请求信号,它是数据路上的L信号的逻辑函数,并通过一个原或门(OR)连接到公共分支请求线(BD)。BD信号可变化的时间是不受约束的。因此,其10-90%的过渡时间必须在 $100 \pm 50 \text{ ns}$ 的范围内。在机箱控制器的控制站上的L信号

达到维持“1”或“0”态的时间，与在同一机箱控制器的分支公路出入口上的BD信号达到维持对应的“1”或“0”态时间之间的延迟一定不能超过400ns。

这一最大延迟可以一部分由于机箱控制器，一部分由于处理L信号的一些其他单元所引起；（例如：与A型机箱控制器一起的LAM分级器）。关于A型机箱控制器的最大延迟在附录A1.9.2中有规定。

4.4.2 L-分级询求(BG)

分支驱动器由产生L-分级询求信号(BG)来启动L-分级方式的操作，伴有BCR信号到所有联机箱。每一个被寻址的机箱控制器在BRW线上产生-24位L-分级字码，而分支驱动器读出这些字码的OR-组合。在每一机箱中的数据路L信号是分级的，以选定有关信号，并分配它们到L-分级字码适当的位。

分级过程可以这样来组织，例如由分支驱动器读出一个字码，表示哪几个机箱需要注意，或者需要哪些动作，（诸如程序中断或自激传递）。如果来自分支的L-分级询求在字码中优先安排的话，为了统一性起见，建议在BRW(n+1)线上的询求应当比BRW(n)线上的询求有优先权。

A型机箱控制器给LAM信息又提供一附加的存取手段。（见A1.9.4和表IX）。

4.5 公共控制

4.5.1 分支起始(BZ)

分支起始信号(BZ)是由分支驱动器产生的，并比分支中其它信号有绝对的优先权。常规分支计时信号不与BZ一起使用，为了使机箱控制器能鉴别短持续的乱真信号，分支驱动器必须维持BZ=1的时间最小为10ps，在随后的5μs期间，一定不能产生一个L-分

级或命令方式操作。

4.5.2 数据路起始 (Z), 清除 (C) 和禁止 (I)

一个机箱控制器, 正在接收一持续时超过一最小值 (定为 $3 \pm 1 \mu s$) 的分支起始信号时, 必须如 EUR4100e 要求的那样, 与占线 (B) 和选通脉冲 S2 一起产生数据路起始 (Z), 除了 B 和 S2 是必须遵循的, S1 的产生是随意的, 并且不依赖接到数据路的其他单元。

所有机箱控制器必须包括一些产生数据路清除 (C) 和禁止 (I) 信号的手段。

对数据路公共控制信号清除和禁止没有分支公路线。一个机箱控制器应该产生数据路 Z 和 C 信号。同时, 按照表 IX 所规定的命令方式操作产生和去除数据路 I。

一个机箱控制器按照前面板的信号也可产生数据路公共控制信号, 除非专门加以禁止 (如 A 型机箱控制器)。

4.6 保留线 (BV1-BV7)

为了将来的需要, 在所有分支公路出入口都备有信号和返回线。在大于一个出入口之处, 如机箱控制器中, 这些保留线必须跨接在相应的接点之间连接起来。

由 ESONE 委员会对这些保留线将来作出任何的分配, 将按次序 BV7, BV6, ……一直下去。

5. 分支操作

所有经过分支公路出入口的信息传递 (读数据和写数据, C、X 和 GL 都被组织成分支动作。每次操作的计时, 是由分支计时信号

BTA和BTB1-BTB7来控制，而且可以被分为如表Ⅲ和Ⅳ与图3和4所规定的那样4个阶段。(phase)

阶段1时，分支驱动器在其出入口处呈现出一个或几个机箱地址，或被包容在一命令中（如果命令要求与写入数据一起），或伴随一个GL请求。经过一段延迟，补偿了信号歪扭skew失真后，它产生 $BTA=1$ 以开始以下一个阶段。

阶段2时，每一被寻址的机箱控制器对 $BTA=1$ 作出响应，或者是由命令所要求的起始数据路操作，并在呈现出Q，X和某一读出数据或者是由呈现的GL信息。然后在其个别的BTB线上产生 $BTB_1=0$ 。当分支驱动器从所有被寻址的机箱控制器接收 $BTB_1=0$ 时，它开始下一阶段的工作。

阶段3时，分支驱动器引入一段延迟以补偿信号歪扭失真，然后接受Q，X和读出数据，或GL信息。它产生 $BTA=0$ 以开始下一阶段的工作。

阶段4时，每一被寻址的机箱控制器对 $BTA=0$ 作出响应，或者是以完成数据路操作并去除出现在出入口的Q，X和读出数据，或者是以去除GL信息。然后，在其各别的BTB线上产生 $BTB_1=1$ 。

当分支驱动器已从所有被寻址的机箱控制器接收了 $BTB_1=1$ 时，它就结束阶段4，于是可自由地开始另一个分支操作，可以是立即操作（此时新的命令，写入数据或GL请求信号是建立的）或容后操作（此时，存在的信号是除去了）。

整个操作中，对应于“脱机”或空缺的机箱控制器的一些BTB线保留在“0”态，而那时对应于未被寻址的联机机箱的，则保留“1”态。

每个阶段的计时，是由计时信号的序列自动调节，去适应发生在公路上的实际信号延迟，以及机箱控制器的响应时间，等等。

对于以命令方式操作的计时间序列，在第5.1节中有详细描述。GL操作在5.2节中描述。

实际上，各种分支，命令和数据信号未必会有相同的传输延迟，这种信号歪扭失真问题在5.3节中讨论。

如果分支驱动器或被寻址的机箱控制器不能响应正确序列中的计时信号,则将不能完成分支的操作。这样,分支驱动器应当包括一些“时间已过”形态的特征。去检测在一定时间内未被完成的操作,从而能采取适当的措施,可根据5.4节中说明的识别这些机箱的方法对操作采取预防措施,否则由于寻址的空缺或脱机机箱控制器,这些操作将失误。

在被寻址的机箱中,分支公路操作和数据路操作之间的关系,必须满足表Ⅲ和EUR41000的要求。

数据路选通脉冲(S1和S2)和分支计时信号(BTA和BTE)的相关计时,用于A型机箱控制器的有详细的规定(见A1.7节)。在其他机箱控制器中,相关计时取决于例如是否存在数据和指令的寄存器等。

5.1 指令方式操作

指令方式操作的序列表示在表Ⅲ中(见下)

下面几节详细说明一次读出操作的四个阶段,并略述与其他操作不同的较少部分。在任何操作中,都可有一个或较多的机箱被寻址。

5.1.1 读出操作:阶段1

一次读出操作(功能码0-7)时的序列,在图3中说明。

阶段1包容分支驱动器中的动作,它将整个指令(BCR, BN, BA, BF(0-7))放列在其出入口子上,然后,经过一次校正扭歪失真的延滞后(参阅5.3节),产生BTA=1来启动阶段2。

5.1.2 读出操作:阶段2

经过分支公路的传输延迟和信号过渡时间以后,每个机箱控制器收到指令信号,然后,待它们稳定时,接受计时信号BTA=1。阶段2包容所有寻址的机箱控制器中的动作。

每个寻址的机箱控制器($BCR_1=1$)用开始一次数据路操作的计时时序来响应BTA=1。图3中,数据路操作是由累积法正定后的BTA所启动的。正如4.3节所介绍的那样,当这次操作的 t_0 时(见EUR41000图9)必须产生数据路占线(E)和指令信号。

建议应在机箱控制器已经收到 $BTA=1$ 时, 产生 B 和 N 信号 (由译码 $B.N$ 信号而来), 虽然 A 和 F 信号 (从对应的 BA 和 BF 信号中再产生) 可以早些产生 (见图 3 和 4)。

寻址组件用发送 t , 时建立在数据路上的 Q , X 和读出数据来响应指令 (见 EUR 4100e 图 9) 这些信号是由机箱控制器在其分支公路的出入口上再产生到 BRW , BQ 和 BX 上, 并被保持在阶段 3 期间 (如果指令寻址机箱控制器中的一个寄存器, 就不需要通过数据路传递读出数据和 Q 信息)。当控制器发出了 BRW , BQ 和 BX 这些信号时, 它就产生 $BTB_i=0$ 。

当分支驱动器从所有寻址的机箱收到了 $BTB=0$ 后, 在晚一些时间, 它就启动阶段 3。图 3 表示从一特定的机箱来的 $BTB=0$, 以及从其它寻址机箱来的早些与晚些的 BTB 信号。分支驱动器等待最后的 BTB 信号。例如, 它可以检测以下条件:

$$(\overline{BCR_1 + BTB_1}) \cdot (\overline{BCR_2 + BTB_2}) \cdots (\overline{BCR_7 + BTB_7}) =$$

因为每个未寻址机箱 $BCR_i=1$, 所以就略去 BTB_i 状态。因为每个寻址机箱 $BCR_i=0$, 所以只有当 $BTB_i=1$, 才能满足此条件。

5.1.3 读出操作: 阶段 3

在阶段 3 中, 分支驱动器引进一个修正信号扭歪失真的延迟, 然后, 采取某种接受来自 BRW , BQ 和 BX 线上的信息所必需的行动。当它接受了此信息, 就产生 $BTA=0$ 去启动阶段 4。

5.1.4 读出操作: 阶段 4

每个寻址机箱控制器在晚些时候接到 $BTA=0$, 然后, 自由地变换它的信息输出到 BRW , BQ 和 BX 线上。在阶段 4 中, 机箱控制器采用完成数据路操作所必须的任何其它的动作, 这可能由于寻址组件为响应选通脉冲 S_2 的动作而导致读出数据和 Q 信号的变换。

(见图 3 中的折线)

在数据路操作 t_9 的结尾时, 机箱控制器去除数据路 B 和 N 信号。它还去除任何输出到 BRW , BQ 和 BX 线上的“1”状态, 如果在数据路和分支公路的一些线之间它带有闸门的话, 在数据路操作 t_9