

COMMODORE公司

PET 剖析

广西科学院计算中心

## 译者序

本书比较详细地介绍了Commodore公司的PET微型机，其中包括PET操作系统，微处理器，各接口芯片和各端口。书中着重叙述了各部件的联系及工作过程，并列举了一些使用该微型机的技巧，有一定的参考价值。

本书由吴地兴、符华儿、刘连芳、刘建和唐贵松翻译，吴地兴、符华儿校对。由于水平有限，错误之处一定不少，请读者批评指正。

一九八二·三

# 目 录

<b>第一章 系统硬件</b> .....	( 1 )
基本部分.....	( 1 )
中央处理器.....	( 2 )
存储器.....	( 5 )
输入和输出.....	( 10 )
图象显示电路.....	( 14 )
PET系统.....	( 15 )
<b>第二章 6502微处理器</b> .....	( 17 )
概要.....	( 17 )
累加器和算术单元.....	( 18 )
处理器状态寄存器和标志.....	( 22 )
分支、转移和程序计数器.....	( 24 )
寻址方式.....	( 26 )
变址寄存器和变址寻址.....	( 27 )
堆栈寄存器和它的应用.....	( 29 )
中断.....	( 31 )
数据修改指令.....	( 33 )
PET机器代码.....	( 34 )
掌握汇编和写机器代码程序的某些技巧.....	( 36 )
<b>第三章 PET操作系统</b> .....	( 43 )
PET BASIC 的子程序.....	( 43 )

变量存贮映象	( 44 )
BASIC记号	( 79 )
程序存贮的格式	( 83 )
覆盖	( 85 )
数据存放	( 87 )
数字与字串变量	( 89 )
数组	( 90 )
无用单元收集	( 93 )
给BASIC增添命令	( 95 )
跟踪	( 97 )
<b>第四章 用户口</b>	<b>( 101 )</b>
端脚 1—12 及其使用	( 101 )
并行用户口端脚 A—N	( 104 )
6522通用接口	( 105 )
使用并行 I/O口	( 106 )
6522同步交换	( 120 )
6522中的寄存器概要	( 133 )
<b>第五章 IEEE 口 和6520</b>	<b>( 139 )</b>
6520及其寄存器	( 139 )
PET键盘	( 142 )
盒式磁带机	( 152 )
IEEE口, IEEE讯号和命令	( 163 )
图象显示, 双密度显示技巧	( 184 )

## 第一章 系统硬件

任一计算机系统，不管其规模如何，都只由四个基本部分组成。它们是1)中央处理器，2)存贮器，3)输入，4)输出。

### 基本部分

中央处理器即CPU可近似地看作计算机的“大脑”。正是在CPU内部进行指令处理和算术运算的。计算机其它部分的工作也由CPU控制。计算机把已经给出的指令和指令据其而操作的数据贮存在存贮器之中。存贮器划分为两类，主存贮器(主存)和辅助后备存贮器(辅存)。机器执行其当前任务所需要的所有指令和数据存在主存中。辅存为数据或指令集提供永久的存贮，它们可能在稍后被计算机需要。在PET中，辅存或由盒式磁带机或由软磁盘设备所组成。在盒式磁带机中，数据和程序被存在磁带上，在软磁盘驱动器中，它们被存在磁盘上。当需要时使用这些设备，就可以把辅存中的内容调进主存中。

输入使人们能够把指令或信息—数据送入计算机的主存。输入最普遍使用的是象键盘那样的打字机。然而，除了键盘之外，还有其它手段的输入，可以从一个开关的闭合，从测试仪器的一个接口或甚至从另一台计算机输入。当信息和指令从辅存传送到主存时也使用输入。

输出是计算机用来显示其计算结果的。这可由若干种设备之一—电视屏幕，打印机或把主存的内容输出到辅存来进行。正如输入的情况一样，输出可以送到一个设备诸如一盏灯、由这台计算机控制的仪

器接口或另一台计算机。

这些就是任一台计算机的基本部分，图1说明了它们怎样连接在一起以及它们和用户如何相互影响。我们现在更详细地考虑这四个基本部分在PET中是如何实现的。

## 中央处理器

在PET中CPU的主要部件是6502微处理器。该器件的内部功能在第二章我们将更详细地讨论。现在把这个40个脚的集成电路视为一个“暗盒”，因为我们所感兴趣的只是其输入和输出。这40个脚可以分成不同的四组，有八条数据线，16条地址线，10条控制线和3条电源线，剩余的3条IC脚是不连的，它们没有什么作用，6502的框图如图2所示。每一组线构成了一条所谓“总线”，可以把总线定义为一组用来在一个系统的设备之间传送二进制信息的并行通道。

用“地址总线”来把由微处理器生成的地址传送到存贮器以及输入／输出(I/O)设备的地址输入端。PET的地址总线是单向的，因为除了图象显示电路之外，6502是系统的唯一能够生成地址的部件。由于有16条地址线，所以处理器可以存取，即读或写多达 $2^{16}$ 即65536个存贮器字、I/O寄存器字等。只要你看PET的CPU电路图，你会注意到地址线A0—A15分成两组。低端的12条线 A0—A11连到一个单向缓冲器，其目的是提高每条地址线的有效功率。然而，高端的四条地址线连到一个多路转接译码器，这样就把在此四条地址线上的二进制数进行译码，而在对应于这个二进数的十六条输出线中的那一条线上给出输出。这种功能是把存贮器划分为十六块，每块为4096字节，每一块可以用多路转接译码器输出线中的一条来选择。当我们看到存贮器电路时就会明白为什么要这样设计。

“数据总线”由八条双向数据线组成。在“WRITE”(“写”)操作期间，这些线把数据从处理器传送到由地址线选择的存贮单元。在“READ”(“读”)操作期间，把数据从存贮器沿着同一条线传送到处理器。就是这样用数据总线把所有的数据或指令传送到处理器，存贮器和外围I/O芯片，以及从处理器、存贮器和外围芯片中把数据传送出来。和地址总线一样，数据线在离开微处理器或存贮器芯片时没有足够的功率来启动它们正要把数据传送给的设备。因此，用双向缓冲器来提高数据总线上的功率。

为了了解构成“控制总线”的控制线的操作，我们必须分别看看各条线。在PET上，仅用这些控制线中的5条或6条，如果我们看了所有的十条线，那将会受到启发，因为有助于阐明机器的一些局限性。由于数据总线是双向的，不管是“读”或“写”存贮器，还是要“读”或“写”I/O，必须有给存贮器或I/O传输信号的一些方法，以便告诉存贮器或I/O将产生哪一个方向的数据传送。这种功能由四条控制线的第一条来完成，它从处理器输出R/W，即读／写信号。当这条线是高电平(即，当可测的电压高于2.4伏时)时将数据从存贮器传送到处理器。如果R/W(读／写)线是低电平，那么处理器将把数据写到存贮器。

处理器必须不仅能确定数据传送的方向，而且能定时传送。如果处理器不要求数据，数据送到处理器是无用的。定时由系统时钟来进行并需要两条控制线。 $\phi_0$ 线是从时钟生成电路输入到微处理器的时钟，而 $\phi_2$ 是输出到存贮器的时钟等等。所谓两相时钟系统由两列非重迭方波组成，其一在 $\phi_0$ 线上( $\phi_1$ 线是相同的，但在PET上不使用)，另一个在 $\phi_2$ 线上。 $\phi_0$ 和 $\phi_1$ 被称为PHASE ONE(相1)时钟脉冲，而 $\phi_2$ 为PHASE TWO(相2)时钟脉冲，在PET上这两条线的时钟频率都为1M(兆)Hz。当在相1线上有一个正的脉冲时，所有地址线改变

状态，当在相2线上有一个正脉冲时，则传送数据。

第二组的三条控制线都输入到处理器，用它们来强使处理器执行一个从预先确定的内存单元开始的程序，它们中的第一条是RST即RESET（清0）线，当第一次开机时，用它来初始化处理器。显然，当第一次给微处理器通上电时，它的所有内部寄存器的内容都是未知量。因此处理器没有办法知道内存中的那一个单元是程序的开始（假定，象PET操作系统和BASIC一样，该程序被存在只读存储器中）。这就是清除线及其有关的电路和软件的功能。

PET上的清0电路由一个555型的记时器（定时器）IC组成，按照这样的方式接线以至于当第一次通电时，清0线维持一段足够时间的低电位，让PET的电路达到完全充电状态，然后清0线变为高电位。此时，处理器延迟六个时钟周期。然后，它开始执行一个程序，其起址存于内存单元65533和65534中。这两个地址被称为总清向量。在使用旧ROM的机器中，把该向量设置为十六进制的FD38，而在新ROM机器中，则置为FCD1，这是加电总清子程序的起始地址。

然而，在执行一个程序之前，用清0线来初始化处理器。两条中断线使处理器停止执行当前程序，并从一个指定的单元开始执行一个新程序。这两条线名为IRQ（中断请求）和NMI（不可屏蔽中断）。NMI线在8K PET上不能执行，但用户在16K和32K机器的内存扩展口上可用它。在动态RAM机器上，NMI线的可访问性对用户是非常有用的，它使用户易于通过接口连接需要中断的电路。

PET上的IRQ线非常重要，因为整个系统是围绕着中断的使用来设计的。键盘扫描，读带和写带以及内部时钟的修正都由中断控制。无论什么时候，中断线从高电平变为低电平状态时，处理器将完成当前的指令，把该指令的地址存放在用于这种用途的预定的内存区域

中。然后处理器将开始执行其起址存于内存最顶端的两个被称为中断向量的字节65535和65536中的程序。旧 ROM 机器的中断向量的内容是十六进制E66B，新ROM机器为十六进制E61B，这就是中断服务子程序的起址。NMI使用单独的中断向量，地址为65531和65532，其内容为十六进制FFFC。中断一般由 I/O 设备产生，当通过向处理器发讯号表明目前在一个设备上有输入时，就表明该 I/O 设备产生中断。因此，一个中断服务子程序是读该 I/O 设备的输入寄存器及把这个值存放于一个专用单元的程序。在做了这些之后，我们希望处理器继续执行原来的程序，可以这样实现这一点：使中断服务于程序的最后一条指令是从中断返回的指令。NMI和IRQ线之间的唯一区别是程序员可以使 IRQ 线失效，而 NMI 线上的输入将始终使处理器产生中断。

剩下的三条控制线，RDY即READY（就绪）输入，输出 SYNC（同步）和S·O即Set Overfeow(置溢出) PET都不使用。当RDY线为低电平时，将使处理器处于停机状态，此时，处理器不执行任何指令，直到 RDY 线变为高电平时为止。RDY线，象NMI线一样，在动态RAM机器的存贮器的扩展连接口上可得到。但旧 8K 机器上没有。在取OP—CODE(操作码)相1( $\phi_0$ )期间，一个脉冲出现在 SYNC 输出线上并在该周期的剩余部分维持高电位。可以把 SYNC 输出连同 RDY 输入一起使用，用来把整个程序的指令一条一条地手控单步处理，可惜这一功能不能在PET上实现。S·O输入线是从外部给处理器设置溢出标志的手段，它是设计来用于6500系列的 IC I/O 器件的。6502的电源要求非常简单，系统总线只要求一个5V的电源线和一条地线。在图 2 中，VCC是5伏线而VSS是地线。

## 存贮器

正如我们已经看到的，16条地址总线允许处理器至多访问65536个字即存贮器字节，基本的8K PET使用23576个单元。我们可以把占据这些空间的存贮器划分为三类：随机存取存贮器即RAM，只读存贮器即ROM，和I/O（输入／输出）寄存器。用户程序和数据存于RAM，这类存贮器允许用户从存贮单元读出数据，也允许把数据写到存贮单元之中，在8K PET中有8K RAM（1K是1024个存贮单元）。

然而，RAM也有缺点，当机器关电时，RAM存贮器的内容就清除了。如果只用RAM存贮器，我们就不会有象PET这样的计算机，该计算机当开电源的时候，直接进入BASIC工作。这就要求程序永久地存在机器存贮器中。ROM实现这种功能，永久地把操作系统软件（这包括象加电总清程序那样的程序）和BASIC的解释程序存放起来。正如它的名字所说明，处理器只能读这些单元的内容，PET的ROM占据14K即14,336存贮器字节。

PET是围绕着称为“存贮器映象 I/O”的计算机构体系来设计的，简言之，计算机的所有输入和输出都当做存贮器单元来处理。在PET存贮器中，1048个字节用于此目的，把它们分配在四个I/O设备之中，两个PIA各分四个字节，十六个字节分给VIA，而剩下的1024字节分给图象电路，稍后，我们将详细地讨论这些。

PET的设计者已经把全部存贮区域分成十六块，每4K字节为一块。把四条最高位地址线连到多路转接译码器，而这个译码器的十六条输出线的每一条用来选择一块4K存贮块。有若干种PET型号，它们之间的区别，除了软件的变化外，就是使用了不同类型的RAM芯片。旧8K机器使用4K位的静态RAM，6550和2114两种类型就是这样的RAM。这两种芯片在许多方面功能是一样的，因为它们的结构都是 $1K \times 4$ 位。最后一种型号的静态RAM 8K机器就使用6550型芯片。

在旧机器中，一个4K的RAM块由八个成对结构的存贮器芯片组成，其中每一对包含了 $1K \times 8$ 位存贮器。由于 $1K(1024)$ 等于 $2^{10}$ ，所以在 $1K$ 块之内的任一存贮单元可以用十六条地址总线的低端十条线来访问。每一块存贮芯片有一组输入，称之为“片选输入”，在6550上有4条片选输入线，可以用它们来选择性地开启或关闭一个具体的芯片，因此，从功能上讲，它们与地址输入是相同的。正是使用这些片选输入来启动具体的 $1K$ 存贮芯片，这 $1K$ 单元由地址线10和11以及16条( $4K$ )块选线之一来确定。由于在6550上只有4条片选线，如果我们把这些输入线连接到地址总线的10, 11, 12, 13线上，那么处理器只能访问 $2^4 \times 1K$ 即16K存贮器。显然，这是不能令人满意的，但可以补救，如果把存贮器划分为4K块，每4K块用芯片上的片选输入线中的一条来选择。6550通电时，片选线中的两条必须连到5伏，而其它的两条为0伏，即地线。如果仔细布线，可以使用这种情况来除去对两条地址线10和11进行译码的任何要求，因此简化了电路，减少了元件数。

新32K和16K动态RAM机器使用4116存贮器芯片，而动态8K的使用4108芯片。虽然4116有16K位而4108有8K位，但这两种RAM芯片的插脚是兼容的。这是有用的，因为它允许对所有型号的机器使用相同的电路板。16K和32K机器的存贮器组织成两组存贮单元，每组16K字节。在16K机器中只用一组存贮单元。在动态机器中不使用4K块选线，而用由地址线14和15控制的组选择电路来代替。电路图上表示的是32K机器使用的动态RAM系统的电路。

操作系统和BASIC都存放在ROM中，旧8K机器是存放在6540型的七个16K位芯片上，在新动态RET中，是存放在2332型的四个芯片上。6540 ROM设计成2K字节的存贮块，因此用地址总线的低端11条线就可以访问块中任一地址。6540的片选线用来选择所访问的4K存贮

并确定要读4K块中的两块芯片的哪一块。6540芯片选择线的输入是由地址线11和块选线12, 13, 14和15提供的。

在动态RAM的PET中，所使用的2332 ROM组成4K字节块，而每个ROM上的芯片选择线连接到块选择线之一上。虽然只有4个ROM用于操作系统和BASIC，但提供了七个ROM使用的插座。在额外空出的插座中，需要把存储区域为B000—BFFF（十六进制）的一个插座用于Commodore程序保密 ROM。其它的两个空的插座用于用户所写的机器码软件，这些软件也可编写到2732 EPROM中（它和2332 ROM是管脚兼容的）。

PET的设计者已经给予用户扩展存储器容量的能力，或者是RAM, ROM，或者是I/O，至多能扩展到44K字节的最大用户存储区域。在所有情况下，都可以通过机器右边的存储器扩展接口把这种外加的存储器电路连接到地址，数据和控制总线上。在新的动态PET中，把外加的RAM芯片插进所提供的空插座或把4108芯片换成4116芯片也可以扩展存储器（这样将得到两倍的存储器的容量）。正如已经指出的，在这些机器上，ROM存储器可以用空的ROM插座来扩展。

当开机时，可用的用户存储区字节数在屏幕上显示出来，这是检测存储器故障的一个令人满意的好方法。如果在一台8K机器中，自由字节数小于7167，则在位置一自由字节数+1025那里有存储器故障。然而，某些存储器故障不能由系统诊断，要发现这些故障就需要稍为完善一些的诊断程序。这样做的一个方法是把01010101即十进制85送入每个字节，然后测试是否这些字节含有这个值。如果是，则又把10101010即十进位170送入该字节并再测试。用来送入并测试每个字节的其它值是0和255。这种方法将检测出大多数由于结构灵敏度或漏位存储单元引起的故障。

下面的BASIC程序用于测试标准8K PET的存贮器，并指出故障的存贮单元和位模式（bit pattern）。由于用BASIC来写，因此使人不能测试存贮器底部的2K单元，用机器码来写就可以克服这个问题。这个程序也能通过显示测试每1K块所需的时间来检测与时间有关的错误。虽然这个程序只用于测试8K机器，但可以修改它供大机器用。该程序由请求输入要测试的存贮器单元的起址和终址开始。

```
5   INPUTA,B
10  PRINT “[CLEAR]”; TI$= “000000”
20  FORI=A TOB
21  FORY=1 TO4
22  READN
23  POKEI, N : X=PEEK(I)
24  IFX=N THEN26
25  GOSUB200
26  NEXT
27  RESTORE
30  DATA0, 85, 170, 255
110 PRINT “[HOME, DOWN 11]”, I-1024, I, TI$
120 NEXT
130 PRINT “END OF TEST”
140 END
200 IFX=1 ORX=2 ORX=4 ORX=8 ORX=81 ORX=84 ORX
     =87 ORX=93 THEN300
210 IFX=162 ORX=164 ORX=171 ORX=174 ORX=247 ORX
     =251 ORX=253 ORX=254 THEN300
```

220 IFX = 16ORX = 32ORX = 64ORX = 128ORX = 21ORX  
= 69ORX = 117ORX = 213 THEN 350

230 IFX = 42ORX = 138ORX = 186ORX = 234ORX = 127ORX  
= 191ORX = 223ORX = 239 THEN 350

300 A\$ = "I", GOTO 400

350 A\$ = "J"

400 IF I < = 2047 THEN 500

410 IF I < = 3071 THEN 510

420 IF I < = 4095 THEN 520

430 IF I < = 5119 THEN 530

440 IF I < = 6143 THEN 540

450 IF I < = 7167 THEN 550

460 GOTO 560

500 B\$ = "2" : GOTO 600

510 B\$ = "3" : GOTO 600

520 B\$ = "4" : GOTO 600

530 B\$ = "5" : GOTO 600

540 B\$ = "6" : GOTO 600

550 B\$ = "7" : GOTO 600

560 B\$ = "8" : GOTO 600

600 PRINT "YOU HAVE A FAULT AT ADDRESS" ; I ;  
"IN ROW " ; A\$; B\$; " . ", N, X

605 RETURN

## 输入和输出

PET的输入和输出设备是键盘，两台盒式磁带机（一为内部的，一台为外部的），用户口，IEEE 488接口和图象显示。这些设备都有一个共同的特点，无论是输入还是输出，它们都位于可寻址空间之内，因此操作系统软件把它们当作存贮单元来处理。存贮器映象I/O设计者的这种应用意味着我们可以从两个角度来看PET I/O，其一是作为一个标准的逻辑电路。其二，也是更为有意义的是从PET用户的观点，我们可以把PET I/O看做是一个存贮器映象，图3就是这样一个映象，从中我们可以看到每一个存贮单元的每一位的确切作用。

PET的主I/O，除了图象显示电路，由三块LSI集成电路来完成，这三块电路是：两块6520外围接口（PIA）芯片，一块6522万能接口（VIA）芯片。对于处理器来说，这些芯片看起来就象是安置在存贮器块15的上半部分的RAM存贮器，并且是用地址线11和选择线15来选择的，这两条线连接到在每一个芯片上的两条片选输入线上。（对6522来讲，这些线首先用一个“与”门来合并，然后再输出到此芯片的片选输入）。通过把剩余的片选输入线连接到地址线之一，这三块芯片的每一块都可以单独访问，这样，PIA #1连接到A4，PIA #2连接到A5，而VIA用A6。

在每一I/O芯片内部都有一组寄存器，PIA中有4个，而VIA中有16个，这些都是由处理器访问的存贮器单元。就一个PIA来说，这些寄存器由低端的两条地址线寻址，而低端的四条地址线是用于VIA的寄存器的。数据经由八位的数据总线传送。正如RAM存贮器的情况一样，数据总线上的数据方向是由R/W（读/写）线控制的，而由 $\phi_2$ 时钟线定时。和RAM不一样，I/O芯片有一条控制线输出，这就是IRQ线，该线发信号到处理器通知有一个输入存在于芯片之上。

所有这些集成电路外围I/O都是一样的，它们之间的区别在于内

部寄存器的使用以及这些寄存器对输出的影响，在第4和第5章将讨论这些。每块芯片的输出由两个八位的双向I/O口和四条控制线（每口两条）组成。八位口的每一条线是输入还是输出可以用程序控制。这八条线可以全部为输入，也可以全部为输出，或者是两种都有。在每块芯片的4条控制线中，两条做为中断输入，其他两条可以是中断输入也可以是外围控制输出。

键盘连接成十行八列矩阵，当按下一个键时，一条行线与一条列线相接触。通常为逻辑1的八条列线连接到6520(1)的一个外围I/O口，并由操作系统软件把这八条线做为输入来安排。如果在所有的行线上均为低电平，那么一个输入（这里输入是指一条列线给处理器送逻辑0）可能来自该列线上的十个键中的任一个键。在一个时刻，只使一条行线“关断”且扫描与所有十条行线交叉的这条列线就可解决上述问题。只有当按下的键所在位置的这条行线为“关断”时，在相关的列线上才将出现一个输出。这十条行线从接到6520#1第二I/O口的四条输出线的多路转接译码器输出端得到。虽然键盘组织成 $8 \times 10$ 的矩阵，但在PET上只用73个键。键盘的控制，扫描和译码都由操作系统内的一组子程序来实现。为了输入，这些子程序每秒钟测试键盘约六十次。这些子程序由中断来调用，而中断是由时钟电路产生并经由6520(1)的CB1脚输入到处理器的。正是这些中断软件，除了扫描键盘之外还更改PET的实际时钟并控制光标的闪烁。第3章将讨论这些及其它操作系统软件。

IEEE 488口使用第二块6520 PIA芯片以提供大多数所需的I/O线。6520上的一个八位I/O口由操作系统指定为输入而另一个做为输出，用一个双向数据缓冲器来把每条输入线连接到它的相应的输出线上。这就构成了一个真正的八线双向数据总线并大致符合IEEE 488

的标准。使用一个相同的数据缓冲器来提供该口使用的四条双向控制线，供给这个缓冲器的八条输入和输出线由6520的三条控制线和6522的一个I/O口上的5条线组成。IEEE口的其余三条控制线从性质上讲不是双向的，这三条控制线分别来自6520(2)上的控制输入线之一、清0线当前状态的输出、以及6520(1)第二输出口的一条线。到IEEE口的控制线输入中的两个输入起处理器中断的作用，连接到这个口的设备可以用这些线向PET发讯号，告诉它这些设备已准备好输入或接收数据。通过产生一个中断，就可强迫处理器跳到相应的子程序，这些子程序或者由用户写入，或者在操作系统内部，它们控制 IEEE 488 口进行工作。

用户口有两种功能。第一，做为用户可编程的八线I/O口，它有两条有关的控制线。第二，提供维修工程师诊断设备所需要的有关的线。6522VIA芯片的一半提供可编程I/O和控制线。在这些控制线中，一条是中断输入，而另一条可以做为中断，也可以做为输出线。当这些线之一中断处理器时，处理器就停止工作，并跳转到已经由用户写好的机器码中断处理子程序，其起址在旧8K PET中是存放在存储单元537和538（十进制）中的。在新动态PET中，所用的存储单元为144和145（十进制）。在诊断线中，用户最感兴趣的是三条图象输出线，如配上一个简单的电路，就可以接上一个外部图象监视器。

用于连接两个盒式磁带机的接口电路（一个为内部的，一个为外部的）对于每个盒式磁带机都是一样的。正好用四条线，三条输出，而一条输入。来自于6522和6520(1)的I/O口引线的输出是写带（这是两个磁带机共用的）、马达控制和磁带开关。来自于每个磁带机的输入是读带线，且这些线连到剩下的中断输入线上，其中一条在6522上而另一条在6520(1)上。这样，在一个读操作期间，每次中断处理