

计算技术参考资料 (79. 2)

总84期

逻辑设计

(专 辑)

《计算技术参考资料》编译组

一九七九年四月

编者前言

本文是伦敦大学的B. Holdsworth和加拿大卡尔加利大学的L. Zissos编写的，分篇连载于1977—1978年的《无线电世界》杂志。

这篇文章的对象是那些对逻辑设计没有专门研究、而在实际工作中又需要进行某些必要的逻辑设计的工程技术人员。文章的讲解深入浅出，并结合已经采用的小、中规模集成电路泛举其例。在数字技术广泛应用的今天，本文对于接触到数字电路、逻辑设计的广大工程技术人员具有一定的参考价值。

本文由孙玉岐、陈恒本二同志翻译和校对，黄耀荣等同志参加了审校。在翻译过程中，为统一起见，对本文作了必要的编辑和删节，并对发现的不少错误进行了一一订正。但由于我们的水平所限，错误之处仍然难免，请读者批评指正。

目 录

一、布尔代数和卡诺图.....	(1)
二、组合逻辑.....	(13)
三、事件驱动电路.....	(23)
四、时钟驱动电路.....	(36)
五、同步和异步计数器.....	(48)
六、移位寄存器计数器.....	(64)
七、用中规模集成电路进行设计.....	(78)
八、特征信号及特征分类器.....	(93)
九、作用/状态接口.....	(105)

逻辑设计

B. Holdsworth L. Zissos

在1969年布尔时序方程产生之前，时序电路的设计是凭经验选取一种没有联系的非正规技术来完成的。采用这样的技术，在设计过程中的大多数情况下，很少注意工程上的限制。时序方程的出现，使得有可能产生一种简单明了的逐步设计的方法，采用这种方法，设计上考虑到现实电路的限制，并且不需要很多工程上或其它方面的专门知识。

本文所采用的设计思想，是允许把重点放在最优化设计而不是放在最小化设计上。这就使得技术工作者，不具备电子学专门知识的用户，以及经验不多的设计者都能够进行既完善又经济的设计，同时使得专门的设计人员在处理包括只读存储器（ROM）、随机存储器（RAM）和微处理器等等器件的先进组装技术的时候，改进自己的设计方法。

基本的设计目的是产生一个完善的和可靠的数字系统，这不但对设计者，而且对于用户都有着深刻的意义。

一、布尔代数和卡诺图

基本概念

正如普通代数一样，在布尔代数的表达式中，也是用一些服从于一定法则的运算符号把变量组合起来的。布尔变量用字母表里的字母比如A、B、C、等来表示，这些变量是二进制变量，它们可以选择两个值“0”或“1”中的一个。另外也可以分别地将其读作“假”和“真”。但它们并不是算术里面的“0”和“1”，用这些变量进行运算，比起通常的算术运算过程来是有点不同并有一定的限制。

虽然布尔运算有许多种，例如“与”运算，“或”运算等等。这里只需研究三种运算，因为所有其它运算都可以由这三种运算来表达。这三种运算是：

1. 布尔加法
2. 布尔乘法
3. 布尔非

加法运算可以记为“+”，也可以用“或”来表示。所以， $A + B$ 就可以读作“A或B”，

或者读作“A加B”。如果A是真值，或者B是真值，或者A和B两者都是真值，那么其结果也是真值，否则就是假值。因此，

$$0 + 0 = 0$$

$$0 + 1 = 1$$

$$1 + 1 = 1$$

$$1 + 0 = 1$$

乘法运算可以记作“ $\times$ ”，当因子是用单个字母表示的变量时，该“ $\times$ ”号可以省略。乘法运算也可以用“与”来表示。 $A \times B$ （或 AB ）可以读成“A与B”，或者读成“A乘B”。如果A和B两者都是真值，其结果也是真值，否则均是假值。这样就有，

$$0 \times 0 = 0$$

$$0 \times 1 = 0$$

$$1 \times 1 = 1$$

$$1 \times 0 = 0$$

非运算可以在变量的上面加一杠来表示，这一杠解释为“非”，例如， $\bar{A}$ 可以读作“非A”。

$$\text{如果 } A = 1, \quad \text{则 } \bar{A} = 0,$$

$$\text{如果 } A = 0, \quad \text{则 } \bar{A} = 1.$$

布 尔 定 理

冗余定理 $A + AB = A$

证明： $A + AB = A \cdot 1 + AB$

$$= A(B + \bar{B}) + AB$$

$$= AB + A\bar{B} + AB$$

$$= AB + A\bar{B}$$

$$= A \cdot 1$$

$$= A.$$

这个定理说明，在一个积之和布尔表达式中，如果一个乘积项包含别的乘积项的所有因子，则这个乘积项是多余的，因此该表达式中这个多余的乘积项就可以消去。例如，在布尔函数 $f = AB + ABC + ABD$ 的式子中，可将 ABC 和 ABD 消去，因为每一项都包含 AB 这一项中出现的所有因子。

将这个定理用于一个继电器电路，如图1-1所示。

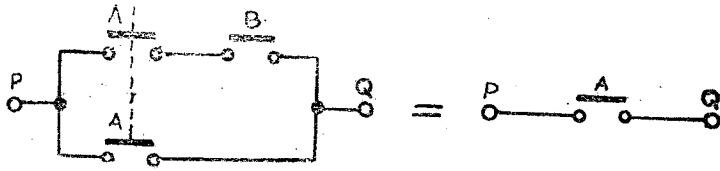


图1-1 冗余定理用于继电器电路。由给定的 $f=A+AB$ 三个继电器的电路，可以导出 $f=A$ 给定的单个继电器电路。因为 AB 包含 A ，所以 AB 是多余的。

竞争危险。对于竞争危险定理，逻辑设计人员的主要兴趣是将其用于逻辑电路，以抑制竞争危险，因为竞争危险产生不希望的尖峰脉冲。例如，研究布尔函数 $f=AB+\bar{A}C$ 。当 $B=1$ ，及 $C=1$ 时，随着 A 的变化，就会有竞争危险的出现，因为这时函数减化为 $f=A+\bar{A}$ 。为了由 A 得到 $\bar{A}$ ，使用了一个反相器，这就意味着 A 和 $\bar{A}$ 的波形之间有一个时间延迟。这样就导致了一个瞬时信号的产生，如图1-2所示。

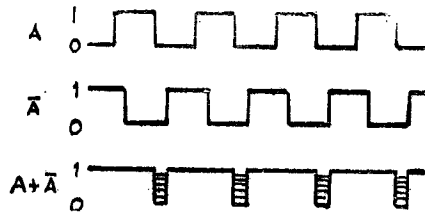


图1-2 竞争危险， $\bar{A}$ 是通过 A 反相获得的，并假定有一个延迟，使得产生一个时间间隔，在这期间不管是 A 还是 $\bar{A}$ 都不能升为高电平。因此在这期间输出 $f=A+\bar{A}$ 不是真值，或者说是低电平。

这种不希望的瞬变过程由于引入一个任选乘积项而得到避免。所引入的乘积项是一个布尔乘积，它在表达式中的出现并不影响布尔函数的值。对于函数 $f=AB+\bar{A}C$ ，可以用提取其中 A 和 $\bar{A}$ 的系数的乘积来构成一个适当的任选乘积项。因此，

$$AB+\bar{A}C=AB+\bar{A}C+BC$$

$$\begin{aligned} \text{证明: } & AB+\bar{A}C+BC \\ &=AB+\bar{A}C+(A+\bar{A})BC \\ &=AB+\bar{A}C+ABC+\bar{A}BC \\ &=AB(1+C)+\bar{A}C(1+B) \end{aligned}$$

$$=AB+\bar{A}C$$

只要原体的乘积项 AB 和 $\bar{A}C$ 留在表达式中, 则乘积项 BC 就是任选的。然而, 假如消去原来乘积项中的任何一项(应用冗余定理), 则任选项就不再是任选项了, 并且再也不能从表达式中移去。

如果现在 $B=C=1$, 表达式 $f=AB+\bar{A}C+BC$ 化简为 $f=A+\bar{A}+1$, 那么表达式的值恒为1, 而不需要考虑 A 和 $\bar{A}$ 的值。

下面举三个例子来说明任选乘积项的使用。

(1) 消去原体乘积项

$$f=A+\bar{A}BC$$

建立任选乘积项 BC , 则:

$$f=A+\bar{A}BC+BC$$

用冗余定理消去原体乘积项 $\bar{A}BC$, 得:

$$f=A+BC.$$

(2) 消去非原体乘积项。

$$f=AB+\bar{A}C+BCD$$

建立任选乘积项 BC , 则:

$$f=AB+\bar{A}C+BCD+BC$$

使用冗余定理消去非原体乘积项 BCD , 得:

$$f=AB+\bar{A}C+BC.$$

而 BC 是一个任选乘积项, 是多元的, 因此,

$$f=AB+\bar{A}C.$$

(3) 消去原体乘积项和非原体乘积项。

$$f=AB+\bar{A}BC+BCD$$

建立任选乘积项 BC , 则:

$$f=AB+\bar{A}BC+BCD+BC$$

使用冗余定理消去非原体乘积项 BCD 和原体乘积项 $\bar{A}BC$, 得

$$f=AB+BC.$$

狄 摩 根 定 理

在一个布尔表达式的相应的对偶表达式中, 每一个变量用它的补来代替, 就可以得到布尔表达式的补。例如, 用 $\cdot$ 来代替运算 $+$, 就可以得到函数 $f=A+BC$ 的对偶表达式, 反之

亦然。其对偶表达式为

$$f_D = A(B + C)$$

所以

$$\bar{f} = \bar{A}(\bar{B} + \bar{C})$$

借助于图 1—3 所示的真值表,可以证实这个结果。考查表中的列 8 和列 10,表明 $\bar{A}(\bar{B} + \bar{C})$ 是 $A + BC$ 的补。

A	B	C	$\bar{A}$	$\bar{B}$	$\bar{C}$	BC	A+BC	$\bar{B} + \bar{C}$	$\bar{A}(\bar{B} + \bar{C})$
0	0	0	1	1	1	0	0	1	1
0	0	1	1	1	0	0	0	1	1
0	1	0	1	0	1	0	0	1	1
0	1	1	1	0	0	1	1	0	0
1	0	0	0	1	1	0	1	1	0
1	0	1	0	1	0	0	1	1	0
1	1	0	0	0	1	0	1	1	0
1	1	1	0	0	0	1	1	0	0

图 1—3 真值表证明 $\bar{A}(\bar{B} + \bar{C})$ 是 $A + BC$ 的补。

例子 求 $f = A(BC + \bar{B}\bar{C} + BCD)$ 的补
应用冗余定理;

$$f = A(BC + \bar{B}\bar{C})$$

对偶式为

$$f_D = A + (B + C)(\bar{B} + \bar{C})$$

f 的补

$$\begin{aligned}\bar{f} &= \bar{A} + (\bar{B} + \bar{C})(B + C) \\ &= \bar{A} + \bar{B}\bar{C} + \bar{B}C.\end{aligned}$$

扇 入 定 理

这个定理用于那些逻辑电路,其中,设计人员采用的门的输入端,有一个扇入数的限制。这个问题后面还会详细论述。

当两个布尔和相乘的时候,若把和的一部分称为头 H ,而把其余的部分称作尾 T ,常常更为方便。则定理的说明即为:

$$(H_1 + T_1)(\bar{H}_1 + T_2) = H_1 T_2 + \bar{H}_1 T_1$$

证明: 左边 $= (H_1 + T_1)(\bar{H}_1 + T_2)$

$$=H_1\bar{H}_1+H_1T_2+\bar{H}_1T_1+T_1T_2$$

现在根据竞争危险定理可知 T_1T_2 是冗余项, 而且 $H_1\bar{H}_1=0$, 所以

$$\text{左边}=H_1T_2+\bar{H}_1T_1$$

这个定理可以应用于两个布尔和的相乘, 两个布尔和的两部分互为补码, 而且不产生代数冗余乘积项。

将一个布尔和分为头部和尾部是随意的。例如, 在布尔和 $A+B+C$ 的情况下, 下面任何一种划分都是允许的。

头部	尾部
A	B+C
B	A+C
C	A+B
A+B	C
A+C	B
B+C	A

例子 $f = (A+B+C)(\bar{A}+DE+F)$

令: $H_1=A \quad T_1=B+C$

$$\bar{H}_1=\bar{A} \quad T_2=DE+F,$$

则: $(A+B+C)(\bar{A}+DE+F)$

$$=A(DE+F)+\bar{A}(B+C)$$

$$=ADE+AF+\bar{A}B+\bar{A}C$$

如果相乘的两个和中有公共项, 在原始式子中只要注意到这种公共项是以乘积项而出现, 相乘的过程就可以进一步简化。例如:

$$(A+BC)(A+DE)$$

$$=AA+ADE+ABC+BCDE$$

$$=A+BCDE$$

因此, 如果 $P=(I+X)$, $Q=(I+Y)$

这里 I 是公共项

则有: $PQ=I+XY$

最后, 如果 $P=(H_1+T_1+I)$, $Q=(\bar{H}_1+T_2+I)$

则有: $PQ=H_1T_2+\bar{H}_1T_1+I$

布 尔 简 化

如果布尔函数不包含有任选乘积项,那么就可以说它是不能简化的,或已简化了的函数。例如,因为 $A + \bar{A}B = A + B$,所以在函数 $f = A + \bar{A}B$ 中,因子 $\bar{A}$ 是多余的。采用冗余定理和竞争危险定理,三步就可以消去二级布尔表达式中的冗余。如果表达式中多于二级,就可以用外乘的办法,把它变换成二级积之和的形式。

在布尔表达式中消去冗余的三个步骤为:

(1) 外乘

研究布尔函数 $f = BC + (AB + C)\bar{C} + A$

$$\begin{aligned}\text{应用(1): } f &= BC + AB\bar{C} + C\bar{C} + A \\ &= A + BC + AB\bar{C}\end{aligned}$$

(2) 应用冗余定理

在(1)中导出了表达式 $f = A + BC + AB\bar{C}$ 。第二步开始应先考虑第一乘积项,这种情况下为A。然后看A的右边的乘积项,寻找含有因子A的乘积项。结果, $AB\bar{C}$ 是这样的乘积项,可以将其消去。因此,就有 $f = A + BC$ 。由于BC的右边没有乘积项了,所以这一步不再重复。

(3) 应用竞争危险定理

选择第一个乘积项中的第一个变量,然后寻找表达式中其余各项中的包含所选变量的补码的一个乘积项。如果找到了这样一个乘积项,就可以使用第二个定理(即竞争危险定理)形成任选乘积项。如前所述,使用这个任选乘积项消去非原码乘积项与/或代换原码乘积项。如果代换了一原码乘积项,那么就可以在表达式的开头插入一个任选乘积项并且再一次重复(3)。如果不必使用任选乘积项了,就可以把它去掉。重复第(3)步,直到产生了全部第一级的任选乘积项为止。如果需要更高一级的任选乘积项的话,还得再重复(3)。例如:

$$f = A + \bar{A}B + BC + \bar{A}\bar{B}D$$

建立任选乘积项B,有

$$f = A + \bar{A}B + BC + \bar{A}\bar{B}D + B$$

消去原码乘积项 $\bar{A}B$ 和非原码乘积项BC,则:

$$f = B + A + \bar{A}\bar{B}D$$

建立任选乘积项 $\bar{A}D$,有

$$f = B + A + \bar{A}\bar{B}D + \bar{A}D$$

消去原项乘积项 $\bar{A}\bar{B}D$ ，则：

$$f = \bar{A}D + B + A$$

建立任项乘积项 D ，有

$$f = \bar{A}D + B + A + D$$

消去原项乘积项 $\bar{A}D$ ，则有

$$f = A + B + D$$

这就是所要求的结果。

最 小 化

如果，(a)对于同一函数不再有更少乘积项的其它“乘积和”表达式；(b)对于具有相同乘积项数的同一函数来说，其它“乘积和”表达式中的任一项乘积，不能再有更少的因子，这样就可以说一个布尔“乘积和”表达式是最小化的。

为使布尔表达式最小化，有三种主要的方法，这三种方法为：

——**卡诺图法**。这种方法就是将函数排列在一个图上，并且加以适当地圈点整理，从而获得最小化形式。

——**奎因—麦克鲁斯基方法**。这种方法就是产生一个给定布尔函数的全部非冗余形式，且挑选最短的一个。

——**代数逐步逼近法**。这种方法并不涉及函数的展开。

本文介绍卡诺图法。

研究布尔函数：

$$\begin{aligned} f &= \bar{A}\bar{B}C + \bar{A}BC + A\bar{B}C + ABC + \bar{A}B \\ &= (A + \bar{A})BC + (A + \bar{A})\bar{B}C + \bar{A}B \\ &= BC + \bar{B}C + \bar{A}B \\ &= (B + \bar{B})C + \bar{A}B \\ &= C + \bar{A}B \end{aligned}$$

把原始表达式用代数方法变换成一个较简单的布尔函数，实现这个函数只需要较少的硬件。无疑，在集成电路出现之前，布尔函数的最小化确有优点。然而，在目前集成电路的时代，门电路级的布尔最小化的优点便明显地减小了。设计人员现在关心的是，从所占空间和成本是否经济的观点来使组件数最小化。因此，形式上的简化过程主要使设计人员便于处理布尔方程式，在这个意义上说，化简仍然是有用的。

最简单和最广泛采用的简化方法是采用图表法。对两个、三个、四个甚至五个变量的图

形如图 1—4 所示，这些图都称为卡诺图。

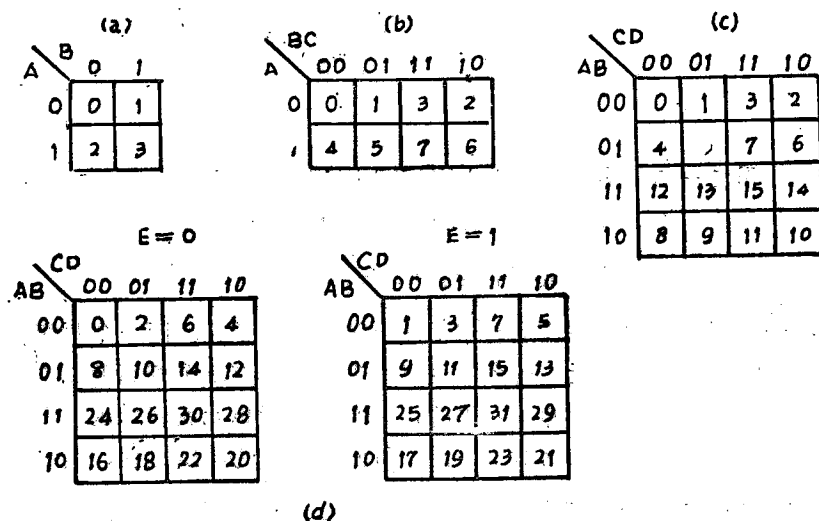


图 1—4 (a) 两变量卡诺图，(b) 三变量卡诺图，
(c) 四变量卡诺图，(d) 五变量卡诺图
可由两图组成。

两个变量的卡诺图有四个单元，每个单元代表两变量的四种可能组合中的一种。图中上部左边的单元为 $A=0$ 和 $B=0$ ，即单元表示最小项 $m_0 = \bar{A}\bar{B}$ ，这里，最小项可以定义为含有全部变量的一个布尔乘积，这些变量可以为其真值或是非真值。单元中的十进制数是二进制表示的最小项的十进制等效值。每一个最小项都与一特定的单元相关联。例如，与两变量卡诺图的上部右边的单元相关联的最小项是 $\bar{A}B$ ，它的二进制表示为 01，十进制等效值为 1。

任何一个给定变量数的布尔函数，都可以把它表示在卡诺图上。例如，再来研究下面这个函数：

$$f = \bar{A}\bar{B}C + \bar{A}BC + A\bar{B}C + ABC + \bar{A}B$$

表达式中的第一项 $\bar{A}\bar{B}C$ 的二进制表示式为 001，在图 1—5 上对应于 001 的单元标以 1。接着用同样的方法可以把 $\bar{A}BC$ ， $A\bar{B}C$ 以及 ABC 画在图上。剩下的一项 $\bar{A}B = \bar{A}B(C + \bar{C}) = \bar{A}BC + \bar{A}B\bar{C}$ ，这两项的二进制表示式分别为 011 和 010，对应的单元为 3 和 2。

但是，由于单元 3 已经被 $\bar{A}BC$ 项所占据，因此，最后完成函数的标记只需在单元 2 中记入一个 1 就行了。

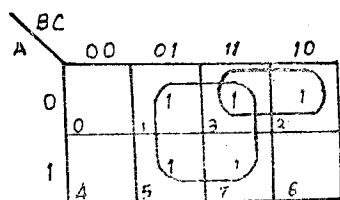


图 1—5 $f = \bar{A}\bar{B}C + \bar{A}BC + A\bar{B}C + ABC + \bar{A}B$
的卡诺图。把一些 1 加上圈表示可将表
达式最小化为 $f = C + \bar{A}B$ 。

上例表明，一个三变量的项在三变量卡诺图上仅占一个单元，而一个两变量的项却在三变量卡诺图上占据两个相邻的单元，一个一变量的项则要占有四个相邻近的单元。例如，项 A 是画在图上标以 4、5、7、6 的单元里的，这四个邻近单元就表示这一项。

因此，化简的过程就可以归结为对卡诺图上所画的邻域的辨别过程，然后将这些邻域适当的圈起来，如图 1—5 所示。四个单元的邻域表示 C 项，两个单元的邻域表示 $\bar{A}B$ 项，最小化的函数即为：

$$f = C + \bar{A}B$$

这与前面用代数方法确定的结果是一样的。

显然，为了得到函数最小化的形式，就应当挑选最大可能的邻域。

例子。 将下列布尔函数最小化：

$$f = BD + \bar{A}\bar{B}C + \bar{A}B\bar{C} + \bar{A}C\bar{D} + \bar{A}B\bar{C}\bar{D} + \bar{A}B\bar{C}D$$

图 1—6 中画出了这个函数的卡诺图。加圈的地方表示给出最小化函数的邻域。

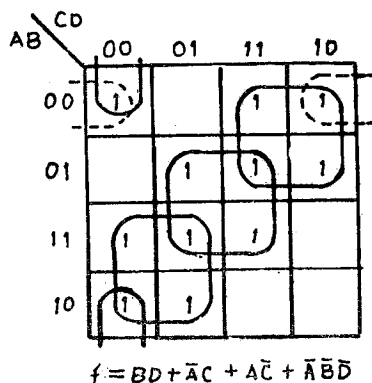


图 1—6 $f = BD + \bar{A}\bar{B}C + \bar{A}B\bar{C} + \bar{A}C\bar{D} + \bar{A}B\bar{C}\bar{D}$
 $+ \bar{A}B\bar{C}D$ 的最小化函数表示为： $f = BD + \bar{A}C + \bar{A}\bar{C} + \bar{B}\bar{C}\bar{D}$

从图 1—6 中可得：

$$f = BD + \bar{A}C + A\bar{C} + \bar{B}C\bar{D}$$

或者：
$$f = BD + \bar{A}C + A\bar{C} + \bar{A}\bar{B}D$$

例子. 将图 1—7 中画出的函数最小化。

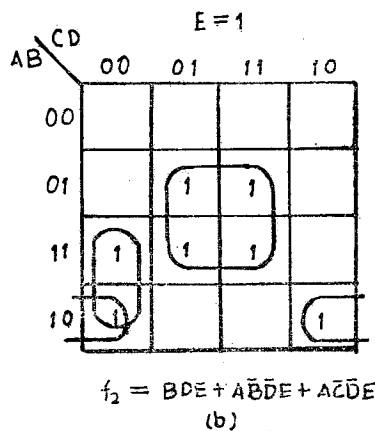
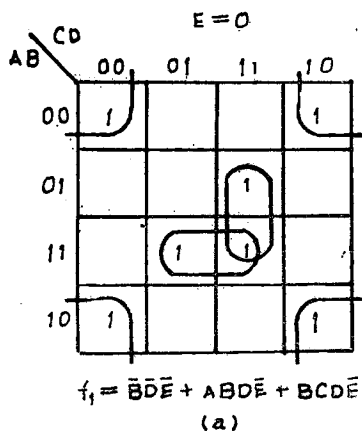


图 1—7 最小化的又一例。

五变量函数需要两个图，如图 1—7 所示。其最小化过程可以经过两步来实现。

第 1 步. 将画于 $E = 0$ 和 $E = 1$ 的两个图中的函数最小化，这类似于处理两个单独的四变量问题。这样就有：

$$f_1 = \bar{B}\bar{D}\bar{E} + AB\bar{D}\bar{E} + BCD\bar{E}$$

以及：
$$f_2 = B\bar{D}E + A\bar{B}\bar{D}E + A\bar{C}\bar{D}E.$$

注意，在这种情况下，对于 $E = 1$ 有两个等效的最小解，这里只挑选了其中之一。

第 2 步. 在 $E = 0$ 和 $E = 1$ 的图上，找出单元间的组合，以便消去 f_1 或 f_2 式里某一项的因子。例如： f_1 中的 $\bar{B}\bar{D}\bar{E}$ 项可以写作 $\bar{B}\bar{D}\bar{E} + A\bar{B}\bar{D}\bar{E}$ ，而 $A\bar{B}\bar{D}\bar{E}$ 一项则可以和 f_2 的 $A\bar{B}\bar{D}E$ 项结合而产生 $A\bar{B}\bar{D}$ 项，这样就消去了这两项中的因子 E 。在两图中进行了所有可能的结合之后，由 f_1 和 f_2 的逻辑和，就给出了函数的最小化之和。这样就得到了下面的最小化解：

$$f = \bar{B}\bar{D}\bar{E} + B\bar{D}E + ABD + BCD + A\bar{B}\bar{D} + A\bar{C}\bar{D}E.$$

显然，如果一个问题的变量数再要增加，那么采用卡诺图的最小化过程，就会更为复杂。但这种方法在六个变量的范围内是完全可行的。

在本文竞争危险那一节早已说过，由于引入任选乘积项，从而可以避免不希望有的瞬变信号。例如，对于布尔函数 $f = \bar{A}B + AC$ ，当 $B = C = 1$ 时， A 变化的时候会发生竞争危险。由于引入任选乘积项 BC ，函数就变成 $f = \bar{A}B + AC + BC$ ，这就使得竞争危险得以消除。

原来的函数画于图 1—8 (a)，含有任选乘积项的新的函数则在图 1—8 (b) 中画出。

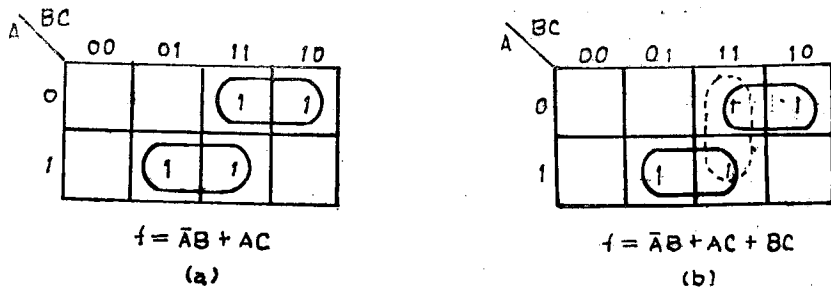


图 1—8 使用任选乘积项BC消除了A变化时带来的竞争危险。

在任选乘积项引入之前，布尔函数是非冗余的，因此，其中并不包含双重圈圈，因为画在图 1—8 (a) 上的时候，就已经被其它的圈圈所占据，因此，这个函数是最小化的。但是，由于任选乘积项的引入，使BC圈得以建立，这个圈已被 $\bar{A}B$ 圈和AC圈所复盖。因为函数包含一个冗余的乘积项BC，这时，这个函数就不再是最小化的。这个例子说明，将冗余引入到布尔函数，对于消除竞争危险是必要的，因此，函数的最小化的解，并不总是最佳的解。

显然，把最小化了的布尔函数画于卡诺图上，就易于发现产生竞争危险的可能性。

画于图 1—9 (a) 中的函数的最小化形式是 $f = \bar{A}D + \bar{A}\bar{B}C + A\bar{B}\bar{C}$ ，然而，竞争危险将发生在图上箭头所指的地方。为了消除这一竞争危险，就应当如图 1—9 (b) 所示的那样，在卡诺图上加上两个额外的圈圈。这样一来，最小化的，无竞争危险的函数就变成：

$$f = \bar{A}D + \bar{A}\bar{B}C + A\bar{B}\bar{C} + \bar{B}CD + \bar{B}C\bar{D}$$

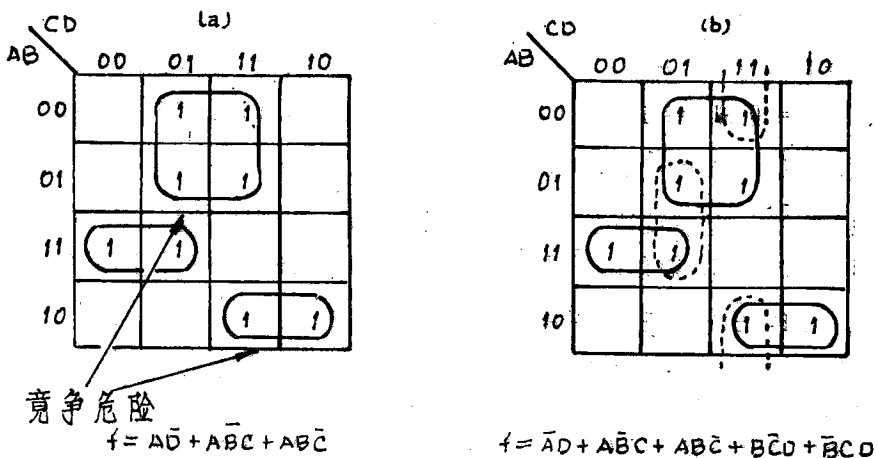


图 1—9 (a) 箭头示出了竞争危险，(b) 表示用任选乘积项消除竞争危险。

二、组 合 逻 辑

组合电路可以用“与”门、“或”门及反相器来构成，亦可以用“或非”门或“与非”门来构成。使用上述各种门去构成电路是可能的，但这样的电路结构在目前是少见的，因为完全用“与非”门或者完全用“或非”门组成电路比起用“与”门、“或”门及反相器来组成电路，通常是更为经济，也更为方便。

一个两输入“与非”门和一个两输入“或非”门的真值表如图2—1(a)和(b)所示。如果把一个“与非”门除一个输入端之外的其余输入全连到逻辑“1”，则“与非”门就可以用作反相器。这种作法，虽然不总是需要的，但实际上却需要特别注意。例如，如果图2—1(a)所示门的输入A连到逻辑“1”，则门的输出为 $\bar{B}$ ，这正如真值表底下两行的表列值所示的那样。

同样，一个“或非”门，如果除它的一个输入端外，其余输入都连到逻辑“0”，那么，它就可以用作一个反相器。而门的输出就是剩下的那个输入的反相。在图2—1(b)所示的门电路中，如果把输入A连到逻辑“0”，那么门的输出就是 $\bar{B}$ ，这正如真值表顶部两行的表列值所示的那样。

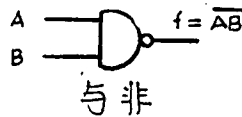
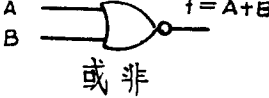
(a)		<table border="1"> <thead> <tr> <th>A</th><th>B</th><th>f</th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	A	B	f	0	0	1	0	1	1	1	0	0	1	1	0
A	B	f															
0	0	1															
0	1	1															
1	0	0															
1	1	0															
(b)		<table border="1"> <thead> <tr> <th>A</th><th>B</th><th>f</th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	A	B	f	0	0	1	0	1	0	1	0	0	1	1	0
A	B	f															
0	0	1															
0	1	0															
1	0	0															
1	1	0															

图2—1 “与非”门(a)和“或非”门(b)的符号和真值表

也可以用“与非”门和“或非”门来产生“或”门和“与”门的功能。例如，由信号 $\bar{A}$ 和 $\bar{B}$ 驱动的“与非”门的输出为 $\overline{\bar{A} \cdot \bar{B}}$ ，可以写为 $A + B$ ，如图2—2(a)所示。把两个“与非”门串接就可以产生“与门”的功能，其中第一个“与非”门起两输入变量A和B的“与非”作用，而第二个门起一个“反相器”的作用，如图2—2(b)所示。因此，如果把变量变反后馈送给“或非”门，就可以产生输入变量真值的“与”作用，而两个“或非”门串连，就可以产生馈送到第一个门的输入变量的“或”作用。

两级“与非”门产生一个两级积之和表达式，如图2—3(a)所示，表达式和“与非”门组成的线路存在着一一对应的关系。但是读者应该注意这样的事实，即实现一个最小化积之和表达式的线路未必是最简单的线路。例如，如果没有反相变量可以利用，那么实

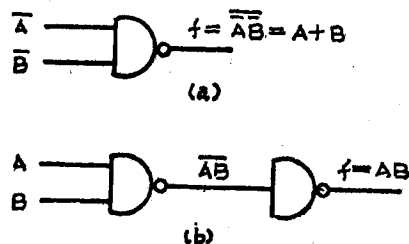


图 2—2 (a) 使用“与非”门实现“或”作用，(b) 使用两个“与非”门实现“与”作用。

现一个最小化表达式的“异—或”函数 $f = A\overline{B} + \overline{A}B$ ，就需要五个门，如图 2—3 (b) 所示。而满足其非最小化形式 $f = A(\overline{A} + \overline{B}) + B(\overline{A} + \overline{B})$ 的“与非”门线路却少了一个门，如图 2—3 (c) 所示。

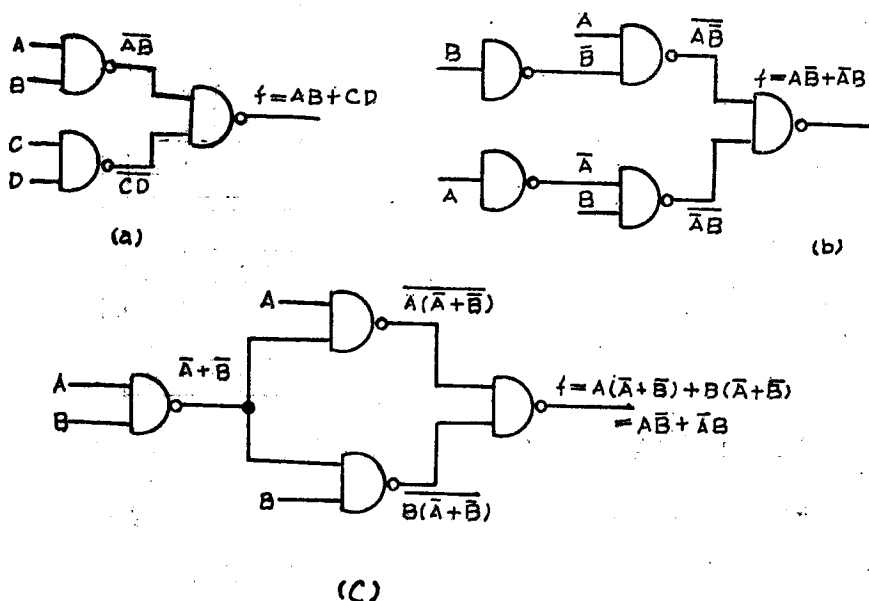


图 2—3 (a) 使用“与非”门得到一个积—和函数；(b) 表达式的最小化形式未必给出最小化的电路，最小化表达式 $f = A\overline{B} + \overline{A}B$ ；(c) 非最小化表达式 $f = A(\overline{A} + \overline{B}) + B(\overline{A} + \overline{B})$ 少了一个门。