

第七章 磁心存储器

§ 7.1 存储器在计算机中的作用及其组成部分

电子数字计算机所以能够快速自动地对数或指令进行运算或操作的主要原因之一，是在于它能把从计算机外面输入的原始数据和指令以及计算机运算所得到的中间结果等记存在计算机内部，并且能够按照计算机操作的需要很快的提供使用。存储器就是记存这些原始数据、指令和中间结果的记忆装置。它是计算机的重要组成部分之一。它和计算机中其他部分的联系已在第一章中图 1.4 所表示。当它接收到控制器发出的“读出”或“写入”的操作命令以后便根据操作的要求对计算机的其他部分按照指令中给定的地址“送出”或“接收”代码（数或者指令）。由于存储器要具有这些功能，因此存储器内部必须由下列几部分组成（见图 7.1）：

1. 存储体——是记存代码的本体，它由许多存储单元所组成。（存储单元即存放一个代码的部分，一个代码有 n 位二进制。）
2. 读出线路——为了把代码从存储体中读出所需要的电子线路。
3. 写入线路——为了把数码写入到存储体中所需要的电子线路。
4. 地址寄存器——为了接受从控制器来的地址码。这个地址码就是需要读出或者写入的那个代码所在的存储单元的编号。
5. 译码器——将地址寄存器中的地址码，转换成对应于这个地址码的唯一的控制参量（电压的高低或者电流的有无），以便控制存储体中对应于地址码的那个存储单元，使它送出或者接收代码。
6. 控制线路——在接受控制器发出的“写入”或者“读出”命令后，控制线路发出一连串的控制信号，控制存储器内的各部分进行“写入”或者“读出”的操作，直到该操作完成为止。

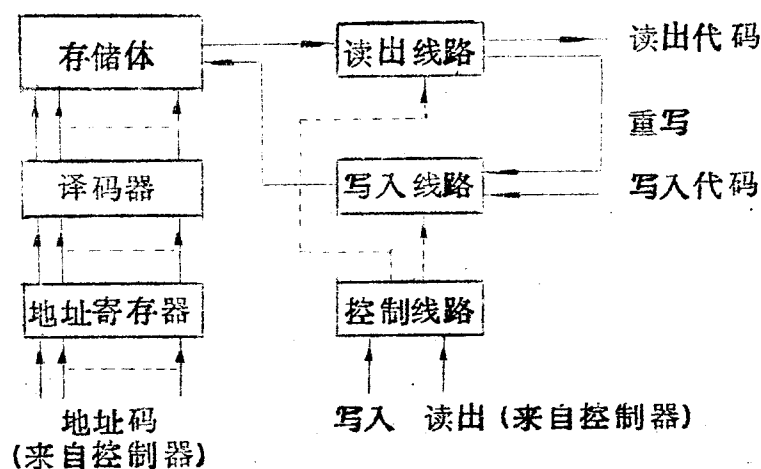


图 7.1 存储器内部组成部分的框图

存储器在接到控制器发出的“读”或“写”命令后，就是按照上面所述的几个部分的相互作用，读出或写入所需要的代码。

从存储器接到“读出”命令开始到存储器把代码读出为止的这段时间间隔叫做读取时间，当然为了计算机的快速工作，我们希望这读取时间愈短愈好。但是有些存储器在读数后原存讯息被破坏，为了保持原存的讯息必须在读出后将原来的代码“重写”（一般也叫再生）到原来的存储单元中去，这一过程就使得计算机在读取一个代码后不能立即再送一个命令来读取第二个代码，因为重写过程需要一定的时间。所以我们往往关心的是存储器的“存取时间”。“存取时间”即存储器执行“读出”或“写入”操作达到全部完成的一个周期所需的时间，一般又称工作周期。对于单地址机器，一般执行一条指令与存储器打两次交道。因此存储器的存取时间的长短就直接影响到执行一条指令所需时间的长短，也即影响到整个计算机的解题速度。所以我们必须使存储器的存取速度提高到和计算机的外部设备、运算器的工作速度相匹配。必须注意，无原则的提高存储器的存取速度是不合算的，因为这往往会引起制造困难。设备增加、可靠性降低、成本增加等问题。而且存取速度的提高，如果不和别的部件的速度相匹配，则它对计算机速度的提高并无显著的贡献。

计算机是一个精密的解算或者控制的装置，因此存储器工作的可

靠性将直接影响到计算机解算或者控制的正确性，所以存储器的工作可靠性是决定计算机工作性能的一个重要因素。

如果计算机内部能记存的代码愈多，则它的工作本领也就愈大，所以希望存储器的存储容量能很大，但是存储量的增大往往会引起体积增大，功率消耗增加、干扰增加、可靠性下降和设备成本增加等问题，当然这些问题的产生是相对性的必须用辩证的观点来看待。

如果计算机解题时的数据和指令的数量很多，以致单靠计算机内部快速工作的存储器的存储量不能容纳，同时由于输入输出设备传送数据的速度往往较慢，因此在一般快速电子计算机中另外配备一个存储量较大而存取速度较慢的存储器，常常称之为外存储器，以区别于速度较快存储量较小而运算时和运算器直接打交道的内存储器（也称为操作存储器）。外存储器又叫中间存储器，它的作用一般是成批的接受从内存储器来的已经进行操作过的代码以及成批的把以后运算所需的代码送到内存储器去，以供以后执行每条指令时快速操作使用。现代计算机中一般采用磁鼓磁带作为外存储器。本章主要讨论一种快速内存储器。

但是在计算机中对于存储器的要求从总的来看，不管是外存储器或是内存储器总希望能达到下列几点：

1. 能够按地址进行存储、读取和清除代码，而且能长期保存，这是存储器的起码条件。

2. 存取时间要短，以提高计算机的工作速度。对内存储器来讲最理想的也是有待研究的是希望同时能进行存和取的操作。

3. 存储量足够的大，以增加计算机的工作能力，扩大计算机解题范围。在工业控制计算机中，根据处理数据多少而决定存储量。

4. 工作可靠，这是最根本的一点。存储器工作不可靠的因素很多，这将在下面谈到的具体问题中叙述。

5. 符合经济原则，即考虑制造容易、成本低廉、维护简单、功率损耗小以及使用寿命长等等。

至于其他特殊要求就要根据具体的计算机来提出要求，不可能一一详述。

因为计算机是以二进位制进行运算的，而数或者指令的表示也是以二进位制表示的，所以用作存储一位二进位数（“0”或“1”）的元件也只要它具有不同的两种物理状态即可。曾经被采用作为存储器的一些物理状态很多，如：机械的、电的、声的、磁的、光的、热的以及核子物理的等等，其中有的已被淘汰，有的正在发展，有的尚在研究，本章仅对具有实用价值的磁心存储器作重点介绍。

§ 7.2 磁心存储的基本原理

在要了解快速磁心存储器之前，必须先了解磁心存储器中作为构成存储体的基本元件——磁心的一些物理特性。

磁心即如图 7.2(a)所示是由具有矩形磁滞回线的磁性材料做成的磁环。图 7.2(b)就是该磁心的磁滞回线。我们所以能利用这种磁心来作为存储的基本元件，就是因为它具有两个不同的剩磁状态 $+B_r$ 和 $-B_r$ ，如果我们假定磁心处于 $+B_r$ 状态即表示它存的是二进位数的“1”；磁心处于 $-B_r$ 状态即表示它存的是二进位数的“0”，那末磁心所处的不同剩磁状态就是代表了该磁心所存的不同的二进位数（“0”或“1”）。现在的问题是“0”或“1”如何存入到磁心中去又如何从磁心中读出来呢？

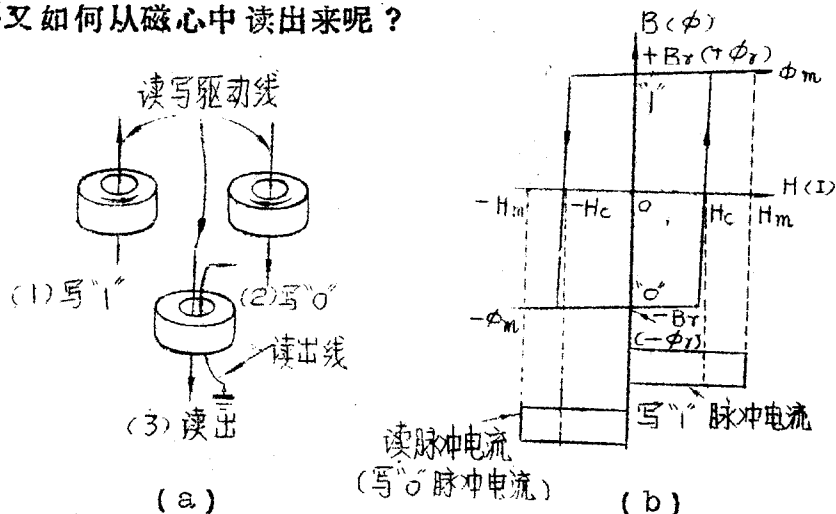


图 7.2(a) 磁心的外形及读出、写“1”、写“0”时电流方向的决定；
(b) 磁心的矩形磁滞回线及读写过程的说明。

我們知道当磁心尺寸大小选定以后同时假定磁心的磁特性是均匀的，则 $B-H$ 曲线同样可以用来表示 $\Phi-I$ 的关系曲线〔 I 即加于磁心线圈中的磁势 wI （如图 7.2(a) 所示），这里 $w=1$ ，所以以 I 表示； Φ 即在 I 的作用下，如图 7.2(a, 3) 中所示读出线所交鏈的磁通鏈 $w\Phi$ ，这里读出绕组的匝数 $w=1$ ，所以以 Φ 表示〕，仅相差一个比例常数，因此在图 7.2(b) 中将 $B、H$ 对应的以 $\Phi、I$ 表出，所以这样，仅为了一般读者习惯于加了电流产生磁通而磁通变化感应出电势的概念；同时在我们习惯的叙述上也较方便。但是，应该注意在理解磁心工作的物理过程时，还是应归结到 B 和 H 的关系来分析较为妥当，特别是当磁心尺寸不定时。

现在我们来讨论磁心信息的写入过程：在磁心中穿一个读写驱动绕组（图上只画一匝绕组，即 $w=1$ ），这绕组用来通以脉冲电流。当需要写入“1”时，如图 7.2(a, 1) 中所示，在读写驱动绕组中通以足够大的脉冲电流，其方向在图 7.2(a, 1) 中表示为由下而上的箭头方向（假定），这电流脉冲的作用引起磁心中磁通状态的变化，这从图 7.2(b) 中可以看出，在写“1”脉冲电流作用之前，磁心可以处在 $+\Phi_r$ （“1”）状态或 $-\Phi_r$ （“0”）状态，为说明方便先假定磁心原为（“0”）状态，在写“1”脉冲的作用下（注意：写“1”脉冲电流的方向是根据假定 $-\Phi_r$ 为“0” $+\Phi_r$ 为“1”而决定的），磁心从 $-\Phi_r$ 变到 $+\Phi_m$ ，当写“1”脉冲消失后，便从 $+\Phi_m$ 变到 $+\Phi_r$ ，如果此后再没有外来脉冲电流的作用，则始终保持在 $+\Phi_r$ 。这就表明磁心写“1”脉冲电流写到“1”状态。磁心从一个剩磁状态变到另一个剩磁状态叫做反转磁化如果磁心原为“1”状态，则在写“1”脉冲的作用下，磁心从 $+\Phi_r$ 变到 $+\Phi_m$ ，当写“1”脉冲消失后，又从 $+\Phi_m$ 变回到 $+\Phi_r$ （这是磁滞迴线的本证特性），所以仍然为“1”状态。因此不论磁心原来处在什么状态，在写“1”脉冲电流作用后，它终归处于“1”状态。同理可知，如果在读写驱动绕组中通以和写“1”脉冲电流方向相反的电流脉冲（如图 7.2(a) 及 (b) 所示），则不论磁心原来处在什么状态，在这脉冲电流的作用后，它终归处于“0”状态。我们姑且暂称这个脉冲电流为写

“0”脉冲电流^a

在需要读出磁心中已存的信息时，我们在磁心中再穿一个绕组（如图7.2(a,3)所示），称为读出绕组，因为 $w = 1$ ，所以也称之为读出线。如果在读写驱动绕组中通以如前所假定的所谓写“0”脉冲电流，这样，如果磁心原存为“1”，则在足够大的所谓写“0”脉冲电流的作用下，磁心从 $+\Phi_r$ 变到 $-\Phi_m$ ，在这变化的过程中，读出线中所交链的磁通变化了 $\Delta\Phi = \Phi_r + \Phi_m$ ，因此在读出线中就感应出一个较大的电势 e_1 ；如果磁心原存为“0”，则写“0”脉冲电流的作用，仅使磁心从 $-\Phi_r$ 变 $-\Phi_m$ 后再回到 $-\Phi_r$ ，从 $-\Phi_r$ 变到 $-\Phi_m$ 由于磁滞回线的矩形性， $\Delta\Phi = \Phi_m - \Phi_r$ 是很小的，所以在读出线中只感应出一个很小的电势 e_0 。因此如果我们以读出线中感应的电势大小来区别磁心中存的是“1”或“0”的话，那末在“读脉冲电流”（即相当于前面所述的写“0”脉冲电流）的作用下，读出线中如果感应的是 e_1 ，就说明读出的是“1”；感应的是 e_0 ，则说明读出的是“0”。由上可知读脉冲电流的大小和方向和前述写“0”脉冲电流的大小和方向一致，而在读脉冲电流作用后，磁心不论原来处在什么状态，最后终归处于“0”状态，所以读脉冲电流的作用，除了在读出线中获得 e_1 或 e_0 的感应电势之外，实际上是将磁心写到“0”状态了，所以它兼有写“0”脉冲电流的作用。但是对于原存为“1”的磁心经过读脉冲电流的作用后变成“0”了，这在计算机中对需要长期保存原有的信息来讲是不希望的，这一般称之为“破坏读出”。为了使原存信息恢复到原来状态，就必须在读脉冲电流作用之后，根据读出的是 e_1 或 e_0 ，再加以和读脉冲电流方向相反的大的或小的“写脉冲电流”，使磁心恢复到“1”或“0”状态，这过程称之为“重写”（或称“再生”）。如图7.3所示，为读出重写过程。

当磁心原为“0”状态，如图7.3(a)所示，在读电流作用后，在其反方向加一个重写“0”的电流，这电流的幅度相当的小，小得使其产生的磁场强度 H' 小于磁滞回线的矫顽力 H_c 。这样，磁心就不会反转磁化，也即不会从“0”状态变到“1”状态，而仍然在

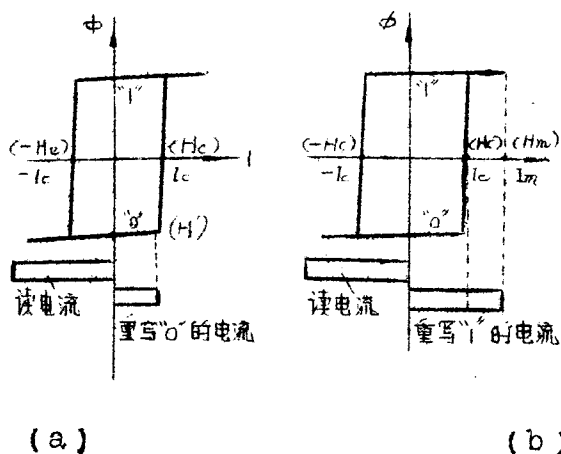


图 7.3 磁心的读出、重写

(a) 读“0”重写“0” (b) 读“1”重写“1”

“0”状态，这相当于重写了“0”。当磁心原为“1”状态，如图 7.3(b)所示，则在读电流作用后，在其反方向加一个重写“1”的电流，这个电流的幅度足够的大，大得使其产生的磁场强度 H_m 大于 H_c 。这样，磁心就反转磁化，从“0”状态变到“1”状态，恢复到读电流作用前的状态——“1”状态。因此达到重写的目的。由上述可知：重写“0”的电流和重写“1”的电流对磁心作用的结果分别和前面所述写“0”脉冲电流和写“1”脉冲电流对磁心作用的结果相同——分别使磁心处于“0”状态和“1”状态。因此常把重写“0”的电流叫做写“0”电流；把重写“1”的电流叫做写“1”电流。实际上“写”和“重写”只是在计算机线路中的逻辑意义不同，而在对磁心的作用是相同的，这在 § 7.3 中将会谈到，那时请读者注意。

必须注意的是写“0”和写“1”脉冲的意义是在读脉冲作用以后才能体现出来的，也即写脉冲作用之前磁心是处在“0”状态。

为了使读者能够进一步明确在脉冲电流的作用和消失下磁心中磁通变化的情况以及在磁通变化过程中读出线中所感应的电势的大小和形状，在图 7.4 中画出一连串 I 作用下的 Φ 和 e 的变化波形。

图 7.4 中 I 的大小为 I_m ，它对应的 H_m 大于 H_c ，得以使磁

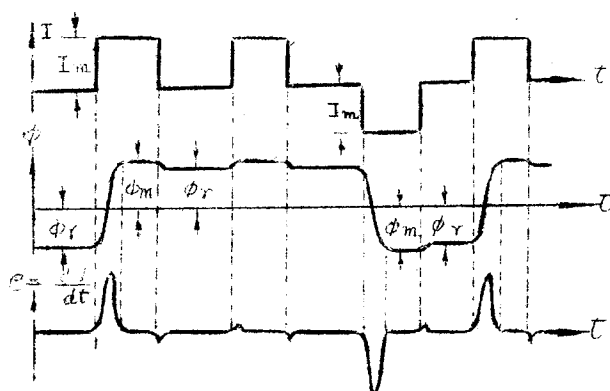


图 7.4 在一连串 I 作用下磁心中所产生的 Φ 的变化和读出 e 的波形

心反转磁化。磁通的变化有赖于磁心材料本征的特性。

前面所谈的是用一个磁心如何存储和读出一个二进制数码的基本原理，至于由许多位二进制数码组成的一个代码的存储和读出，以及从存储体中选择某一个存储单元的存储和读出也是很容易实现的。

通常将磁心排列成如图 7.5 所示的立体矩阵称之为磁心体，磁心一个个地安置在各个坐标点上，不同的 x ， y 坐标表示不同的存储单元，每一个 $x y$ 面内记存所有代码的同一位，而沿 z 方向的具有同一 $x y$ 坐标的各个磁心顺序存储一个代码的各位。

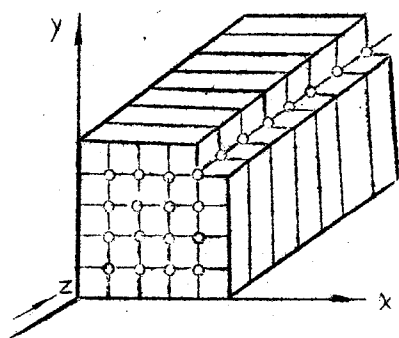


图 7.5 磁心体

每一个 $x y$ 面中的磁心可按图 7.6 的穿线方式穿起来，各个 $x y$ 面之间的连线除读出线之外都对应的串连起来，读出线是每一面一根，这样，从图 7.6 可以看出，只要在所想要选的那个存储单元的两根相交坐标线中各通以 $\frac{1}{2} I_m$ 的电流脉冲，这就相当于前

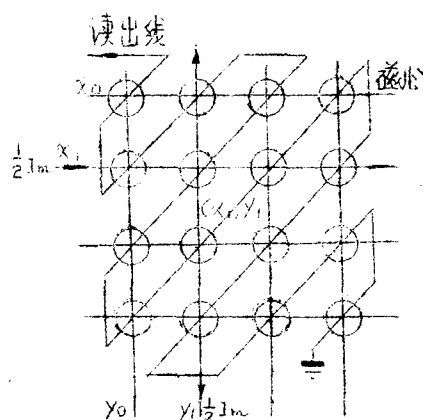


图 7.6 x y 面中磁心的穿线方式示意图

些磁心我们希望不因 $\frac{1}{2} I_m$ 的作用而改变状态，否则在一条读出线中就有许多读出电势迭加了。这会导致于无法区别“0”还是“1”。为此我们对电流 I_m 的幅度要有限制，即要满足下列不等式：

$$|I_m| > |I_c| > \left| \frac{1}{2} I_m \right|, \quad (7.1)$$

也即

$$|H_m| > |H_c| > \left| \frac{1}{2} H_m \right|. \quad (7.2)$$

由于 $\left| \frac{1}{2} I_m \right| < |I_c|$ ，因此那些受 $\frac{1}{2} I_m$ 作用的磁心不致于改变剩磁状态，我们称那些受 $\frac{1}{2} I_m$ 作用的磁心为半选磁心，称 $\frac{1}{2} I_m$ 为半选电流， $\frac{1}{2} I_m$ 对半选磁心的作用称为半选干扰，关于这些在以后要详细讨论，这里不再多说。

§ 7.3 电流重合法磁心存储器——面选法

对磁心的物理性能了解以后，就可以进一步讨论用磁心作为存储元件的磁心存储器。

对于磁心存储器需要讨论下列几个问题：(1)实现代码读、写的

面所述的一个 I_m 的作用一样，由于各坐标线都对应串连，所以沿着 z 方向的具有同一该 $x y$ 坐标的所有磁心都受两个 $\frac{1}{2} I_m$ 的作用，由于读出线是每一个 $x y$ 面一根，所以，这时一个代码的读写过程和前面所述一个信息的读写过程相同，故不再赘述。

但是值得注意的是如图 7.6 的穿线方式，在选择所需要的那个存储单元的磁心的同时，有 $\frac{1}{2} I_m$ 同时也通过位于与被选磁心同一条 x 线和 y 线上的磁心，这

各种方法及其优缺点。(2)怎样减少噪音干扰信号,以保证工作的可靠性。(3)怎样把磁心组成一个能按地址存取代码的存储器。

通常磁心存储的方法有电流重合法和Z型法也叫线选法,还有最近发展的 $2\frac{1}{2}D$ (二度半)法,本节仅述电流重合法。

1. 构成电流重合法存储器的一些基本结构方式

(1) 二维矩阵 图7.7所示的二维矩阵的结构是构成电流重合法磁心存储器的最基本的方式。图中水平及垂直方向的直线分别表示X驱动线和Y驱动线,在这些线的交叉处所画的短斜线即表示被X、Y驱动线穿过的磁心。在这个矩

阵中,为了要选择某一个磁心,例如 x_2 和 y_3 所交的那个磁心,我们可以在 x_2 和 y_3 的驱动线中各通以 $\frac{1}{2}I_m$ 的驱动脉冲电流,这电流幅度的大小符合式(7.1),而方向按照安培右手定则,使它们产生的磁场强度方向相同(如图7.7所示是正确的)。这样,交叉处的磁心A受到 $\frac{1}{2}I_m + \frac{1}{2}I_m$ 的作用,信息就被写入或读出(仅电流方向互为相反),这个

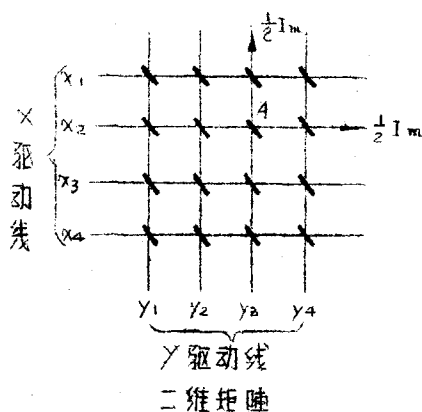


图7.7 二维矩阵

磁心叫做被全选的磁心或称全选磁心。而位于 x_2 和 y_3 驱动线上的其他磁心,都只受到半选干扰电流 $\frac{1}{2}I_m$ 的作用,故信息不被写入或读出。矩阵中其余的磁心不受到驱动电流的作用,也即不受到干扰。这种被干扰磁心所受干扰电流的大小是全选磁心所受电流大小的二分之一的的工作方式,我们称它的选择比为2:1,显然,从磁心的性能上来看,欲使全选磁心反转磁化得快又不致使半选磁心反转磁化,则选择比为2:1时的半选磁心受干扰的程度最大。这对于矩形性不太好的磁心来讲是不利的。为此,我们欲使磁心受半选干扰影响小或者为了加快全选磁心的反转磁化速度,采用如图7.8所示的选择比为3:1的二维矩阵。为了使被选磁心受到 I_m 的驱动,而使被半选干

扰的磁心受到小于 $\frac{1}{2} I_m$ 的作用，在通过被选磁心的 x 线和 y 线中各通以 $+\frac{1}{2} I_m$ 的驱动脉冲电流，而在其他所有的驱动线中通以 $-\frac{1}{6} I_m$ 的脉冲电流，这样，矩阵中所有磁心（除全选磁心之外）只受到 $\frac{1}{2} I_m$ 的干扰，唯全选磁心受到 I_m 的作用，故选择比为 3 : 1（如图 7.8 (a) 所示）。

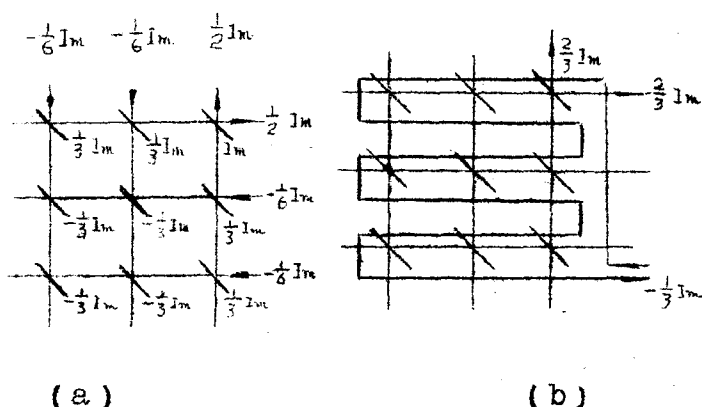


图 7.8 获得 3 : 1 选择比的二维矩阵

图 7.8 (b) 的方法是增加了一根驱动线。在被选的 x 、 y 驱动线中各通以 $+\frac{2}{3} I_m$ 的电流，而在增加的一根线中通以 $-\frac{1}{3} I_m$ 的电流。这样，被选磁心和其余磁心所受之电流和图 7.8 (a) 的相同。因为被干扰磁心只受 $\frac{1}{3} I_m$ 的干扰作用，所以由于磁心矩形性不理想而致的破坏作用比之受 $\frac{1}{2} I_m$ 干扰的影响大为降低。或者，若不降低半选磁心所受干扰电流的大小，即使 $\frac{1}{2} I_m = I_1$ ，则全选磁心所受之电流 I_m 将等于 $3 I_1$ ，这样便大大的加快了磁心的反转磁化速度。目前，在磁心矩形性已相当好的情况下，用提高选择比来加快反转磁化速度，这是一个可取的方法。

(2) 三维矩阵 为了得到 3 : 1 的选择比，我们也可以采用三度空间的立体矩阵——三维矩阵，如图 7.9 所示，它是一个由三个二维矩阵组成的 $3 \times 3 \times 3$ 的立体矩阵。 z 驱动线各穿过位于不同二维矩阵中相同位置上的磁心。为了向选定位置上的磁心写入或读出信息，例如图 7.9 中右上角中间的那个磁心，在穿过该磁心的三根驱

动线中各通以 $\frac{1}{3} I_m$ 的电流，这样，被选磁心受到 I_m 的作用，而在通有电流的各驱动线上的磁心只受到 $\frac{1}{3} I_m$ 的干扰，矩阵中其他的磁心不受到干扰，这一点是比之二维矩阵 3 : 1 选择比为优的。

但是，这种方法的三维矩阵不仅要加多驱动线的数目，使穿线工艺复杂化，而且选择驱动线和供给驱动电流的电路也将复杂很多。

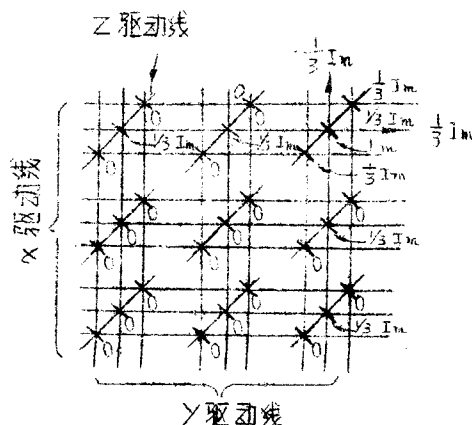


图 7.9 选择比为 3 : 1 的三维矩阵

利用和图 7.8(a)相似的方法，这种三维矩阵可以获得 5 : 1 的选择比。这只要在所有不通过被选磁心的驱动线中通以 $-\frac{1}{15} I_m$ 的电流（通过被选磁心的线中仍通以 $\frac{1}{3} I_m$ ），这样，凡是不在被选线上的磁心都只受到 $-\frac{1}{5} I_m$ 的作用；在被选线上的磁心受到 $\frac{1}{3} I_m - \frac{2}{15} I_m = \frac{1}{5} I_m$ 的作用。当然，利用和图 7.8(b)相似的方法也可得到 5 : 1 的选择比，这只要在被选线中通以 $\frac{2}{5} I_m$ 的电流，在增加的一根线中通以 $-\frac{1}{5} I_m$ 的电流即可。

从穿线工艺的方便及驱动线数目减少的角度来考虑，三维矩阵还有其他几种结构形式，这里不再一一列举，读者可按工作需要及此列举的一些基本结构加以举一反三的设计，但注意驱动线的减少会带来选择比的减小（若其他条件均相同）。

依此类推，当然也可以做成四维矩阵的结构形式，这对于进一步提高选择比采用多度电流重合法来实现高速存取是很有意义的。因为当每个存储磁心穿过 P 条驱动线时，如果同时又有偏流的作用（即相当于图 7.8(b)的方法），则存储器可以获得 $(2P-1) : 1$ 的选择比；如果不加偏流，可以按 $P : 1$ 选择比工作。因此当 $P = 4$ 时，则可获得 7 : 1 的选择比，这样，对于同样的存储磁心其反转磁化速度

可以大大提高。但是由于采用这种方法将在存储系统的结构及操作方式方面引起和一般的二维矩阵不相同的重大变革，为了把握本书的重点，恕不多述。

以上讨论的仅对一个代码中的一位进行写入或读出，而在并行操作的计算机中要求对一个代码的所有各位同时进行写入或读出，为此我们只要把 n (n 为一个代码的二进制位数) 个上述的一位矩阵联起来，把各个矩阵中对应的驱动线相互串连起来就行了。这样就组成了一个二维矩阵，这也就是前面所述的“存储单元集合体”，简称“存储体”，在本章中因只讨论快速磁心存储器，所以又称之为“磁心体”。

(3) 二维矩阵的多组重合法 在前面已经谈到在二维矩阵中用增加驱动线来提高选择比的办法，这里讨论增加一组或几组驱动线的多组电流重合法。

图 7.10(a) 为一最简单的 2×2 的穿有三组驱动线的二维矩阵，图中没有画出三根驱动线交叉处的磁心，这并不影响原理性的讨论。

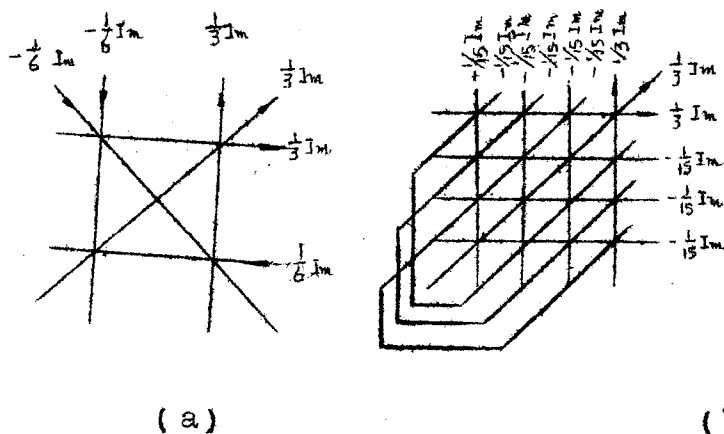


图 7.10 二维矩阵的多组电流重合法

为了选择某一磁心，我们在通过被选磁心的驱动线中各通以 $\frac{1}{3} I_m$ 的电流，很明显，这样便可得到 $3:1$ 的选择比。如果同时又要在其他不通过被选磁心的驱动线中各通以 $-\frac{1}{6} I_m$ 的电流，则除被选磁心以外，其他磁心所受的干扰电流都为 0，这就获得了无穷大的选择比。

当然，当矩阵比 2×2 再大时，用三组驱动线就得不到无穷大的选择比了，如图 7.10(b) 所示为一穿有三组驱动线的 4×4 的二维矩阵（图中也没有画出磁心）。

若在被选磁心所在的三根线中各通以 $\frac{1}{3} I_m$ 的电流脉冲，可以获得 3 : 1 的选择比，若同时又在其他各线中通以 $-\frac{1}{3} I_m$ 的电流，则矩阵中除被选磁心外的其他磁心所受的干扰电流为 $+\frac{1}{3} I_m$ 或 $-\frac{1}{3} I_m$ 。由此可见，用增加一组驱动线的方法比用图 7.8(b) 所示增加一根驱动线的方法，选择比可以更提高。但是驱动线组的增加会带来矩阵结构穿线复杂及选择地址的控制电路复杂的缺点，因而只有在磁心的矩形性不好或者为了提高存取速度而有必要且值得使用较复杂的控制电路时才采纳使用。

(4) 驱动线数一定而地址加倍的二维矩阵 在一般的二维矩阵中，写入或读出信息时，两个驱动电流的方向，必须按照安培右手定则使它们在磁心中产生的磁场强度的方向相同。若相反，则二者相互抵消，不会产生写入或读出的效果。利用这个关系，我们可以使这两组驱动线所能选择的地址数目加倍。

图 7.11 为这种方法的原理图，图中所示电流方向系向左边矩阵中写入信息，此时右边矩阵中的位于这两根驱动线上的磁心不受影响。在读出左边矩阵中的信息时，两个电流同时反相，右边磁心仍然不受影响。要向右边矩阵写入信息时，可以改变 x 或 y 驱动线中之一的电流方向，使之与向左边矩阵写数时的电流方向相反。这样就可以使两组驱动线所能选择的地址数目增加一倍。

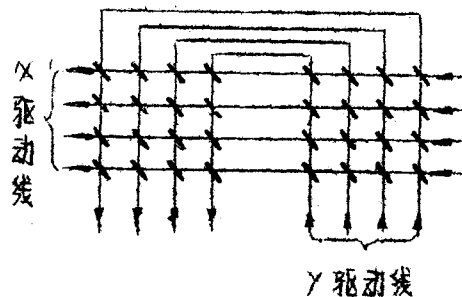


图 7.11 地址加倍的二维矩阵

2 磁心矩阵中的读出线问题

为了在一个矩阵（存所有代码的同一位）中能够读出其中任何一

个磁心所有的信息，读出线应该穿过一个矩阵中所有的磁心。如果存储体的每一位有一根读出线，这样便可以并行的读出一个代码的所有各位。

由于读出线穿过矩阵中所有的磁心，因而在读出全选磁心的信息时，不仅全选磁心的磁通变化在读出线中感应出电压，同时矩阵中许多半选磁心的磁通变化也在读出线中感应出电压，由于矩阵中半选磁心的数量很多，因此这些半选磁心的感应电压——半选干扰电压之总和就可能很大，这就使我们很难辨别“真”“假”信息和“0”“1”信息。为此读出线在矩阵中的安排就应该考虑到怎样使读出线中的半选干扰电压尽可能的减小。

图 7.12 为一最简单的读出线的穿线方式，可以看出，在读出时，半选磁心总是处于某一行某一列上，而读出线总是以相反的方向通过相邻的两个半选磁心，这样，相邻的两个半选磁心的半选干扰电压在读出线中就成对的相互抵消（假如这两个半选干扰电压的大小相等波形相同）。当然，由于相邻两个磁心原存信息不同和磁心的磁滞迴线对 B、H 轴都不对称，故实际上是不能完全抵消的，假定它们抵消后的剩余电压 e_2 。

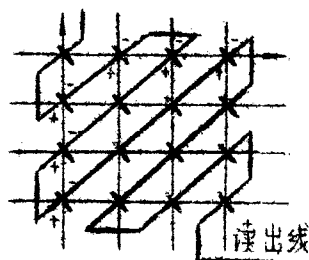


图 7.12 最简单的读出线的穿线方式

同时如图 7.12 所示，对于 $n \times n$ 而且 n 为偶数的矩阵来说，其中总有两个半选磁心的半选干扰电压是不能相互抵消的。设每个半选磁心的干扰电压为 e_2 ，而全选磁心的读出信息电压为 e_1 ，因此在读出时，读出线上的电压为：

$$e = \pm [e_1 - 2e_2 + (n-2)e_2]。 \quad (7.3)$$

式中 n 为矩阵中每边的磁心数，且常为偶数， e_2 的方向和 e_1 相反，故为“-”； $(n-2)$ 对半选磁心的半选干扰电压 $(n-2)e_2$ 是考虑最坏的情况，假定这时每对抵消后的剩余电压方向都相同

且和 e_1 同相；中括号外的“ $\pm$ ”表示读出电压 e 的极性可正可负，这决定于被全选磁心所在的位置。

e_2 一般为 e_1 的十分之一左右， e_3 的幅度虽然比 e_2 小，但是当 n 很大时， $(n-2)e_3$ 就可能很大。因此 n 的增大会导致 e_1 的无法辨认。限制存储量增大的重要原因之一就在于此。

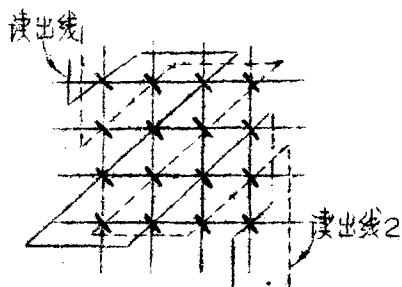


图 7.13 一个矩阵中穿两根读出线

为了增大存储量必须使 e_3 对 e_1 的影响减小，我们可以用 k 根读出线穿过一个矩阵。如图 7.13 为 $k=2$ 的情况。

这样，在通过全被选磁心的和不通过全选磁心的读出线中所得到的读出电压分别为

$$e = \pm \left(e_1 - 2e_2 + \left(\frac{n}{k} - 2 \right) e_3 \right) \quad (7.4)$$

和

$$e_k = \pm \frac{n}{k} e_3. \quad (7.5)$$

显然，采用两根读出线后，在通过全选磁心的读出线中所得到的读出电压 e 中与存储量和 e_3 有关的干扰电压几乎降低了 k 倍；换句话说，在半选干扰电压相同的情况下，采用两根读出线的存储量比采用一根读出线的存储量可增大四倍（在这里存储量即等于 $n \times n$ ）。

至于其他不通过全选磁心的读出线，我们可以把它们都接到同一个读出放大器的输出端，在放大器的输入端可以采用变压器耦合及二极管整流电路，使得那些 e_k 不可能相迭加，这在线路设计中要加以考虑的，在此不再赘述。

除了半选磁心所形成的干扰之外，由于读出线和驱动线之间的电磁耦合，也会形成干扰。当读出线过多的平行于驱动线时，这种干扰就会很大。因此，读出线和驱动线相互平行的部分应尽可能的减少。