

第 六 章

模 拟 开 关

模拟开关

目 录

模拟开关/多路调制器选用指南.....	(6—3)
术语定义.....	(6—4)
AH500 ⁿ , AH5010, AH5011, AH5012单片模拟电 流 开 关.....	(6—5)
LF11331/LF13331带禁止端四常开模拟开关.....	(6—17)
LF11332/LF13332带禁止端四常闭模拟开关.....	(6—17)
LF11333/LF13333带禁止端二常闭二常开模拟开关.....	(6—17)
LF11201/LF13201四常闭模拟开关.....	(6—17)
LF11202/LF13202四常开模拟开关.....	(6—17)
LF11508/LF13508八通道模拟多路调制器.....	(6—27)
LF11509/LF13509四通道差动型模拟多路调制器.....	(6—27)

注：关于模拟开关电路的其它资料，请参阅美国国家半导体公司的“混合电路产品手册”和“FET产品手册”。

R_{ON} (Ω)★	V_A/I (V)★	型 号	逻 辑 输 入	$V_c(V)$ 典 型 值	t_{ON}/t_{OFF} 典 型 值
---------------------------	-----------------	-----	---------	-------------------	---------------------------

四组单刀单掷开关

100	15mA	AH5011	15VTTL, CMOS		150/300ns
150	5mA	AH5012	TTL, CMOS		150/300ns
200	± 10	LF11201	TTL	± 15	90/300ns
200	± 10	LF11202	TTL	± 15	90/500ns
200	± 10	LF11331	TTL	± 15	90/500ns
200	± 10	LF11332	TTL	± 15	90/500ns
250	± 10	LF11333	TTL	± 15	90/500ns
250	± 10	LF13201	TTL	± 15	90/500ns
250	± 10	LF13202	TTL	± 15	90/500ns
250	± 10	LF13331	TTL	± 15	90/500ns
250	± 10	LF13332	TTL	± 15	90/500ns
250	± 10	LF13333	TTL	± 15	90/500ns
280	± 7.5	CD4066	CMOS	± 7.5	50/50ns
280	± 7.5	CD4013	CMOS	± 7.5	20/20ns

三组单刀双掷开关

280	± 7.5	CD4013	CMOS	± 7.5	150/150ns
-----	-----------	--------	------	-----------	-----------

四通道

100	15mA	AH5009	15V, T·L. CMOS		150/300ns
150	5mA	AH5010	TTL, CMOS		150/300ns

四通道差动型

380	± 7.5	CD4052	CMOS	± 7.5	150/150ns
330	12, -15	LF11509	TTL	± 15	1/0.2 μ s
270	± 7.5	CD4529B	CMOS	± 7.5	50/50ns

八通道

250-400	± 5	AM3705	TTL	-15, 5	300/600ns
330	12, -15	LF11508	TTL	± 15	1/0.2 μ s
270	± 7.5	CD4529B	CMOS	± 7.5	50/50ns
280	± 7.5	CD4501	CMOS	± 7.5	150/150ns

☆ R_{ON} max, $T_A = 25^\circ\text{C}$

★ V_A/I 为安全开关的最大电压或电流。

模拟开关

术语定义

R_{ON} : 地址通道输入输出之间的电阻。

I_S : 任一开关输入处的电流, 它是开关处于开态时的漏电流。

I_D : 任一开关输入处流入开关的电流, 它是开关处于关态时的漏电流。

C_S : 任一开路端“S”和地之间电容。

C_D : 任一开路端“D”和地之间电容。

$I_D - I_S$: 从合上的开关流进去的漏电流, 它是流入开关的电流 I_D 和流出开关的电流 I_S 之间的差值。

t_{RAN} : 开关从一个地址态变到另一地址态的延迟时间。

t_{ON} : 从使能输入的50%点到开关开态之间的延迟时间。

t_{OFF} : 从使能输入的50%点到开关关态之间的延迟时间。

模拟开关

AH5009, AH5010, AH5011, AH5012单片模拟电流开关

概 述

一个通用的单片JFET模拟开关系列能经济地满足各种各样的多路调制和模拟开关应用。偶数个开关可以直接用标准5V逻辑电路驱动，奇数个开关则应用于利用10伏或15伏逻辑的场合。单片结构保证了电阻的紧密匹配和跟踪。

应 用

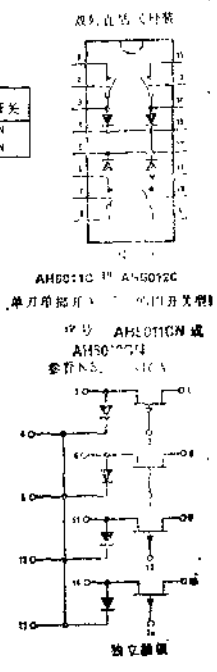
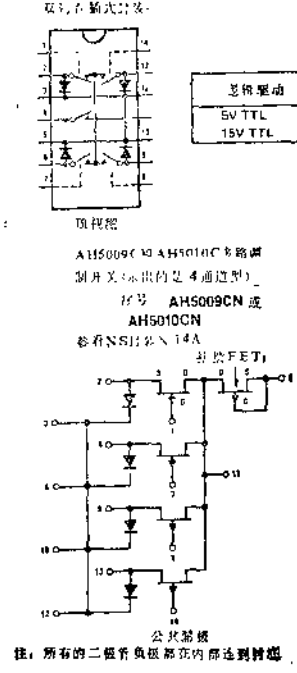
- AD/DA转换器
 - 数据采集系统
 - 多通道AGC
 - 可程序增益放大器
- 微功耗转换器
 - 有源滤波器
 - 四压缩器/扩展器
 - 高阻抗电压缓冲器
- 工业控制器
 - 信号多路调制器/多路介调器
 - 斩波器/解调器
 - 采样保持电路

关于电压开关应用请参阅LF13331, LF13332和LF13333模拟开关系列。

特 点

- 与标准TTL电路和CMOS电路接口
 - 低的开态电阻 100Ω
 - 大的模拟信号范围 ±10V (峰值)
 - 优良的通道隔离度 80dB (在1kHz下)
- 开态电阻匹配 2Ω
 - 非常小的漏电流 50pA
 - 高的开关速度 150ns

连接图和电原理图



绝对最大额定值

输入电压AH5009/AH5010/5H5011/AH5012	30V
正模拟信号电压	30V
负模拟信号电压	-15V
二极管电流	10mA
漏极电流	30mA
功率耗散	500mW
工作温度范围	-25℃~+85℃
存储温度范围	-65℃~+150℃
引线温度（焊锡10秒钟）	300℃
电特性 AH5010和AH5012（注1和注2）	

参 数	条 件	典型值	最大值	单 位
I_{GEX} 关态输入电流	$4.5V < V_{GD} < 11V, V_{SD} = 0.7V$ $T_A = 85^\circ C$	0.01	0.2	nA
$I_{D(OPV)}$ 关态漏电流	$V_{GD} = 0.7V, V_{GD} = 3.8V$ $T_A = 85^\circ C$	0.01	0.2	nA
$I_{S(ON)}$ 开态漏电流	$V_{GD} = 0V, I_S = 1mA$ $T_A = 85^\circ C$	0.08	1	nA
$I_{G(ON)}$ 开态漏电流	$V_{GD} = 0V, I_S = 2mA$ $T_A = 85^\circ C$	0.13	5	nA
$I_{S(ON)}$ 开态漏电流	$V_{GD} = 0V, I_S = 2mA$ $T_A = 85^\circ C$	0.1	10	nA
$r_{DS(on)}$ 漏极— 源极电阻	$V_{GD} = 0.35V, I_D = 2mA$ $T_A = 85^\circ C$	90	150	Ω
$V_{DS(on)}$ 漏极—源极电压	$I_D = 0.5mA$		240	V
$V_{DS(on)}$ 漏极—源极电压	$V_{GD} = 0, I_D = 1mA$	4	20	Ω
T_{ON} 开态时间	参看交流测试电路	150	500	ns
T_{OFF} 关态时间	参看交流测试电路	300	500	ns
C ₁ 串 音	参看交流测试电路	120		dB

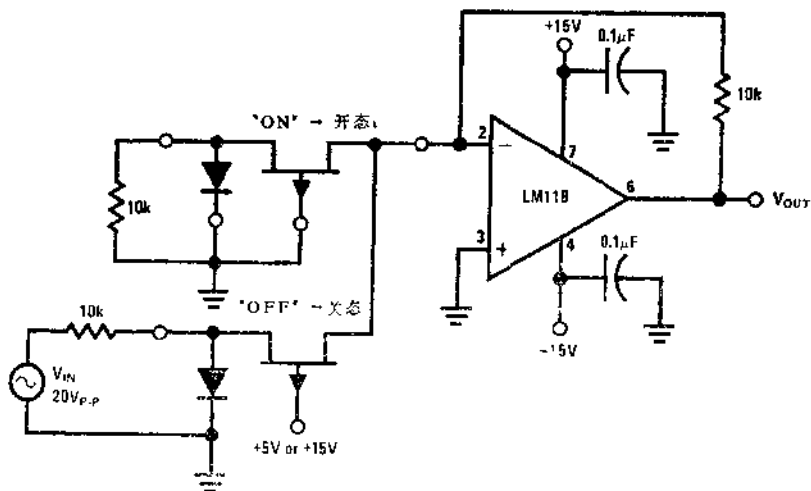
注1：除非另有说明，测试条件为25℃。
注2：开态和关态的标记指的是FET开关的导电状态。

电特性 AH5009和AH5011

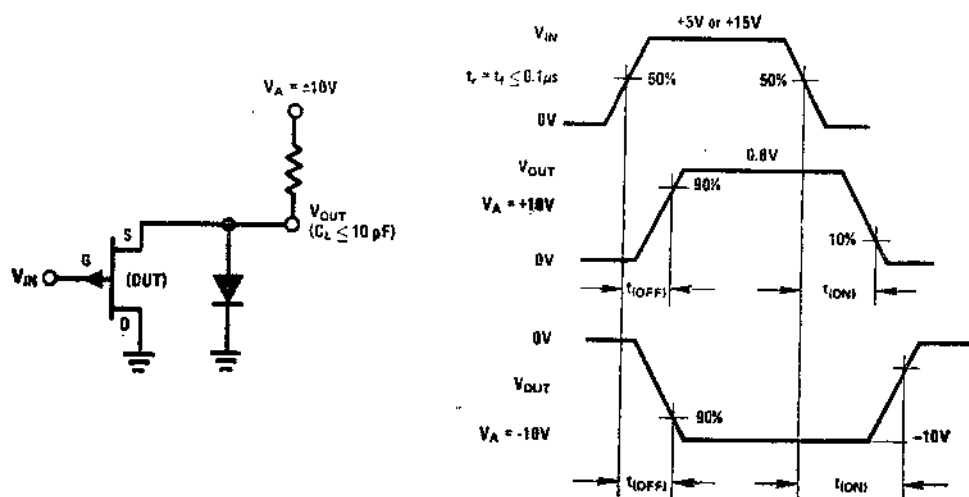
参 数	条 件	典 型 值	最 大 值	单 位
I_{GSX} 关态输入电流	$11V \leq V_{GD} \leq 15V, V_{SD} = 0.7V$ $T_A = 85^\circ C$	0.01	0.2 10	nA nA
$I_{D(OFF)}$ 关态漏电流	$V_{SD} = 0.7V, V_{GS} = 10.3V$ $T_A = 85^\circ C$	0.01	0.2 10	nA nA
$I_{G(ON)}$ 开态漏电流	$V_{GD} = 0V, I_G = 1mA$ $T_A = 85^\circ C$	0.04	0.5 100	nA nA
$I_{S(ON)}$ 开态漏电流	$V_{GD} = 0V, I_S = 2mA$ $T_A = 85^\circ C$		2 1	nA μA
$I_{G(ON)}$ 开态漏电流	$V_{GD} = 0V, I_S = -2mA$ $T_A = 85^\circ C$		5 2	nA μA
$r_{DS(ON)}$ 漏极—— 源极电阻	$V_{GS} = 1.5V, I_D = 2mA$ $T_A = 85^\circ C$	60	100 160	Ω Ω
V_{DIODE} 正向二极管压降	$I_D = 0.5mA$		0.8	V
$r_{DS(ON)}$ 匹配	$V_{GS} = 0, I_D = 1mA$		10	Ω
T_{ON} 开启时间	参看交流测试电路	150	500	ns
T_{OFF} 关闭时间	参看交流测试电路	300	500	ns
CT串音	参看交流测试电路	120		dB

测试电路和开关时间波形

单音测试电路：

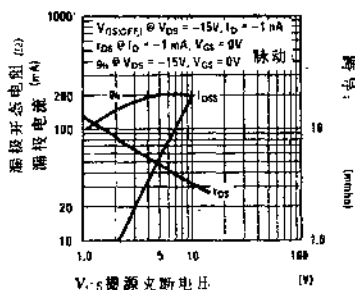


交流测试电路

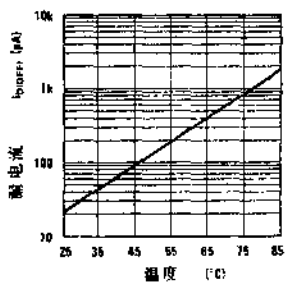


典型工作特性曲线

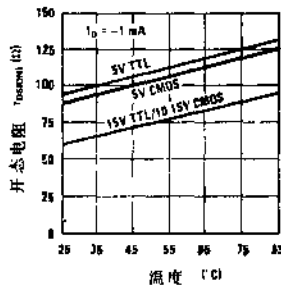
参数互相作用:



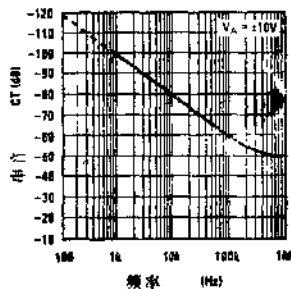
漏电流 - 温度 $I_D(OFF)$



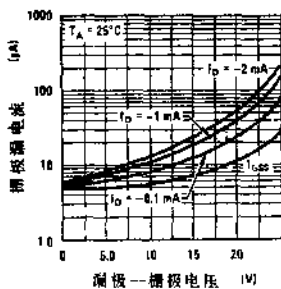
开态电阻 - 温度 $r_{DS(ON)}$



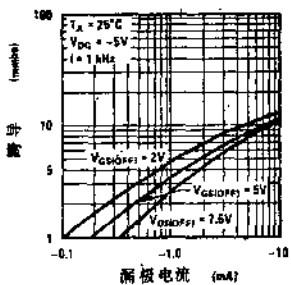
串音 CT - 频率



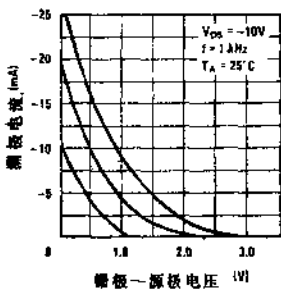
漏电流 - 漏极 - 栅极电压



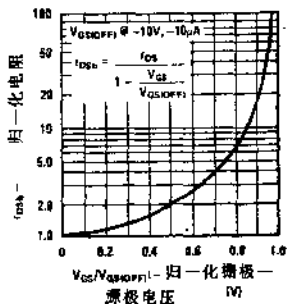
跨导 - 漏极电压



漏极电流 - 偏置电压



归一化漏极电阻 - 偏置电压



应用资料

动作原理

AH系列模拟开关主要适用于电流型开关应用；例如用作用到运算放大器求和接点的方法使FET开关的漏极保持在地电位或接近地电位。把漏极电压限制到几百毫伏以下，就不再需要专门的栅极驱动器，使开关可以直接由标准TTL(AH5010)，5V~10V CMOS(AH5010)和集电极开路15V TTL/CMOS(AH5009)来驱动。

有两种基本的开关连接形式：四组独立的开关（单刀单掷开关）和用于多路传输的四极开关（四刀单掷多路调制开关）。如AH5009的多路调制开关型有公共的漏极并包括在 $V_{GS}=0V$ 下工作的串接FET。这附加的FET设置在反馈电路中，目的是为了补偿开关FET的开态电阻，如图1所示。图1的闭环增益是：

$$A_{VCL} = \frac{R_2 + r_{DS(ON)}Q_2}{R_1 + r_{DS(ON)}Q_1}$$

如果 $R_1 = R_2$ ，增益精度决定于 Q_1 和 Q_2 之间 $r_{DS(ON)}$ 的匹配。 Q_1 和 Q_2 之间的典型匹配是4欧姆，由此得到的增益精度为0.05% ($R_1 = R_2 = 10k\Omega$)。

抗干扰性

有源极接地二极管的开关对关态下的正模拟信号显示出较好的抗干扰性。在 $V_{IN} = 15V$ ， $V_A = 10V$ 的条件下， Q_1 的源极被二极管钳位到0.7V左右 ($V_{GS} = 14.3$)，保证加在10V上的交流信号不能使FET开放。

增益设置电阻的选择

因为AH系列模拟开关是电流型工作的，一般总是使信号电流尽可能地大。但是，通过FET开关的电流要使源极——栅极结和信号分流二极管正向偏置，从而产生通过这些结的漏电流，如图(2)所示。 $I_{G(ON)}$ 表示到达运算放大器求和接点电流的有限误差。其次，随着 I_S 接近 I_{DSS} ，FET的 $r_{DS(ON)}$ 开始拐弯，一个实用的经验规律是保持 I_S 小于 I_{DSS} 十分之一。

由上述讨论合并得出结论：

$$R_1(MIN) \geq \frac{V_{A(MAX)} \cdot A_D}{I_{G(ON)}} \quad (2a)$$

或：

$$\geq \frac{V_{A(MAX)}}{I_{DSS}/10} \quad (2b)$$

取数值较大的一个。

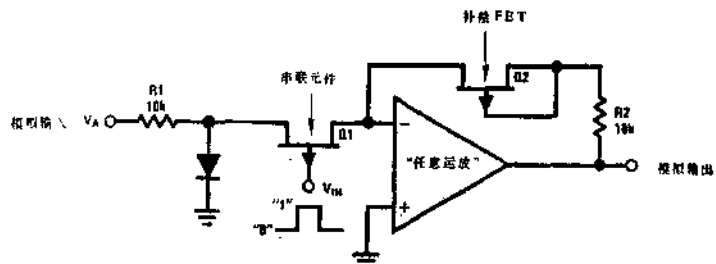


图1 使用补偿FET

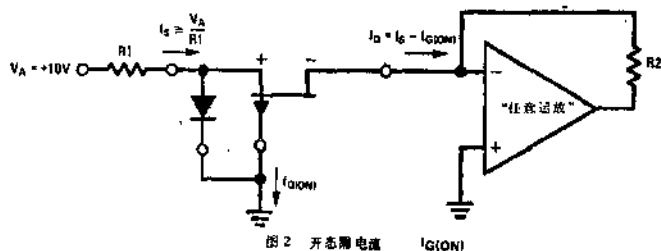


图2 开态漏电流 $I_{G(ON)}$

应用资料 (续)

其中:

$V_{A(MAX)}$ = 模拟输入信号的峰值幅度

A_D = 要求的精度

$I_{G(ON)}$ = 给定 I_S 下的漏电流

I_{DSS} = FET 开关的饱和电流

$$\approx 20\text{mA}$$

在典型应用中, V_A 可以 $= \pm 10\text{V}$, $A_D = 0.1\%$, $0^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$ 方程式 (2b) 额示:

$$R_{1(MIN)} \geq \frac{10\text{V}}{20\text{mA}} = 5\text{K}$$

(对 $R_1 = 5\text{K}$, $I_S \approx 10\text{V}/5\text{K}$ 或 2mA 而言)

对 AH5010, 电特性保证在 85°C 下 $I_{G(ON)} \leq 1\mu\text{A}$ 。对方程式 (2a) 有:

$$R_{1(MIN)} \geq \frac{(10\text{V}) \times (10^{-5})}{1 \times 10^{-6}} \geq 10\text{K}\Omega$$

因为方程式 (2a) 预示的电阻值较大, 故应采用 10K 电阻。

FET 的关态也影响增益精度。如图 3 所示, 通过 Q_2 的漏电流, $I_{D(OFF)}$ 表示到达运算放大器求和接点电流的有限误差。

相应地可以得到:

$$R_{1(MAX)} \leq \frac{V_{A(MIN)} \times A_D}{(N) I_{D(OFF)}}$$

其中:

$V_{A(MIN)}$ = 模拟输入信号的最小值

A_D = 要求的精度

N = 通道数

$I_{D(OFF)}$ = 给定 FET 开关的关态漏电流

例如: 对 AH5009, $N = 10$, $A_D = 0.1\%$, 和在 85°C 下 $I_{D(OFF)} \leq 10\text{nA}$,

$R_{1(MAX)}$ 是:

$$R_{1(MAX)} \leq \frac{(1\text{V}) \times (10^{-3})}{(10) \times (10 \times 10^{-9})} = 10\text{K}$$

当然 R_2 的选择与要求的增益有依赖关系, 对单位增益取 $R_1 = R_2$ 。

最后, 上述讨论忽略了电阻的容差、运算放大器的输入偏置电流和失调电压, 而所有这些因素在设置电路的全增益精度时是应当考虑的。

与 TTL 电路的相容性

AH 系列有二种输入逻辑驱动型式: 偶数型式规定用标准 5V TTL 逻辑电路驱动。而奇数

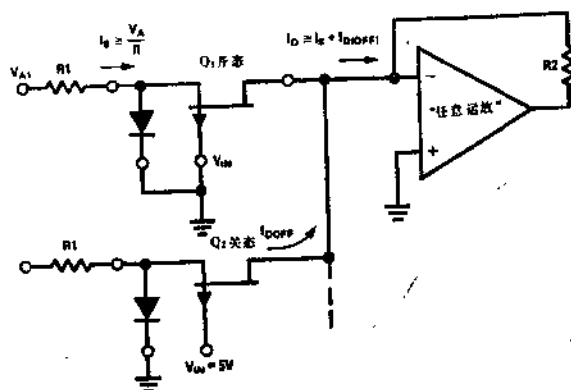


图 3

型式则用15V集电极开路TTL电路驱动。

标准TTL门电路上拉到大约3.5V（无负载），为了保证像AH5010那样的偶数开关的关断，在5V V_{CC} 和门电路输出端之间应接一只至少为10K Ω 的上拉电阻 R_{EXT} ，如图4所示。同样，集电极开路高电压TTL电路的输出也应使用如图（5）所示的上拉电阻。在两种情况下，较小的 R_{EXT} 的数值都可以改善 $t_{(OFF)}$ ，但这要以牺牲在低态时的功率耗散为代价。

术语定义

在电特性表中的有关术语如图（6）所规定。

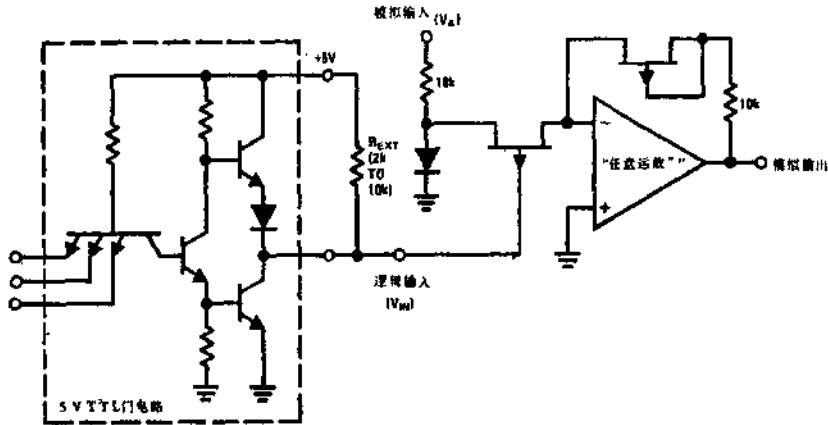


图4 与+5V TTL电路接口

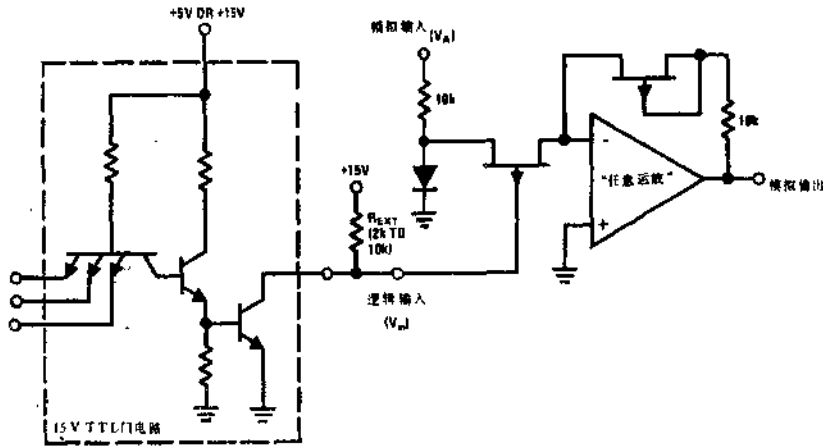


图5 与+15V 集电极开路TTL电路接口

应用资料(续)

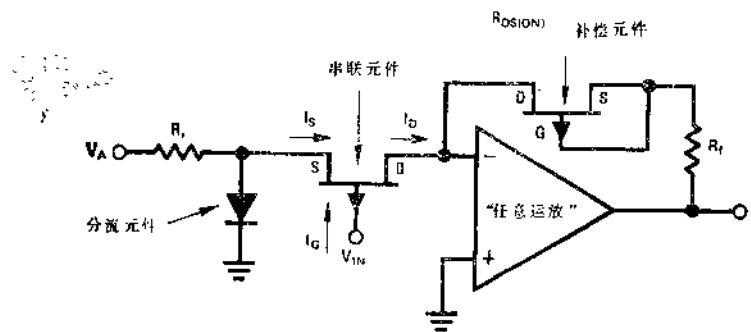
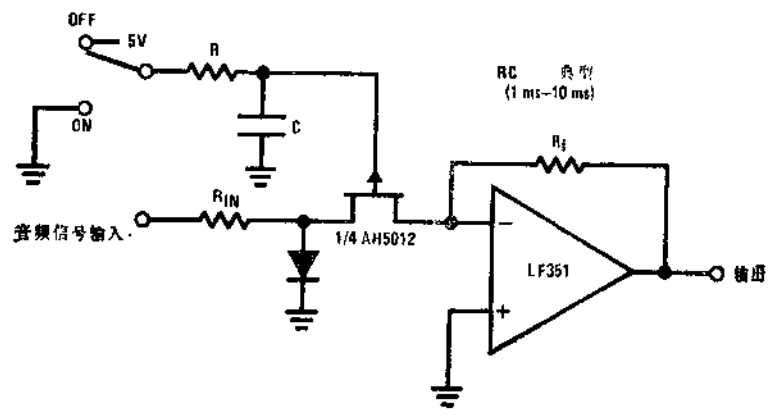


图6 术语定义

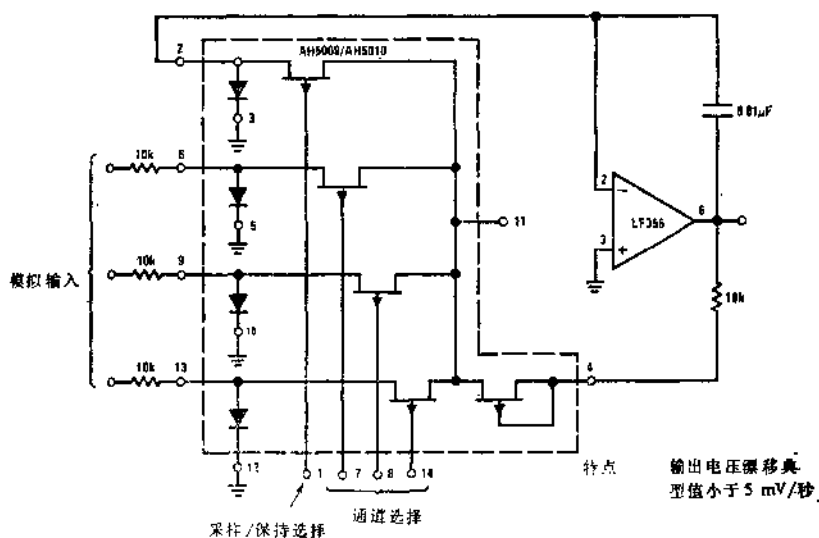
典型应用

无噪声音频用的开关

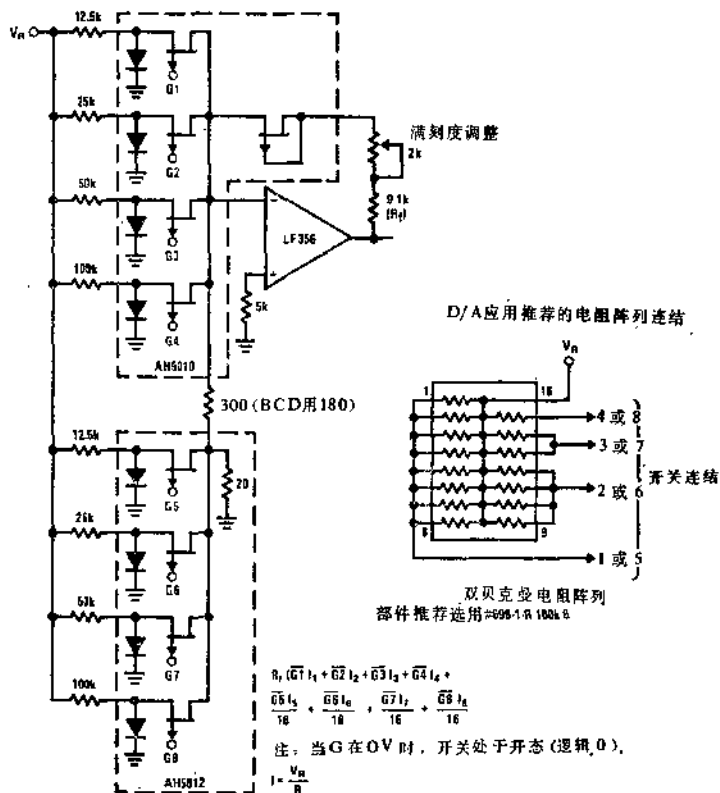


典型应用(续)

带采样保持的3通道多路调制器

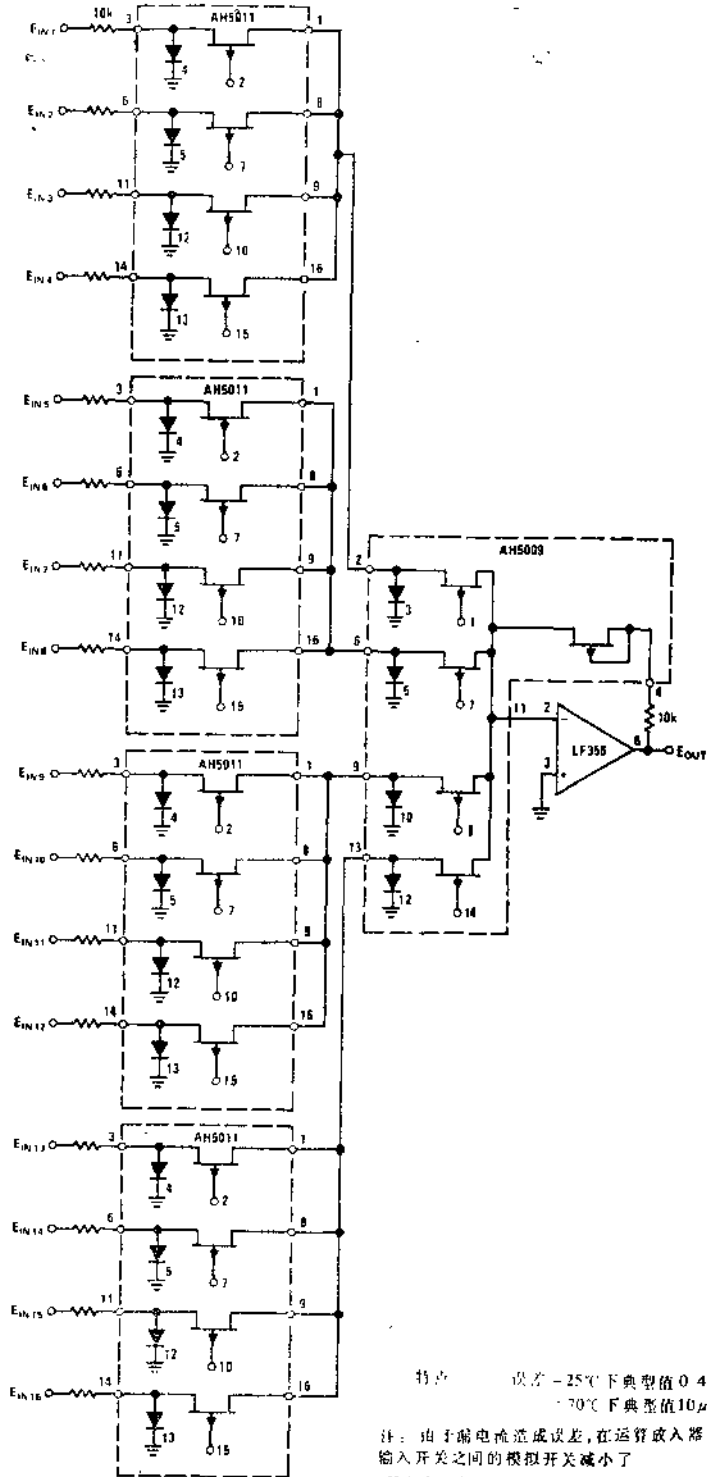


8位二进制(BCD)D/A转换器



典型应用(续)

#6通道多线调制器

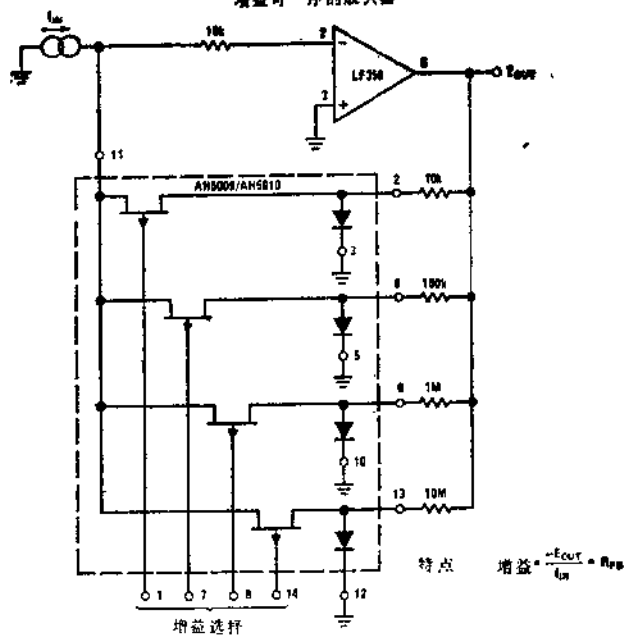


特点 误差-25℃下典型值0.4μV
+70℃下典型值10μV

注: 由于漏电流造成误差,在运算放大器16个输入开关之间的模拟开关减小了
所有电阻都为10KΩ

典型应用(续)

增益可 序的放大器



四单刀单掷JFET模拟开关



LF11331/LF13331带禁止端四常开模拟开关

LF11332/LF13332带禁止端四常闭模拟开关

LF11333/LF13333带禁止端二常闭二常开模拟开关

LF1201/LF13201四常闭模拟开关

LF11202/LF13202四常开模拟开关

概述

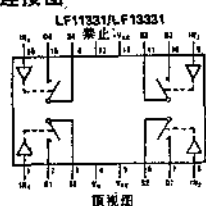
这些电路是双极工艺和JFET工艺的单片结合生产的第一批工业用四JFET开关。采用了独特的电路技术以保持模拟电压 $\pm 10\text{V}$ 范围内的阻抗恒定。设计输入可用最小TTL电平工作，开关也保证有先开后合动作。

特点

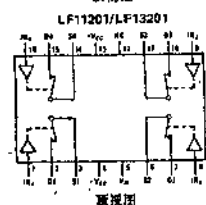
- 模拟信号不加负载
- 对 $\pm 10\text{V}$ 和 100kHz 的信号，开态阻抗恒定。
- 引出端与CMOS开关相容，其优点是操作自由。
- 模拟小信号带宽 50MHz 。
- 先开后合动作 $t_{\text{OFF}} < t_{\text{ON}}$
- 常开开关在 1.0MHz 隔离度高 -50dB
- 关态漏电流小 $< 1.0\text{nA}$
- 与TTL、DTL、RTL电路相容
- 单一的禁止端使LF11331, LF11332, LF11333封装中的所有开关开路。
- LF11201与DG201管脚相容

这些电路工作电源是 $\pm 15\text{V}$ ，模拟信号摆幅可达 10V 。JFET开关用于需要控制从直流到中等大小频率模拟信号的场合。

连接图

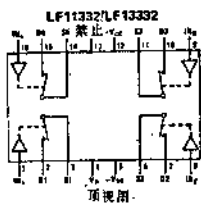


顶视图



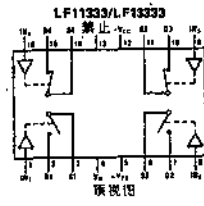
顶视图

(双列直插式封装) (所有开关都位于逻辑“0”状态)

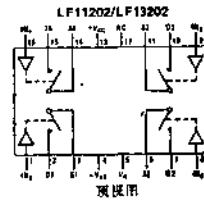


顶视图

序号 LF11201D,
LF13201D, LF11202D,
LF13202D, LF11331D,
LF13331D, LF11332D,
LF13332D, LF11333D,
或 LF13333D
参看NS封装D16C
序号 LF13201N,
LF13202N, LF13331N, LF13332N,
或 LF13333N
参看NS封装N16A



顶视图



顶视图

测试电路和电原理图

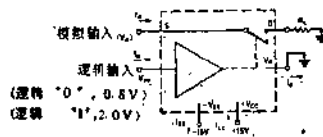


图1 一个开关的典型电路

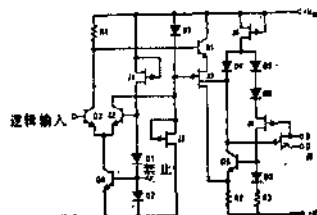


图2 电原理图(常开)