

EDA 基础及 VHDL 语言

实 用 教 程

焦作工学院电气系

2002 年 12 月

序言

运用大规模、超大规模可编程逻辑器件与 EDA (Electronic Design Automation 电子设计自动化) 技术已经成为现代数字电子技术发展的潮流, 20 世纪 90 年代, 集成电路产业销售额增长最快的产业是现场可编程逻辑集成电路, 随着此类产业的发展, 各种相应软件应运而生。

MAX+PLUS II 是 Altera 公司提供的易学、易用的可编程逻辑器件开发软件, 本书介绍的学生版 MAX+PLUS II9.23 在功能上与商业版类似, 仅在使用芯片上受到限制, 支持 EPF10K10、EPF10K10A、EPF10K20 及 FLEX6000/A 系列等器件, 有图形输入、编译和器件配置等功能, 可以方便地进行数字电路设计并实现模拟。美国 LATTICE 推出的 ispEXPERT 数字系统设计软件是一套完整的 EDA 软件, 可采用原理图、硬件描述语言、混合输入三种方式设计电路, 能对所设计的数字电子系统进行功能仿真和时序仿真, 能进行逻辑优化, 将逻辑映射到器件中, 自动完成布局与布线并生成编程所需的熔丝图文件。

本书主要介绍 MAX+PLUS II9.23 和 ispEXPERT 的基本操作及设计方法, 并配有实验题目, 浅显易懂, 旨在使读者尽快掌握 EDA 设计软件的使用, 适于作大学本科电气工程及自动化、电力系统及自动化、工业自动化、计算机、信息计算科学、机械设计及其自动化、机械制造及其自动化等专业的辅助教材, 并可作为大学生电子设计竞赛、期末课程设计、毕业设计指导书, 也可为教师、研究生、工程师等人员在科学研究、工程设计、系统仿真、系统开发、过程控制中提供参考。

目录

第一章	MAX+PLUS II 操作.....	1
1.1	MAX+PLUS II 概述.....	1
1.2	MAX+PLUS II 的安装.....	2
1.3	MAX+PLUS II 的设计过程.....	8
1.4	图形输入的设计过程.....	9
1.5	工具条和常用菜单选项说明.....	31
1.6	图形的层次化设计及 BUS 使用.....	34
1.7	语言描述输入法.....	40
1.8	混合设计输入.....	41
1.9	LPM(可调参数元件)使用及 FLEX10K 中 RAM 使用.....	42
1.10	常见错误及处理方法.....	48
第二章	IspEXPERT7.01 操作.....	51
2.1	ispEXPERT 简介.....	51
2.2	IspEXPERT SYSTEM 的原理图输入.....	51
2.3	设计的编译与仿真.....	63
2.4	IspEXPERT 系统中 VHDL 语言的设计方法.....	76
2.5	在系统编程的操作方法.....	91
2.6	ISP Turbo Download.....	93
第三章	VHDL 简明教程.....	95
3.1	VHDL 基本结构与语法.....	95
3.2	常用电路述.....	124
3.3	上机实验.....	141
附录一	SE-5 型 EDA 实验开发系统用户手册.....	145
附录二	常用 FPGA/CPLD 芯片基本特征和引脚图.....	161

第一章 MAX+PLUS II操作

§1.1 MAX+PLUS II概述

Altera 公司的 MAX+PLUS II 软件是最易学、最易用的可编程逻辑器件开发软件。其界面友好，集成化程度高。本教程以其学生版 9.23 (Baseline) 为例讲解该软件的使用，其 7.21 版的操作与其类似。

Altera 公司为支持教育，专门为大学提供了学生版软件，其在功能上与商业版类似，仅在可使用的芯片上受到限制。以下为 9.23 Baseline 所具有的功能：

1.1.1 MAX+PLUS II 9.23 的功能

1. 支持的器件：

EPF10K10, EPF10K10A, EPF10K20, 以及 MAX® 7000 系列 (含 MAX 7000A, MAX 7000AE, MAX 7000E, MAX 7000S), EPM9320, EPM9320A, EPF8452A, and EPF8282A, FLEX 6000/A 系列, MAX 5000 系列, Classic™ 系列。

2. 设计输入：

图形输入 (gdf 文件)；

AHDL 语言 (the Altera Hardware Description Language)；

VHDL；

Verilog HDL

其他常用的 EDA 工具产生的输入文件，如 EDIF 文件；

Floorplan 编辑器 (低层编辑程序)，可方便进行管脚锁定，逻辑单元分配；

层次化设计管理；

LPM (可调参数模块)。

3. 设计编译：

逻辑综合及自动适配；

错误自动定位。

4. 设计校验：

时序分析；功能仿真；时序仿真；

波形分析/模拟器；

生成一些标准文件为其他 EDA 工具使用。

5. 器件编程 (Programming) 和配置 (Configuration)。

6. 在线帮助。

1.1.2 系统要求:

MAX+PLUSII 软件对计算机的要求较低:

操作系统: Windows 95/98 或 Windows NT 4.0;

安装所占空间: 80 Mbytes;

内存要求: 可用内存 48MB (物理内存及虚存和), 其中物理内存至少 16MB。

§1.2 MAX+PLUS II 9.23 的安装

MAX+PLUS II 9.23 的安装非常简单, 只要按照安装向导即可。其安装步骤如下: (设安装在 D: 盘)

1. 从 CD-ROM 中的 baseline 目录下运行 setup.exe, 出现图 1.1:

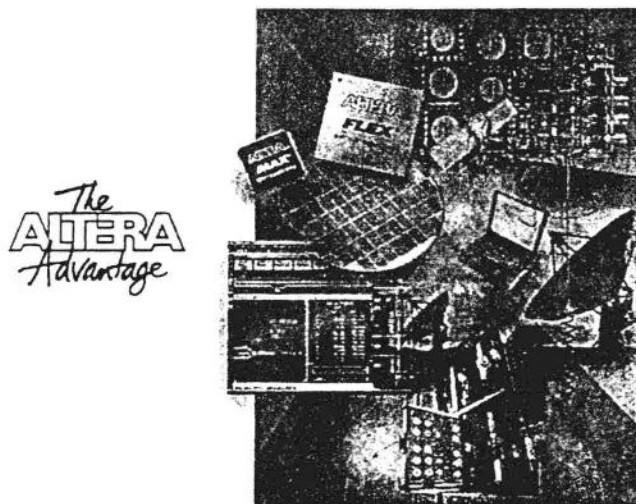


图 1.1 安装封面

安装程序做安装准备; 之后出现图 1.2:

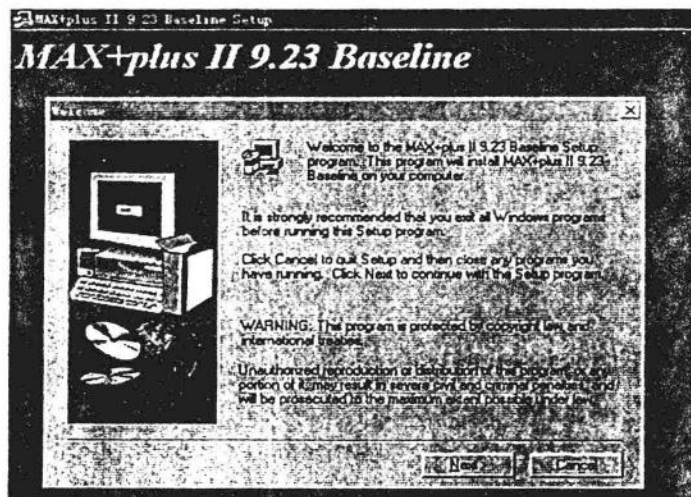


图 1.2

在图 1.2 中单击 "Next>" 出现另一窗口, 继续按 "Next>" 图 1.3:

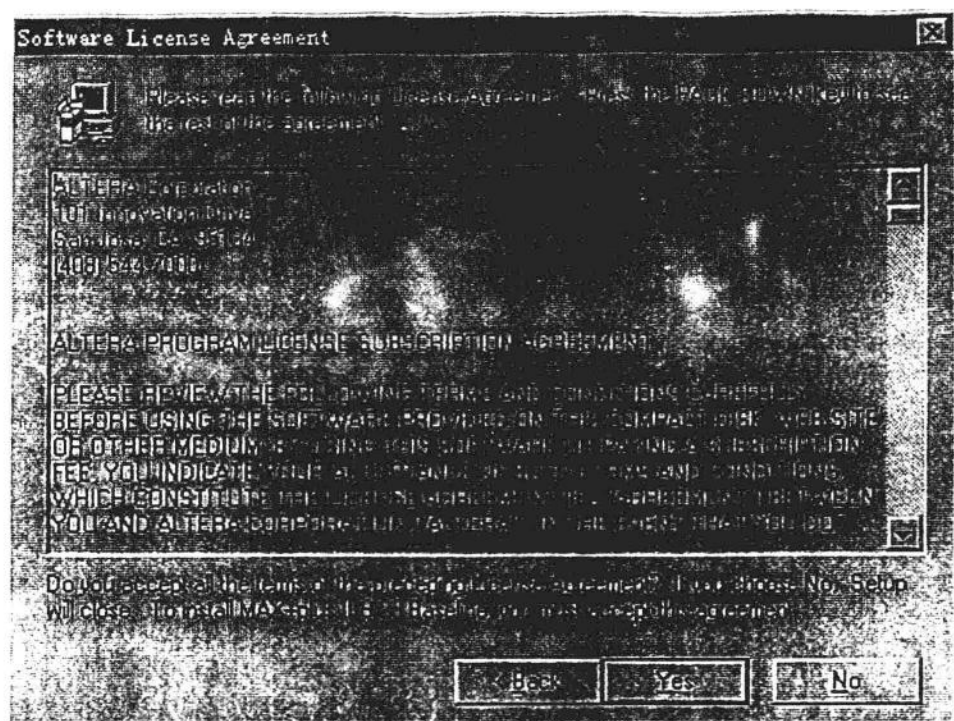


图 1.3

在图 1.3 单击“**Yes**”接受此协议。出现已提示告知你需要一个 license 文件来运行程序，单击“**Next>**”出现图 1.4；

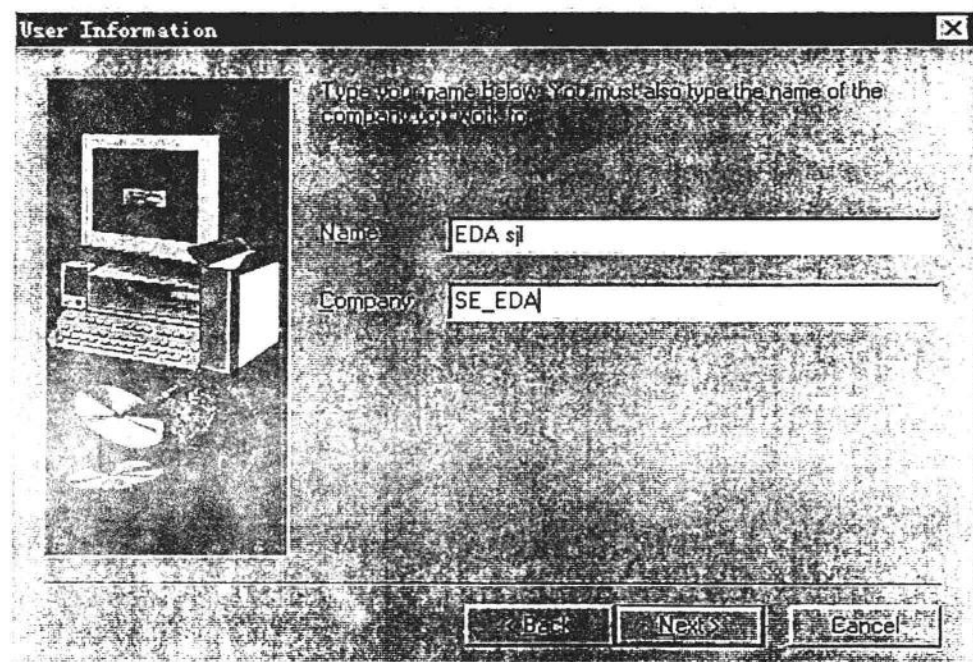


图 1.4

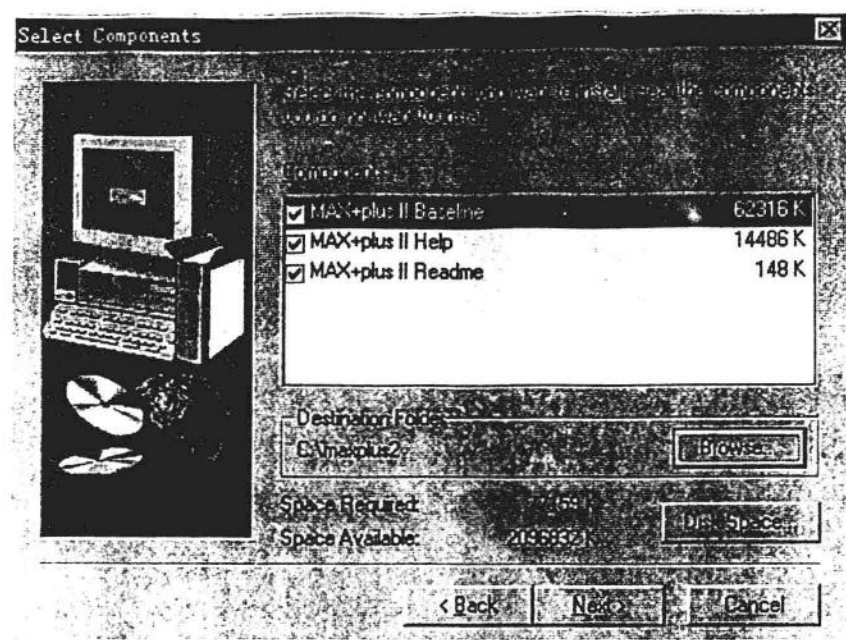


图 1.5 安装：组件选择

2. 在图 1.4 中输入用户名等，单击“Next>”出现图 1.5；
3. 在图 1.5 中使用默认选择，即安装所有组件；因安装在 D 盘，故需单击“Browse”按钮，在图 1.6 中输入或选择你要安装到的目录，此处为“d:\maxplus2”，然后按“OK”，回到图 1.5 后按“Next>”。因该目录“d:\maxplus2”不存在，会出现提示“是否创建此目录”，选择“是(Y)”，出现图 1.7。

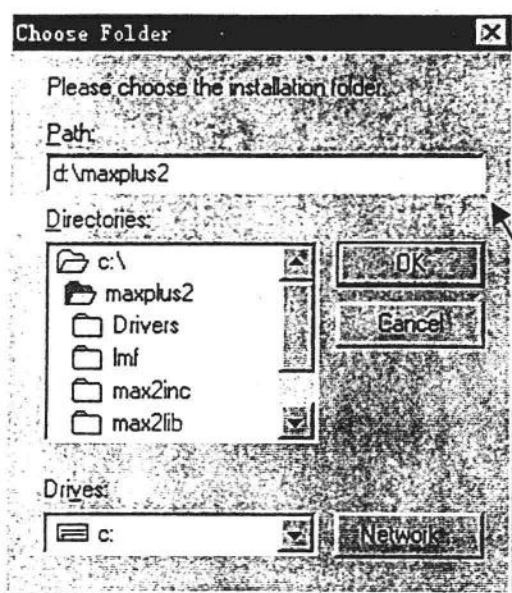


图 1.6 安装目录选择

4. 图 1.7 为选择“MAX+PLUSII Tutorial”部件进行安装。该部件包含许多设计

的源代码/图，如一些 VHDL，Verilog HDL 的例子。可将其安装在“D:\amax2work”目录下。按” Browse “改变目录名后，单击“OK”，“Next>”后可出现图 1.8。

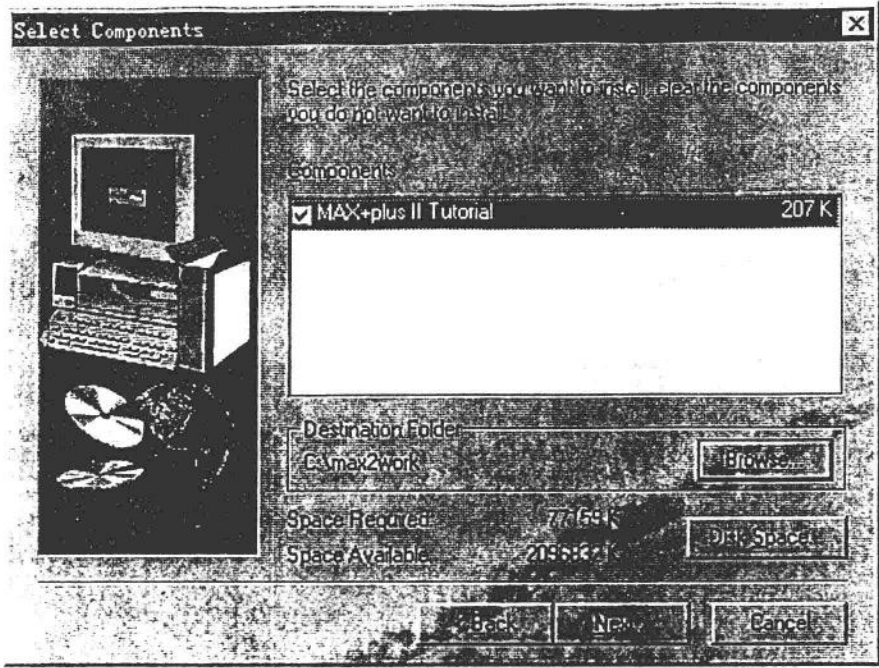


图 1.7

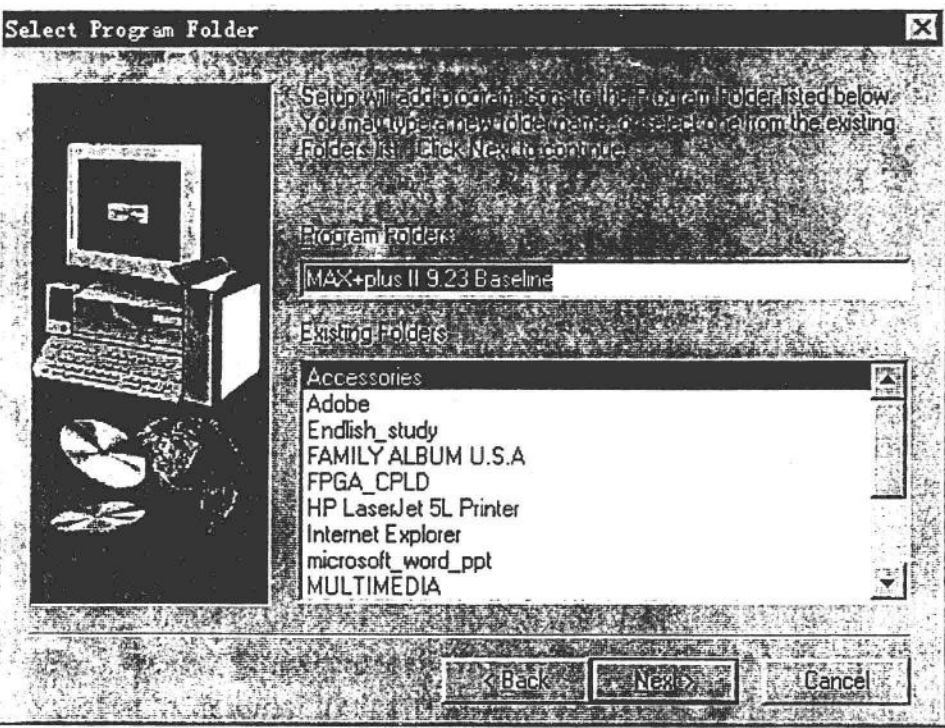


图 1.8

在图 1.8 中单击 “Next>”即开始安装。

第一次运行 MAX+PLUS II 9.23

安装好 MAX+PLUS II 9.23 后, 在第一次运行时需做许多工作, 才能使软件正常运行。

1. 双击 MAX+PLUS II 9.23 的图标, 或从“开始”菜单“程序”中的“MAX+PLUS II 9.23 Baseline”组中的“MAX+PLUS II 9.23 Baseline”运行 MAX+PLUS II 9.23; 在出现 MAX+PLUS II 9.23 的界面时, 出现“License Agreement”窗口(图 1.9), 将滑动条拉到最下阅读后可按“YES”, 出现另一窗口, 图 1.10。

图标:

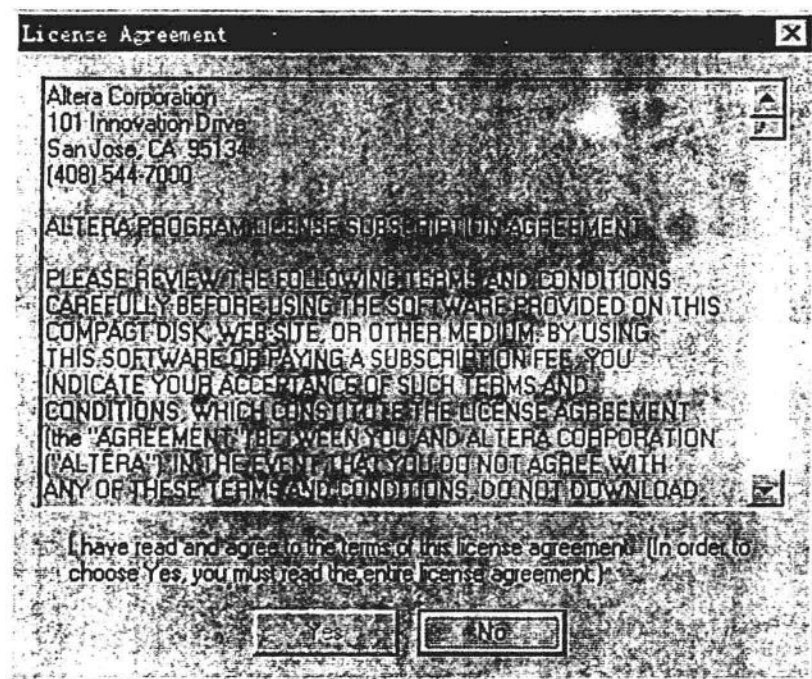


图 1.9: “License Agreement”窗口

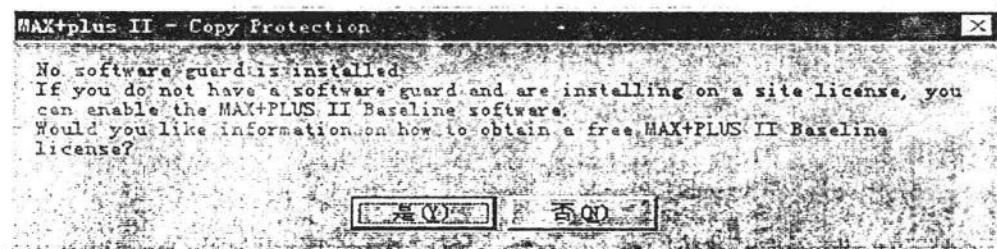


图 1.10

在图 1.10 中单击“否(N)”, 出现图 1.11 的 license setup 窗口
你需要一个“License.dat”文件才可使用该软件。“License.dat”文件可到 <http://www.altera.com/authcode/index-u.html> 上申请, 在申请前, 你需要知道你的硬盘

号。可在图 1.11 中，单击“System info....”，出现图 1.12，从中你可获得你的硬盘号，例如图中的“264F0FFB”。通过 email，你可很快获得一个“License.dat”文件，将此文件的路径连同文件名一起写入图 1.11 的“License File or Server Name”窗，之后你可发现在图 1.11 的左栏“Licensed Feature”项增多了，即可使用的功能增多了。单击“OK”后即可使用 MAX+PLUS II 9.23 了。

若你在以后的运行中想更新“License.dat”文件，可从“Option”菜单中“License Setup”进入图 1.11 开始新的“License.dat”文件设置。

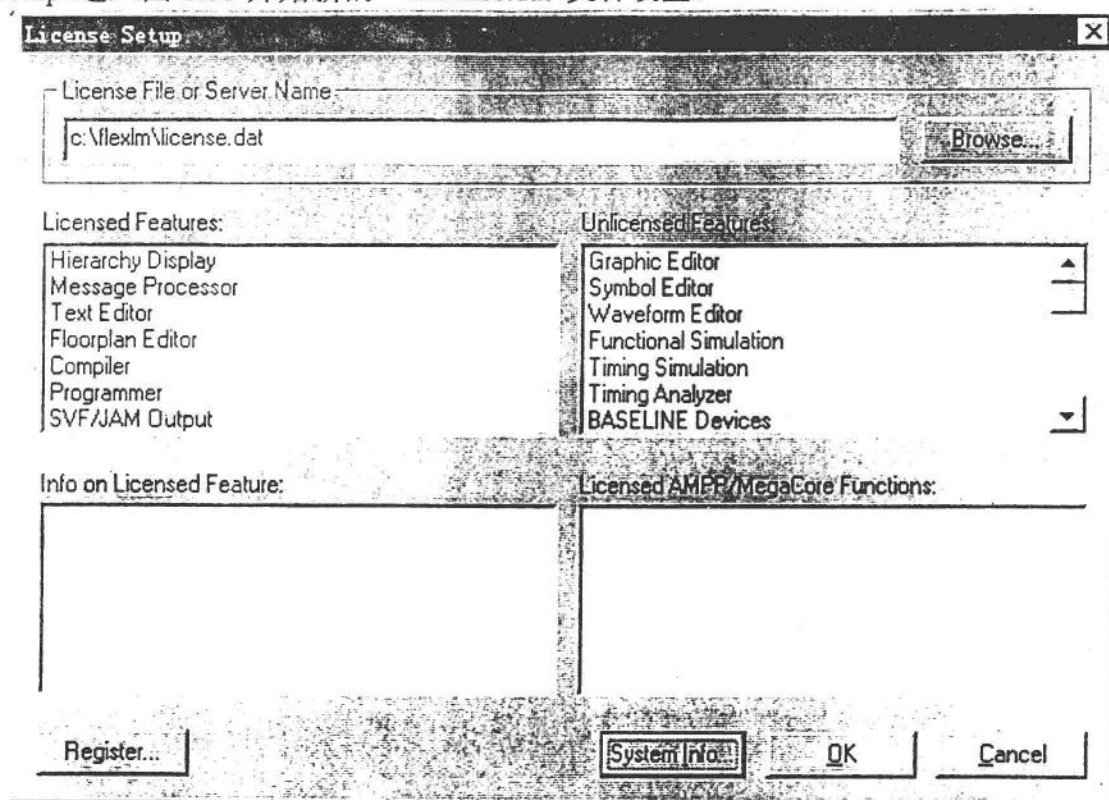


图 1.11 license 设置窗口

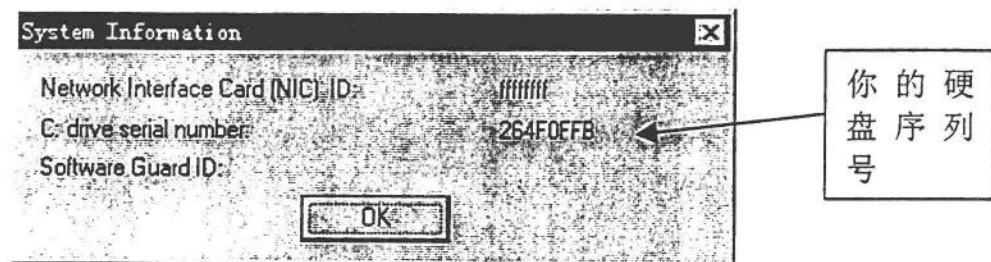


图 1.12 硬盘序列号

§1.3 MAX+PLUS II的设计过程

MAX+PLUS II的设计过程如图 1.13:

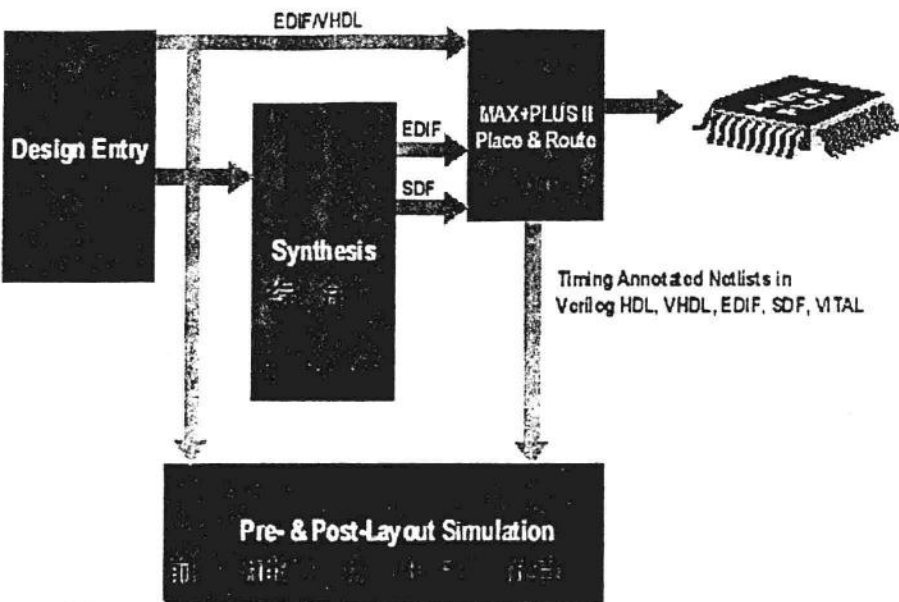


图 1.13 MAX+PLUS II 设计过程

MAX+PLUS II的设计过程也可用如下流程图表示:

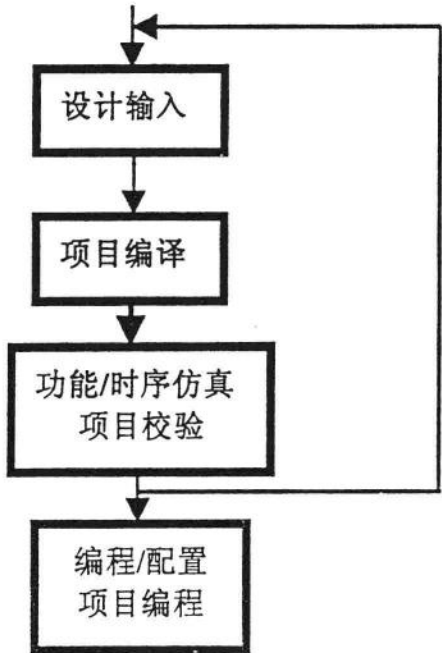


图 1.14 MAX+PLUS II设计流程图

其中：

1. 设计输入

用户可使用 MAX+PLUS II 9.23 提供的图形编辑器和文本编辑器实现图形，HDL 的输入，也可输入网表文件。

2. 项目编译

完成对设计的处理，MAX+PLUS II 9.23 提供了一个完全集成的编译器（Compiler）。它可直接完成从网表提取到最后编程文件的生成。在编译过程中其生成一系列标准文件可进行时序模拟，适配等。若在编译的某个环节出错，编译器会停止编译，并告诉错误的原因及位置。图 1.15 即为 MAX+PLUS II 9.23 编译器编译的过程。

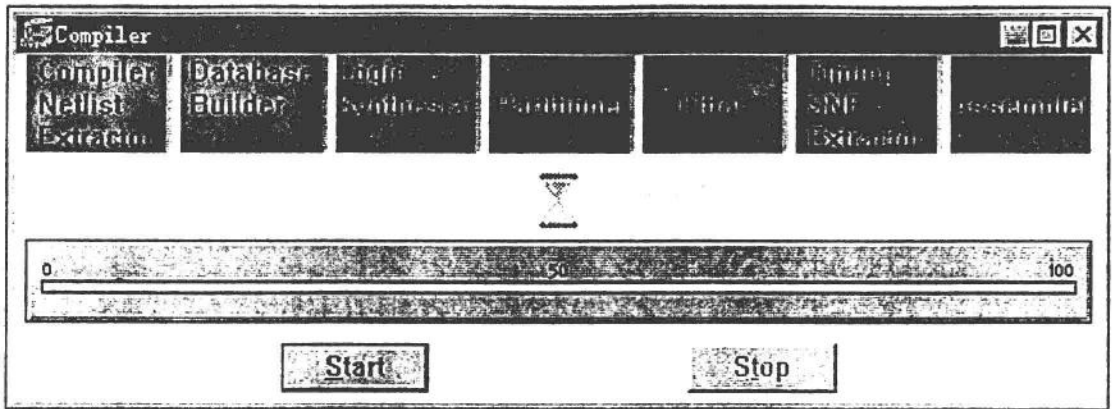


图 1.15 MAX+PLUS II 9.23 编译器的编译过程

此编译过程的各个环节的含义将在下面的操作中在讲述。

3. 项目校验

完成对设计的功能，时序仿真；进行时序分析，判断输入输出间的延迟。

4. 项目编程

将你的设计下载/配置到你所选择的器件中去。

下面几节，将详细看到这些设计的过程。

§1.4 图形输入的设计过程

在本节将以图形输入法为例讲述图形方法设计的整个过程。在 MAX+PLUS II 中，用户的每个独立设计都对应一个项目，每个项目可包含一个或多个设计文件，其中有一个是顶层文件，顶层文件的名称必须与项目名相同。编译器是对项目中的顶层文件进行编译的。项目还管理所有中间文件，所有项目的中间文件的文件名相同，仅后缀名（扩展名）不同。对于每个新的项目最好建立一个单独的子目录。

本例中，以使用 74161 设计一个模为 12 的计数器为例，设计放在目录“d:\mydesign\graph”下。该设计项目仅含一个设计文件，使用图形输入。

1.4.1 项目建立与图形输入

项目建立

1. 启动 MAX+PLUS II 9.2.3

从“开始”菜单“程序”中的“MAX+PLUS II 9.2.3Baseline”组中的“MAX+PLUS II 9.2.3Baseline”单击“MAX+PLUS II 9.2.3”项。

2. 在 File 菜单中选择 Project 的 Name 项。即单击如图 1.16 中的“Name”。出现图 1.17 所示的对话框。

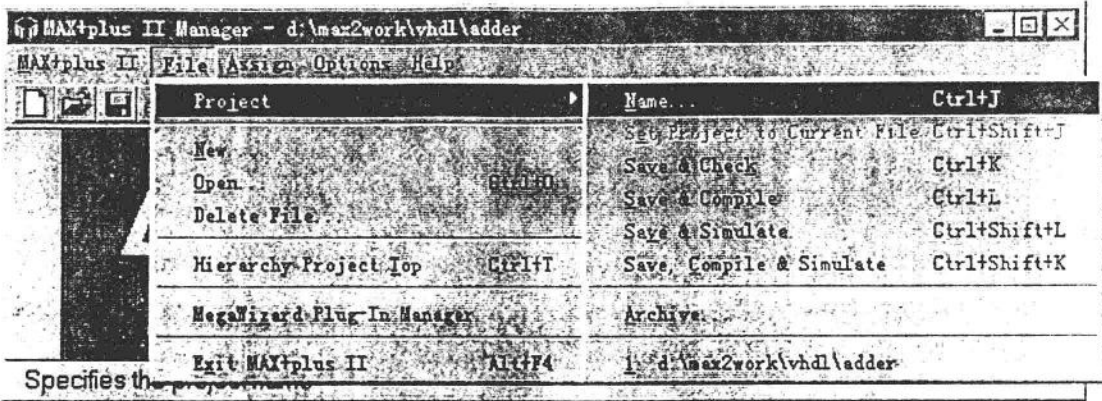


图 1.16

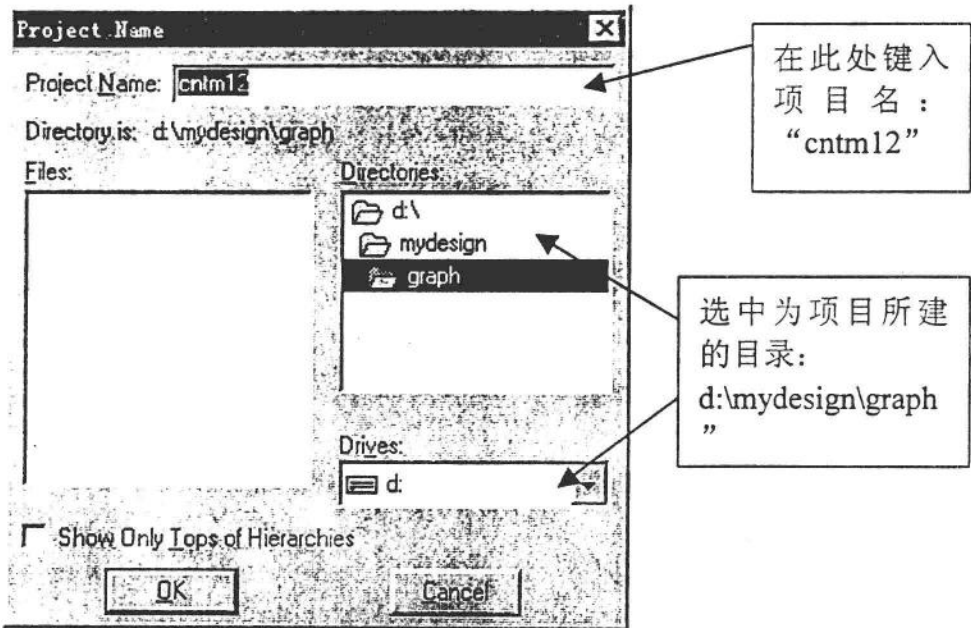


图 1.17 输入/指定项目名对话框

在图 1.17 的“Directories”区选中刚才为项目所建的目录；在“Project Name”

区键入项目名，此处为“cntm12”。

3. 在图 1.17 选择“OK”确定。

图形输入

1. 建立图形输入文件

在 File 菜单下选择“New...”，出现图 1.18 所示的对话框：

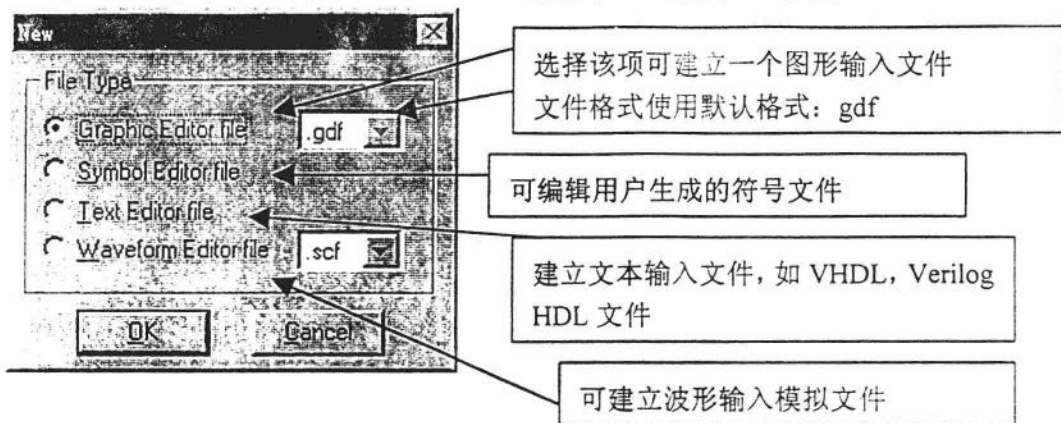


图 1.18 新建文件类型对话框

在图 1.18 中选择“Graphic Editor file”后，选择“OK”后出现图 1.19 即可开始建立图形输入文件。

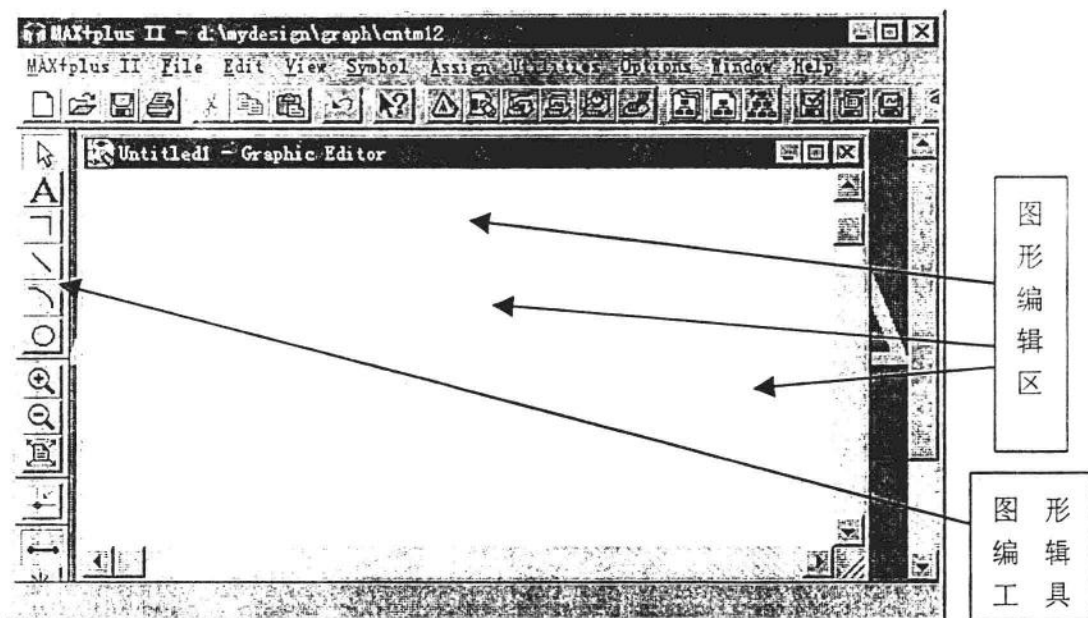


图 1.19 图形编辑器窗口

2. 调入一个元件：调入元件 74161：

在图 1.19 图形编辑区双击鼠标左键可打开“Enter symbol”对话框，如图

1.20a。在该对话框你可选择需要输入的元件/逻辑符号。例如你可选择一个计数器，一个与门等。

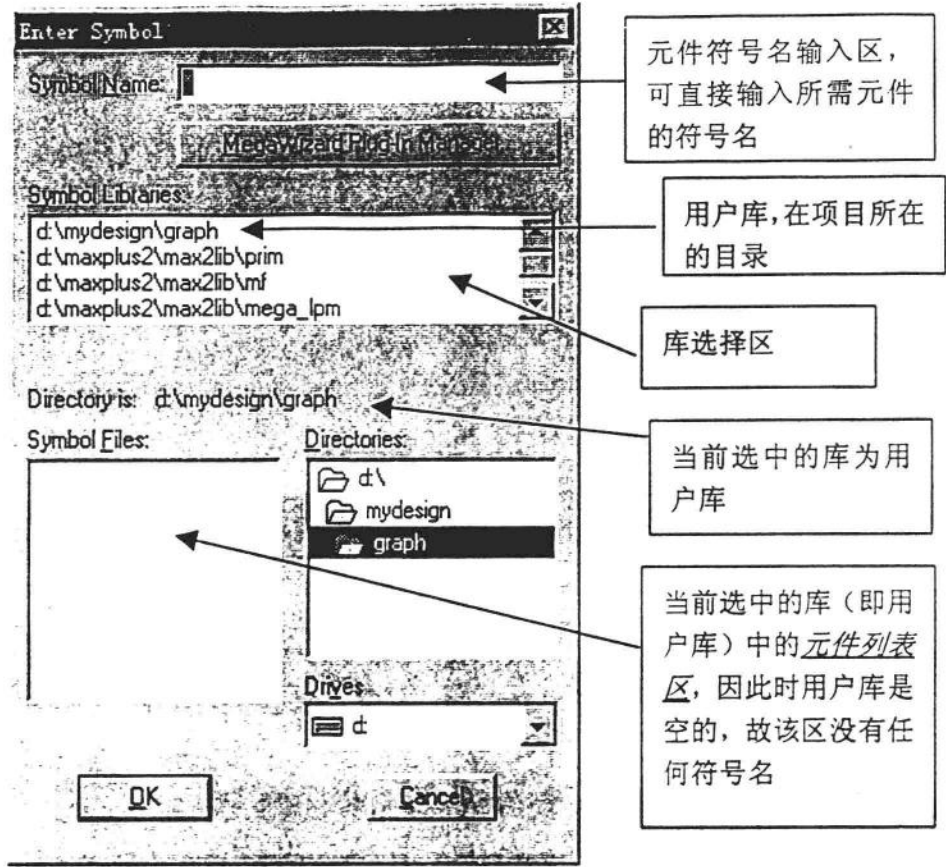


图 1.20a 元件输入对话框

MAX+PLUS II为实现不同的逻辑功能提供了大量的库文件，每个库对应一个目录。这些库根据其功能大小及特点可分为：

库名	内 容
用户库	放有用户自建的元器件，即一些底层设计
prim(基本库)	基本的逻辑块器件，如各种门，触发器等
mf（宏功能库）	包括所有 74 系列逻辑元件，如 74161
mega_lpm （可调参数库）	包括参数化模块，功能复杂的高级功能模块，如可调模值的计数器，FIFO，RAM 等
edif	和 mf 库类似

因为此处所需元件 74161 位于宏功能库，所以在图 1.20a 中的库选择区双击目录 “d:\maxplus2\maxlib\mf”，此时在元件列表区列出了该库中所有器件，找到 74161，单击之。此时 74161 出现在元件符号名输入区。如图 1.20b：

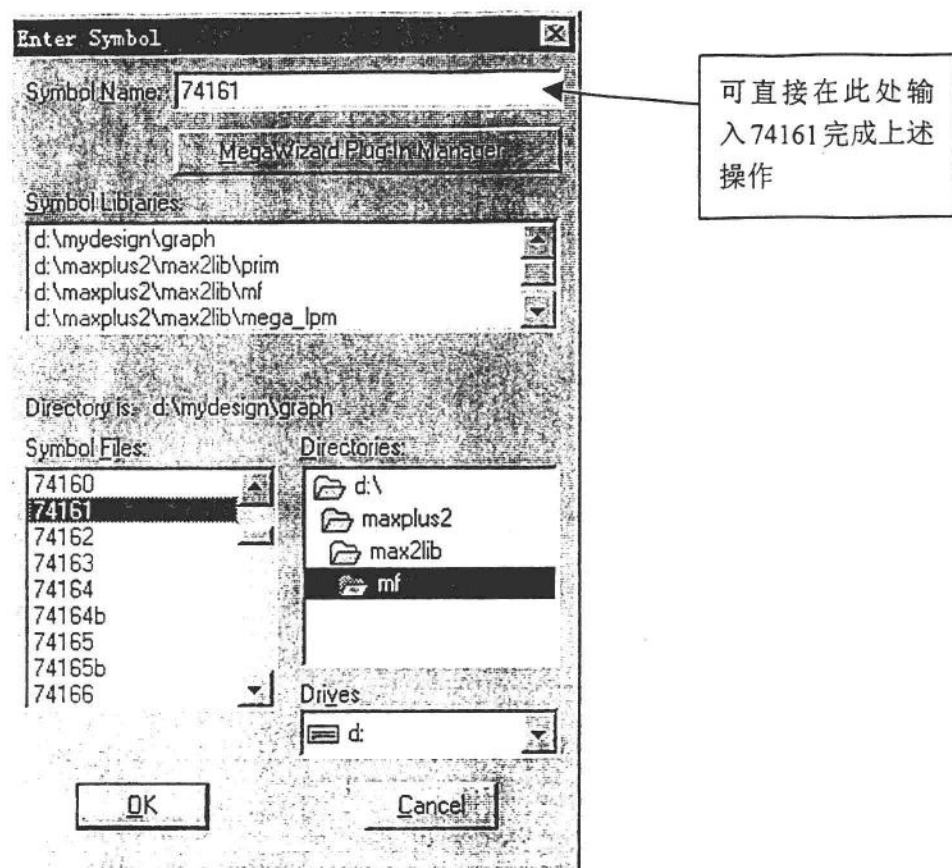


图 1.20b 选中 74161

选择“OK”关闭此对话框，此时可发现在图形编辑器窗口出现了 74161。如图 1.21 所示。

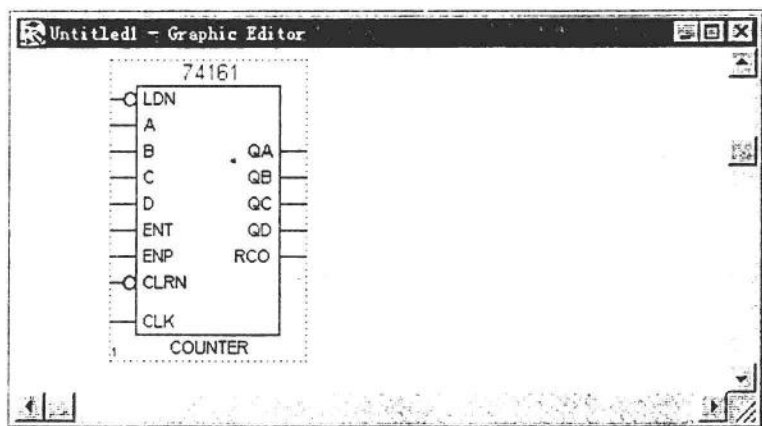


图 1.21 调入 74161

3. 保存文件:

从“File”菜单下选择“Save”，出现文件保存对话框，选择“OK”，使用

默认的文件名存盘。此处默认的文件名为“cntm12.gdf”，即项目名“cntm12”加上图形文件的扩展名“.gdf”。

4. 调入一个三输入与非门：

采用同步置零法，使 74161 在“1011”处置零来实现模为 12 的计数器。故需调用一个三输入与非门，三输入与非门位于库“prim”中，名称为“nand3”。

(n 代表输出反向，and 代表与门，3 代表输入端的个数；所以“nand3”为一个三输入与非门。同样“or6”代表一个 6 输入或门；xor 代表异或门)

按照步骤 2 调入“nand3”和代表低电平 of “gnd”（位于库 prim 中），也可在图形编辑区双击鼠标左键后，在符号输入对话框中直接输入“gnd”，按“OK”即可。若你已知道符号名，可采用这种方法直接调用该符号代表的元件。

在输入 74161, nand3, gnd 三个符号后，可得图 1.22。

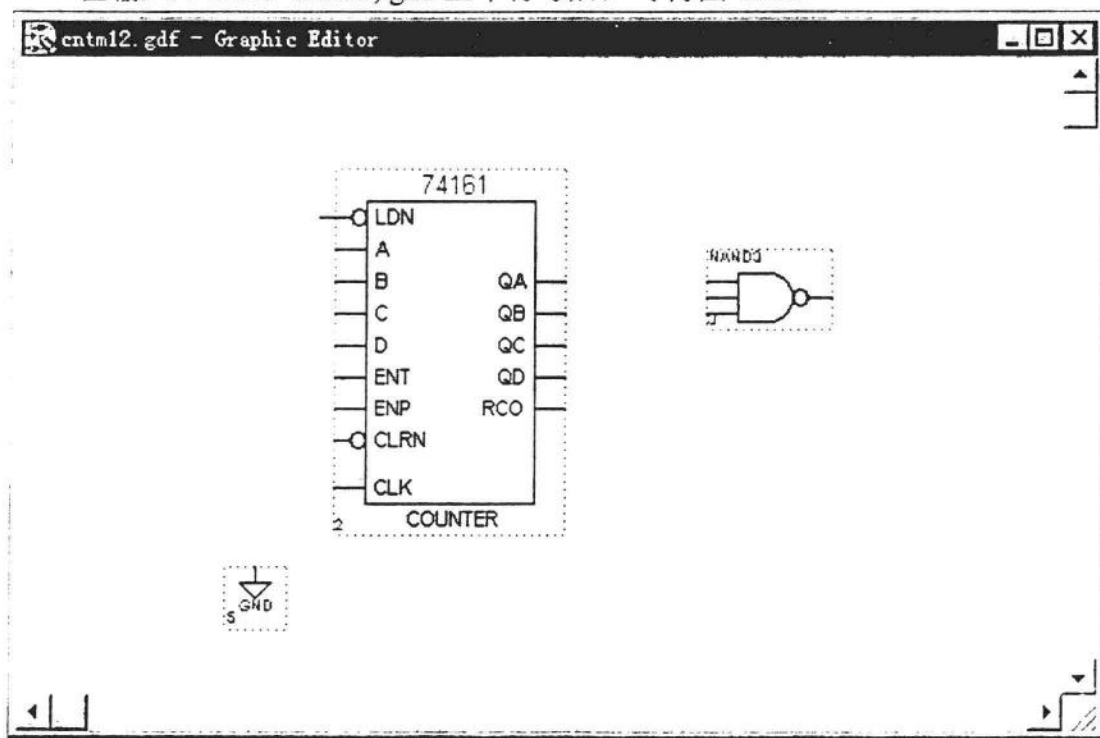


图 1.22

5. 连线：

如果需要连接元件的两个端口，则将鼠标移到其中的一个端口上，这时鼠标指示符会自动变为“+”形，然后

- (1) 按住鼠标左键并拖动鼠标至第二个端口（或其他地方）；
- (2) 松开鼠标左键后，则可画好一条连线；
- (3) 若想删除一条连线，只需用鼠标左键点中该线，被点中的线会变为高亮线（为红色），此时按“Delete”键即可删除。

按图 1.23 连好线，并存盘。