

金属-氧化物-半导体 场效应晶体管电路设计

科学出版社

金属-氧化物-半导体 场效应晶体管电路设计

姚 尔 久 译

科 学 出 版 社

1 9 7 1

内 容 简 介

本书系统地介绍了金属-氧化物-半导体器件和金属-氧化物-半导体集成电路的设计诸问题。全书共分六章。第一章为引言。第二章和第三章阐述了金属-氧化物-半导体器件的工作原理，推导出器件的基本方程并介绍了设计金属-氧化物-半导体集成电路所必须的基本知识。第四章讨论了金属-氧化物-半导体器件在电路中的瞬态响应。第五章叙述了金属-氧化物-半导体集成电路中所用的基本积木式单元，定出了设计原则，并列举了一些实际的金属-氧化物-半导体数字集成电路。第六章简要谈到金属-氧化物-半导体器件在线性电路方面的应用。

本书可供从事金属-氧化物-半导体器件和金属-氧化物-半导体集成电路的设计、制造方面工作的工人、研究人员和有关专业的师生参考。

*

本书根据1967年美国出版的《MOSFET in Circuit Design》(Robert H. Crawford 著)一书译出。

金属-氧化物-半导体 场效应晶体管电路设计

科 学 出 版 社 出 版

北京西直门外三里河路2号

中国工业出版社第三印刷厂印刷

新华书店北京发行所发行 各地新华书店经售

*

1971年9月第一版

1971年9月第一次印刷

定价：0.37 元

毛主席語录

打破洋框框，走自己工业发展道路。

外国有的，我们要有，外国没有的，我们也要有。

对于外国文化，排外主义的方针是错误的，应当尽量吸收进步的外国文化，以为发展中国新文化的借镜；盲目搬用的方针也是错误的，应当以中国人民的实际需要为基础，批判地吸收外国文化。

译 者 的 话

在党的“九大”精神的鼓舞下，我国的科学技术正在突飞猛进地向前发展。电子技术也在不断地发展。

在当前这样一派大好形势下，我们遵循伟大领袖毛主席“洋为中用”的伟大教导，译出本书，供有关人员参考。全书共分六章，依次阐述了金属-氧化物-半导体器件的工作原理，推导出金属-氧化物-半导体器件的基本方程，讨论了金属-氧化物-半导体器件的开关特性，介绍了金属-氧化物-半导体数字集成电路的设计原则，并列举了一些实际的数字集成电路。最后简要谈到了金属-氧化物-半导体器件在线性电路方面的应用。

全书偏重定性叙述，但只着重介绍了以硅为衬底的单一P沟道金属-氧化物-半导体集成电路中最古老的低速“有比”电路；“无比”电路中的两相动态电路仅简略一提，速度更高的四相动态电路和互补电路则未曾收入。此外，由于硅-蓝宝石工艺日趋成熟，以蓝宝石为衬底的互补电路最近发展迅速，其速度为各种金属-氧化物-半导体集成电路之冠，本书是没有包括的。

虽有上述缺点，然而作为一本研制金属-氧化物-半导体集成电路的入门书，尚有一定参考价值。

原书在字里行间散布了一些资产阶级观点，在翻译过程中作了删节，希望读者在阅读本书时，以战无不胜的毛泽东思想为锐利武器，批判地吸收其有用的东西。

09681

符 号 表

- A ——面积
 A_v ——电压增益
 β ——包含器件常数的“增益”项；其表示式见方程 (2·15)，对 P 沟道器件， β_p 为正；对 N 沟道器件， β_n 为负。
 $\beta(V_G)$ ——表示 β 与栅压的关系
 β_0 —— β 的起始值，或低电压值
 β_R —— β_D/β_I ；见方程 (5·9) 和 (5·10)
 C ——电容
 C_o ——沟道区上氧化层的栅电容： $C_o = A(\epsilon_{ox}/t_{ox})$
 E_c ——导带能级
 E_F ——费密能级
 E_i ——本征能级；假定它处于禁带中心位置
 E_{ox} ——氧化物电场
 E_v ——价带能级
 ϵ_{ox} ——氧化物介电常数；假定为 $1/3$ 微微法/厘米（相对介电常数 $\cong 4$ ）
 ϵ_s ——硅介电常数；假定为 1 微微法/厘米
 g_{ds} ——饱和区漏电导
 g_{dt} ——三极管区漏电导
 g_m ——跨导 $= \left. \frac{\partial I_D}{\partial V_G} \right|_{V_D}$
 g_{mBG} ——背面栅跨导

g_{nd} ——驱动器件的跨导

g_{ml} ——负载 MOS 器件的跨导

g_{n0} ——耗尽型器件在 I_{DSS} 处的跨导

IC——集成电路

I_D ——漏外端电流

I_{Dp} ——夹断点的漏电流

I_{DSS} ——栅接源时流过的漏电流

J_c ——沟道电流密度

k ——玻耳兹曼常数

K_1 ——常数;其意义见方程(2·24), (对 P 沟道器件为正, 对 N 沟道器件为负)

L ——有效沟道长度(在电流流动的方向)

L' ——夹断区的长度, 即夹断处沟道边缘到漏结边缘的距离

L_T ——沟道长度, 即源结到漏结的距离

m ——分析开关时间所用的电压参量; 见方程(4·10)

N_A, N_D, N ——杂质浓度

P^+ ——重 P 型杂质扩散

ϕ_F ——费密函数; 即费密能级与本征能级或禁带中心的距离(体内值), 单位是伏, 见方程(2·25)

ϕ_s ——表面势; 即表面处的本征费密能级相对于体内本征费密能级的弯曲程度, 在图 2·1c 的平带情形, 假定 ϕ_s 为零。

q ——电子电荷 $\cong 1.6 \times 10^{-19}$ 库仑

Q_A ——积累区单位面积的电荷

Q_c ——沟道内单位面积的电荷

Q_D ——耗尽区单位面积的电荷

Q_G ——金属栅上单位面积的电荷

- Q_I ——反型区单位面积的电荷
- Q_{ss} ——见第二章近似 9
- r_{ds} ——饱和区的漏电阻
- r_{di} ——三极管区的漏电阻
- R_p ——寄生电阻
- $R_1 \parallel R_2$ ——表示 R_1 与 R_2 并联
- SR——移位寄存器
- θ ——迁移率方程(3·28)中的一个常数; $\theta = \beta_o R$
- τ ——时间常数
- t_{ox} ——氧化层厚度
- T ——温度
- μ ——迁移率;单位是厘米²/伏·秒。 μ_p 为正; μ_n 为负
- $\mu(V_G)$ ——表明迁移率与栅压的关系
- μ_o ——起始的低压值
- $v(t)$ ——电压与时间的函数关系
- V_{BG} ——背面栅偏压
- V_D ——漏外端电压
- V'_D ——本征漏电压,即在漏内端的电压
- V_{DD} ——漏电源电压
- V_{DS} ——漏-源电压
- V_G ——栅外端电压
- V_{GG} ——栅电源电压
- V_{GS} ——栅-源电压
- V_{th} ——本征阈电压;用方程(2·24)定义
- V_P ——夹断电压;见方程(2·18)
- $V_P(v_o)$ ——夹断电压与输出电压的函数关系
- $V_P(V_{BG})$ ——夹断电压与背面栅偏压的函数关系
- V'_S ——本征源电压,即在源内端的电压

V_{ss} ——阈电压中由 Q_{ss} 引起的部分

V_{th} ——阈电压; 见方程 (2·22) 和 (2·27)

V_{thD} ——驱动器件的阈电压

V_{thI} ——负载器件的阈电压

$V_{th}(V_{BG})$ ——阈电压与背面栅偏压的函数关系: 见方程 (2·40)

$V_{th}(v_{out})$ ——阈电压与输出电压的函数关系

$V(y)$ ——沟道电压与源和沟道内该点之间距离的函数关系

W ——沟道宽度(垂直于电流方向)

x_A ——积累区和中性本体的边界

x_D ——耗尽区和中性本体的边界

x, y, z ——MOS 结构的三个座标; 见图 2·3

目 录

符号表	(i)
第一章 MOS 场效应晶体管入门	(1)
1.1 MOS 的工作原理	(3)
1.2 特性曲线	(4)
1.3 数字电路	(6)
1.4 速度	(9)
1.5 互补结构	(11)
1.6 MOS 工艺展望	(12)
第二章 工作原理	(17)
2.1 定性分析	(18)
2.2 定量分析	(22)
2.3 阈电压的附加考虑	(36)
2.4 MOS 方程和器件符号的总结	(47)
第三章 MOS 特性及其与方程的相互关系	(52)
3.1 饱和区	(52)
3.2 三极管区	(66)
3.3 迁移率	(70)
第四章 瞬态响应	(75)
4.1 截止频率	(75)
4.2 MOS 的开关速度	(77)
第五章 MOS 集成电路基本概念	(95)
5.1 作负载电阻用的 MOS	(96)

5.2	MOS 倒相器	(103)
5.3	基本的积木式单元	(116)
5.4	冗余件(对 MOS 电路是很理想的)	(121)
5.5	用电容存储原理来简化电路	(122)
5.6	主从触发器	(126)
5.7	一种实际集成电路的介绍	(128)
第六章 模拟电路		(135)
6.1	共源放大器	(135)
6.2	源跟随器	(137)
6.3	共栅放大器(栅接地)	(140)
6.4	各种放大器组态	(141)
附 录		(150)

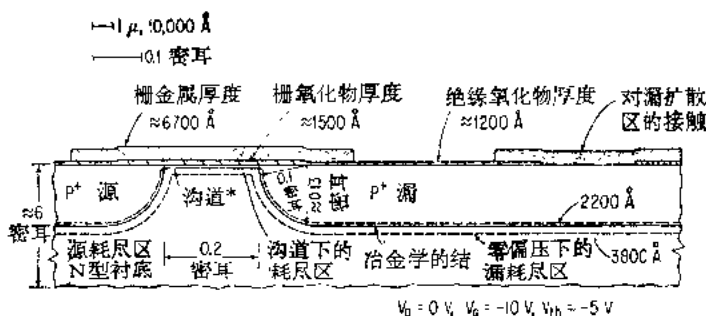
第一章 MOS 场效应晶体管入门

金属-氧化物-半导体 (MOS)¹⁾ 场效应晶体管 (FET) 是一种电压控制器件, 有极高的输入电阻 (其量级为 10^{12} — 10^{14} 欧姆), 与结型场效应晶体管不同, MOS 有一绝缘栅, 无论输入栅压的幅度或极性怎样不同, 它都能保持很高的输入电阻, 即使在高温下, 栅的泄漏电流也可忽略——因而在模拟电路中可加很大的栅偏置电阻, 在数字电路中则可直接耦合。

P 沟道 MOS 晶体管的结构按比例示于图 1-1, 两个重掺杂 P 型区 (表面浓度为 $10^{18}/\text{厘米}^2$ — $10^{19}/\text{厘米}^2$) 扩散进 N 型硅衬底 (1 — 10 欧姆-厘米) 内, 这两个扩散区称为源和漏, 其位置彼此贴近 (对于驱动器件, 间距约为 0.2 密耳; 对于负载器件, 间距约为 1 — 2 密耳)。一薄层 (800 — $2,000$ 埃) 绝缘材料 (通常是某种类型的氧化硅) 置于源、漏之间的硅表面, 形成栅介质材料, 金属蒸发在硅片表面, 形成接触、互连线以及栅电极。

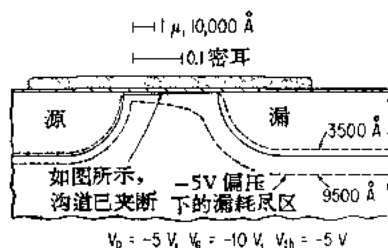
由于硅和氧化物界面在表面所造成的情况, 通常所有的 N 沟道器件起初是导通的 (在零栅偏压下), 而所有的 P 沟道器件起初是截止的, 因为开关电路或数字电路要求采用起初截止的器件, 所以目前所有商品 MOS 集成电路都是单一极性

1) 有时称为 MIS, 或金属-绝缘体-半导体, 虽有另一些 MOS 结构, 但 MOS 场效应晶体管在当前的工艺中仍占优势, 在本书中, 字母 “MOS” 的组合指的是本章所讨论的晶体管型结构 (见图 1-1)。

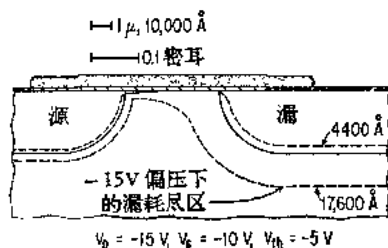


*沟道未按比例画出。典型的沟道厚度是 25—50 埃

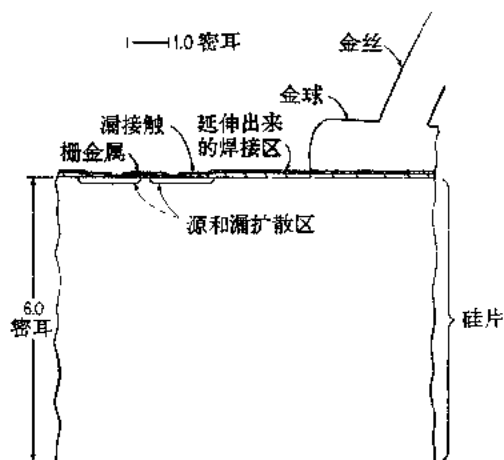
(a)



(b)



(c)



将金属及氧化物稍加放大，使其在此比例图上清晰地表示出来

(d)

图 1.1 典型的 MOS 结构截面图 (按比例画出): (a) $V_D = 0$ 伏; (b) $V_D = -5$ 伏; (c) $V_D = -15$ 伏; (d) MOS 相对于整个硅片按比例变化的示意图。所示沟道在深度方向有所放大。源与衬底均处于地电位。

的 P 沟道器件。为此,本书只讨论 P 沟道器件。

图 1·2 表示本书所用的 MOS (P 沟道,增强型) 符号。源是参考端,栅是控制端,漏是器件的输出端。这三根引线分别与双极晶体管的发射极、基极和集电极相类似。

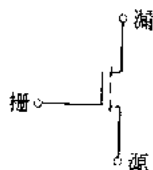


图 1·2 MOS 符号

1·1 MOS 的工作原理

当漏和源接地时,栅就控制了沟道内的电荷,沟道是源、漏之间衬底表面的区域。加一负栅偏压便改变了硅中的状态。当栅积累起负电荷时,则 N 型硅中的自由电子被逐出,形成耗尽区。一经耗尽到足够程度,多余的栅偏压就把正的可动空穴吸引到表面去。当沟道区积累起足够的空穴时,硅表面的材料便由电子占优势变为空穴占优势,称为反型。因而两个 P 扩散区之间便由一条 P 型反型层(或沟道)连接起来(故称为“P 沟道器件”)。在栅上加一信号就可调制沟道区的载流子数,所以栅就有效地控制了沟道电流。漏电压较小时,反型层扩展到整个沟道,将漏与源连接起来。在此偏置条件下,漏电流与漏电压及栅电压皆有关。在图 1·1a 中,所有 P 区(不论是扩散或反型的)都以一耗尽层与衬底材料隔离开来。

当栅压恒定时,增加漏电压,则沟道区的状态发生变化。漏电流沿沟道产生一个 IR 压降。这个压降的极性与氧化物中由栅偏压产生的电场极性相反。当 IR 压降达到某一值,此值恰好使氧化物电场降低到不再形成反型层时,沟道就夹断,且漏电流趋于一恒定的饱和值(此值与漏电压无关)。我们就说器件处于饱和状态。由图 1·1b 可见,反型层在源处最

厚,而在夹断点厚度降至零¹⁾。在饱和点的栅氧化物上的电压称为夹断电压或阈电压。阈电压可定义为沟道内刚好产生反型层时加在栅氧化物上的电压。

进一步增加漏电压促使 MOS 更接近于饱和。这种情况示于图 1-1c,它表明漏端的耗尽区增加,而沟道长度缩短。漏电压增加太多可使漏耗尽区直接与源贯通,如不受外电路限制,则会有无限大的电流流过。

1.2 特性曲线

当以一族栅压为参量表示漏 $V-I$ 特性时,其结果如图 1-3 的由线族所示。此图的重要特点是:

1. 控制参量的是电压,而不象双极晶体管中是电流。这意味着输入电阻很高。

2. 输入电压、输出电压和输出电流的符号相同,因而在数

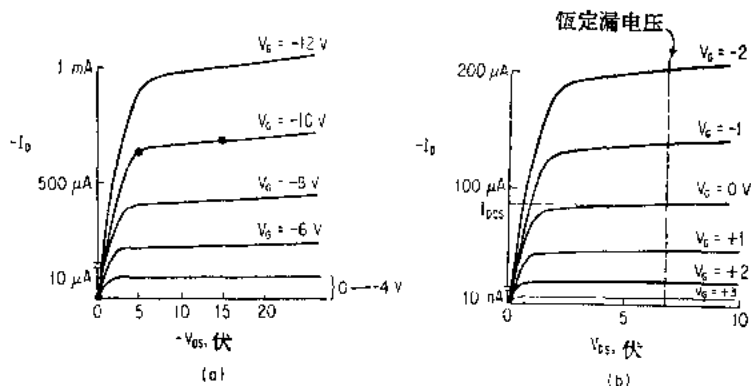


图 1-3 MOS 特性曲线, P 沟道: (a) 增强型器件, 曲线上的三点代表图 1-1 的三个工作点。 (b) 耗尽型器件。

- 1) 实际上沟道厚度在任何地方均不能变为零, 如果然为零, 则不应有电流。但事实上器件处于饱和状态是有电流的。“令沟道变为零”只是一近似, 以便定义夹断电压或阈电压。

字电路中便于级联。而结型场效应晶体管的情形则相反。

3. 图 1-3a 中, 在较大的电流流过之前, 需在栅上加一伏电压, 这一特性称为增强型工作, 图 1-3b 则为耗尽型, 它在零栅偏压下有 -85 微安起始电流。

4. 在阈值电压以上, 当栅压增加到一定值时, 输出电流的变化量随栅压的增加而增加, 由此可见, 输出电流与输入电压的平方成正比。事实上 MOS 也常称为平方律器件。

若在输出特性曲线族上画一漏电压为恒定值的直线, 如图 1-3b 所示,

然后按这条直线画出输出电流和输入电压的关系, 即得一

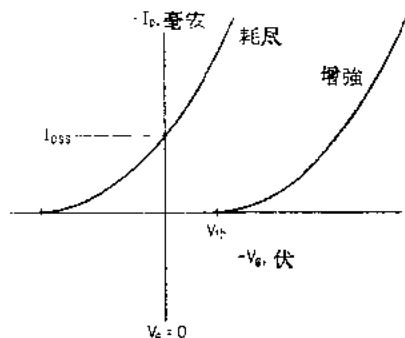


图 1-4 $I_D - V_G$ 转移曲线, 漏电压保持恒定, 如图 1-3b 所示

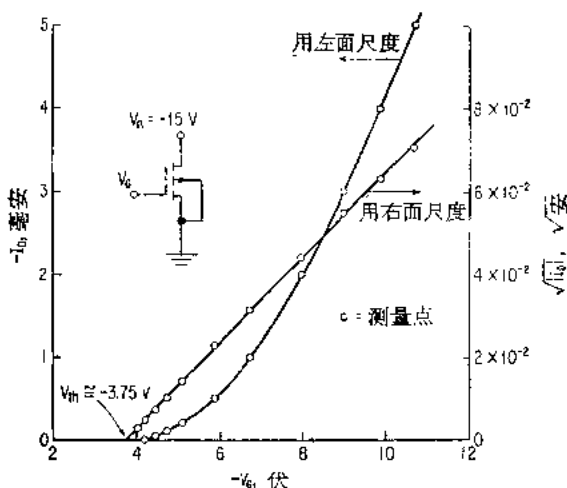


图 1-5 表示 MOS 平方律特性的转移曲线

转移曲线图。图 1-4 的转移曲线清晰地表示出 MOS 的增强型和耗尽型工作情形、阈电压以及平方律关系。漏电流与输入栅压相互关系的实验点示于图 1-5。为说明饱和区转移曲线的抛物线性质，图 1-5 的实验点也画成 $\sqrt{I_D} \sim V_G$ 的形式，其结果为一一直线。将此直线外推到与 $I_D = 0$ 的交点，

$-V_{DS}$, 5 伏/格

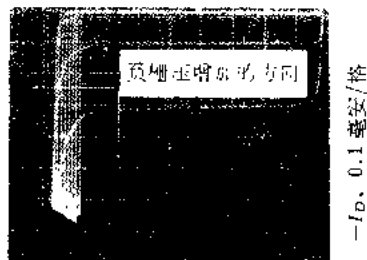


图 1-6 表示栅压对击穿电压控制程度的击穿特性曲线

则得到阈电压或夹断电压^①

——这就是开启电压。

若将漏电压的幅度增至足够大时，则可看到图 1-6 那样的击穿特性^②。由图可见击穿与栅压有关，栅压越负，击穿电压的数值越大；栅压越正，击穿电压的数值越小。

1.3 数 字 电 路

复杂的 MOS 集成电路通常仅由 MOS 晶体管组成，而不

- 1) 有人曾提出，“夹断”一词限于在耗尽型器件中应用，而“阈”一词则用于增强型器件，夹断电压来源于结型场效应晶体管（一种耗尽型器件），所以采用它是有某种先例的。通俗地说，耗尽型器件的夹断电压是漏电流由其起始值 I_{DSS} 抑制到接近于零所需的栅压。如图 1-3b 的特性曲线所示，夹断电压约为 +3 伏。

随着 P 沟道增强型器件的出现，“阈”一词在场效应器件中逐渐流行起来。粗略地说，阈就是开始导电所需的栅压。

这里有一个问题，就是转移曲线原点有不同的名称，视其位于 $V_G = 0$ 的左侧或右侧而定（见图 1-1）。

因为同一组方程既说明增强型又说明耗尽型的工作情形（只有开启电压的符号不同），而且两种类型的器件实质上用同一方式工作，所以本书 V_P 和 V_{th} 可以通用。由于大多数 MOS 器件以增强型方式工作，本书“阈”一词将占优势，但在某些场合还是要使用“夹断”一词。

- 2) 假定没有穿通。