

微机原理与系统结构

目 录

第一章 概述	(1)
1.1 前言	(1)
1.2 IBM PC/XT 机简介	(3)
第二章 CPU 子系统	(6)
2.1 8088 微处理器	(6)
2.1.1 程序可访问的 8088 内部寄存器	(6)
2.1.2 8088 的存储器组织	(9)
2.1.3 8088 的内部结构	(11)
2.1.4 8088 的引脚及其功能	(13)
2.1.5 8088 最大模式的时序	(18)
2.2 8087 数值数据处理器	(22)
2.2.1 8087 的特点	(22)
2.2.2 8087 的结构	(23)
2.2.3 IBM PC/XT 中 8087 的工作	(25)
2.3 8284 时钟发生器驱动器	(26)
2.3.1 时钟信号的产生	(26)
2.3.2 复位逻辑	(27)
2.3.3 准备好控制逻辑	(27)
2.4 8288 总线控制器	(28)
2.4.1 状态译码和控制逻辑	(29)
2.4.2 输出命令	(30)
2.4.3 控制输出	(30)
2.4.4 IBM PC/XT 中的 8288 总线控制器	(31)
2.5 IBM PC/XT 微型计算机的控制核心和等待状态控制电路	(32)
2.5.1 IBM PC/XT 微型计算机的控制核心	(32)
2.5.2 等待状态控制电路	(35)

2.6	处理器子系统中的 I/O 接口电路的选中控制	(36)
2.7	8253-5 定时器 / 计数器	(37)
2.7.1	8253-5 可编程定时器 / 计数器	(37)
2.7.2	8253-5 的工作方式	(40)
2.7.3	IBM PC / XT 中的定时器 / 计数器	(41)
2.8	系统配置开关和 8255A-5	(42)
2.8.1	系统配置开关	(42)
2.8.2	8255A-5 可编程外围接口片	(43)
2.8.3	IBM PC / XT 中 8255A-5 的使用	(46)
2.8.4	8255A-5 和系统配置开关电路	(49)
2.9	键盘	(50)
2.9.1	键盘的工作原理	(50)
2.9.2	IBM PC / XT 的键盘	(51)
2.9.3	键盘接口	(52)
2.10	扬声器接口	(53)
第三章	中断和 DMA	(55)
3.1	微型计算机的输入输出	(55)
3.2	IBM PC / XT 的中断结构	(56)
3.2.1	中断	(56)
3.2.2	中断类型和中断向量	(57)
3.2.3	软件中断	(59)
3.2.4	硬件中断	(59)
3.2.5	8088 的中断处理过程	(60)
3.3	8259A 可编程中断控制器	(61)
3.3.1	8259A 的逻辑功能	(62)
3.3.2	中断响应过程	(64)
3.3.3	8259A 的编程	(65)
3.3.4	8259A 的操作方式	(70)
3.4	IBM PC / XT 的中断控制逻辑	(75)
3.5	数据传送的 DMA 方式	(77)
3.6	8237 DMA 控制器	(78)
3.6.1	8237 的引脚说明	(78)
3.6.2	8237 的内部寄存器	(81)
3.6.3	DMA 操作时序	(86)
3.7	IBM PC / XT 中的 DMA 控制逻辑	(88)
3.7.1	DMA 控制电路	(88)
3.7.2	DMA 应答控制逻辑电路	(91)

第四章 存储器	(96)
4.1 存储器空间的分配	(96)
4.2 ROM 子系统	(97)
4.3 RAM 子系统	(99)
4.3.1 系统板上的 RAM	(99)
4.3.2 4164 动态存储器芯片	(100)
4.3.3 RAS 和 CAS 生成电路	(102)
4.3.4 RAM 电路	(106)
4.3.5 奇偶校验	(108)
第五章 IBM键盘接口及应用	(110)
5.1 键盘工作原理	(110)
5.2 IBM键盘硬件接口	(111)
5.3 键盘操作的软件编程	(117)
第六章 IBM打印机系统	(142)
6.1 针式打印机结构及原理	(142)
6.2 打印机适配器及应用	(150)
6.3 汉字打印驱动程序	(159)
第七章 彩色/图形显示系统	(166)
7.1 彩色/图形显示原理	(166)
• 彩色CRT结构	(166)
• 光栅扫描	(168)
• 字母或图形的显示	(169)
• 扫描电流与视频信号时序	(170)
7.2 MC6845CRT控制器及应用	(170)
• MC6845芯片接口信号	(171)
• MC6845内部寄存器组	(172)
• MC6845芯片功能	(174)
• MC6845芯片应用	(176)
7.3彩色/图形监视器适配器逻辑	(177)
• MC6845初始化及控制	(177)
• 字符显示逻辑电路	(182)
• 图形显示逻辑电路	(188)
7.4 彩色/图形监视器适配器编程应用	(194)
• 字符显示硬件滚动	(194)
• 图形显示画点程序	(198)
第八章 5-1/4吋软盘子系统	(203)
8.1 软盘驱动器原理及结构	(203)
• 磁记录编码方式	(203)

• 软盘片记录格式	(206)
• 软盘驱动器结构	(208)
8.2 软盘驱动器适配器硬件逻辑	(214)
• 数字控制端口	(216)
• 软盘控制器电路	(217)
• 写预补偿电路	(222)
• 数字锁相和分离电路	(223)
• 适配器与驱动器接口	(228)
8.3 软盘驱动器适配器编程应用	(228)
• 软盘控制器命令	(228)
• 软盘控制器命令应用	(240)
第九章 5-1/4吋硬盘子系统	(245)
9.1 硬盘驱动器	(245)
• 温盘机结构	(245)
• 温盘机电路逻辑	(246)
9.2 硬盘驱动器适配器硬件逻辑	(249)
• 处理机接口逻辑	(251)
• 智能主控制器逻辑	(254)
• 温盘机接口逻辑	(258)
9.3 硬盘驱动器适配器编程应用	(259)
• 状态检测	(259)
• 设备控制块	(262)
• HDC命令功能	(262)
• HDC命令编程应用	(268)

第一篇 系统板

第一章 概述

1.1 引言

1971年 Intel 公司发表了具有 4 位并行处理功能的 4004, 接着 8 位微处理器 8008 被开发出来, 使电子技术部门进入了利用微处理器的新时代. 但是, 4004 和 8008 都是采用 P-MOS 技术制造的, 工作频率不高, 而且用来构成计算机, 其功能也很差.

1973 年发表了 8080 微处理器, 并广泛供应市场之后, 微处理器才在电子技术领域获得了真正的利用. 8080 包含了 8008 的全部指令功能, 而且硬件功能也有了大幅度的提高. 由于采用了 N-MOS 制造技术, 从而大大提高了时钟工作频率.

继此之后, 该公司又对 8080 加以改进, 于 1976 年研制出 8085 微处理器, 它比 8080 更容易使用, 并在软件上和 8080 保持着完全的兼容性.

1978 年, 作为 8080 和 8085 的高位机种, 16 位微处理器 8086 被开发出来. 它在性能上有了更大的提高. 接着又发表了 8088, 除了外部数据总线为 8 位外, 它和 8086 一样, 具有 16 位的处理能力. 在性能上, 8088 和 8080 相比 (如图 1.1 所示), 提高了 10 倍左右.

8086 / 8088 CPU 在性能上的提高依赖于工艺和系统结构的改进以及两者之间的结

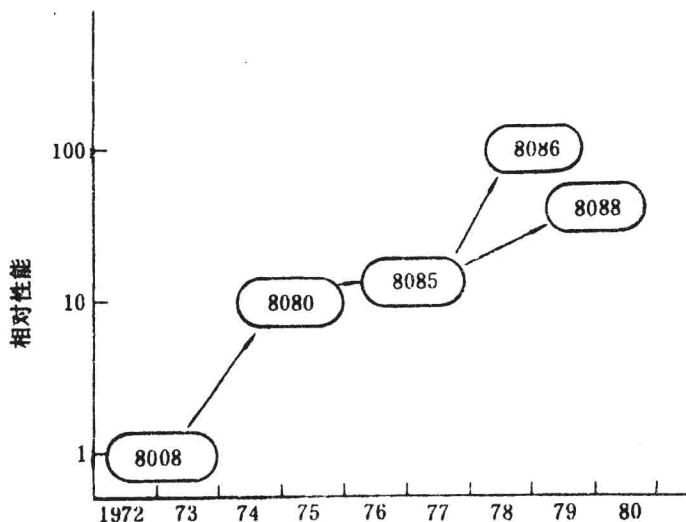


图 1.1 Intel 系列 CPU 的相对性能

合. 8086 CPU 是采用新开发的硅栅 H-MOS 工艺制造的第一种微处理器. H-MOS 工艺使场效应晶体管按 $4\mu\text{m}$ 的规模设计, 并采用片上偏置的方法来提高器件的操作速度, 使工作更加可靠. H-MOS 工艺还提高了电路的密度. 整个 16 位数据处理和微程序控制机构 (21 位长微指令) 所用的晶体管 (约 29000 只) 全部集成在 225 平方密尔的芯片上. 由于采用了这种高性能的 H-MOS 技术, 使得芯片上的门延迟时间为 2ns . 这与高价格的 STTL (肖特基 TTL) 门延迟时间相同, 从而使 8086 CPU 可以在 5MHz, 8MHz 和 10MHz 下工作, 8088 CPU 可以在 5MHz 和 8MHz 下工作. 由于 4 个 CPU 时钟脉冲周期相当于 1 个存储周期, 所以对存储器的寻址效率是很高的.

8086/8088 在软件上与 8080/8085 的兼容性是通过将 8080 的寄存器 (BH, BL, CH, CL, DH, DL) 配对, 定义 4 个 8086 的 16 位寄存器而保持的. 这 4 个寄存器的每一半均可用 8080 中使用的相同指令组独立地存取. 另外, 这些寄存器也可以用来执行 16 位运算. 7 个新的寄存器用于处理扩展运算, 它包括源变址 (SI) 和目标变址 (DI), 可以简化数据的传送. 基址指针 (BP) 允许通过延续一个数据结构的起始地址来灵活地访问纯量和数组. 可用各种方法求出有效地址, 包括基址加偏移和基址加偏移加变址. 附加标志位用于处理扩充运算功能.

8086/8088 系列处理器包括中断控制器, 时钟发生器和总线接口等电路. 表 1.1 列出了这个系列的主要产品.

表 1.1 8086/8088 系列产品

名称	构造	引脚数	功能
8086	MOS	40	16 位 CPU (外部数据总线 16 位)
8087			数值运算处理器
8088			16 位 CPU (外部数据总线 8 位)
8089			16/8 位 I/O 处理器
8259		28	可编程中断控制器
8282	双极型	20	8 位锁存器 (同相输出)
8283			8 位锁存器 (反相输出)
8284A		18	时钟发生器
8286		20	8 位总线收发器 (同相输出)
8287			8 位总线收发器 (反相输出)
8288			总线控制器
8289			总线仲裁器

1981 年以来, IBM 公司先后推出了采用 8088 CPU 的个人计算机 (personal computer), 即 IBM PC 和 IBM PC/XT 机. 该机的特点是: OS 和 BASIC 等基本软件都是由其他软件厂家引入的. 这表明 IBM 公司在规划微型计算机形成系列时, 充分考虑到软件的兼容性、标准化与系列化. 由于 IBM 公司在计算机行业中的地位, 为 IBM PC 及 IBM PC/XT 机配置硬件和软件的公司日益增多. 这进一步促进了 IBM PC 机的发展和

应用。

目前,国内拥有 IBM PC/XT 机的用户很多,他们迫切希望能够掌握 IBM PC/XT 机的原理和一些维修方法.我们编写本书的目的就是为了满足这一需要。

1.2 IBM PC/XT 机简介

IBM PC/XT 系统板水平安装在主机箱的底部.它是一块四层印刷电路板,设计成外表两层印制信号电路,内两层印制电源和地线,直流电源 + 5V, + 12V, - 5V, - 12V 和电源好信号通过两个 6 脚插头送入系统板.板上的一个 5 芯圆形插座用来连接键盘,另一个 3 针插座用来连接扬声器.系统板上还安装有 8 个 62 线的印制板插槽 J1—J8,称为 I/O 通道,用来汇集插入 IBM PC/XT 系统中的扩展板.其中插槽 J8 与其他 7 个插槽稍有不同,它要求在插槽内的扩展板选中时,用 $\overline{\text{CARD SLCTD}}$ (板选中)信号进行响应。

系统板上装有一个双列直插组合开关 DIP,其 8 位开关的设置状态可在程序控制下由 8255A-5 芯片读入.它为系统软件提供系统配置的若干信息:系统当前的工作状态,有没有安装 8087,系统板上的 RAM 容量是多少,安装何种显示器(彩色还是单色显示,一行是 80 个还是 40 个字符)以及系统连接的软盘驱动器数量。

系统板大致可分成 5 个功能块:处理器子系统(CPU 及其支持器件),只读存储器(ROM)子系统,随机存储器(RAM)子系统,板上的 I/O 适配器和 I/O 通道。

系统板的核心是 Intel 8088 微处理器.这是一种准 16 位 CPU,它的内部结构是 16 位的,而外部数据总线是 8 位的.它与 8086 在软件上是完全兼容的,有 99 条基本指令,能完成 16 位的数据处理和运算(包括乘法和除法).在这块系统板上,8088 有 20 位存储器地址,直接寻址 1M 字节存储器空间;I/O 端口地址为 10 位,可寻址 1K 个 I/O 端口.8088 的中断处理能力强,管理的中断源最多可达 256 个,具有软件中断、非屏蔽中断、可屏蔽中断和单步执行等中断方式。

在 IBM PC/XT 中,8088 工作于最大模式,系统读写控制信号由 8288 总线控制器产生.为了提高数值计算的速度,可以插入 8087 数值处理器.同时,系统允许使用 DMA 方式加快数据的传送速度。

系统 CPU 工作在 4.77MHz.这个时钟信号是由 8284 时钟发生器 / 驱动器对 14.31818MHz 频率的晶振 3 分频得来的.CPU 在 4.77MHz 时钟控制下,8088 的基本总线周期为 4 个时钟(840ns),其 I/O 周期为 5 个时钟(1.05 μ s).此时系统平均每秒执行 65 万条指令.频率为 14.31818MHz 的晶振信号还被送到 I/O 通道,作为彩色显示适配器的工作时钟。

系统板上还有一组高性能器件支持其 CPU 的工作.它们是:DMA 控制器 8237A-5 提供 4 个 DMA 通道,中断控制器 8259A 提供 8 级中断源,定时器 / 计数器 8253-5 提供 3 个 16 位的定时器 / 计数器通道,外围接口芯片 8255A-5 提供 3 个 8 位的并行接口。

DMA 控制器 8237A-5 的 4 个 DMA 通道中,3 个通道用在 I/O 通道上,支持无处理器干预的 I/O 设备和存储器之间高速数据传送.另一个 DMA 通道被编程用来刷新系

统动态存储器.此项工作是通过编程一个定时器 / 计数器通道,使它周期性地请求一个虚拟的 DMA 传送来实现的.这个动作产生一个存储器读周期,从而用来刷新系统板上和插在系统扩展槽中的动态存储器.所用 DMA 数据传送除了刷新通道外,在处理器准备好线不失效的条件下用 5 个处理器时钟,即 $1.05 \mu\text{s}$.刷新系统 RAM 的 DMA 周期用 4 个时钟,即 840ns.

8237 的四个 DMA 通道使用如下:

- CH0 动态存储器刷新;
- CH1 为用户使用保留;
- CH2 软盘适配器;
- CH3 硬盘适配器.

定时器 / 计数器 8253-5 的 3 个可编程定时器 / 计数器通道在系统中使用如下:通道 0 用作通用定时器,为实现日计时电子钟提供一个恒定的时间基准.通道 1 用于定时到 DMA 通道的请求刷新周期.通道 2 用于产生扬声器的音调.

中断控制器 8259A 的 8 个中断优先级中,6 级汇集于 I/O 通道,由扩展选件板使用.系统板上用了 2 级.0 级——最高优先级,连到定时器 / 计数器的通道 0.提供电子钟的周期性中断.1 级连到键盘适配器电路,接收键盘发送扫描代码的中断.此外,8088 的非屏蔽中断(NMI)用来指示随机存储器奇偶校验错.

外围接口芯片 8255A-5 有 3 个 8 位的并行输入输出接口,称为 PA 口、PB 口和 PC 口.PA 口正常工作时用来读取键盘输入数据,加电自检时输出检测标志信号.PB 口输出系统内部的某些控制信号.PC 口输入 DIP 开关设置情况和若干系统内部的状态信号.

系统板装有 ROM 和 RAM.系统板上具有 $64\text{K} \times 8$ 位的 ROM 或 EPROM 空间,

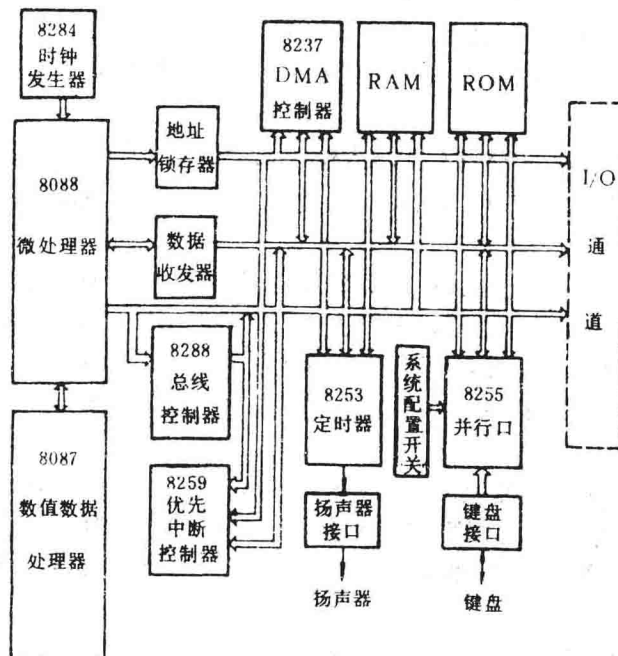


图 1.2 系统板框图

实际安装了 40K 字节. 板上有两种形式的插座, 允许插入 32K 字节和 8K 字节的器件. 一种插座装 $32\text{K} \times 8$ 位的 ROM, 另一种装 $8\text{K} \times 8$ 位的 ROM. ROM 中包含上电自检程序、I/O 驱动程序、图形方式时 128 个字符的点阵图、磁盘引导装载程序和 ROM BASIC 程序. ROM 封装在标准的 28 脚组件块中, 它具有 250ns 的存取时间和周期时间.

系统板上还有 $128\text{K} \times 9$ — $256\text{K} \times 9$ 位的 RAM. 最小系统将有 128K 字节 RAM, 并带有 128K 字节 RAM 的组件插座. 要求 RAM 大于系统板的最大容量 256K 字节时, 可从插入扩充槽中的存储器板得到. 存储器由 $64\text{K} \times 1$ 位动态 RAM 芯片组成, 存取时间为 200ns, 周期时间为 345ns. 系统对全部 RAM 进行奇偶校验.

系统板上有用于接收键盘串行数据的适配器电路. 每当该电路接收到一个完整的键盘扫描码时, 产生一个中断请求信号, 请求 CPU 进行处理. 适配器也可向键盘输出初始化信号, 命令键盘执行自诊断程序并进行初始化. 键盘 I/O 适配器通过系统板后部的 5 芯插头座与键盘设备相连接.

系统板上有一个扬声器的控制和驱动电路, 通过 3 针插头座与系统部件内的 $2\frac{1}{4}$ 英寸^① 扬声器相连. 该电路控制扬声器的声音, 其驱动功率约为 1/2W.

系统板框图如图 1.2 所示.

① 1 英寸 = 0.0254 米.

第二章 CPU 子系统

2.1 8088 微处理器

8088 微处理器是 IBM PC / XT 微型计算机系统板的核心. 在这片大规模集成电路芯片中, 包括了控制整个微型计算机工作的控制电路、寄存器组及算术逻辑部件(ALU), 这就是我们通常所说的 CPU.

8088 是一种通用的高性能微处理器, 它具有 8 位和 16 位微处理器的属性, 在软件上与 8086 完全兼容. 8088 的主要特点如下:

(1) 16 位的内部体系结构. 运算器、寄存器和内部数据总线都是 16 位的. 对外为 8 位数据总线接口. 8088 既可以处理 8 位(字节)数据, 也可以处理 16 位(字)数据. 它的数据存取是按 8 位的字节方式进行的.

(2) 指令系统功能强. 8088 有 99 条基本指令, 能完成数据传送、算术运算、移位循环操作、字符串操作、控制传送和处理器管理等工作. 算术运算(包括乘法和除法在内)可以按字节或字、带符号或无符号、二进制或十进制的方式进行运算.

(3) 24 种寻址方式. 适用于高级语言中的数组和记录等数据结构.

(4) 20 位地址线. 寻址范围可达 1,048,576 字节(即 1M 字节)的存储器空间. 因而便于大型软件的使用, 特别是汉字处理.

(5) 16 位 I/O 端口地址线. 可寻址 64K 端口地址.

(6) 中断功能强. 可处理内部软件中断和外部中断请求, 中断源允许达 256 个.

(7) 具有管理 DMA 操作和多处理器工作的能力.

2.1.1 程序可访问的 8088 内部寄存器

从用户的角度看, 8088 内部可供程序直接使用的寄存器有 14 个. 它们都是 16 位的寄存器. 包括 4 个通用寄存器、两个指示器、两个变址器、4 个段寄存器、一个指令指示器和一个标志寄存器, 如图 2.1 所示.

数据寄存器

通用寄存器的数据组包括四个 16 位的寄存器: AX(累加器)、BX(基址寄存器)、CX(计数器)和 DX(数据寄存器). 这些寄存器在进行字节操作时, 可以分别对它们的高

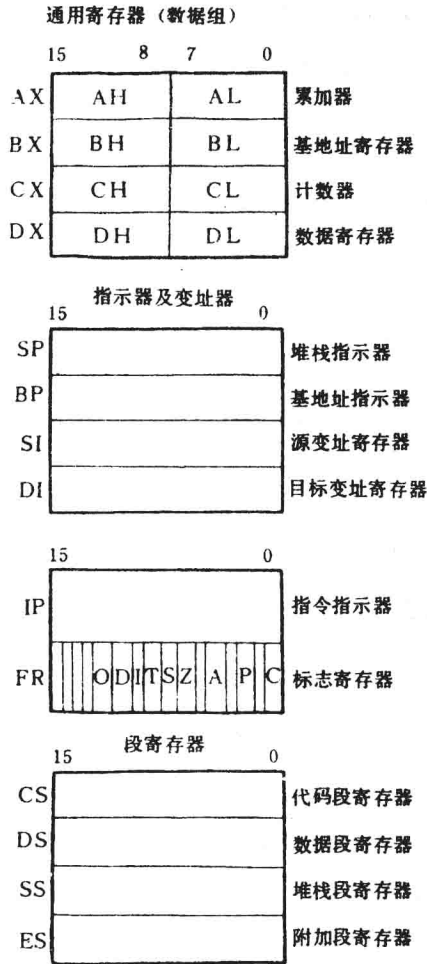


图 2.1 8088 的寄存器

8 位(AH, BH, CH 和 DH)与低 8 位(AL, BL, CL 和 DL)进行寻址, 成为 8 个 8 位的寄存器. 它们主要用来存放操作数或中间结果, 以减少访问存储器的次数.

指示器和变址寄存器组

通用寄存器的指示器和变址器组, 也包括 4 个 16 位的寄存器: SP(堆栈指示器)、BP(基址指示器)、SI(源变址寄存器)和 DI(目标变址寄存器). 这些寄存器再加上 BX, 用来形成操作数地址; 但也可以作为数据寄存器使用. SP 用于堆栈操作, 自动指示栈顶的位置. BP 用作堆栈的一个附加指针. 由于传递给子程序的参数存放于堆栈中, 这个寄存器使参数存取变得非常方便. 这样, 可重入过程, 递归子程序(自己调用自己的子程序)就可以在堆栈中为其变量划分存储空间. 在每次调用时, 这些子程序利用 BP 寄存器可以接受堆栈中的信息. SI 和 DI 寄存器用于访问内存常用数据区中的信息, 例如访问数组中的元素. 在字符串操作指令中, SI 指示源地址, 而 DI 指示目标地址.

某些指令要求使用规定的寄存器,如表 2.1 所示。

表 2.1 通用寄存器在某些指令中的用途

寄存器	功能
AX,AL	乘除指令中作累加器,输入输出指令中作数据寄存器。
AH	字节相乘时积的高 8 位,字节相除时的余数,标志寄存器传送指令。
AL	BCD 码和 ASCII 码运算时作累加器。在 XLAT 指令中使用。
BX	间接寻址时的地址或基址,在 XLAT 指令中作基址。
CX	循环和字符串操作指令中作执行次数计数器。
CL	移位和循环移位指令中作移位次数寄存器。
DX	16 位乘法时积的高位,16 位除法时的余数,输入输出指令间接寻址时的地址。
BP	间接寻址时作基址,堆栈的附加指针。
SP	堆栈指针。
SI	间接寻址时作地址或变址,字符串操作指令中作源地址。
DI	间接寻址时作地址或变址,字符串操作指令中作目标地址。

段寄存器

8088 的 4 个 16 位的段寄存器是:代码段寄存器 CS、数据段寄存器 DS、堆栈段寄存器 SS 和附加数据段寄存器 ES。

计算机的存储器中存放着三类信息:代码——指令操作码,指示 CPU 执行什么操作;数据——数值和字符,程序加工的对象;堆栈——临时保存的返回地址和中间结果,为了避免混淆,这三类信息通常分别存放在各自的存储器区域内,段寄存器指示这些存储区域的起始地址。

8088 把存储器划分为称作“段”的逻辑区域,每个段的物理长度是 64K,每个段中存放着同类性质的信息,四个段寄存器中,存放表示段起始地址的数据,8088 利用段寄存器的内容,形成有效地址,对存储器进行访问。

指令指示器 IP

为了取指令,8088 中有一个 16 位的指令指示器 IP,它指向代码段内当前要取出指令操作码的存储器单元,IP 中的内容是一个相对逻辑地址,称为段内偏移量,它和代码段寄存器 CS 的内容一起,形成要取出的指令字节的物理地址,每取一个指令操作码字节后,IP 自动加 1,按顺序取出的指令字节装入指令队列中排队,等待执行,程序员不能对 IP 进行存取操作,但程序中的转移指令、子程序调用和返回指令以及在进行中断响应时,能自动修改 IP 的内容。

标志寄存器

8088 内部有一个 16 位的标志寄存器 FR,设置了 9 位标志,其中 3 位是控制标志,用

来控制 CPU 的工作条件;6 位是状态标志,反映 CPU 操作的结果.剩下 7 位未用.各标志位的安排如下:

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
				O	D	I	T	S	Z		A		P		C

状态标志反映了算术或逻辑运算结果的特征,8088 可以根据这些标志位的状态 决定其后续动作.6 位状态标志是:

进位标志 C 在进行算术运算时,最高位(字节操作时的 D7,字操作时的 D15)产生进位或借位,则 C = 1; 否则 C = 0. 移位指令也能够把存储器或寄存器的最高位(左移时)或最低位(右移时)送入标志 C 中.

奇偶标志 P 若操作结果中“1”的个数为偶数,则 P = 1; 若为奇数,则 P = 0. 这个标志可用于检查数据在外部传送过程中是否发生错误.

辅助进位标志 A 在进行字节运算时,由低半字节向高半字节产生进位或借位时, A = 1; 否则为 0. 辅助进位标志 A 与进位标志 C 一起,用来对 BCD 码运算的结果进行十进制调整.

零标志 Z 当指令操作的结果数据为 0 时, Z = 1; 否则 Z = 0.

符号标志 S 此位反映操作结果最高位的情况.由于在 8088 中带符号数是用补码表示的,即最高位为“0”,表示正数;最高位为“1”,表示负数.因此符号标志 S 的值与运算结果的最高位相同.

溢出标志 O 在算术运算中,若带符号数的运算结果超出了所能表达的范围,则产生溢出, X = 1; 否则为 0. 溢出标志也可起控制作用.当执行溢出中断指令 INTO 时, X = 1 就进入中断处理,程序自动转去执行溢出中断服务子程序; X = 0 则不进入中断服务.

控制标志用来指示 8088 的运行方式.这三位控制标志是:

方向标志 D 方向标志 D 用在字符串操作中规定数据处理的方向.在 D = 1 时,字符串操作指令每处理一个字节后地址自动减 1,此时字符串处理从高地址向低地址进行.若 D = 0,则相反;字符串操作指令使地址自动加 1,即字符串处理从低地址向高地址进行.

中断允许标志 I 这一位标志控制 8088 是否处理外部的可屏蔽中断请求输入 INTR.当 I = 1 时,允许 CPU 接受外界的可屏蔽中断请求,在一条指令结束后进入中断响应.若 I = 0,则 CPU 不接受外界的可屏蔽中断请求 INTR 输入.

跟踪标志 T 又称为单步操作标志,它控制 CPU 的工作状态.当 T = 1 时为单步操作,CPU 每执行一条指令后进入内部中断,以便对指令的执行情况进行检查.若 T = 0,则 CPU 处于正常的连续执行指令状态.

2.1.2 8088 的存储器组织

8088 系统中的存储器分段

8088 有 20 位地址线,它的直接寻址能力达 $2^{20} = 1\text{M}$ 存储器空间.系统中的存储器是 8 位存储器,每个存储单元中存放一字节数据.所以在 8088 系统中可有多达 1M 字节的存

存储器. 这 1M 字节的空间在逻辑上组成一个线性矩阵, 从地址 00000H 到 FFFFFH.

在存储器中, 可以存放 8 位的字节数据, 也可以存放 16 位的字数据. 存放字节数据时, 16 位数据存放在相邻的存储单元中, 其中低 8 位存放在较低的地址单元里, 高 8 位存放在较高的地址单元里.

大家知道, 8088 内部的数据总线和寄存器都是 16 位的, ALU 是进行 16 位的数据运算. 因此, 对地址的计算只能在 16 位的范围内进行. 这就是说, CPU 寻址范围被局限在 $2^{16} = 64K$ 的存储器区域内. 然而, 8088 系统具有 1M 字节的存储器空间, 定位一个存储单元需要 20 位地址信息. 为了寻址全部存储器单元, 8088 用一个附加的地址变换机构来建立 20 位地址.

按照 CPU 的计算能力, 8088 把存储器空间分成若干段, 每段为 64K 字节的存储器区域. 对于 8088 正在处理的存储器段, 它的起始地址放在段寄存器内. 8088 有四个段寄存器, 分别存放四个存储器段的起始地址.

存储器分段时, 对于段起始地址的要求只有一个, 就是它必须能被 16 整除. 这是由段寄存器的长度所决定的. 如图 2.2 所示, 8088 的存储器各段之间可以完全重叠、部分重叠、互相邻接或互相分离.

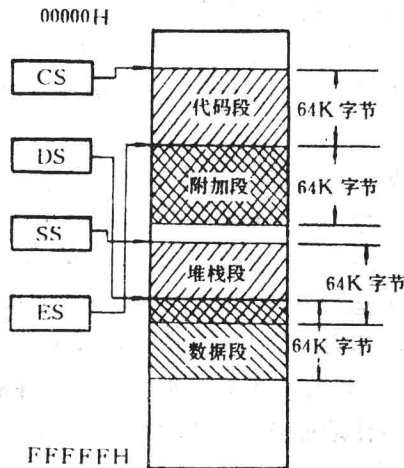


图 2.2 存储器的分段举例

表 2.2 8088访问存储器单元时, 段寄存器与偏移量的使用

内存访问类型	约定的段寄存器	可替换的段寄存器	偏移量
取指令	CS	-	IP
堆栈操作	SS	-	SP
访问变量 (不包括下列情况)	DS	CS, ES, SS	有效地址
字符串操作 (源)	DS	CS, ES, SS	SI
字符串操作 (目标)	ES	-	DI
BP用作基址寄存器	SS	CS, DS, ES	有效地址

在段寄存器赋值以后,8088 使用偏移量访问段内的存储器单元.偏移量是指定存储器单元到段起始地址的距离.当这个距离超过 64K 时,通过给段寄存器赋新值的方法,把超过 64K 的部分转到下一个存储器段去存放.

8088 寻址存储器单元时,段寄存器和偏移量的使用有着对应关系.在取指令时,总是使用 CS 和 IP;堆栈操作使用 SS 和 SP.访问变量型数据时,通常使用的段寄存器是 DS.偏移量由寻址方式决定.8088 访问存储器时,段寄存器和偏移量的对应关系,列于表 2.2 中.

物理地址的形成

在具有地址变换机构的计算机中,允许程序中编排的地址和信息在存储器中实际存放的地址有所不同,前者叫逻辑地址,后者叫物理地址(实际地址).同样,在 8088 系统中,每个存储单元都认为有两类地址:逻辑地址和物理地址.

8088 与存储器之间的所有信息交换都要使用物理地址.由于 8088 具有 20 根地址线,存储器的物理地址是一个 20 位的二进制数值(从 00000H 到 FFFFFH),所以它与 1M 字节存储空间中的每个存储单元是一一对应的.

在程序中所涉及到的地址都是逻辑地址.一个逻辑地址由两部分组成:段地址和段内偏移量.对于给定逻辑地址的任何一个存储单元来说,段地址决定了该段的第一个字节的位置,段内偏移量则是这个存储单元相对于该段首字节(即段地址)的距离.

在逻辑地址中,无论段地址还是偏移量,其值都是 16 位的二进制数.8088 的总线接口部件 BIU 用下述方法把这两个 16 位数形成 20 位的物理地址:首先将段寄存器内容左移 4 位,右边补上四个“0”,形成 20 位的段起始地址;再加上 16 位的段内偏移量,从而形成 20 位的存储器物理地址.如图 2.3 所示.

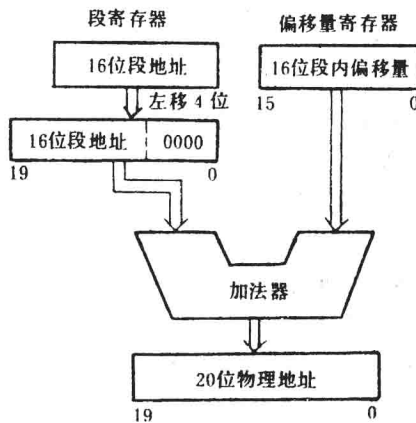


图 2.3 物理地址的形成

2.1.3 8088 的内部结构

8088 由两个独立的处理部件组成,一个是执行部件 EU,另一个是总线接口部件 BIU.

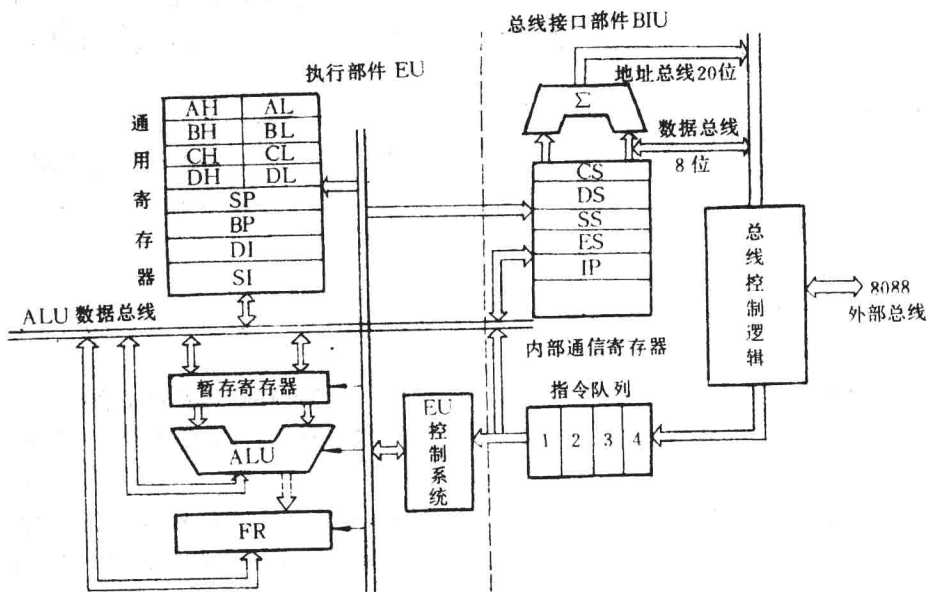


图 2.4 8088 系统结构框图

图 2.4 是其结构框图。

执行部件 EU

执行部件 EU 中具有 8 个 16 位的寄存器(通用寄存器 AX, BX, CX, DX; 指示器 SP, BP; 变址器 SI, DI), 算术逻辑部件 ALU, 标志寄存器 FR, 暂存寄存器和 EU 控制系统。EU 的功能是负责全部指令的执行, 向 BIU 输出数据和地址(操作的结果), 并管理寄存器。

EU 的动作过程如下: 它从 BIU 的指令队列中取出指令操作码, 通过译码电路分析要进行什么操作, 发出相应的控制命令, 控制数据经过 ALU 数据总线的流向。如果是运算操作, 操作数经暂存寄存器送入 ALU, 运算结果经 ALU 数据总线送到相应寄存器, 同时标志寄存器 FR 根据运算结果改变标志位。如果执行指令时需要从外界存取数据, 则 EU 向 BIU 发出请求, 由 BIU 通过 8088 外部数据总线访问存储器或外部设备, 通过 BIU 的内部通信寄存器向 ALU 数据总线传送数据。

每当 EU 准备好执行新指令时, 就从 BIU 的指令队列中取一字节指令操作码进行执行。如果这时 BIU 的指令队列是空的(启动或执行转移指令时), EU 就处于等待取指令状态。EU 除了几条控制引脚外, 与 8088 外部总线是互相隔绝的。

总线接口部件 BIU

BIU 由 4 个段寄存器、指令指示器 IP、内部通信寄存器、地址加法器、4 字节指令队列和总线控制逻辑组成。BIU 负责执行所有的 8088 外部总线周期, 提供系统总线控制信号。