

Apple 之麵包板

人們一直認為，不論在程式開發或硬體（界面）開發上，計算機應儘量易於使用。由於大多數計算機界面所需的信號在計算機系統上都有，因此，我們乃決定開發一些可用於許多不同計算機上的通用界面電路。這些電路非常簡單，極易製作，且適用於含 Apple 在內的許多計算機。我們同時亦設計了一個可包容界面所需之全部電路的印刷電路板。這個界面電路的照片即如圖 5-1 所示。界面麵包板與各計算機間以 40 號的平面電纜連接。雖然這個界面電路可事先裝好在麵包板上，然後再用來做實驗，但我們認為，這樣只有增加問題罷了！

5-1 基本麵包板

基本麵包板上含有許多能讓您輕易製作與測試界面設計的電路。這些電路包括電源、邏輯探測器、設備與記憶器解碼器、巴士緩衝器，以及控制電路。

電 源

麵包板的電源部份可有兩種不同的製作方式。若能供應 1 安培的電流，則您可外加一正五伏特的電源，否則，你就必須使用一外接變壓器，供應交流 12.6 伏特的電壓至麵包板上的電源電路。不論用那一種方法，麵包板上的電源都是

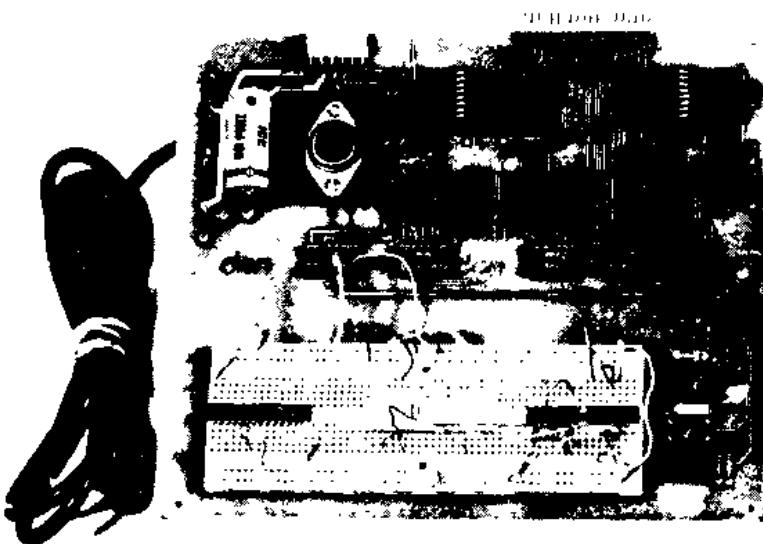


圖 5·1 Apple 麵包板系統

與計算機的電源分開的。此乃由於若干計算機系統無法同時供給足夠的電力給自己，以及給您所欲測試的外加界面電路，因此，界面電路必須另外使用一個電源。不過，在使用外加電源時，您隨時都要記得兩個電源之間必須有良好、低阻

抗的共同接地。圖 5 - 2 所示即為電源電路的線路圖。

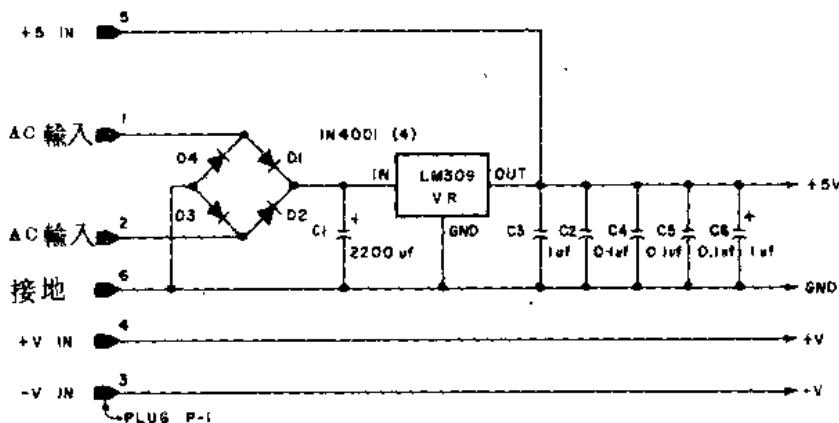


圖 5 - 2 麵包板電源電路的線路圖

採用基板上的電源時，12.6 伏特的交流變壓器必須接在 1 號插孔（P 1）的第 1 與第 2 接腳上；而整流子 D 1 ~ D 4、濾波電容 C 1、以及電壓調整鈕 VR 則都裝在裡面。 $+5$ 伏特的調節器上最好能加一個小散熱片。麵包板這樣使用時， $+5$ 伏特在 P 1 的第 5 接腳上，而接地在第 6 支接腳上。必要時，這些接點可接外部設備。

若另外採用一個 $+5$ 伏特的電源，則電源零件 D 1 ~ D 4、C 1 與 C R 等就不需要了，而且應除去或拆掉。這時， $+5$ 伏特與接地同樣分別在 P 1 的第 5 與第 6 支接腳上。

由於經常還會用到其它電源，如 ± 12 或 ± 15 伏特，因此，我們特別設置了 P 1 接點，以便能連接其它的外部電源。正電壓 ($+V$) 與負電壓 ($-V$) 分別接在 P 1 的第 4 與

第 3 接脚。

所有的電壓均可由 IC-16 位置的插孔上獲得，這些現成的接點如表 5 - 1 所示。

表 5 - 1 IC-16 電源插座上所有的電源接點

接脚 *	可得電壓
7,10	+5
5,12	GND
3,14	+V (外部)
1,16	-V (外部)

* 所有其它接脚都不接。

印刷電路板上之 IC 的電源均取自 +5 伏特電源。IC-16 插座上的接點使您能輕易地獲得實驗所需的電源。

邏輯探測器

圖 5 - 3 所示的邏輯探測器電路在求知各種輸出的邏輯準位，以及在測知輸出端之脈衝活動上十分有用。麵包板上之邏輯探測器部份含有一個準位測知器以及一個脈衝測知電路。準位測知器以一 LM-319 (IC-15) 比較器測知邏輯 1 與邏輯 0 準位，而脈衝測知電路則以一 SN74 LS123 (IC-14) IC 測知與“展開”脈衝。我們同時亦分別以一綠色發光二極體 (LED) 作邏輯 0 指示器 (D-7)，一紅色 LED 作邏輯 1 指示器 (D-6)，以及一黃色 LED 作脈衝指示器 (D-5)。探測器的輸入在 IC-19 IC 插座之

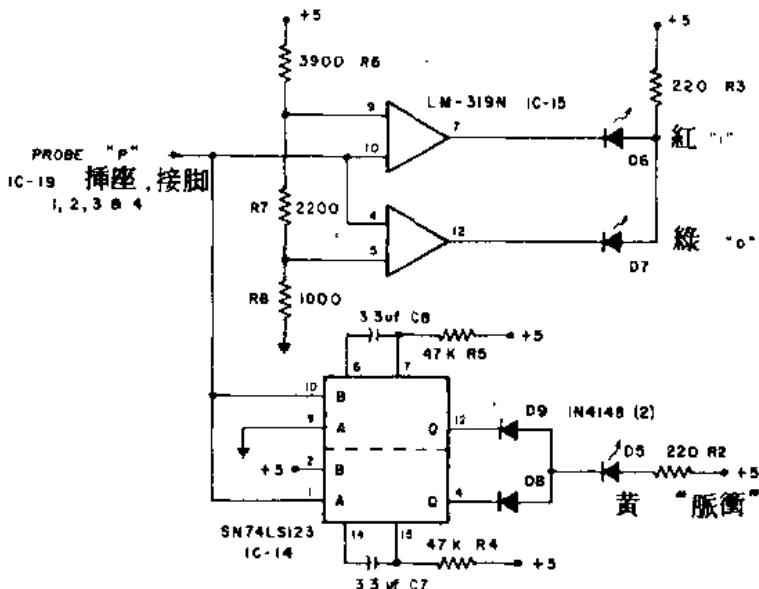


圖 5-3 邏輯探測器電路圖

第 1 ~ 4 接脚上。這些輸入上都標有“ P ”，其全都是並聯的，使用任一者都可以，但切勿將邏輯探測器同時接至兩個信號上。邏輯探測器相當於兩個低功率的蕭克力 (L S) 輸入負載。

若您自己擁有邏輯探測器，則這一部份的電路就可以不要了。願意的話，您亦可不必裝置這一部份電路。不過，能測知脈衝，並且測知脈衝的狀態還是很有用的。經驗已經證明，這種邏輯探測器在麵包板界面電路的檢修上非常有用。

記憶器與設備解碼器

麵包板上之電路有一個主要部份是專作輸入 / 輸出位址解碼用的。這個電路正如圖 5 - 4 所示。依正在使用中的不同計算機型態而定，這個解碼器可動作於設備型態，亦可動作於記憶器型態。設備選取僅解碼下半部的位址位元 (A7 ~ A0)，而記憶器選取則解碼全部的位地址元 (A15 ~ A0)。由於採用 6502 微處理器構成，因此，Apple 計算機以記憶器定址選取輸入 / 輸出設備。以 6800 微處理器所構成的計算機同樣亦採用記憶器定址選取輸入 / 輸出設備。不過，以 8080 、 8085 、或 Z80 微處理器所構成的計算機，則兩種型態都可使用。仔細看看圖 5 - 4 之電路圖，您即可知道，位址解碼混合使用了數位比較器與解碼器。

設備定址以一 SN74LS85 四位比較器 (IC-5) 將預先設定好的位地址元與下半位址巴士線 A7 ~ A4 上所呈現的位地址元相比。 IC-6 處的開關就是用以設定這些欲與位址巴士比較的邏輯準位。 IC-6 處的元件是一組雙列並排的開關，因此，在做開關設定時必須特別小心。這些開關位置在 “ LO ” 之開關處都清楚標上 “ 7 ” 、 “ 6 ” 、 “ 5 ” 、與 “ 4 ” 的記號。在安裝這些開關時，特別記住，開的位置在右邊 (邏輯 1 位置) 。當開關置於邏輯 1 的位置時， IC-7 處的提升 (pull-up) 電阻對 SN74LS85 提供邏輯 1 輸入。

當位址巴士位元 A7 ~ A4 與預設位元吻合時，

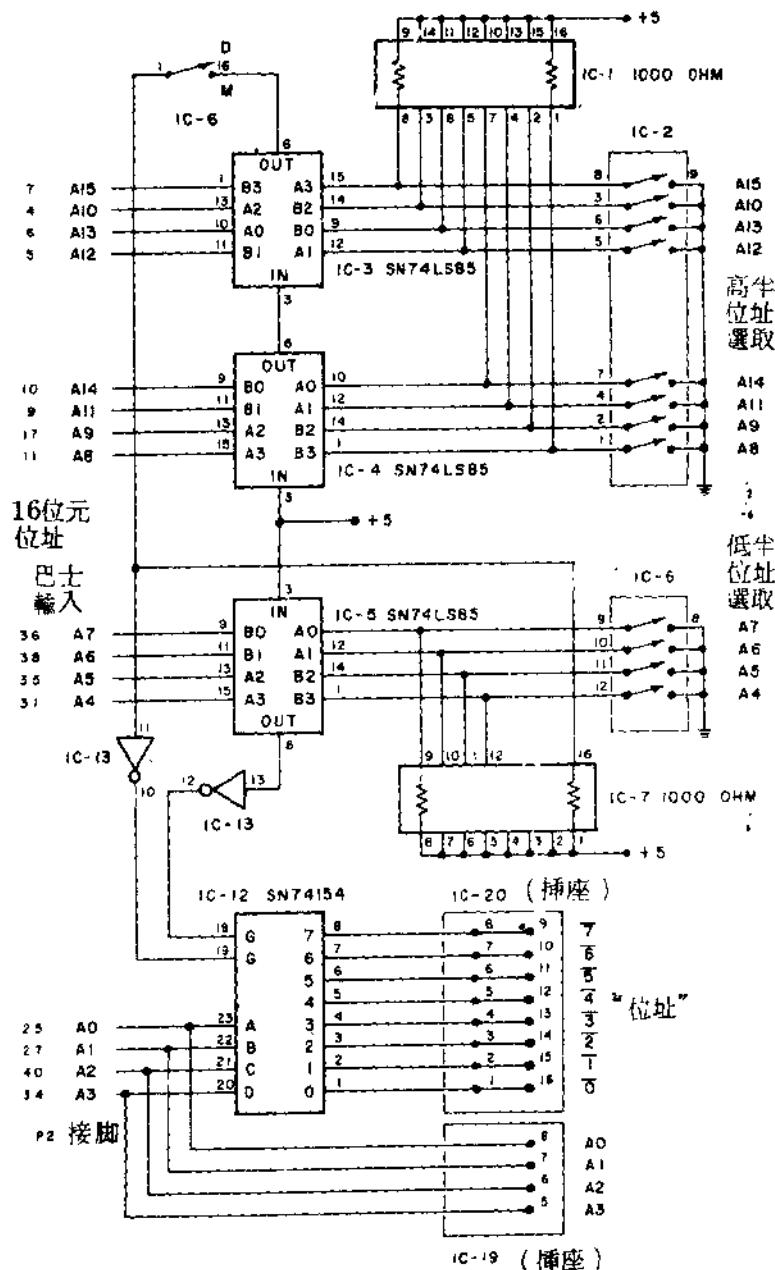


圖 5-4 位址解碼電路圖

SN74154 解碼器 (IC-12) 即致能。雖然 SN74154 能將 A₃ ~ A₀ 等位址位元解碼成 16 個獨特的位址輸出，但這個電路僅使用了前面八個——這樣即已足足有餘麵包板及界面測試用了。

所以，若 A₇ ~ A₄ 位址位元的開關設定為 1011，則解碼器所解碼的位址即為 10110000₂ 至 10110111₂，寫成十進制則為 176 至 183。在設備定址時，IC-6 的最下面一個開關必須置於“打開”或“D”的位置。這樣才可使解碼器動作於正確的型態。

解碼過的位址輸出呈現於 IC-20 插座上。這些輸出分別標有“0”、“1”、……等等一直到“7”。這整個部份稱為“ADDRESS”（位址）部份。注意，每一位址數上都加有一短橫，以代表每一獨特輸出的狀態均為一邏輯 0 脈衝。0 至 7 之位址記號正好代表著一種循序的位址，以幫助您得知那一支接腳連接在設備位址輸出上。但讀者應記得，絕大多數情況下，這些數目和經解碼過的實際位址間都無關連。因此，就前面我們所舉，解碼 176 至 183 之位址而言，標為“0”的輸出即正好代表位址 176 之解碼輸出，標為“1”的輸出即代表位址 177 的解碼輸出，如此類推。表 5-2 所示即為 IC-20 之位址插座上的解碼輸出詳情。

記憶位址在界面麵包板上亦極易解碼。我們可以另兩個比較器晶片：IC-3 與 IC-4，將 A₁₅ ~ A₈ 之位址位元與一事先設定之高 (HI) 位址相比。這些高位址位元以 IC-2 上稱為 HI 之雙列並排開關元件中的八個開關設定。在使用記憶器選定時，您必須特別小心，千萬不能用到已經分

表 5-2 IC-20 位址插座上之位址解碼器接點

接脚 (IC-20)	記 號	SN74154 輸出接脚
1,16	0	1
2,15	1	2
3,14	2	3
4,13	3	4
5,12	4	5
6,11	5	6
7,10	6	7
8,9	7	8

配給 Apple 內部記憶器 (ROM 或 R / WM) 的位址。您還必須記得，在使用 PEEK 與 POKE 指令時，16 位元的位址必須轉換成十進數。

為了使電路動作於記憶器選定型態，IC-6最下面一個開關必須置於“閉”或“M”的位置。此舉使得SN74154解碼器唯有在一種情況下才動作，那就是高半開關所設定之位元值與A15～A8之位址位元吻合，而且低半開關所設定之位元與A7～A4等位地址位元亦吻合時。如此，記憶器選定所能存取的位址即為xxxxx0000至xxxxx0111之間，其中，x代表0或1均可。這些經解碼過的位址以邏輯0脈衝的型式呈現在“ADDRESS”插座（IC-20）。記得，每一被選定的16個位址中，僅有最前面8個位址可用。因此，若高半位址預設值為10000001，且低半位址（A7～A4）預設值為1110，則33248～33256幾個位址將分別在“ADDRESS”插座的第1至8接腳上產生一邏輯0脈衝。記住，SN74154解碼器解碼了全部16個位址，但我們僅用了其“下半部”8

個。

A3 ~ A0 等位址線（未加緩衝）的接點分別在 IC-19 插座之第 8 至 5 接腳上。這些信號還是可用在一些實驗中，不過，使用時必須特別小心，因為，這些信號未經緩衝，而直接與 Apple 計算機連接。

麵包板的位址解碼器節省您不少時間與精力，因為，有了這個，當您希望製作輸入 / 輸出口或嘗試一些簡單的界面電路時，您就不必再製作設備位址解碼電路了。

巴士緩衝器

正如圖 5 - 5 所示，巴士緩衝使用了兩個 8216 非反相

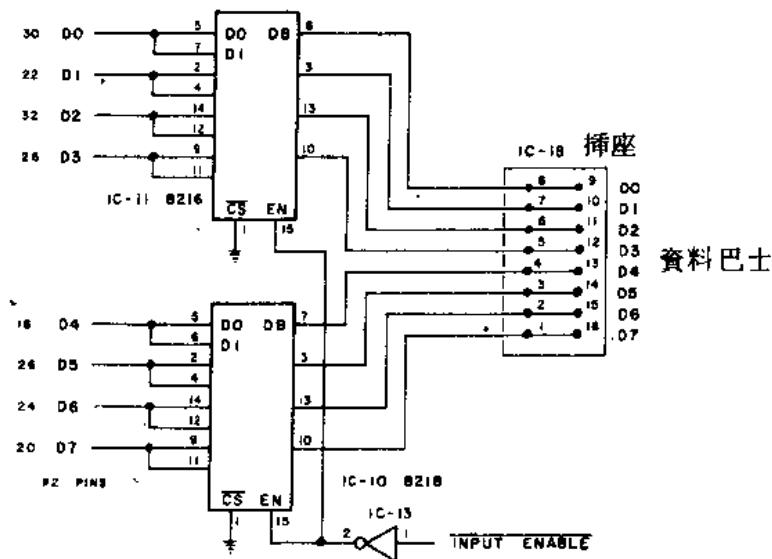


圖 5 - 5 巴士緩衝電路圖

巴士緩衝器晶片 IC-10 與 IC-11。這個意思是說，巴士的總輸出量 (fan-out) 達 30 (亦即，其可推動 30 個標準的 7400- 型輸入)，而且其與 Apple 的資料巴士隔離。資料巴士的八個位元接點均在 IC-18 插座上。表 5-3 之訊息說明了這個資料巴士的接腳情形。

表 5-3 IC-18 插座上之資料巴士接點

接腳 (IC-18)	資料巴士信號
1,16	D7
2,15	D6
3,14	D5
4,13	D4
5,12	D3
6,11	D2
7,10	D1
8,9	D0

巴士緩衝器永遠致能，而且正常的作業型態為將資料由 Apple 傳遞至麵包板。這意思說，只要將邏輯探測器或其它合適的監聽器接至巴士緩衝器晶片的輸出 D7 ~ D0，不必再使用其它信號，您即可監視到巴士的“活動”。而輸出口的製作就是藉適當的控制信號（在下一節介紹）控制一個八位元的鎖住器。這八個鎖住器輸入即接至 IC-18 插座的 D7 ~ D0。

不過，輸入口必須製作成能以反方向推動巴士緩衝器，以便能將資料“驅入”Apple。實際上，如圖 5-6 之 8216 緩衝器所示的，每一巴士線都有兩個巴士緩衝器。在圖中，DIEN 輸入決定那一組緩衝器應致能，以使資料流入

APPLE 界面實驗

或流出 Apple。所有的輸入作業都必須使適當的一組緩衝器動作，以使 Apple 能正確地收到資料。因此，輸入作業均有特殊的控制電路來做這個。

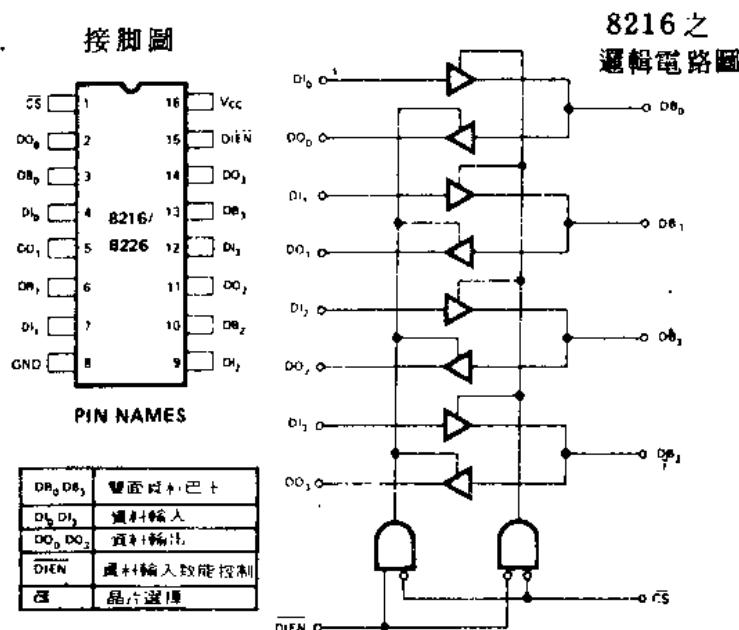


圖 5-6 8216 巴士緩衝器晶片之接腳圖

控制電路

麵包板上的控制電路相當簡單，主要包括一些通用的緩衝器，作計算機所輸出之控制信號的緩衝。這些控制信號總共有六個：IN、RD、OUT、WR、RESET、與INTAK。就 Apple 界面而言，您只需用到WR、RD、與RESET

三個信號就可以了。其它的信號只有在麵包板與其它計算機合用時才用得上。圖5-7所示即為這個控制電路。

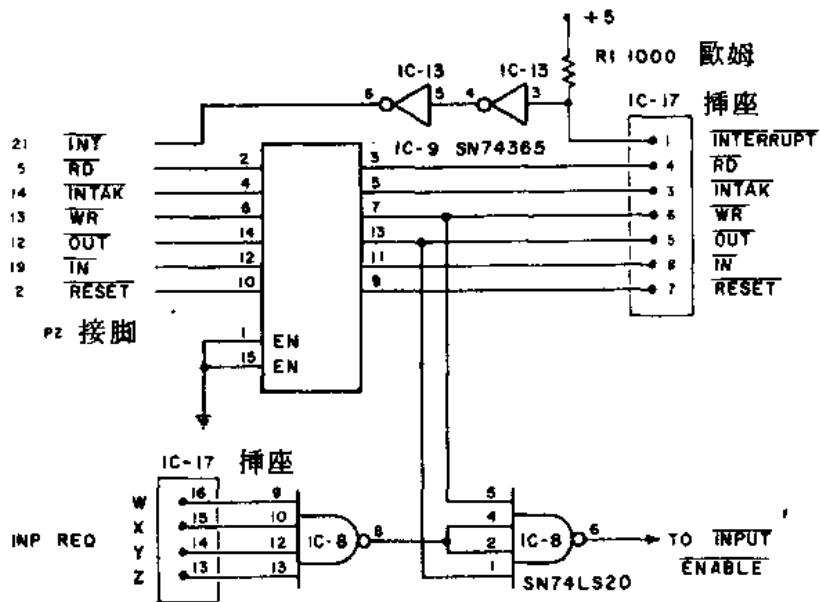


圖5-7 控制電路圖

由圖中您可看出，通用的插斷信號亦經過緩衝，不過，其乃一計算機之輸入。如表5-4所示，控制信號接點均做在

表5-4 IC-17處之控制信號接點

接腳 (IC-17)	控制信號	方 向
1	INT	輸入
2	不用	輸出
3	INTAK	輸出
4	RD	輸出
5	OUT	輸出
6	WR	輸出
7	RESET	輸出
8	IN	輸出

IC-17 插座內。

這個控制電路亦產生一個將 8216 巴士緩衝器轉換成輸入型態的信號，以使資料能送入 Apple。當發生記憶器讀取作業時，表面上看來似乎只需將巴士回轉一下就夠了。然而，假設真的這樣做，則甚至當 Apple 內之記憶晶片在動作時，麵包板上的巴士緩衝器都會變成輸入型態。這就造成了巴士“衝突”。因此，麵包板上的巴士僅能在麵包板上的輸入設備本身已被選取時，才能變成輸入型態。

為了正確地處理輸入口，我們以輸入口之設備選取信號將資料閘控至資料巴士上，並且控制了 8216 巴士緩衝器的作業型態。實效上，最多總共有四個輸入口的設備選取脈衝可彼此“OR”在一起，以將麵包板的巴士緩衝器置於輸入型態。由於在麵包板上您不可能用到四個以上的輸入口，因此，這些信號唯有在當麵包板上產生一輸入口設備選取信號，而且用者將這個信號接至四個巴士緩衝器的致能輸入其中之一時，才令巴士倒轉，輸入資料。

“INP REQ”（輸入請求）控制脈衝一定要為邏輯 0 脈衝。這些脈衝加至 IC-17 插座之 16 至 13 接腳上，這幾支接腳分別稱為 W、X、Y、與 Z。

這些控制信號的實際 OR 運算則由 IC-8、SN74LS20 閘完成。這個四輸入之 NAND 閘所輸出的輸入請求信號，進一步又與 \overline{OUT} 及 \overline{WR} 閘控在一起。這個閘控主要在作安全鎖住，以使在麵包板電路萬一有接錯的情況下，發生輸出作業時，巴士推動器不致於被設定成輸入型態。這個閘控所產生的信號控制了 8216 巴士緩衝器的輸入 / 輸出型態。

由於 Apple 僅產生記憶器寫入信號 \overline{WR} ，因此，當計算機正在執行寫入動作時，您的界面根本無法令巴士倒轉做輸入動作。 \overline{OUT} 信號用於與 8080、8085、或 Z80 計算機之界面。

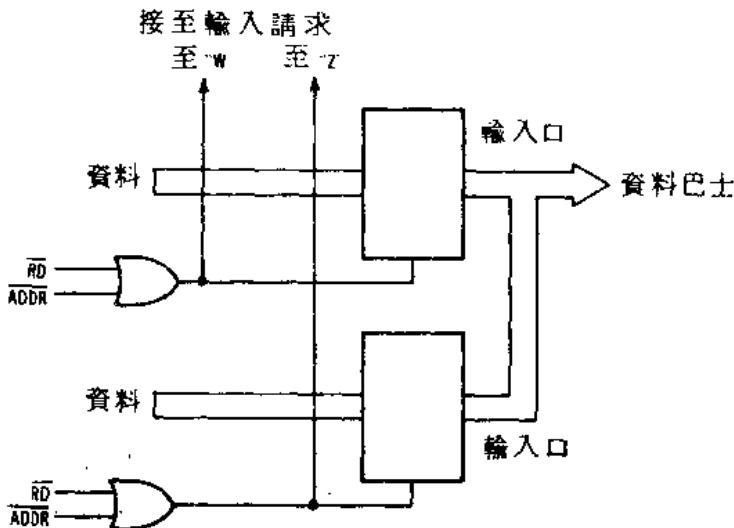


圖 5-8 顯示輸入請求信號之用途的典型輸入口

圖 5-8 顯示了兩個輸入口。其中每一個輸入口均受一令三態緩衝器致能之設備選取脈衝的控制。這個信號同時亦被用作輸入請求信號 INP REQ，而且每一輸入口必須產生其各自之輸入請求信號。就這個例子而言，兩個輸入請求信號已分別連至 IC-17 插座之 INP REQ 部份的 W 與 Z 接腳。這些線連至 X 與 Y 接腳亦同等容易。

鎖住之輸入請求信號與相關電路之使用，唯有在測試麵包板上的界面電路時才能使用。倘若您所欲製作的是一個欲

直接插入 Apple，而且不使用雙向巴士緩衝的界面，那您就不需使用這樣一個鎖控。這個電路的主要目的乃在保護您的 Apple 計算機，防止其受到因不小心或不正確接錯測試電路所造成的傷害。一旦電路都完全測試過且除過錯，則您即可放心地直接將之接至 Apple 之資料巴士上。

麵包板接線

麵包板電路可以如圖 5-9 所示的包線技巧製作而成。在這種情況下，只要將接線做簡單的改變，電路即可擴充或修改。不過，麵包板本身可能有一點難用。



圖 5-9 界面電路之包線型式

為了幫助您製作與測試界面，我們特別設計了一塊能包含所有必要電路的印刷電路板。為了使麵包板易於使用，電

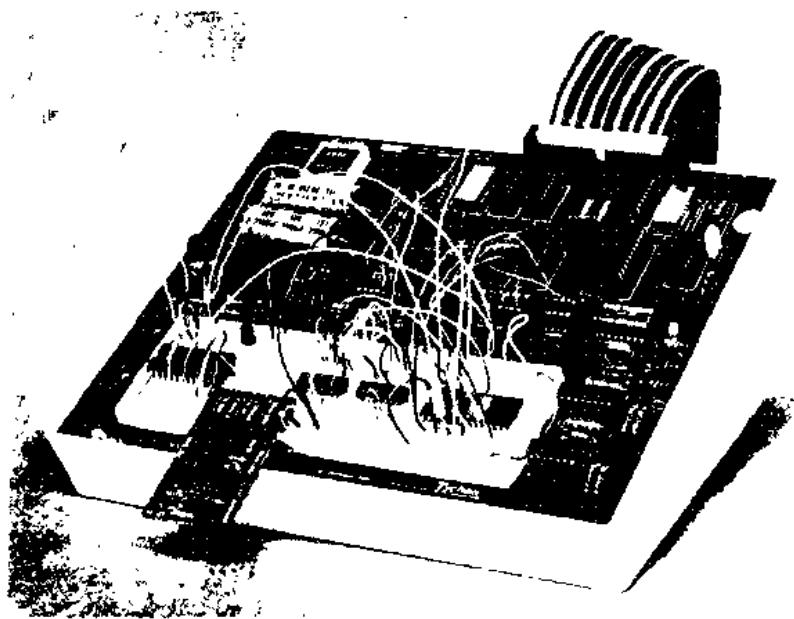


圖 5-10 界面之封裝型式

源與邏輯探測器電路亦包括了在內。這個麵包板即如圖 5-10 所示。若有需要，可直接寫信到 Group Technology, P.O. Box 817B, Check, VA 24072 訂購，有套件型式，亦有組合好的型式。為了便於做實驗，麵包板上特留了很大的空間未用，以讓您能在印刷電路板上直接裝上一免焊式的麵包板插座。典型的麵包板插座有 E & L Instruments 公司（地址：Derby CT 06418）的“SK-10”，以及 AP Products 公司（地址：Mentor, OH 44060）的“Super Strip”。製作麵包板電路所需的全部零件，以及印刷底板的線路設計均附於附錄中。