

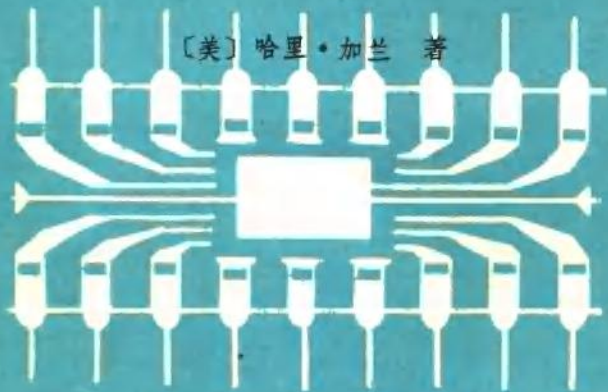
北京图书馆藏

N 41255 2

工 文 参 料

微处理器系统设计引论

〔美〕哈里·加兰 著



四 川 省

第四机械工业局情报站

7

路，而第五章则涉及到中断、串行接口和DMA等较为高级的硬件概念。

一台微处理机系统的硬件一旦确定，系统的操作就完全取决于系统软件。第六章中，介绍了微处理机软件的初步知识，然后在第七章中则介绍了高级语言的初步知识。

第八章中叙述了用微处理机执行算术运算的情况。第九章中讨论了将模拟信号用于数字微处理机的方法。最后，在第十章中则给出了几种可以使一个微处理机系统大加扩展的标准接口。

本书可以与不同的制造厂生产的微处理机所提供的详细文献结合起来加以使用。

哈里·加兰

内 容 简 介

本书是微处理机原理和系统设计方面的一本较好的读物。全书共分四部分；第一、二两章叙述有关基本概念和实现技术。第三、四、五三章叙述微处理机基本结构及其功能扩展。第六、七、八三章是有关微处理机软件及基本算术运算方面的问题。第九、十两章叙述了微处理机的接口技术。各章之末都附有一定数量的习题，书末还给出了部分习题的解答，特别适合于略具计算机初步知识而希望对微处理机硬件、软件以及系统组成的基本知识有进一步深入了解的读者自学用。也可供微处理机使用人员、系统设计人员、有关工程技术人员和科技工作者，以及大专院校师生阅读参考。

前 言

作为线路元件的微处理机引起了电子系统设计方式的重大变革。微处理机已应用于诸如袖珍计算器、实验仪器、消费产品、飞机飞行控制系统乃至商业计算机系统之类的截然不同的领域之中。在这些应用领域和许多其它应用领域中，微处理机对系统设计都起到了极大的推动作用。

在本书中，我们将考查微处理机的本质特性，它是如何工作的，以及怎样才能将它用于系统设计之中。重点将放在有关以微处理机为基础的设计知识的了解及其具体实现之上。为了说明其中的基本概念，采用了一些有代表性的设计实例。

要有效地应用微处理机，就要求同时具有微处理机硬件和微处理机软件两方面的知识。本书同时讨论了这两方面的课题，同时还假定读者已经具有这两方面的某些预备知识。有关硬件方面的章节要求学过大学一年级的电子学教程或相当于这种程度的训练，应当熟悉有关基本的晶体管电路、逻辑门和电源电路方面的知识。有关软件方面章节所需要的预备知识是计算机程序设计方面的初步知识，熟悉存储程序的概念和二进制数系统方面的知识。

第一章叙述什么是微处理以及如何使用它。第二章叙述用于构成微处理机的集成电路技术。第三章介绍了几种最常见的微处理机，包括最新的“单片”计算机和强功能的16位微处理机。第四章详细地叙述了使用微处理机所需要的线

目 录

前 言

第一章 引 论..... (1)

理想微处理机..... (1)

数据总线：..... (3)

地址总线..... (8)

控制总线..... (13)

通用微处理机..... (15)

小结..... (15)

练习..... (16)

第二章 微处理机技术..... (19)

双极型技术..... (21)

MOS 技 术..... (30)

小结..... (33)

练习..... (35)

第三章 微处理机的发展..... (36)

8008型..... (37)

8080型..... (41)

Z 80型..... (47)

8748型..... (50)

8086型..... (53)

Z 8000型..... (57)

小结..... (60)

练习.....	(61)
参考资料.....	(62)
第四节 微处理机基本硬件.....	(63)
电源.....	(63)
时钟.....	(65)
逻辑门.....	(68)
锁存器.....	(73)
缓冲器.....	(77)
存储器.....	(79)
最小微处理机系统.....	(83)
单板计算机.....	(86)
小结.....	(86)
练习.....	(88)
第五章 微处理机系统扩展.....	(89)
数据传送的同步.....	(89)
中断.....	(93)
串行数据传输.....	(95)
直接存贮器存取.....	(98)
存储映象 I/O.....	(99)
存储体选择.....	(100)
地址预估.....	(104)
小结.....	(105)
练习.....	(105)
第六章 微处理机机器语言.....	(107)
数据的二进制表示.....	(107)
机器语言程序设计.....	(115)
机器周期.....	(127)

寄存器.....	(129)
寻址方式.....	(130)
栈操作.....	(131)
练习.....	(135)
第七章 汇编和高级语言	(137)
汇编语言.....	(139)
PL/M.....	(144)
BASIC... ..	(147)
其它高级语言.....	(149)
小结.....	(150)
练习.....	(151)
第八章 微处理机的算术运算	(153)
加法.....	(153)
减法.....	(155)
乘法.....	(155)
除法.....	(163)
小结.....	(163)
练习.....	(163)
第九章 模拟接口	(165)
数—摸转换.....	(165)
软件定时转换.....	(168)
软件逐次逼近转换.....	(171)
硬件逐次逼近转换.....	(175)
小结.....	(177)
练习.....	(178)
第十章 标准接口	(179)
S—100微计算机总线.....	(179)

IEEE488接口总线.....	(194)
RS—232 通讯接口.....	(198)
小结.....	(203)
练习.....	(204)
编号为单数的习题的答案.....	(206)
索引 (中英对照)	(213)

第一章 引 论

尽管今天有各种各样不同类型的微处理机，但是这些微处理机都具有许多共同的特点。事实上，在过去的几年中，随着微处理机设计方面的进展，它们已经越来越接近独立的“单片计算机”的理想境界。这样的计算机可以被作成单片集成电路（IC）。这种计算机能执行存贮程序，同时，能容易地与多种外部设备接口。

在本章中，介绍了理想微处理机的概念。同时，也介绍了一些定义和在讨论微处理机时所使用的一些约定，并从理想的微处理机的概念中总结出一个一般的模型。记住了这个一般的模型，将使你在以后章节中介绍微处理机的时候，对理解特殊微处理机的工作有充分的准备。

理 想 微 处 理 机

让我们来考虑什么样的机器能称之为一个“理想”的微处理机。如图 1—1 所示，理想的微处理机有 N 条输入线和 M 条输出线。既然微处理机是一种数字设备，所以加到它的输入端的电平只可能有两种。类似地，在它的输出端，也只会出现二种电平。这两个电压叫做逻辑 0 和逻辑 1，同时，在符号上用二进制数（称为 bit）0 和 1 来表示。

在输入线上的信号是对微处理机的数据输入。这些数据可能来自开关，传感器，模—数转换器，键盘，或者任意多种其它类似的设备。微处理机的程序常驻在理想的微处理机中。此程序是一组顺序的指令，这组指令决定如何处理输入

数据，同时也决定由于输入了这组数据，将把什么样的信息送到输出线上。可能把这些输出线连结到执行装置，数据显示器，数—模转换器，打印机，报警器，或其它的各种输出设备上。

因此，从概念上说来，微处理机是一个数字设备，它接收来自任意多条输入线的数据；根据贮存程序的规定处理这些数据；处理这些数据而得到任意个输出信号。在任何给定时刻，在微处理机输出线上的逻辑电平仅由下面二个因素决定：

(1) 到此时为止，对微处理机输入的信号的整个历史状况。

(2) 微处理机中的贮存程序。

微处理机多用性的关键是：对同样的或者非常类似的硬件，可以设计出适应于大量的不同应用的程序。

作为微处理机应用的一个具体例子，考虑在交叉路口交通信号灯的控制。把微处理机的各条输入线分别联结到设在交叉路口的不同传感器上。当汽车越过传感器时，一个逻辑 1 信号将出现在相应的输入线上，反之，输入线则处于逻辑 0 状态。微处理机的各个输出分别控制交叉路口的不同信号灯。逻辑 1 信号打开信号灯，逻辑 0 信号关闭信号灯。适当设计微处理机的程序，将加快在交叉路口交通的安全流通。可以使用微处理机的其它输入线来指示一天的时间，或者指示道路条件的性质。一个交叉路口处的微处理机的输出很可能被用来作为其它交叉路口处的微处理机的输入。使用一个

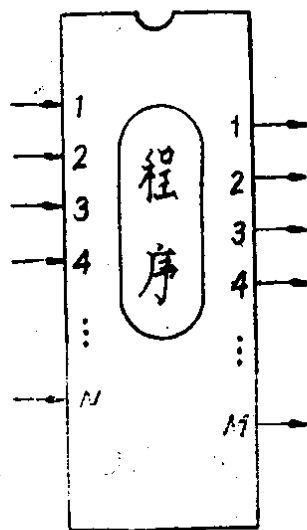


图 1—1
理想微处理机

相当复杂的微处理机的程序，便能顾及交通信号灯控制的所有这些因素。

数 据 总 线

与理想的微处理机不同，当输入线数 N 和输出线数 M 相当大时，实际上的微处理机便不可能提供这样多的输入线和输出线。任何实际集成电路的封装都只能有有限数量的引出线。对大多数微处理机而言，数 N 等于数 M ，该数被定义为微处理机的数据通道宽度或微处理机的字长（在微处理机分类上，数据通道宽度是最常用的常数）。用来把数据送到微处理机和从微处理机送出来的那些线总的称为数据总线。

图 1—2 示出了一个 8 位的微处理机，此机器有 8 位宽度的数据通道（即 $M = N = 8$ ）。它每次恰好操作 8 位数据。我们把 8 位的数据字定义为一个字节（byte）。在图 1

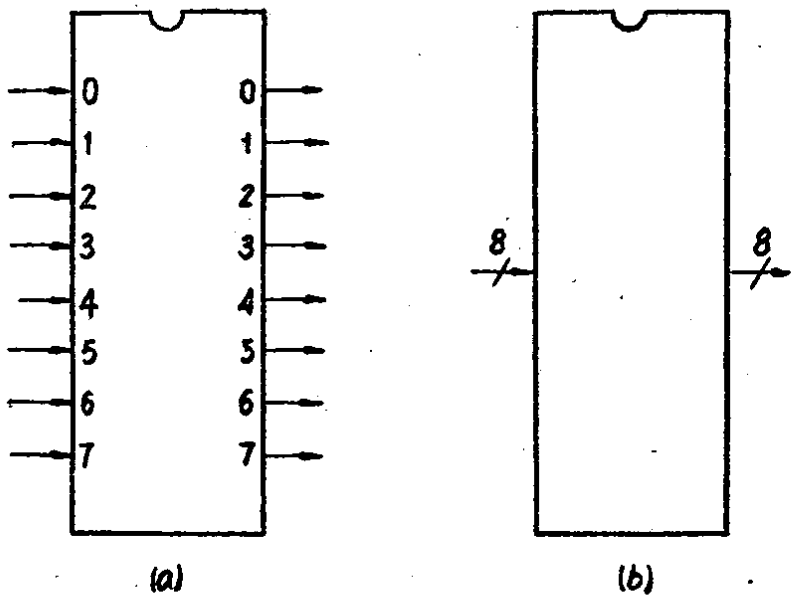


图 1—2 8 位微处理机。每一个数据字包含 8 位或一字节

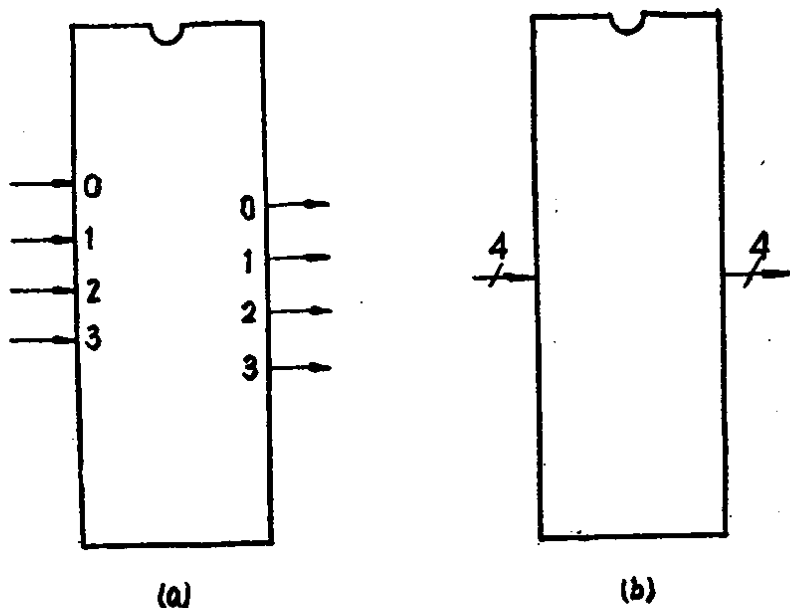


图 1—3 4 位微处理器。每一个数据字包含 4 位或半字节

—2b中，给出了表示 8 位宽的数据总线的一种简记法。在图 1—3 中，示出了一个 4 位的微处理器，同时，把 4 位数据字定义为半字节 (nybble)。

在任何给定的时刻，微处理器数据线上的逻辑电平确定一个特定的数据字。对在图 1—4 中示出的 8 位微处理器的情形，数据字是由 D_0 到 D_7 8 个二进制数字构成。把 D_0 称为最低位或记为 LSB。把 D_7 称为最高位或记为 MSB。在数据总线上的数据字，能够用几种不同的方法来表示。最简单的方法是用二进制表示法表示为二进制数。用这

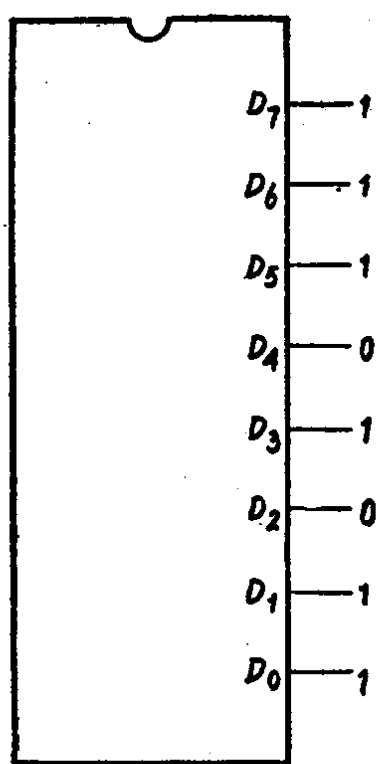


图 1—4 8 位微处理器数据总线。 D_7 是最高位 (MSB), D_0 是最低位 (LSB)。

种表示法,在图 1—4 中给出的 8 位数据可以写为11101011。
为了表示这是一个二进制数,能如下面那样加一个字母 B 作
后缀或加上一个足标 2。

111011 B 或 11101011₂

这个数据字也可以表示为 8 进制数。在 8 进制表示法
中,根据表 1—1,可以对每组 3 个 2 进制数字赋予从 0 到
7 中的一个数。

表 1—1 8 进 制 数 字

2 进制数	8 进制数
000	0
001	1
010	2
011	3
100	4
101	5
110	6
111	7

利用这个表能够找到与 2 进制数等价的 8 进制数:

2 进制 11101011

8 进制 3 5 3

353是与 2 进制数11101011等价的 8 进制数。为了表示这
个数是 8 进制表示的,可如下加上一个字母 Q 作后缀或者加
上足标 8:

353Q 或 353₈

表示数据字的第三种方法(在微处理机中最常用的方
法)是用16进制。在16进制表示法中,可根据表 1—2,对
每组 4 位 2 进制数赋予唯一的符号。

表 1—2 16 进 制 数

2 进制数	16进制数
0000	0
0001	1
0010	2
0011	3
0100	4
0101	5
0110	6
0111	7
1000	8
1001	9
1010	A
1011	B
1100	C
1101	D
1110	E
1111	F

可如下将前面的 2 进制表示为等价的16进制数：

2 进制	1110	1011
16进制	E	B

EB是与 2 进制数11101011等价的16进制数，也是与 8 进制数353等价的数。16进制数一般被单简缩写为“hex”。为了表示数是用16进制表示法写成的，可如下加上一个字母H作后缀或者加一足标16。

EBH 或 EB₁₆

微处理机实际上最严格的限制之一是在一个廉价的集成

电路封装中，只可能有有限条引出线。为了减少所需引出线的条数，许多微处理机将同一组引出线既用作数据输入总线也用作数据输出总线。在任何给定的时刻，只能把该组引出线用作输入或用作输出，但是，决不能同时既作输入又作输出。图 1—5 示出了一个具有双向数据总线的 4 位微处理机的示意图。图 1—5a 示出了以输入方式使用的数据总线，图 1—5b 示出了以输出方式使用的数据总线。

在图 1—5 中，同时还示出了一个微处理机的特殊的控制输出，在此例中为 DBIN，用这个控制输出来对外部电路指示数据总线是处在输入方式还是在输出方式之下。DBIN 为高电平（逻辑 1）表示处于输入方式，当 DBIN 变为低电平（逻辑 0）时表示处于输出方式。

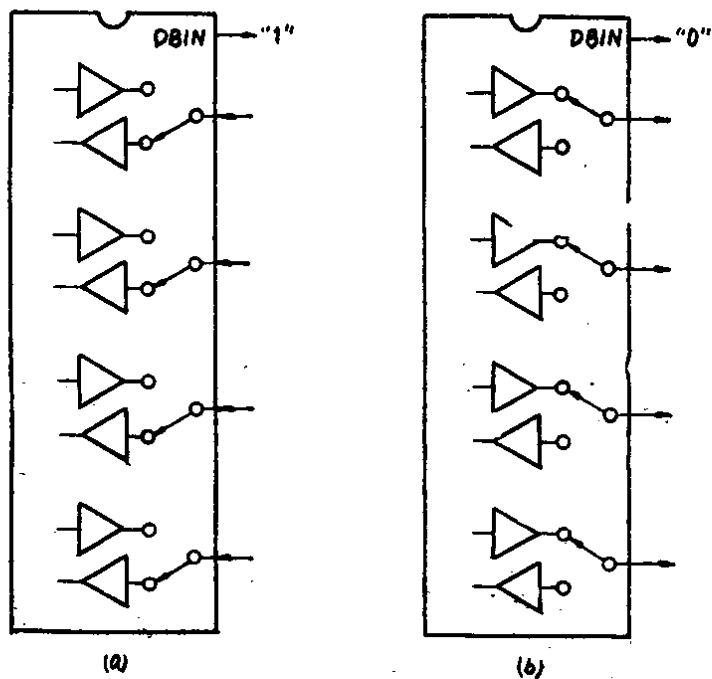


图 1—5 能进行双向数据总线操作的 4 位微处理机。(a)在输入方式下的数据总线(b)在输出方式下的数据总线。

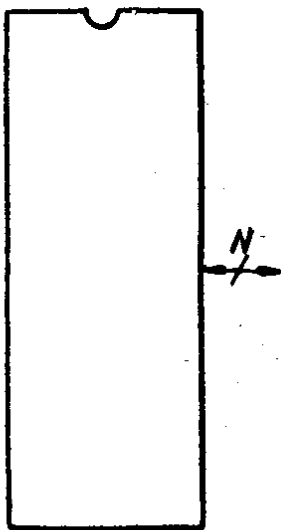


图 1—6 具有双向数据总线的 N 位微处理机。

在图 1—6 中给出了 N 位微处理机的双向数据总线的表示方法。

地 址 总 线

对理想的微处理机，输出数据是输入数据全部历史（状态）的函数。微处理机的程序决定了这个函数的性质。同时假定理想的微处理机有容量无限的内部存贮器，而实际的微处理机在能够得到的数据存贮和程序存贮的总量上是有限的。因此，必须常常给微处理机增加外部存贮器。一般说来，微处理机必需既能把信息存贮到外部存贮器中，也能从它取出信息。将在存贮器中存贮信息的过程称为存贮器写操作。将从存贮器中取出信息的过程称为存贮器读操作。

信息是以存贮单元分组存贮在存贮器中的。每一个存贮单元包含存贮器的一个字。存贮器的字长由微处理机的数据通道宽度决定。例如，一个 8 位微处理机要求每一个存贮单元能容纳 8 位数据字或一字节。对一个 4 位的微处理机，能使用不同的存贮器进行组织，不过，每一个存贮单元应能容纳 4 位字或半字节。

在存贮器中的每一个单元有唯一的存贮器地址。除非另作声明，这个地址一律使用 16 进制表示法表示。在一个存贮单元中进行读写之前，微处理机必须首先选择所需要的存贮器地址。一些微处理机，就在存贮器读或写操作以前，把地址信息输出到数据总线上。但是，大多数的微处理机有单独的地址总线，如图 1—7 所示。地址总线的每一条线可以处于逻辑 1 状态或逻辑 0 状态。因为每一条线有二种状态，所以具有 P 条地址线的微处理机能够对 2^P 个存贮单元进行编址。表 1—3 给出了当 P 从 0 到 20 时 2^P 的值。

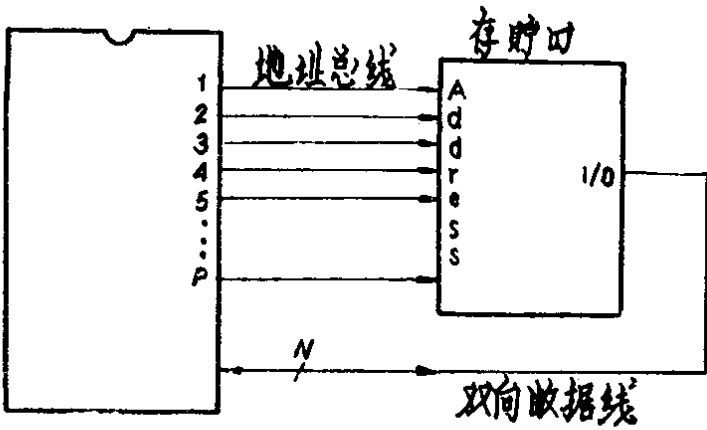


图 1—7 用数据总线来选择在外存中的存贮单元

表 1—3 2 的 幂

P	2^P
0	1
1	2
2	4
3	8
4	16
5	32
6	64
7	128
8	256
9	512
10	1024
11	2048
12	4096
13	8192
14	16384
15	32768