

表面安装技术设计指南

华兴情报所电子情报室

1991年10月

表面安装技术设计指南

华兴情报所电子情报室

前 言

在电子工业中，有一种把元件插入印制板通孔而焊接转向在印制板上贴装元件的趋势。这种取代的工艺称为表面安装技术，它是直接将元件的引出脚或端头焊接到基板表面上。最近，这种趋势将加速发展，这是由于使用了能极大地减小端头间隙的高密度插装技术，而这种减小间隙的技术使通孔插装难以使用。因此，发展表面安装技术，它将使印制板容易制造，同时又能增加插装可靠性、降低了劳动强度和减少了制造成本。

表面安装技术设计指南的编写和出书，是为了满足寻求使用这项新技术的人们的需要。先从基础知识开始——元件选择、间距安排，材料与工艺——在了解表面安装设计技巧之前将给PC设计人员和工程师一个全面的概念，以确保设计出一个可生产性的设计方案。作者的目的是从大量使用的材料中提供最重要的数据，并以某种方式来安排这些材料帮助解决日常表面安装技术工作中可能遇到的问题和困难。

对某些问题的处理是比较简洁的，但对重要内容的处理则是较全面的。书中不同的表格和示意图都是经过认真选择的，并通过对很多例子的完整解答清楚地举例说明它们的应用。

文中的章节安排，注意到了方便性和逻辑性，一个非常完整的目录进一步增加了章节内容寻找的方便性。

我衷心感谢为本书提供参考材料的厂家。厂家的名称和地址见附录。我还要特别感谢加利福尼亚州洛斯盖特斯的牛格拉费克斯公司、加利福尼亚州桑里威尔的西格里提克斯公司、纽约宾汉顿通用仪器公司提供了他们产品的图表和详细说明。

约翰·伊·特拉依塞

目 录

前言

第一章 SMD 基础 (1)

SMD设计电路..... (1)	脚印的回流焊..... (7)
基板结构..... (1)	丝网印刷..... (7)
混装印制板..... (2)	浮动..... (7)
自动SMD贴装机..... (2)	脚印尺寸..... (8)
焊接技术..... (3)	配置的考虑..... (9)
脚印的定义..... (4)	焊区与元件引脚的关系..... (11)
波峰焊脚印的设计..... (4)	贴装机制约..... (11)
“阴影”效应..... (5)	基板上SMD密度..... (12)
脚印的定位..... (5)	测试点..... (12)
焊锡取样..... (5)	SMD配置图的CAD系统..... (13)
放置偏差..... (6)	CAE、CAD和CAM的相互关系..... (13)
贴片胶假走线..... (6)	

第二章 间距设计和接口..... (15)

元件封装形式的选择..... (16)	结温 (T_J)..... (31)
元件选择指南..... (16)	影响 θ_{JA} 的因素..... (31)
无源元件..... (16)	封装形式的考虑..... (31)
有源元件..... (18)	热阻的测量..... (32)
SMD的IC..... (20)	TSD定标..... (33)
用于SMT组装的连接器和接口..... (23)	热阻的测量..... (33)
元件总面积的估算..... (26)	数据说明..... (34)
元件最佳放置..... (28)	热计算..... (35)
元件的定位..... (29)	系统的考虑..... (35)
利用基板的双面..... (29)	柔性层..... (37)
热设计..... (31)	TOE的匹配..... (37)
功率损耗..... (31)	基板的形式..... (38)
热阻..... (31)	总结..... (39)

第三章 基板材料..... (40)

普通基板材料..... (40)	表面安装和通孔..... (45)
制作和材料计划..... (41)	CAD和通孔..... (46)
设计规划和布局指南..... (44)	SMT应用中PC板上的阻焊层..... (46)
金属化孔..... (44)	SMT的金属化工艺..... (47)
多层细线条结构..... (44)	军用高技术材料..... (48)

商用SMD的封装形式.....	(49)	线条代码标记.....	(65)
军用封装形式.....	(49)	脚印图形.....	(65)
特殊的封装形式.....	(64)		

第四章 SMD 安装工艺..... (71)

SMD 用焊料.....	(71)	非极性污染物.....	(90)
助焊剂的清洗.....	(72)	溶剂清洗.....	(90)
助焊剂的类型.....	(72)	水清洗.....	(91)
焊料使用.....	(73)	保护层涂覆.....	(91)
固化焊膏.....	(73)	结论.....	(91)
回流焊工艺.....	(73)	焊锡连接指标.....	(92)
回流焊后的清洗.....	(75)	检验.....	(92)
组装方法.....	(75)	缺陷分类.....	(92)
SMD 组装方案.....	(76)	焊接缺陷.....	(93)
粘合剂的应用和固化.....	(78)	张力桥.....	(94)
粘合剂的涂覆方式.....	(79)	胶合剂污染.....	(94)
胶点高度标准.....	(80)	喷孔.....	(94)
假走线.....	(81)	一般焊锡连接准则.....	(94)
焊接面的污染.....	(82)	良好的浸润.....	(95)
MELF 元件的放置.....	(82)	完美光滑的表面.....	(95)
粘合剂的固化.....	(83)	正确的焊锡量.....	(95)
加热和催化剂固化.....	(83)	SMD 连接的评价.....	(95)
助焊剂和清洗.....	(83)	无引脚 SMD.....	(96)
助焊剂.....	(85)	短引脚 SMD.....	(96)
助焊剂的种类.....	(85)	SO IC封装.....	(96)
焊膏.....	(87)	VSO IC封装.....	(96)
助焊剂的选择.....	(87)	带J形引脚的 PLCC.....	(97)
助焊剂的应用.....	(87)	金属化齿形芯片载体.....	(97)
泡沫助焊.....	(88)	检验系统.....	(97)
波峰助焊.....	(88)	元件和基板可焊性.....	(97)
喷射助焊.....	(88)	可焊性.....	(98)
助焊剂密度.....	(88)	保护层.....	(99)
预热.....	(88)	可溶性层.....	(99)
焊后清洗.....	(89)	焊锡层形式.....	(100)
极性污染物.....	(90)	焊区污染.....	(100)

第五章 接点 (脚印) 图形设计..... (101)

可生产性.....	(101)	分立元件接点设计.....	(104)
元件间隔.....	(102)	元件的择优位向.....	(105)

商用IC脚印设计·····	(106)	钽电容焊盘图形·····	(114)
陶瓷IC封装·····	(110)	MELF元件焊盘图形·····	(114)
其它SMT产品的连接设计·····	(112)	SOT—23焊盘ATC图形·····	(115)
芯片载体设计·····	(113)	SOT—89焊盘图形·····	(116)
建立SMT的接点(脚印)库·····	(113)	塑封芯片载体(PCC)焊盘图形··	(116)
片状元件的接触图形·····	(113)	小型出脚的焊盘图形·····	(116)
片状元件可选择的波峰焊焊盘图形	(114)		

第六章 SMT元件间距····· (117)

基本考虑·····	(117)	控制焊接的阻焊膜·····	(122)
贴装精度要求·····	(117)	自动组装和测试·····	(123)
贴片技术·····	(119)	混合技术、通孔和表面安装·····	(125)
走线设计指南·····	(121)	元件与印制板边缘的要求·····	(126)
接点(脚印)与过渡焊接面·····	(122)		

第七章 印制电路图形制作····· (127)

无源器件的脚印(接点)图形·····	(129)	计算机辅助设计·····	(132)
有源(IC)元件的脚印图形设计··	(130)	SMT自动布线·····	(132)
卷带包装·····	(131)	未来的组装方式·····	(133)

第八章 印制电路板设计指南····· (135)

印制电路板设计·····	(135)	引线形状和加工·····	(144)
基板·····	(135)	PC板的厚度与元件直径·····	(144)
元件的定位·····	(136)	孔径要求·····	(145)
元件的选择·····	(137)	元件外形轮廓·····	(145)
引线的直径·····	(137)	定位·····	(147)
基板夹的设计·····	(138)	引脚打弯·····	(148)
工作台板夹设计·····	(138)	程控·····	(149)
旋转工作台板设计·····	(139)	径向元件的插装·····	(150)
自动板处理系统工作台板夹·····	(139)	输送·····	(150)
程序设计·····	(140)	卷带叠接技术·····	(151)
基板误差校正·····	(141)	孔径要求·····	(151)
轴向引线元件插装·····	(142)	孔的跨度·····	(152)
元件输送带的考虑·····	(142)	基板的尺寸·····	(152)
轴向引线顺序·····	(142)	定位·····	(152)
插装中心·····	(143)		

附录：表面安装设备、元件、材料供应与服务厂商一览····· (155)

第一章 SMD 基础

表面安装技术 (SMT) 采用了新时代的电子元件——表面安装元件 (SMD), 为人们展现了一个全新的自动电路装配过程。SMD比传统元件小, 它放置在衬底的表面上, 而不象传统元件引脚穿过衬底。这种主要的区别起因于SMD装配和传统的通孔插装元件的装配差异, 而组成的各个 SMD 的位置是相对的而不是绝对的。

当一个通孔插装元件焊接在印制板上时, 引脚要么穿过通孔, 要么不穿过。而 SMD 是放置在衬底表面, 它的位置只与焊区有关, 放置精度受衬底上走线形式变化、元件尺寸及贴装机精度的影响。

SMD衬底的设计是另一种影响因素。例如, 如果电路板是混装印制板 (包括通孔插装元件和SMD) 或全部都是为SMD, 那么如何设计? 如果SMD只在衬底的一面或两面又如何设计? 在这些过程中应考虑到使用何种型号的机器来放置元件和怎样焊接。

SMD设计电路

SMD技术将迅速地渗透到现代电子设备制造业中, 以及专业用、工业用和消费品业应用中。印制板仍采用传统的印制板和PCB腐蚀工艺制作, 多层印制板用厚膜陶瓷基片, 和大量的适合SMD贴装的新的特殊材料。

在基片装配图作出来之前, 所有元件的引脚尺寸都已确定。象这样一个引脚图就包括铜焊区走线图、阻焊膜图, 可能还有印焊膏图。因此, 设计板图必须包括SMD引脚的尺寸图、SMD在基板上的装配图及走线图。

基板结构

SMD基板的装配结构可分为:

第一类: 全部采用表面安装。基板上没有通孔插装元件, 各种SMD (半导体集成块: 半导体分离元件和无源元件) 被贴装在基板的一面或两面, 如图1—1 (a)。

第二类A: 双面混装印制板。基板上既有通孔插装元件又有各种SMD在上面, 在下面又有更小的SMD (晶体管和 无源元件), 如图1—1 (b)。

第二类B: 下面贴装的混装印制板。基板上只装通孔插装元件, 基板下面贴装小的 SMD (晶体管和 无源元件), 如图1—1 (c)。

没有通孔插装元件而全部采用SMD贴装的印制板最终将是价格最便宜、体积最小, 但许多制造商仍然认为混装印制板具有良好的前景。因为这项技术发挥了SMD贴装的许多优点同时还能解决某些元件不能采用表面安装形式的问题。

就下面贴装这种混装印制板的变化看, (如第二类B, 可以看成是传统的通孔插装元件, 又用了SMD贴装在涂焊膏一面) 已经比单面印制板具更多的优点, 并可应用已十分成熟的波峰焊技术。全部用SMD表面贴装印制板在基板的两面有SMD, 又有通孔插装元件的印制板都需要采用回流焊, 或同时波峰焊与回流焊。在多种情况下, 这些基板是双面板或多

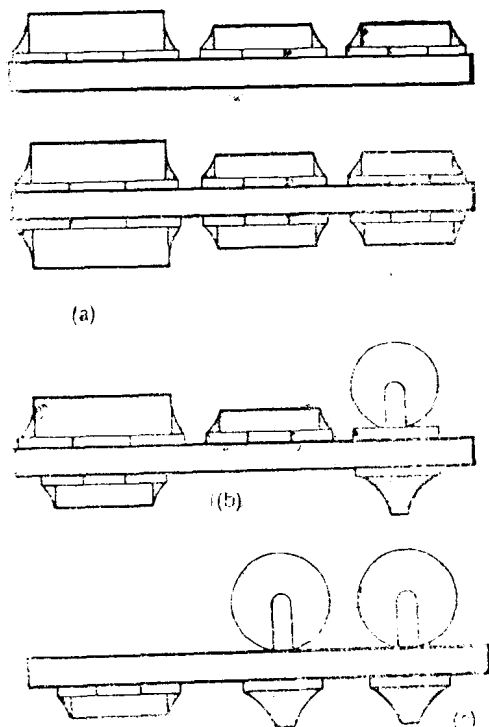


图 1—1 (a) 第一类——全部均为表面贴装印制板, (b) 第二类A——双面混装印制板, (c) 第二类B——下面贴装的混装印制板。

自动SMD贴装机

如何选择自动SMD贴片机问题, 似乎已远超出本书所涉及的范围。然而, 作为一本指南书, 这里仍概略地介绍了以下四种主要的贴装技术:

线贴装——一种具有一系列用作拾-放吸头系统, 每个吸头把一片SMD放置在基板上预先定好的位置上。它仅用于少量元件的小型电路, 如图1—3 (a)。

顺序贴装——单个拾-放吸头按顺序把SMD放到基板上, 基板的位置在拾-放吸头下面, 由计算机控制X—Y方向移动 (一种软件可编程机), 如图1—3 (b)。

同时贴装——一组用于拾-放吸头的组合头, 从包装袋中拾取SMD, 同时把它们放在基板上。拾放头可以通过一个程序板来控制 (一种“硬件可编程”机), 也可以通过软件来控制基板或拾-放吸头的X—Y方向移动。如图1—3 (c)。

顺序和同时贴装——每个放置组件中的吸头都能同时或单个放置SMD元件。SMD的放置位置是由软件来控制的, 即通过X—Y方向移动桌上的基板, 或X—Y方向移动吸-放头, 或两者同时移动来实施控制的, 见图1—3 (a)。

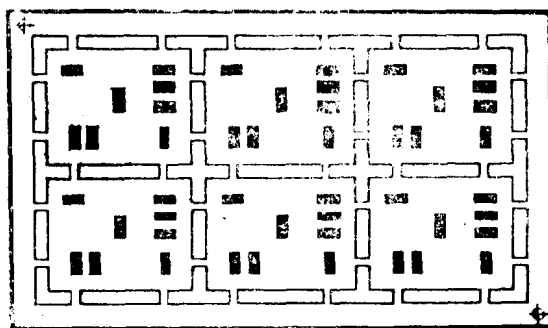


图1—2 多块电路基板

层印制板。

与在单面印制板上采用通孔设计的同样的电路相比, 大部分SMD组件尺寸要小得多, 其尺寸往往可缩小好几倍。这种多块电路基板技术, 如图1—2, 将进一步提高产品的效益。

混装印制板

当确认选择混装印制板时, 应当对部分设计的可能性进行研究。部分电路全部采用SMD基板, 同时又保留一些传统的通孔PCB板或混装的印制板, 这需把电路分割开来, 例如大功率电路部分和小功率电路部分, 高频电路部分和低频电路部分, 都分开来。

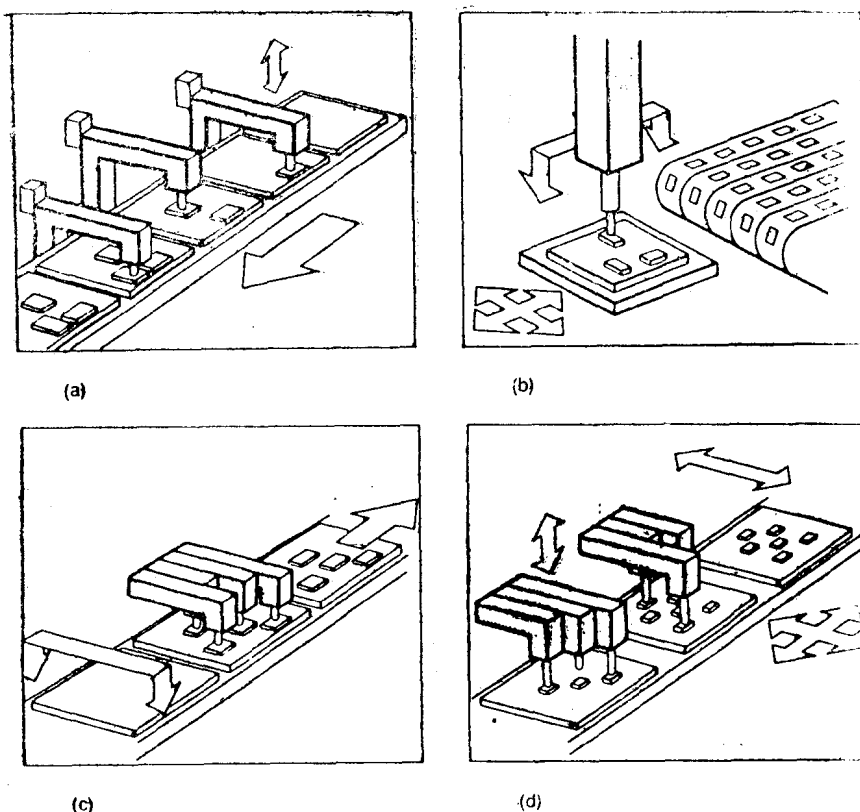


图1—3 SMD贴装机：(a) 线贴装，(b) 顺序贴装，(c) 同时贴装，(d) 顺序和同时贴装。

概言之，上述的四种贴装方式，包括两个基本步骤：从封装装置中（带盒或加料斗）拾取SMD，并把它们放到基板上。在所有情形中，每片SMD的精确位置都被编程输入到自动贴装机中。

焊接技术

放置在基板上的SMD可用传统的波峰焊、回流焊，或波峰和回流焊混合使用来焊接。这些技术将在第四章中详细叙述，下面只作一个简单的介绍。

波峰焊——这是传统的焊接通孔插装件的方法。基板通过一个波峰（常用的是两个波峰）来熔化焊料。这项技术同样适合基板上面是通孔插装元件，下面是SMD的混装印制板。

回流焊——该技术起源于厚膜混合电路，用一种焊膏或焊料把元件粘接在基板上，然后加热把焊料熔化并焊接，这种方法主要用于第一类（全部SMD）的装配方式。

波峰/回流复合焊——按顺序使用上述两种技术，用来解决双面板，即上面是通孔插装元件，下面是SMD的混装印制板（第二类B）的焊接问题。

脚印footprint的定义

SMD脚印, (如图1—4) 包括:

- (1) (铜)焊区的图形;
- (2) 阻焊层的图形;
- (3) 如果需要的话, 还有焊料图形。

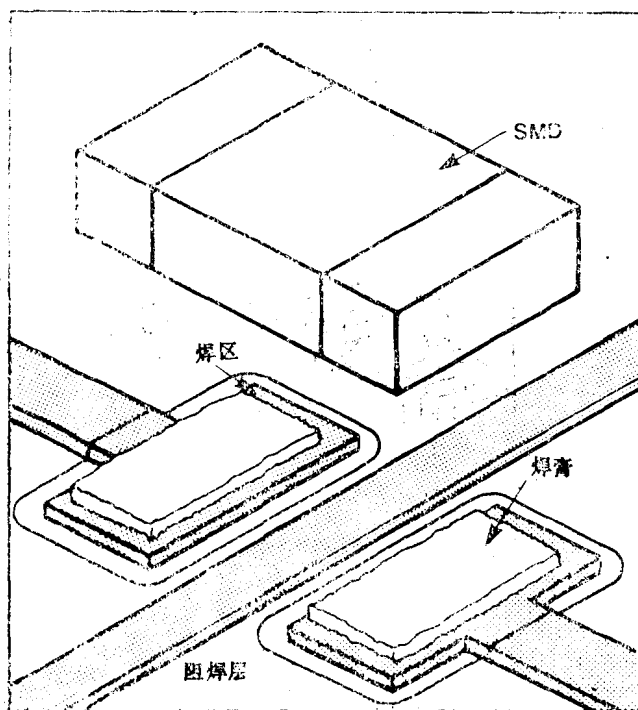


图1—4 元件区、焊区、阻焊层和焊膏“脚印”

(3) 关于焊接处质量的要求(如焊区必须凸出,以便让SMD金属处有一个适当的焊面)。

对于上述这些要求的数学的精确计算、公差替代的确切函义,以及其他参数引起的不平衡都必须同时解决。采用人工设计的方法被认为是不现实的。一条捷径是采用概率分析法,虽然这需要进行复杂的计算机计算,但它是能够完成的,从而可实现:

- (1) 走线的最小尺寸;
- (2) 相邻两个焊区的最大间隔。

SMD走线图的设计也要根据使用何种焊接方式来定。波峰焊基板的要求不同于回流焊基板的,每一种必须加以单独讨论。

波峰焊脚印的设计

如果解决用波峰焊SMD脚印,则有四个重要的因素要考虑:

- (1) 元件的尺寸和公差——由元件制造商确定的;

布线的设计通常用一组微小的坐标和元件的尺寸来表示。在实践中,每个布线图形的实际坐标却因放置位置的偏差和同时误差产生细微的偏差值。而这种坐标偏差是随机的,实际值有一个概率分布,因此仅仅是一个微小的和标准的偏差。

SMD的坐标也是随机的。这是由于实际元件尺寸的公差和自动贴装机贴装偏差造成的。

焊区、阻焊层、SMD的相对位置不是任意的。制定了许多有关间隙和重叠部分的要求,其中包括:

- (1) 在出图过程中各种限制因素的影响(如焊区间的位置或走线之间最小间距值);
- (2) 焊接过程中的要求(如焊区无阻焊膜);

(2) 基板的金属化层——关于基板上建立的参考点与焊接面积的位置公差；

(3) 阻焊层——关于相同的参考点与阻焊层位置的公差。

(4) 放置公差——自动贴装机在基板上精确贴装SMD的能力。

图形坐标和SMD有许多要求需要满足，例如，SMD金属化层和焊区的最小重叠部分、焊料的有效面积等，都须要有一个大概的有效度。此外，对已十分成熟的波峰焊技术也提出了特别的要求，例如，“阴影效应”（由于元件高而焊不到接合处）、焊接桥连的危险，涂胶点的位置都是影响焊接的因素。

“阴影”效应

在波峰焊中，基板向波峰的走向是很重要的，不象传统印制板的波峰焊，没有元件阻挡，波可自由通过整块板。而在SMD的板波峰焊时，SMD的某一边焊点有时焊不到，焊锡被迫从SMD上面和周围绕过，如图1—4。熔化焊锡的表面张力作用使波峰焊达不到元件的远端，导致焊锡流下注，形成非焊区。这就是通常所称的“阴影效应”。

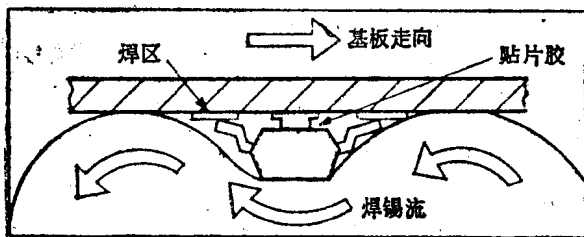


图1—5 表面张力使焊锡流不能焊接SMD的另一对边，通称“阴影效应”

如果所使用的元件尺寸较高，这种阴影效应就变得很危险。但是，在波峰焊中，焊接区的浸润可以通过加大每一个焊区来改进，如图1—6，扩展基板上金属化层使其和锡波接触，焊锡流回流，并使之与元件周围的金属化层形成焊接。

采用双波峰焊技术可部分地解决这一问题。这项技术的特点是，第一个波峰为端流波，它有一个足够的向上压力迫使焊锡焊到元件金属化层；第二个波峰为平滑波，“清洗”掉基板上焊锡形成的细丝，同时，焊锡波表面的焊剂可降低表面张力，减轻了阴影效应。但双波峰技术的缺点是在焊接过程中焊剂的挥发会带来污染问题。

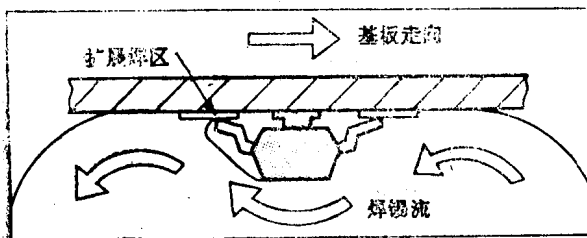


图1—6 增大焊区克服阴影效应

脚印的定位

SO（微封装）和VSO（超微封装）IC在波峰焊基板上的正确定位是防止出现焊接桥连的关键。当IC的中心轴平行于焊锡流方向，便可达到最佳的焊锡渗透效果，如图1—7。SO封装块也可横向定位。

如图1—8，但这不适合VSO封装块。

焊锡取样

即使采用平行贴装的SO和VSO块，在焊锡流下流端也有可能形成桥连。可使用焊锡取

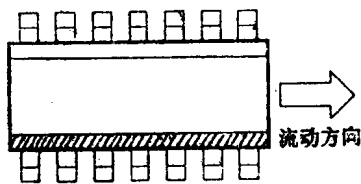


图1—7 平行于焊流方向的
SO和VSO封装

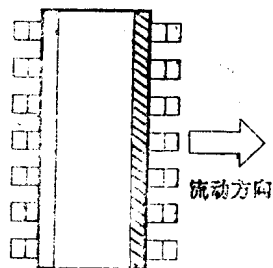


图1—8 SO封装块的横向定位

样块（基板上设计金属化的小方块）用于40脚或更多脚的VSO，进一步减小焊桥形成的可能性，如图1—9。

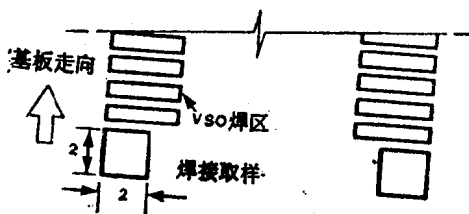


图1—9 40脚VSO焊锡取样块的例子

放置偏差

SO IC和塑料引线芯片载体 (PLCC) 上引脚产生焊连桥连的另一个主要原因是它们的位置发生了轻微的偏移，如图1—10所示。在贴装过程中引起的任何偏差都将减少相邻引脚和焊区的间隔，同时也会增加焊锡桥连形成的机会。

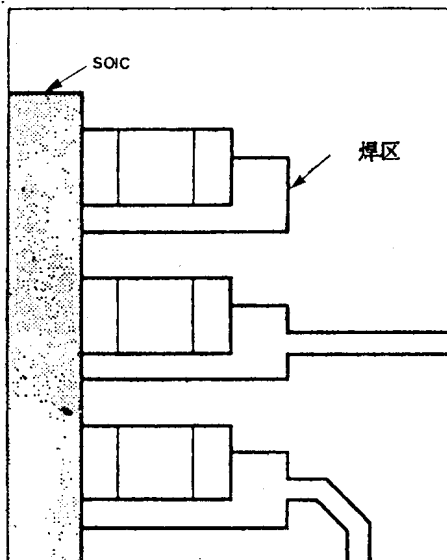


图1—10 SO块放置不准增加焊锡桥连的可能性

贴片胶假走线

使用波峰焊，需用贴片胶把元件贴在基板上，在放置和焊接过程之间需固化贴片胶（这将在第四章中详细地介绍）。

大量使用贴片胶有两个问题要注意；第一，贴片胶的高度必须达到SMD；第二，贴片胶太多了会污染焊区而使焊接不分。控制滴胶高度的三项参数如

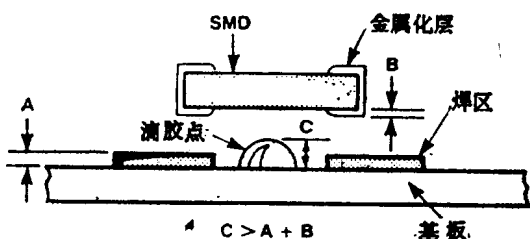


图1—11 滴胶高度标准

图1—11所示。图中表明,最低要求是 $C > A + B$,实际中, $C > 2(A + B)$ 更能形成良好的强沾接。

现对这些参数分别简说如下:对于厚度为 $135\mu\text{m}$ 普通通孔贴装印制板基板金属化层高度(A)应约为 $35\mu\text{m}$,元件金属化层厚度(B),例如1206型无源元件,其尺寸约为数十微米。因此,A+B显然是变化的,但任何一块印制板的滴胶高度(C)需要保持为常数。

解决这个问题的办法是在元件下面假走线。如图1—12所示。从滴胶高度(C)中消去基板的金属化层厚度(A),通常在元件两焊间走线提高了基板上SMD元件高度,如果元件下面没有走线,可设计一短的假走线。

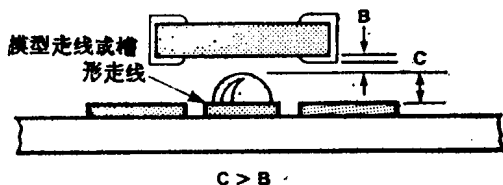


图1—12 元件下走线或假走线来改变滴胶高度,(图中A为基板金属化层高度,B为SMD金属化层高度,C为漏胶高度)

对(SO)IC焊接,两点胶就足以粘牢SO—8、14、16封装块;但对SO—20、42、28和VSO—40脚的封装需三点。胶IC下面走线(或模拟走线)可参照上述相应的胶点方法。

脚印的回流焊

决定SMD脚印的回流焊有五个互为影响的因素要考虑。除了四个影响波峰焊脚印的因素外(尽管可以省去阻焊层),还应加

一个关于使用焊膏的因素。那就是,丝网印焊膏对焊区的位置偏差。

焊膏的应用

在回流焊中,焊料(或焊膏)是用推压注射器来涂,或用丝网印刷。对于工业应用,常采用丝网印刷法,因它比滴膏快得多。

丝网印刷

先在基板不涂焊膏的地方所对应的丝网上涂上乳胶,然后将不锈钢丝网放在上面,用一把涂上焊膏的橡胶刷子将焊膏刮过网,这样焊膏就通过丝网涂覆到未涂乳胶的焊区上去了。丝网漏印在基板上的焊膏其厚度和密度都是预先给定了的(以 mg/mm^2 计)。

每个焊接处涂覆的焊量均应是最佳值。例如,1206型电容的焊膏量为每脚 1.5mg ,SO IC每个引脚所需焊膏量为 $0.5\sim 0.75\text{mg}$ 。

焊膏的浓度与焊膏的需要量有关,与焊区的面积大小有关。印焊膏的脚印尺寸应与焊区的大小完全一样。

浮动

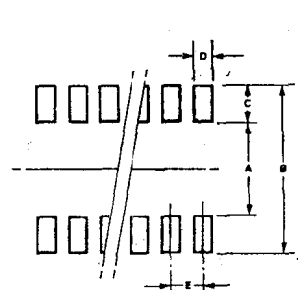
在焊膏回流焊时人们常可观察到一种叫“流动”或叫“泳浮”的现象。当焊膏熔化时其表面的张力把SMD“拉”向焊区中央。

若在元件两端同时进行回流焊,其表面张力平衡,“泳浮”现象使SMD“游”向自身的中央。虽然这种现象会产生一个小的位置偏差,但这是不可避免的,只是要求操作者把元件尽可能地放置到精确的位置上。

脚印尺寸

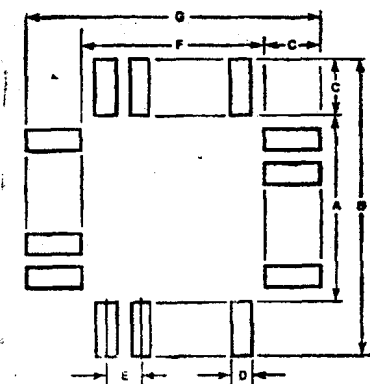
下面各图（从图1—13到图1—21）给出了SO IC、VSO—40封装、PLCC封装，以及表面安装晶体管、二极管、电阻、电容的脚印示意图，并给出了这些元件的全部尺寸。

需要指出的是，这些脚印及其尺寸是以实验和实际生产基板为依据的，仅作为复制指导。对SMD进行广泛深入地研究是有益的，对制定未来计划和不甘落后的设计人员也是十分有益的。



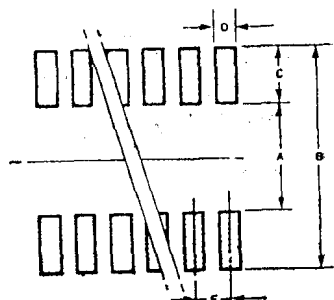
封装外形	英寸				
	A	B	C	D	E
SO-8, 14, 16	.195	.275	.060	.024	.050
SOL-16, 20, 24, 28	.310	.450	.070	.024	.050
封装外形	米制 (mm)				
	A	B	C	D	E
SO SMALL	4.0	7.3	1.5	.6	1.27
SO LARGE	7.6	11.4	1.8	.6	1.27
封装外形	米制 (mm)				
	A	B	C	D	E
SOL-8	8.0	13.2	2.1	.6	1.27
封装外形	英寸				
	A	B	C	D	E
SOL-8	.31	.52	.084	.024	.050

图1—13 SO IC脚印尺寸图



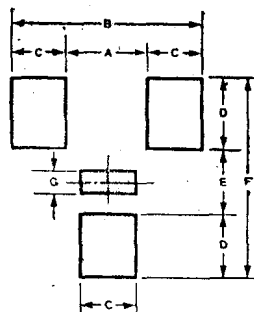
封装外形	英寸						
	A	B	C	D	E	F	G
PLCC-20	.260	.440	.090	.024	.050	.260	.440
PLCC-28	.360	.540	.090	.024	.050	.360	.540
PLCC-44	.560	.740	.090	.024	.050	.560	.740
PLCC-52	.660	.840	.090	.024	.050	.660	.840
PLCC-68	.860	1.040	.090	.024	.050	.860	1.040
PLCC-84	1.060	1.240	.090	.024	.050	1.060	1.240
PLCC-100	1.260	1.440	.090	.024	.050	1.260	1.440

图1—15 PLCC脚印尺寸图



封装外形	英寸				
	A	B	C	D	E
VSO-40	.32	.536	.108	.02	.030
VSO-56	.46	.676	.108	.02	.030
封装外形	米制 (mm)				
	A	B	C	D	E
VSO-40	8.0	13.4	2.7	.5	.762
VSO-56	11.5	16.9	2.7	.5	.762

图1—14 VSO IC脚印尺寸图



封装外形	英寸					
	A	B	C	D	E	F
SOT-23	.048	.104	.028	.044	.104	—
回流焊	.032	.136	.052	.052	.048	.152
波峰焊	.048	.104	.028	.044	.104	—
封装外形	米制 (mm)					
	A	B	C	D	E	F
SOT-23	1.2	2.6	.7	1.1	2.6	—
回流焊	.8	3.4	1.3	1.3	1.2	3.8
波峰焊	1.2	2.6	.7	1.1	2.6	—

图1—16 SOT—23晶体管脚印尺寸图

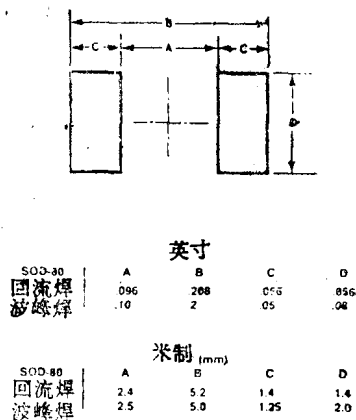


图1-17 SOC—80二极管脚印尺寸图

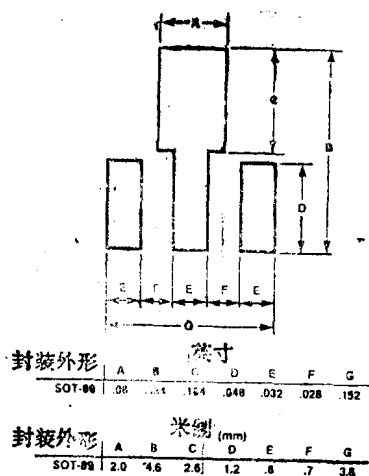


图1-18 SOT—89回流焊脚印尺寸图

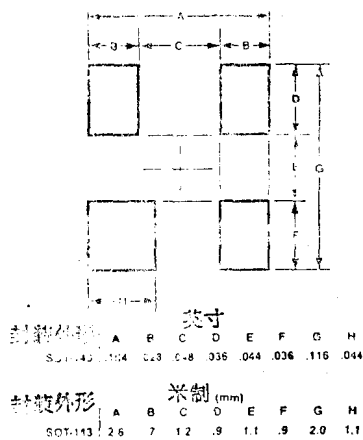


图1-19 SOT—143回流焊脚印尺寸图

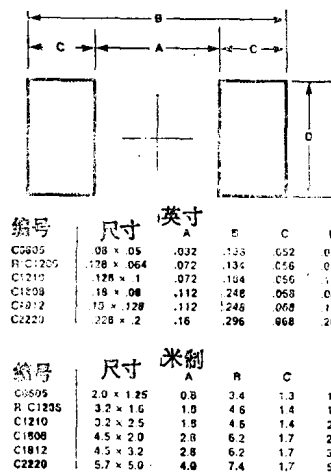


图1-20 回流焊表面安装电阻和多层陶瓷电容脚印图

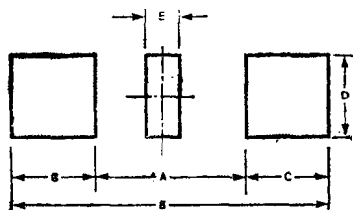


图1-21 波峰焊表面安装电阻和多层陶瓷电容脚印图

配置图的考虑

在保证焊接质量的一致性中，元件的定位很重要。如图1-22所示，装配在基板上的SMD器件、电阻和电容平行于焊锡流向位置，焊接效果会更好些。

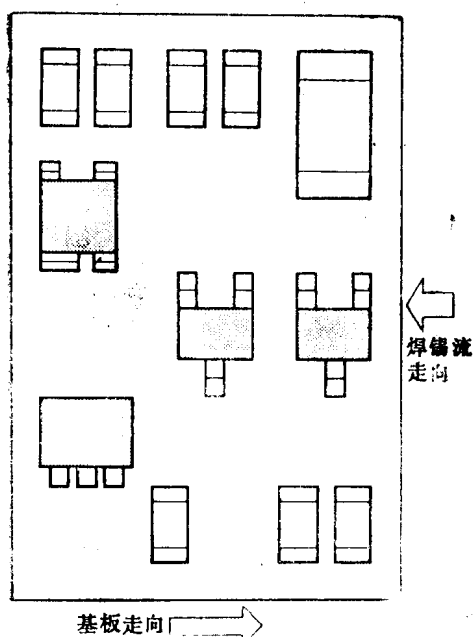


图1—22 建议采用的元件在波峰焊基板上的位置

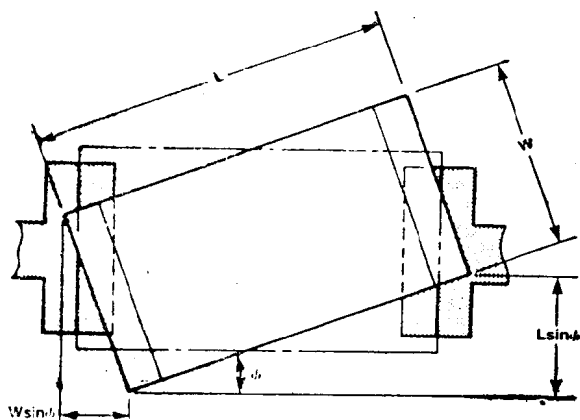


图1—23 SMD相对于脚印旋转的影响
(图中 ϕ 为元件相对于脚印的旋转, $L\sin\phi$ 为增加有效宽度, $W\sin\phi$ 为增加有效长度)

元件的最大宽度和相邻元件的最小距离决定着元件的最小间距。当确定了元件的最大宽度,贴装机的旋转精度也就被确定下来了。图1—23示出的是,当元件相对于焊区旋转一个 ϕ° 角度时,应怎样增加SMD的有效宽度。

确定相邻SMD间所允许的最小间距的原则可保证波峰焊过程中不发生桥连。图1—24示出的是确定SMD间的最小间距标准。

表1—1列出的是推荐的R/C 1206、C0805两种尺寸SMD的各种组合的最小间距。表中给出的这些数据是在一定的假设临界条件下采用统计的方法推导出来的:

(1) 定位误差 (ΔP)

$\pm 0.3\text{mm}$; (± 0.012);

(2) 图形精度 (Δd)

$\pm 0.3\text{mm}$; (± 0.012);

(3) 旋转精度 (θ) $\pm 3^\circ$;

(4) 元件金属化层和焊区

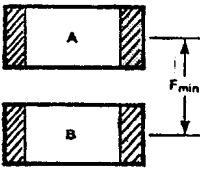
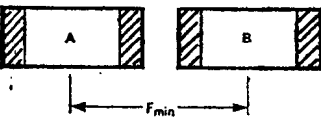
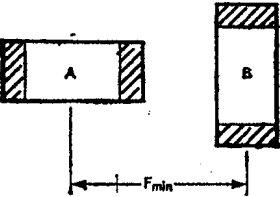
重叠部分偏差 ($M_{\min}$); 0.1mm ($0.004''$) (注意这个数仅适用于波峰焊);

(5) 相邻元件间最小允许间距 ($G_{\min}$) 0.5mm ($0.020''$)。

上述数值并不是最坏条件下计算获得的,而是全部在临界条件下采用统计分析法得到的,给出的数值范围内有一定的灵活性。

例如, R/C1206 SMD之间的位置间距是2.5mm,但是,元件放置的几率产生的 G_{min} 小于0.5mm后,焊接桥连的可能性也随之增加。

表1—1 推荐的R/C1206和C0805 SMD间距

组合	元件 A	R/C1206	元件 B C0805
	R/C1206 C0805	3.0 (.12") 2.8 (.112")	2.8 (.112") 2.6 (.104")
	R/C1206 C0805	5.8 (.232") 5.3 (.212")	5.3 (.212") 4.8 (.192")
	R/C1206 C0805	4.1 (.164") 3.6 (.144")	3.7 (.148") 3.0 (.12")

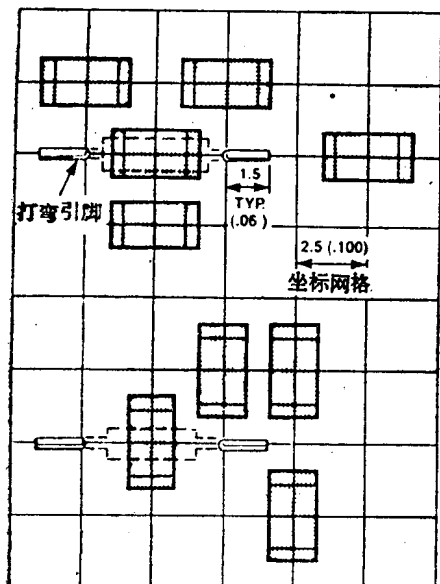
(括号内为英寸)

焊区与元件引脚的关系

对混装印制板配置图特别要求考虑插装元件和SMD脚印的位置,引线和导线及SMD最小间距。图1—25给出了安装在基板下面相对于插装元件引脚位置的R/C 1206 SMD的典型结构配置图。插装元件的连接导线末端与SMD之间,基板导带之间的最小间距分别是1mm (0.04") 和0.5mm (0.02")。

贴装机制约

把SMD贴装到基板上去有两种方式:均匀SMD贴装和非均匀SMD贴装。非均匀方



← 图1—25 在混装印制板下面相对于插装元件引脚位置的R/C1206SMD配置图(尺寸单位mm)