

数字集成电路

第五辑



上海无线电十九厂

上海市仪表电讯工业局科技情报研究所

目 录

一、生产试制总结

集成单稳态触发器电路定时精度的分析.....	(1)
长线驱动门与接收门.....	(10)
ST002脉冲鉴相器的工作原理和应用.....	(15)
四位二选一数据选择器 (正码输出).....	(19)
T460 4×4 寄存器堆试制报告.....	(21)
双极型四位加法器.....	(30)
光刻掩膜版套准问题的讨论.....	(44)
硅片腐蚀及 SiO_2 抛光工艺.....	(48)
外延工艺的改进.....	(51)
氮化硅钝化膜在中规模集成电路上的应用.....	(53)
增加基区浓度改善了J-K 触发器的参数.....	(56)
集成电路 芯片的检验.....	(58)
T217可逆十进制计数器失效率考核 试 验.....	(71)
中规模集成电路综合测试仪.....	(73)
集成电路的计算机辅助测试.....	(78)

二、译文

小规模硅外延淀积系统.....	(85)
扩散引起的形变和位错对硅中磷扩散的影响.....	(90)
扩散电流效应的一维理论和增强型绝缘栅场效应晶体管电流-电压特性中的 载 流子饱 和速度.....	(95)
采用多晶硅自调整法的高速大容量双极型器 件	(108)
无掺杂多晶硅的电子特性	(113)
低延迟超前进位加法器	(120)

集成单稳态触发器电路定时精度的分析

卢 尔 健

本文在分析J154(ST004)集成单稳态触发器电路的定时精度以前,先扼要地介绍该电路的结构特点和功能。

图 1 (A)和(B)分别为集成单稳态电路J154的逻辑结构图和具体电路图。它由下面五个部分构成:

1. 轨入触发选通逻辑。由图 1 (B) 中的晶体管 T_1 、 T_2 、 T_3 、 T_4 、 T_5 和二极管 D_1 、 D_2 、 D_3 构成。 A_1 、 A_2 为负跳变触发轨入端, B_1 、 B_2 为正跳变触发轨入端, 轨入进入触发状态时 T_5 通导饱和。

2. 微分触发器。由图1(B)

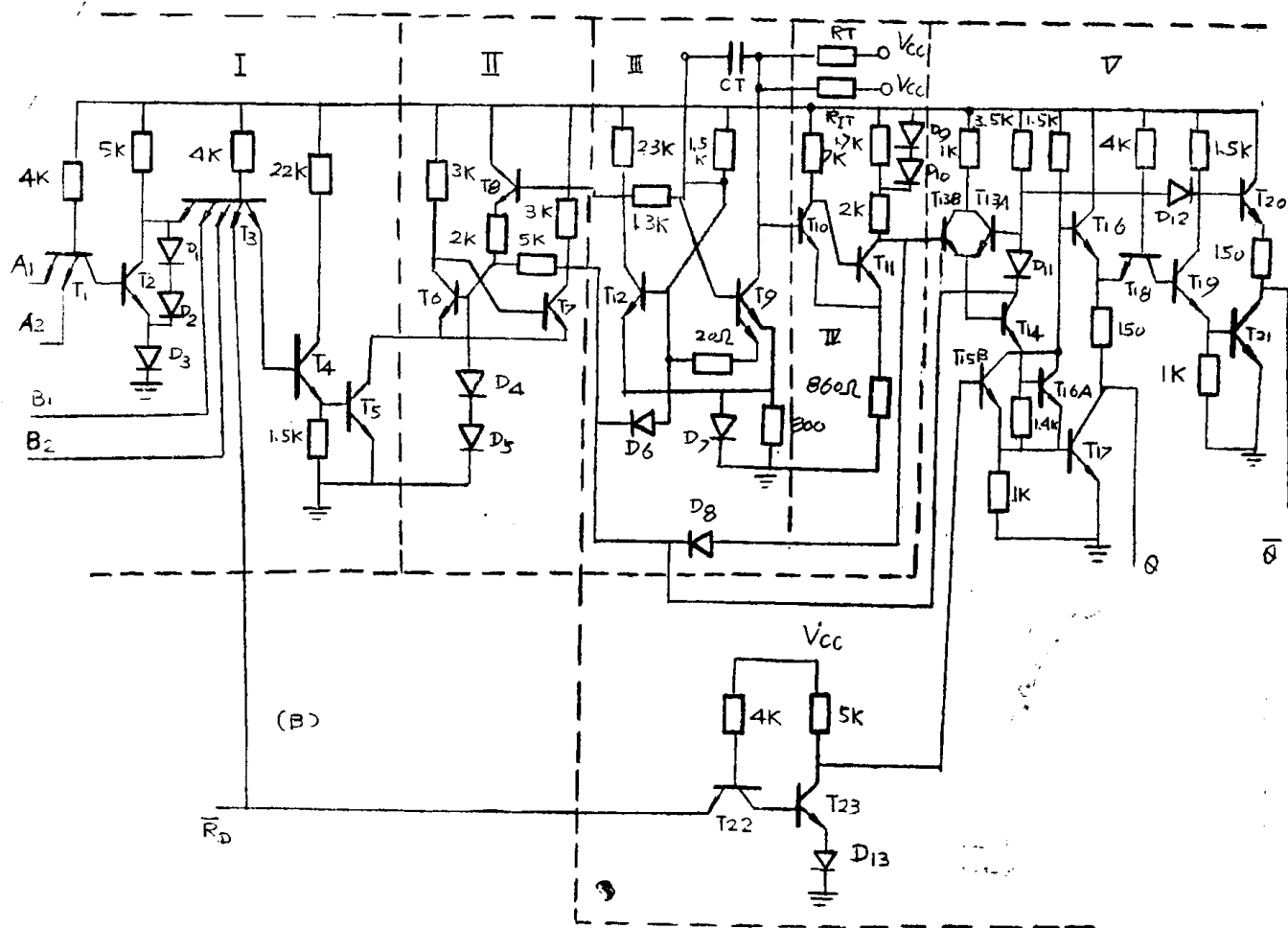
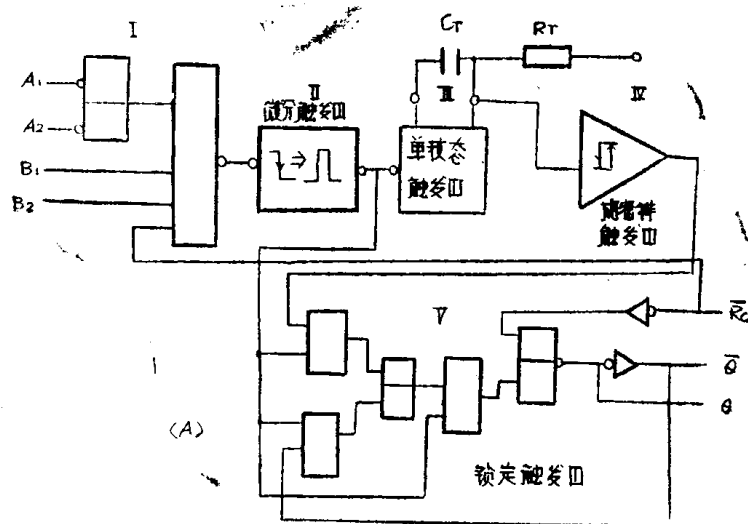


图 1 J154(ST003)集成单稳态触发器电路

(A) 逻辑图

(B) 电路结构

中的晶体管 T_6 、 T_7 、 T_8 和二极管 D_4 、 D_5 构成。 T_5 未选通时， T_6 、 T_7 均截止，在 T_5 刚被选通的一瞬间， T_7 先导通饱和，其集电极的负跳变作用于后级的单稳触发器，单稳触发器翻转并连锁形成一个作用于 T_8 基极的正跳变响应，从而使 T_6 导通饱和， T_7 截止。微分触发器的作用即对应输入任意触发条件均在该部分产生一个数十毫微秒的负的触发窄脉冲，从而在输入触发选通和内部单稳定时部分之间起到隔离、缓冲的作用。

3. 实现充放电过程的单稳态触发器。由图1(B)中的晶体管 T_9 、 T_{12} 和二极管 D_7 构成， C_T 、 R_T （或 R_{IT} ）为定时电容和电阻。静态时， T_{12} 通导饱和， T_9 截止。微分触发器的负向窄脉冲通过 D_6 作用于 T_{12} 基极和 T_9 第二射极， T_{12} 截止， T_9 通导饱和，因此电容 C_T 便由 $1.5K\Omega$ 电阻、 T_9 的ce结回路开始放电过程。在 C_T 失去足够电荷后， T_{12} 的be结又处于正偏， T_{12} 进入开启状态，这部分电路又转为它的稳态状态， T_{12} 通导饱和， T_9 截止， C_T 开始通过 B_T （或 R_{IT} ）、 T_{12} 基极回路充电。

4. 施密特触发器。由图1(B)中的晶体管 T_{10} 、 T_{11} 和二极管 D_8 、 D_{10} 构成。该部分完成阈值检测，即和第3部分构成单稳定时控制。单稳刚触发的一瞬间，使施密特触发器的 T_{10} 的输入电平在关门阈值电平之下，直至单稳态触发器部分电容 C_T 进入充电过程，使 T_{10} 的输入电平重新上升至开启阈值电平，从而结束了一个定时周期，其中 D_8 、 D_{10} 是作为改善定时精度的温度补偿二极管，其作用将在后面论述。

施密特触发器中 T_{10} 截止至恢复通导饱和的这段时间即为单稳态定时电路的脉冲展宽宽度 t_{PW} ，

$$t_{PW} = t_{\text{充电}} + t_{\text{放电}}$$

$$t_{\text{充电}} = 0.32R_T \cdot C_T, \quad t_{\text{放电}} = 0.32 \cdot 0.7K \cdot C_T$$

$$\therefore t_{PW} = 0.32R_TC_T \left(1 + \frac{0.7K}{R_T} \right)$$

5. 提供Q和 $\bar{Q}$ 输出的锁定触发器。由图1(B)中的晶体管 T_{13} 、 T_{14} …… T_{21} 和二极管 D_{11} 、 D_{12} 构成。从图中可见，负向窄脉冲通过 D_8 、 D_{11} 直接使 $T_{13}A$ 、 $T_{13}B$ 处于截止状态，作用于 T_{14} ，使 T_{13} 与 T_{16} 通路被切断。这样 T_{17} 的输出Q端迅速响应成“1”电平，而与之构成RS触发器的 $\bar{Q}$ 端则转为“0”电平。由 T_{19} 的集电极通过 D_{12} 联至 $T_{13}A$ 基极，这样便构成了“锁定”作用。在负向脉冲消失时，仍由 T_{19} 的集电极电位保持 $T_{13}A$ 的截止。或门另一端 $T_{13}B$ 的基极因施密特电路的关闭而截止，直至施密特电路又进入开启状态（即单稳态的充放电过程结束）， $T_{13}B$ 开始通导饱和，电路又回复至原始状态 $Q = “0”$ ， $\bar{Q} = “1”$ 。

T_{22} 、 T_{23} 、 D_{13} 是完成复位功能的缓冲门。当需直接复位时，在 $\bar{R}_D$ 端作用一负向脉冲，这时 T_{23} 输出高电平， $T_{15}B$ 则成通导饱和状态。这样不论电路内部为何种状态， T_{17} 输出总被置成“0”状态， T_{21} 输出被置成“1”状态，同时 T_{19} 集电极的高电平作用于 D_{12} 的结果，使 $T_{13}A$ 通导饱和，从而实现了“锁定”作用。

综上所述，可知J154集成单稳态触发器电路除具备基本的脉冲展宽功能外，还具有重触发功能（见图2）和复位功能（见图3）。

下面对J154单稳态触发器电路的定时精度进行分析。

以上介绍已表明，脉冲展宽宽度 t_{PW} 由单稳定时电路部分的充放电过程决定，若在选择的外接定时元件 C_T 、 R_T 温度系数小，相互具有温度补偿的前提下，必然要考虑温度、电源

拉偏等因素对集成单稳态触发器电路定时转度的直接影响(以下计算分析中不列入外接定时元件的温度影响)。

1. 温度对电路定时转度影响的讨论

我们对温度补偿二极管的作用,进行一些粗略的估算。

设 T_{10} 的 be 结压降,对应 T_9 、 T_{10} 通饱和的 D_7 正向压降 V_{be} (常温) $\approx 0.8V$, V_{be}' (高温) $\approx 0.6V$, 温度补偿二极管 D_9 、 D_{10} 的正向压降 V_{be} (常温) $\approx 0.7V$, V_{be}' (高温) $\approx 0.5V$; T_9 、 T_{10} 、 T_{12} 的 ce 结饱和压降 V_{ces} (常温) $\approx 0.2V$, V_{be}' (高温) $\approx 0.3V$ 。

电阻尽管有较大的正温度系数,由于比值不变,故对阈值无影响。

已知构成单稳态电路定时周期的充放电时间是这样确定的:

单稳态触发器部分的起始状态为 T_{12} 通饱和, T_9 截止。 T_9 的集电极电平被后级施密特电路钳位,此时,

$$V_{C9}^{(1)} = V_{be10} + (V_{cc} - V_{ces10}) \cdot \frac{0.86K}{7K + 0.86K}$$

当微分触发器产生的负向脉冲作用于单稳态触发器时,引起状态翻转,则 T_{12} 截止, T_9 通饱和,此时,

$$V_{C9}^{(2)} = V_{beD7} + V_{ces9}$$

这样, T_9 的集电极电平的突变成 C_T 电容的放电过程。当 T_{12} 重新进入通饱和时,放电周期结束。

可以计算出常温下 T_9 的集电极电平的突变为

$$\begin{aligned} \Delta V_1 &= V_{C9}^{(1)} - V_{C9}^{(2)} = \left[V_{be10} + (V_{CC} - V_{ces10}) \cdot \frac{0.86}{7 + 0.86} \right] - [V_{beD7} + V_{ces9}] \\ &= \left[0.8V + (5.0V - 0.2V) \frac{0.86}{7.86} \right] - [0.8V + 0.2V] \\ &= 0.3V \end{aligned}$$

而高温下, T_9 的集电极电平的突变为:

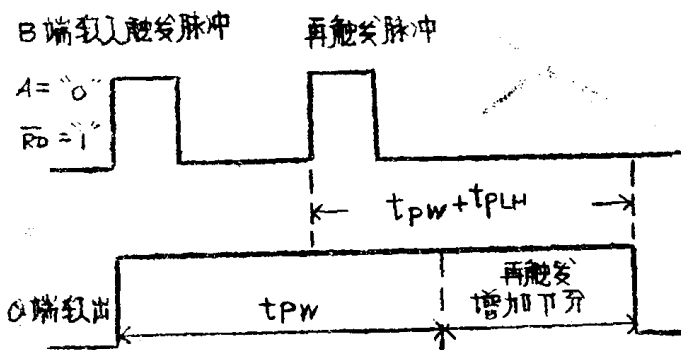


图2 再触发功能波形示意图

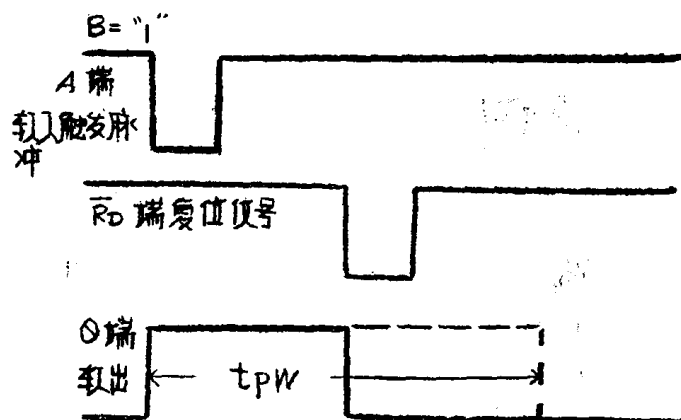


图3 复位功能的波形示意图

$$\begin{aligned}
\Delta V_1' &= V_{C_9}^{(1)'} - V_{C_9}^{(2)'} = \left[V_{be'10} + (V_{CC} - V_{ceS'10}) \frac{0.86}{7 + 0.86} \right] \\
&\quad - [V_{be'D7} + V_{ce'S9}] \\
&= \left[0.6V + (5.0V - 0.3V) \frac{0.86}{7.86} \right] - [0.6V + 0.3V] \\
&= 0.2V
\end{aligned}$$

显然, ΔV_1 和 $\Delta V_1'$ 也是在常温和高温下 T_{12} 的基极发生的负跳变电平。 C_T 开始放电过程, 其放电电流受 T_{12} 基极上 $1.5K\Omega$ 扩散电阻的控制。当 T_{12} 基极电平回复至起始值, 则完成放电过程。

决定放电电流的 $1.5K\Omega$ 扩散电阻的温度系数约为 $2000\text{ppm}/^\circ\text{C}$, 因此高温电阻值约为常温值的 1.2 倍。这样同常温下的 ΔV_1 相比, 高温下的负跳变电平可以乘上一个 1.2 的修正因子。

ΔV_1 、 $1.2\Delta V_1'$ 和对应的常温、高温下的放电时间具有相同的比例。因此高温对于常温放电时间的相对误差为:

$$\frac{\Delta t_{\text{放电}}}{t_{\text{放电}}} = \frac{\Delta V_1' \cdot 1.2 - \Delta V_1}{\Delta V_1} = -20\%$$

在放电过程中, 没有温度补偿措施, 所以相对误差较大。

在又回复至 T_{12} 通饱和、 T_9 截止的瞬间, 便开始了对 C_T 的充电过程。充电电流受外接定时电阻 R_T 的控制。

充电过程的起始点为:

$$V_{C_9} = V_{beD7} + V_{ceS9}$$

当 T_9 的集电极电平随着充电过程而上升至施密特开启阈值时, 充电过程便告结束。

在有温度补偿情况下, 施密特电路的开启阈值为:

$$V_{on}^{(1)} = V_{be10} + [V_{CC} - V_{ceS11} - V_{beoD9} - V_{beoD10}] \cdot \frac{0.86K}{2K + 0.86K}$$

在无温度补偿的情况下, 施密特电路开启阈值为:

$$V_{on}^{(2)} = V_{be10} + [V_{CC} - V_{ceS11}] \frac{0.86K}{1.7K + 2K + 0.86K}$$

因此可按上述设定参数值, 计算出有、无温度补偿时的施密特电路开启阈值电平、充电幅度的变化以及充电时间的相对误差。

计算表明, 对定时周期中的充电时间部分而言, 无温度补偿比有温度补偿时相对误差大得多 (约一个数量级), 后者大约仅 1% 左右。

尽管在常温和高温下的放电时间相对误差也很大, 但由于在整个定时周期中所占比例很小, 因此对整个输出脉冲宽度影响不大。

例如在常温下, 放电幅度 $\Delta V_1 \approx 0.3V$, 充电幅度 $\Delta V_2 \approx 0.8V$, 因此在采用一个统一的定时周期公式时, 必须用一个修正值 R 来代替提供放电电流的 $1.5K\Omega$ 电阻。

$$R \approx 1.5K\Omega \cdot \frac{\Delta V_1}{\Delta V_2} \approx 0.6K\Omega$$

计算的 ΔV_1 和 ΔV_2 为近似值,实际上在定时周期公式中采用折算电阻 $R = 0.7K\Omega$ 来计算放电时间部分。这样我们便得到前面所介绍的脉冲展宽公式:

$$t_{PW} = 0.32 \cdot R_T \cdot C_T \left(1 + \frac{0.7K\Omega}{R_T} \right)$$

因此总的定时周期的相对误差为:

$$\frac{\Delta t_{PW}}{t_{PW}} = \frac{\Delta t_{\text{充电}}}{t_{PW}} + \frac{\Delta t_{\text{放电}}}{t_{PW}}$$

若外接定时电阻 R_T 取 $10K\Omega$,便得到高温下脉冲宽度的相对误差

$$\frac{\Delta t_{PW}}{t_{PW}} \approx -1\% - 20\% \times \frac{0.7K\Omega}{10K\Omega} = -2\%$$

低温区的定时精度的计算过程与上面相同,本文从略。

以上计算结果和采用与不采用温度补偿的模拟线路测试结果相接近,该集成单稳态电路的温度特性与分析也基本相符(见图4)。

2. 电源拉偏对定时精度影响的讨论

电源电压的漂移是影响定时精度的另一因素。我们已经知道,定时周期的主要部分是充电时间,因此放电时间的影响从略。

设充电起始电平 $V_1 = V_{ces} + V_{be}$

$$\text{充电终止电平 } V_2 = V_{be} + (V_{CC} - V_{ces} - 2V_{beo}) \cdot \frac{0.86K}{2K + 0.86K}$$

整个充电时间为 $t_{\text{充}}$,则

$$\begin{aligned} V_2 - V_1 &= \frac{Q_2 - Q_1}{C_T} = \frac{\int_0^{t_{\text{充}}} I_0 \cdot e^{-\frac{t}{R_T \cdot C_T}} dt}{C_T} \\ &= \frac{\int_0^{t_{\text{充}}} \frac{V_{CC} - V_{ces} - V_{be}}{R_T} \cdot e^{-\frac{t}{R_T C_T}} dt}{C_T} \\ &= -(V_{CC} - V_{ces} - V_{be}) e^{-\frac{t}{R_T C_T}} \Big|_0^{t_{\text{充}}} \end{aligned}$$

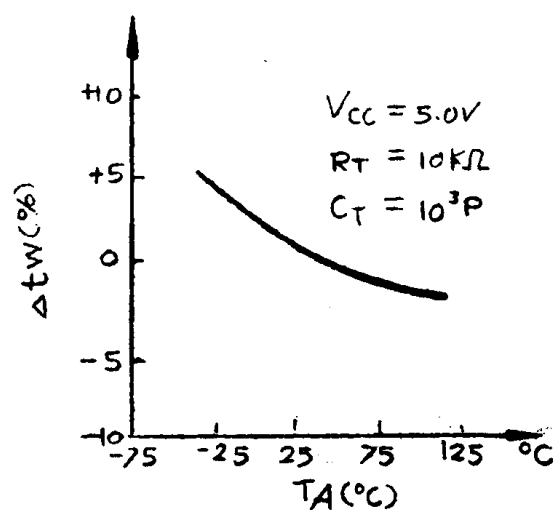


图4 $\Delta t_{PW}(\%) \sim T_A$

$$= (V_{CC} - V_{ces} - V_{be}) \left[1 - e^{-\frac{t_{\text{充}}}{R_T \cdot C_T}} \right]$$

$$(V_{CC} - V_{ces} - V_{be}) \left[1 - e^{-\frac{t_{\text{充}}}{R_T C_T}} \right] = V_{be} + (V_{CC} - V_{ces} - 2V_{beo}) \cdot$$

$$\frac{0.86K}{2K + 0.86K} - (V_{ces} + V_{be})$$

$V_{CC} = 5.0V$ 时, 设充电时间为 $t_{\text{充}1}$

$$(5.0V - 0.2V - 0.8V) \left[1 - e^{-\frac{t_{\text{充}1}}{R_T C_T}} \right] = 0.8V + (5.0V - 0.2V - 1.4V)$$

$$\times \frac{0.86K}{2.86K} - (0.2V + 0.8V)$$

$V_{CC} = 4.5V$ 时, 设充电时间为 $t_{\text{充}2}$

$$(4.5V - 0.2V - 0.8V) \left[1 - e^{-\frac{t_{\text{充}2}}{R_T C_T}} \right] = 0.8V + (4.5V - 0.2V - 1.4V)$$

$$\times \frac{0.86K}{2.86K} - (0.2V + 0.8V)$$

化简以上二式, 得到

$$e^{-\frac{t_{\text{充}1}}{R_T \cdot C_T}} = \frac{4.0V - 0.82V}{4.0V}, \quad e^{-\frac{t_{\text{充}2}}{R_T \cdot C_T}} = \frac{3.5V - 0.67V}{3.5V}$$

$$e^{\frac{t_{\text{充}2} - t_{\text{充}1}}{R_T C_T}} = \frac{4.0V - 0.82V}{4.0V} \times \frac{3.5V}{3.5V - 0.67V}$$

$$t_{\text{充}2} - t_{\text{充}1} = R_T C_T \ln \frac{4.0 - 0.82V}{4.0V} \times \frac{3.5V}{3.5V - 0.67V}$$

$$t_{\text{充}1} = R_T C_T \ln \frac{3.5V}{3.5V - 0.67V}$$

$$\frac{t_{\text{充}2} - t_{\text{充}1}}{t_{\text{充}1}} \approx -7\%$$

$V_{CC} = 5.5V$ 时, 设充电时间为 $t_{\text{充}3}$

$$(5.5V - 0.2V - 0.8V) \left[1 - e^{-\frac{t_{\text{充}3}}{R_T \cdot C_T}} \right] = 0.8V + (5.5V - 0.2V - 1.4V)$$

$$\frac{0.86K}{2.86K} - (0.2V + 0.8V)$$

$$\text{化简得到 } e^{-\frac{t_{\text{充}3}}{R_T C_T}} = \frac{4.5V - 0.97V}{4.5V}$$

$$e \frac{t_{充3} - t_{充1}}{R_T C_T} = \frac{4.0V - 0.82V}{4.0V} \cdot \frac{4.5V}{4.5V - 0.97V}$$

$$t_{充3} - t_{充1} = R_T C_T \ln \frac{4.0V - 0.82V}{4.0V} \cdot \frac{4.5V}{4.5V - 0.97V}$$

$$t_{充1} = R_T C_T \ln \frac{3.5V}{3.5V - 0.67V}$$

$$\frac{t_{充3} - t_{充1}}{t_{充1}} \approx 5.5\%$$

实际上,集成单稳态触发器电路的测试结果较上述计算为佳,一般在 $V_{CC} = +5V$ 、正负偏差 $\pm 10\%$ 的情况下,定时精度为 $\pm 3 \sim 5\%$,如图5所示。

上述集成单稳态触发器电路功能性强,在全温范围和一定电源拉偏的情况下均能保持一定的定时精度,故能得到广泛的应用。

在某些特定的应用场合,若需要在全温和电源

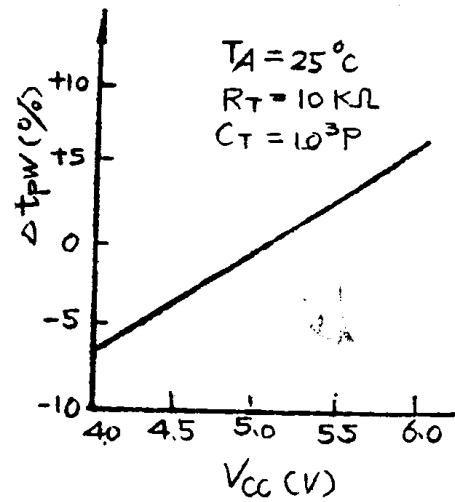


图5 $\Delta tpw(\%) \sim V_{CC}$

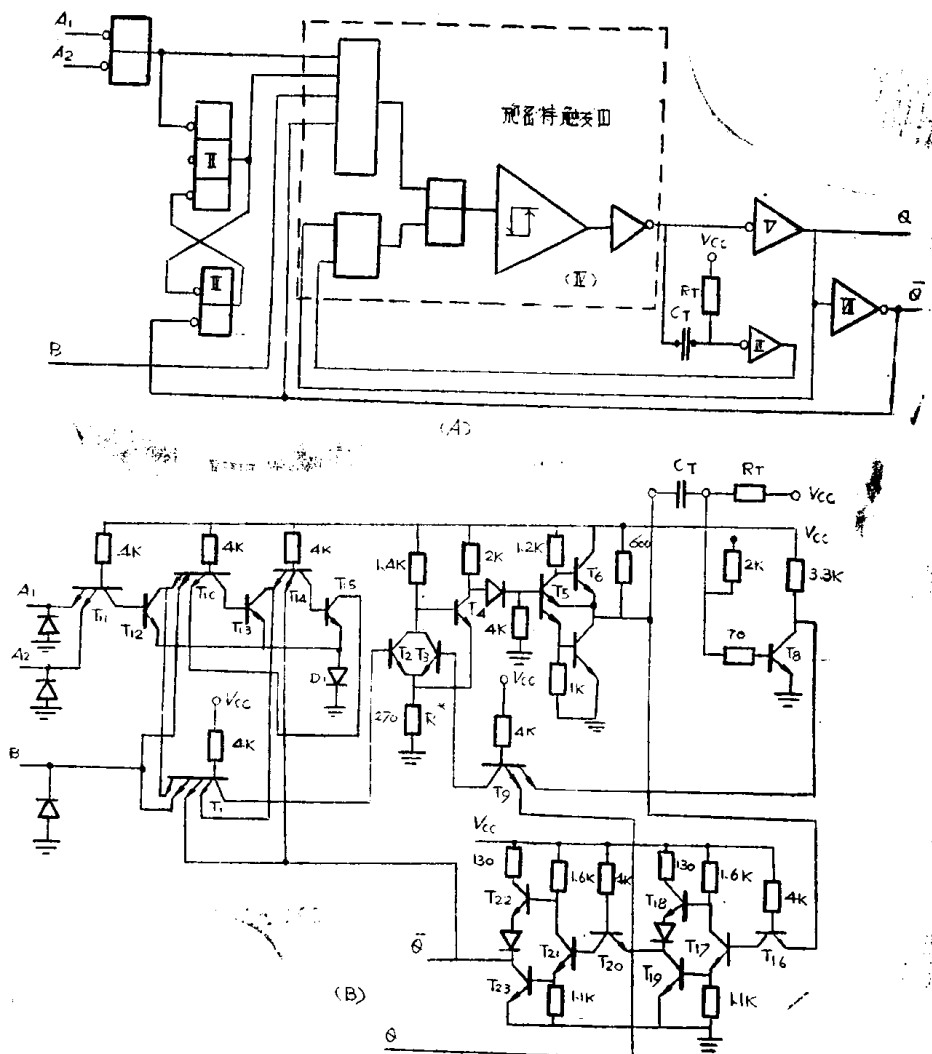


图6 高定时精度的集成单稳态触发器电路 (A)逻辑图 (B)电路结构

拉偏较大的条件下得到高精度的定时周期，则可以采用图 6 所示的集成单稳态触发器电路。

从图 6 (A) 中可见，逻辑门Ⅳ和逻辑门Ⅵ构成单稳定时电路部分，为了构成具有温度和电源拉偏的高度稳定性的电路，设计中，将逻辑门Ⅳ中构成该门具有倒相功能输出级的 T_5 、 T_6 、 T_7 作特定设计，其特点为将其输出端联接到 T_5 的第二射极，同时通过 R_{10} 电阻联向 V_{CC} ，因此，逻辑门Ⅳ输出的高电平 V_{OH} 即为 V_{CC} ；输出的低电平 V_{OL} 即为 be 结压降。

采用 T_5 第二射极结构不仅达到了 T_7 抗饱和的目的，更重要的是其低电平 V_{OL} 在全温范围内近似等于 T_7 的 be 结压降。输出低电平 V_{OL} 和 be 结压降的温度特性相一致，而输出高电平 V_{OH} 仅由 V_{CC} 决定。

可以知道，当输入端无触发信号作用时，Ⅳ门输出端的起始状态为 $V_{OH} = V_{CC}$ ，而构成Ⅵ门的 T_8 由定时电阻 R_T 提供基极电流进入通饱和。因此在定时电容 C_T 二端建立的电平各为 V_{CC} 和 V_{be8} 。

当A端有负跳变输入触发信号或B端有正跳变输入触发信号作用时， T_7 由截止进入通导，即Ⅳ门输出端电平从 V_{CC} 负跳变至 V_{be7} 。因此在电容 C_T 另一端所发生的电平突变值为 $-(V_{CC} - V_{be7})$ ，使该端电平变为 $V_{be8} - (V_{CC} - V_{be7})$ ， T_8 被反偏而截止，Ⅵ门输出为“1”电平，开始了放电过程。在放电开始瞬间， R_T 二端建立的最大电位差为：

$$V_{CC} - [V_{be8} - (V_{CC} - V_{be7})] \approx 2V_{CC} - 2V_{be}$$

所以在放电过程中，使 T_8 输入端电平重新回升至开启电平的时间可由以下公式决定：

$$\begin{aligned} t_{\text{放电}} &= R_T \cdot C_T \ln \frac{V_{CC} - [V_{be8} - (V_{CC} - V_{be7})]}{V_{CC} - V_{be8}} \\ &= R_T \cdot C_T \ln \frac{2V_{CC} - 2V_{be}}{V_{CC} - V_{be}} = R_T \cdot C_T \ln 2 \end{aligned}$$

$t_{\text{放电}}$ 表达式表明，定时电路部分具有最佳的温度补偿， $t_{\text{放电}}$ 基本决定输出脉冲宽度，所以输出脉冲宽度不仅具有如图 7 所示的优良的温度稳定性 ($< 0.1 \times 10^{-3}/^{\circ}\text{C}$)，而且也具有优良的电压稳定性，如图 8 所示。

最后再对图 6 (A) 逻辑门Ⅳ的输入施密特触发器电路的工作原理进行说明。

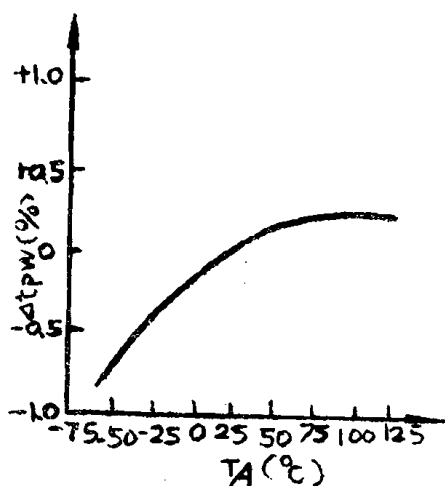


图7 $\Delta tpw(\%) \sim T_A$

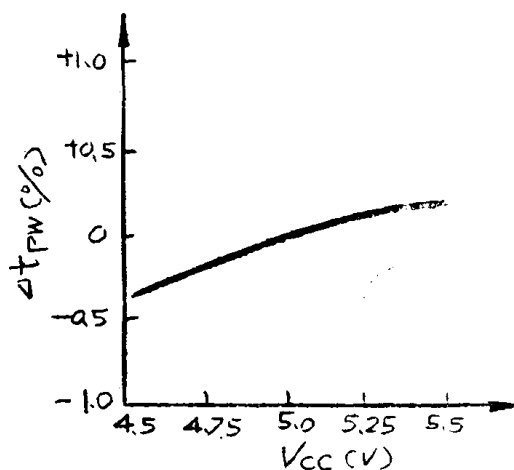


图8 $\Delta tpw(\%) \sim V_{CC}$

图6(B)中, T_1 、 T_2 和 T_3 、 T_4 构成了逻辑上的“与或非”关系。由于 T_2 的ce结和 T_4 的be结相并联,同时采用它的发射极电阻 R^* ,使 T_2 、 T_4 构成的单元具有施密特触发器功能。无输入触发信号时, T_2 截止, T_4 通导饱和。电阻 R^* 上有 T_4 提供的通导饱和电流,其上压降将决定输入正沿信号的阈值电平。如输入触发信号电平上升, T_2 开始由截止区进入线性区,接着 T_2 进入临界饱和,即ce结压降小于一个结压降的瞬间, T_4 尚未退出饱和,此时 R^* 上压降最高,达到一个阈值点,由此电路很快地完成一个正反馈的转换过程,导致 T_2 进入饱和。这给 T_4 存贮电荷提供了一个泄放回路,从而 T_4 迅速退出饱和,由线性区进入截止区。

从以上分析可知,电阻 R^* 起正反馈作用,加速电路从一个状态向另一个状态的过渡。 R^* 值大小可调整,其值取决于输入阈值电平的高低。一般TTL施密特触发器设计 $V_{T+} \approx 1.6V$, $V_{T-} \approx 0.8V$, 因此能提供对地约1.2V的噪声容限。对于利用输入脉冲正跳变形成单稳态触发的B端,由于它是阈值点很灵敏的施密特触发器的输入端,因此即使B端的触发信号边沿慢到1V/S的数量级,触发器仍然稳定,并且使输入波形能达到整形和鉴幅的目的。

结 束 语

上面半定量地计算和分析了二种集成单稳态触发器电路的定时精度,并附带介绍了电路的功能。由于作了一系列粗略的近似计算,因此计算结果和实际测量值有一定偏离,但本文的目的主要着眼于表达集成单稳态触发器的设计构思,仅供整机设计人员参考。



(上接第20页)

讨 论

T570试制分析说明,直流参数符合设计要求,只是由于硼扩散浓度偏高,故有部分管芯 I_{CC} 、 I_{IL} 参数超过规范不合格。生产时,只要调整硼扩散工艺,容易满足要求。一次投料结果表明成品率还是可以的。由于目前生产中规模电路工艺基本上仍采用小规模的生产工艺,所以,我厂生产的中规模电路普遍存在速度不够快的缺点(T570只有部分达到部标A档),为了提高交流参数,必须摸索出一套生产中规模电路的工艺,譬如,采用薄外延层,采用高浓度浅结扩散,同时把蒸金工艺放到P扩散以后做,这样,就可以使频率、速度得到提高。T570的试制工作分析,因为投料次数不多,所以上述的分析是很肤浅、不够全面的,错误之处在所难免,请读者批评指正。

长线驱动门与接收门

叶旭全

试制目的

在远离计算机的终端设备与计算机之间，或计算机网络各计算机之间，信号的传送都需要长距离的传输线，然而通常的TTL门电路不能作为这种传输线的驱动门与接收门使用。这是因为：

1. 一般TTL门电路的阈值电平较高，信号经长距离传送，其幅度可能下降到低于阈值电压，使电路无法正常工作。

2. 电路输入阻抗及输出阻抗均非线性地随输入输出电平变化，不能与传输线的特性阻抗相匹配，反射干扰严重。

3. 用单线传送信号，串扰和外部噪声的影响比较大。

为此我们试制了专为长距离传输线使用的驱动门与接收门。

电路工作原理

一、驱动门

驱动门的线路如图1所示。当输入端A、B有一个为低电平时， T_2 截止，集电极为高电

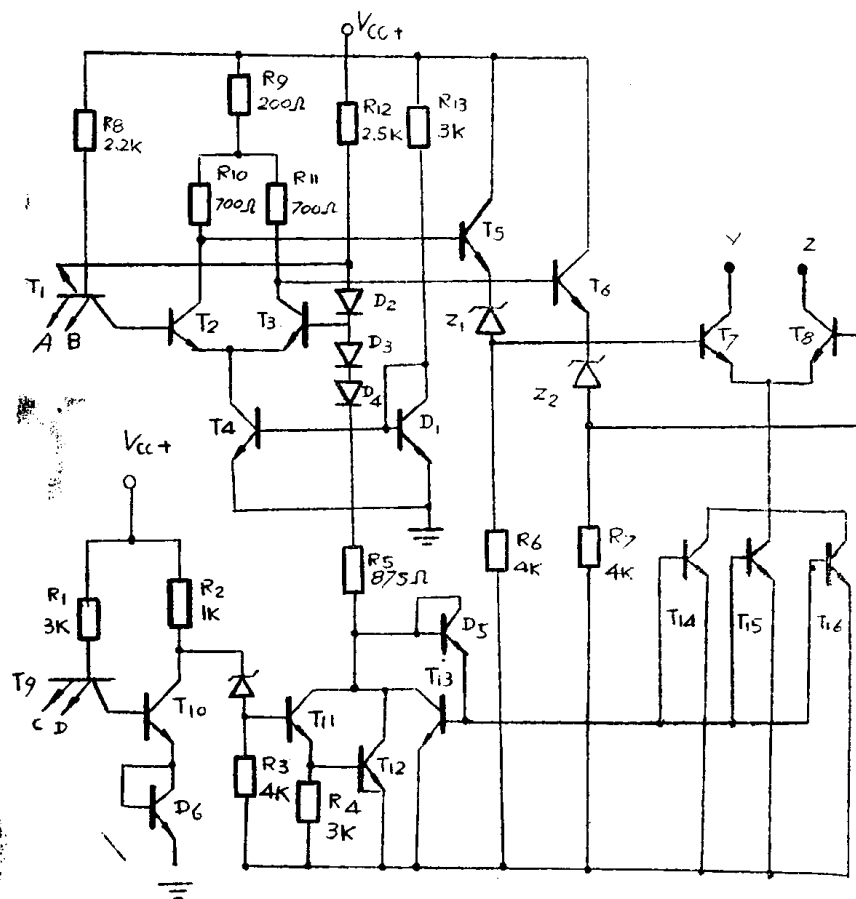


图1 驱动门线路

平； T_3 通导，集电极为低电平。A、B 均为高电平时， T_2 通导，集电极为低电平； T_3 截止，集电极为高电平。这样，输入的 TTL 逻辑电平经 $T_1 \sim T_3$ 管就转换成差分信号。再经射极跟随器 T_5 、 T_6 和电平位移稳压管 Z_1 、 Z_2 加到差分管 T_7 、 T_8 的基极，由 T_7 、 T_8 的集电极 Y、Z 输出。

电路中， R_{13} 、 D_1 、 T_4 组成恒流源，供给差分管 T_2 、 T_3 工作电流。 T_7 、 T_8 管的工作电流则由 R_3 、 D_5 、 $T_{13} \sim T_{16}$ 组成的恒流源供给。 $T_{14} \sim T_{16}$ 三个管子并联是为了得到较大的输出电流。 D_3 、 D_4 为 T_3 基极提供恒定偏压。 D_2 保证输入端 A、B 均为高电平时， T_2 基极电位不至于过高，避免 T_2 饱和。

为了使多个驱动门能公用一根传输线，因此附有禁止电路。禁止输入端 C、D 中有一个为低电平时， T_{10} 截止， T_{11} 、 T_{12} 通导， D_5 截止， $T_{13} \sim T_{16}$ 也截止，输出差分管的电流源被关闭。

二、接收门

接收门的线路如图 2 所示。它的作用是将传输线送来的差分信号接收、放大并转换成 TTL 逻辑电平。输入差分信号由输入级 T_1 、 T_2 接收，放大后，经射极跟随器 T_3 、 T_4 和电平位移稳压管 Z_1 、 Z_2 加到差分放大级 T_5 、 T_6 的基极。再经输出级转换成 TTL 逻辑电平输出。当输入信号使 T_6 截止时， T_7 通导， T_7 发射极为高电平，接收门输出低电平；当 T_6 通导时， T_7 截止， T_7 发射极为低电平，接收门输出高电平。

电路中 S、G 为选通端，两者均为高电平时，电路才能接收差分信号，输出相应电平。

输出管 T_{15} 集电极和 T_{14} 发射极断开，引出两个输出端 Y_1 、 Y_2 ，把 Y_1 与 Y_2 外路，就得到标准 TTL 输出，若仅由 Y_2 输出就是集电极开路输出。

三、驱动传输线

用驱动门和接收门驱动长距离传输线，连接法如图 3 所示。

图中 R_1 、 R_2 为始端匹配电阻， R_3 、 R_4 为终端匹配电阻，阻值根据传输线的特性阻抗选择。由于阻抗匹配，也就避免了长线反射引起的干扰。

信号采用双线传送，接收门又是具有很强共模抑制能力的差分放大器，所以线路的抗干扰能力很强。

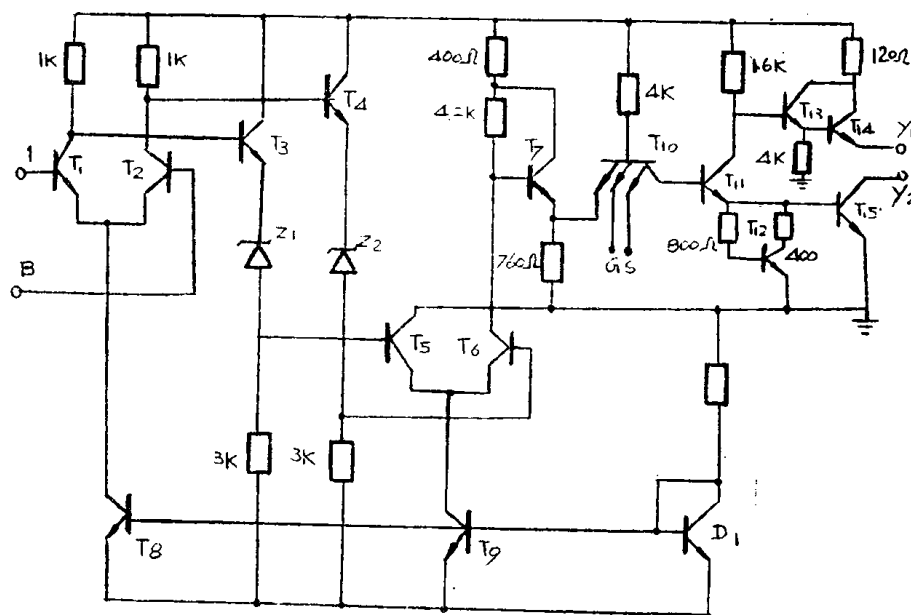


图 2 接收门线路

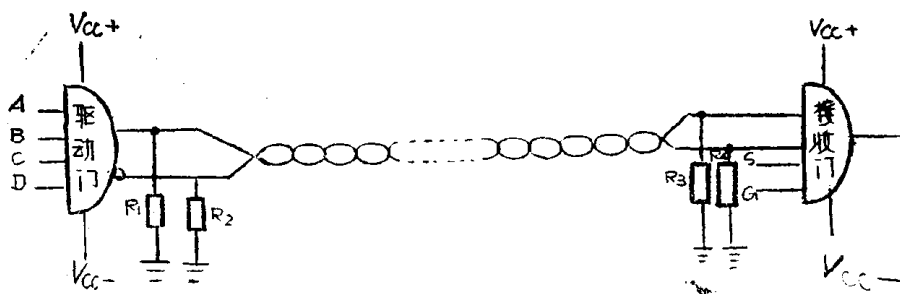


图3 驱动传输线

接收门的灵敏程度高，信号经长距离传输线传送，幅度衰减后仍能由接收门检出。所以，上述门能解决信号长距离传送的问题。

关于稳压管

一、电路对稳压管的要求

为了保证电路在电源电压变化 $\pm 5\%$ 时仍能正常工作，驱动门及接收门对稳压管的击穿电压 V_Z 有一定的要求。

(1) 驱动门

a. 禁止电路部分

由图4可见，禁止输入端C、D都是高电平时，要保持 T_{11} 、 T_{12} 截止， V_Z 应满足下式：

$V_Z + 2V_{be} \geq V_A + V_{CC-}$ 式中， V_{be} 为eb结正向阈值电压，其值约为 $0.75V$ ， V_A 为 T_{10} 集电电极位。

$$V_A = V_{ces10} + V_{be} \approx 1V$$

$$\therefore V_Z \geq V_A + V_{CC-} - 2V_{be}$$

$$V_Z \geq 1V + 5.25V - 2 \times 0.75V, \text{ 即 } V_Z \geq 4.75V$$

禁止输入端C、D有一个为低电平时， T_{10} 截止，要保证 T_{11} 、 T_{12} 通导，应有

$$V_{CC+} + V_{CC-} \geq V_Z + 2V_{be} + I_{R2}R_2$$

$$I_{R2} = \frac{V_{CC+} + V_{CC-} - V_Z}{R_2 + R_3}$$

$$\therefore V_Z \leq V_{CC+} + V_{CC-} - 2V_{be} \frac{R_2 + R_3}{R_3}$$

$$V_Z \leq 4.75 + 4.75V - 1.5V \frac{1K + 4K}{4K}, \text{ 即 } V_Z \leq 7.1V$$

b. 驱动电路部分

驱动电路部分如图5所示。要保证电路在电源电压负向变化时能正常工作，要求

$$V_{CC+} + V_{CC-} \geq I_{01}R_3 + V_{be} + V_Z + V_{be} + V_{ces}$$

式中， V_{ces} 为 I_{02} 恒流源晶体管饱和时ce结压降，约为 $0.4V$ 。

$$\text{则 } V_Z \leq V_{CC+} + V_{CC-} - I_{01}R_3 - 2V_{be} - V_{ces}$$

$$V_Z \leq 4.75 + 4.75 - 1.3 \times 0.2 - 2 \times 0.75 - 0.4$$

$$\text{即 } V_Z \leq 7.3V$$

电源电压正向变化时，最大输出电压幅度 V_{om} 将减少。输出管在浅饱和时仍能工作，所

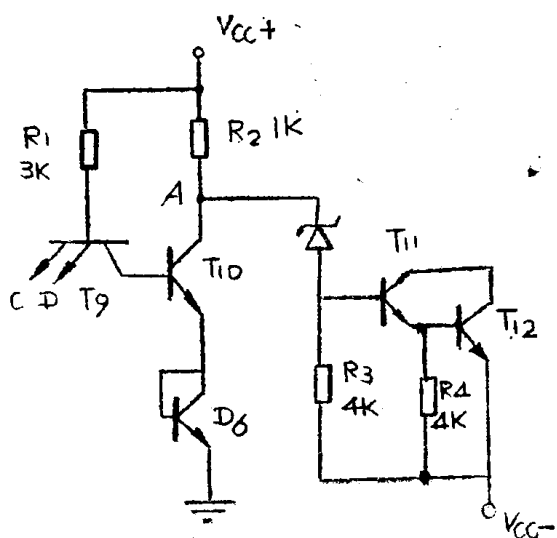


图4 驱动门禁止电路部分

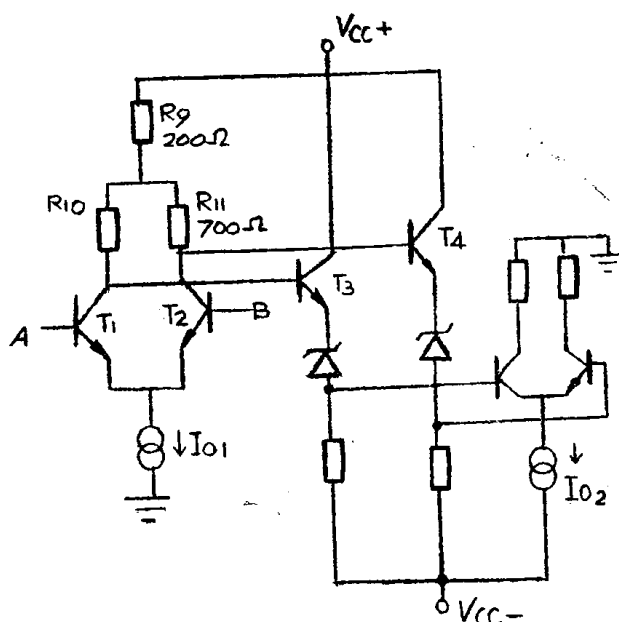


图5 驱动电路部分

以 V_{om} 大致上为输出管基极高电位绝对值加0.4V,即 $V_{om} = |V_{CC+} - I_{01}R_9 - V_{be} - V_Z| + 0.4$ 。若要求 $V_{om} \geq 2V$, 则有 $V_Z + V_{be} + I_{01}R_9 - V_{CC+} + 0.4 \geq 2$, 即 $V_Z \geq 5.8V$ 。

综上所述, V_Z 只要大于5.8V, 小于7.1V, 电路在电源电压变化 $\pm 5\%$ 时能正常工作, 并且输出幅度大于2V。

(2) 接收门

根据图6, 接收门正常工作时应满足下列条件:

$$V_{CC+} + V_{CC-} \geq IR + V_{be} + V_Z + V_{be} + 0.4$$

$$\text{即 } V_Z \leq V_{CC+} + V_{CC-} - IR - 2V_{be} - 0.4$$

式中 I 为 T_1 、 T_2 中较小的一路电流。

当A、B输入的差分信号 $V_{in} = \frac{2KT}{q} \approx 50mV$ 时, T_1 、 T_2 管电流之比约为 e^2 倍, 因为 $I_{01} = 1mA$, 所以 $I = 0.12mA$, 代入上式得 $V_Z \leq 4.75 + 4.75 - 0.12 \times 1K - 2 \times 0.75 - 0.4$, 即 $V \leq 7.5V$ 。

电源电压增加时, T_5 基极电位也上升。要保证电路正常工作, T_5 管bc结正向偏置不应超过0.4V, 因为 T_5 集电极接地, 所以 T_5 基极电位应小于0.4V。

$$\text{即 } V_{CC+} - IR - V_{be} - V_Z \leq 0.4$$

$$V_Z \geq 5.25 - 0.12 \times 1K - 0.75 - 0.4$$

$$\therefore V_Z \geq 4V$$

就是说, 对于接收门, V_Z 的范围是4V~7.5V。

二、工艺

稳压管采用eb结。在我厂生产的电路中, EB结反向击穿电压一般为7V~8.5V。要满足驱动门与接收门对 V_Z 的要求, 基区杂质浓度应大一些。所以设计版图时, 薄层电阻取160 $\Omega/\square$ 。为了工艺上能灵活控制, 除了有一块包含稳压管P区的基区版子外, 还准备了仅有稳压管P区的版子。稳压管的P区可以只扩散一次, 也可以扩散两次。

1 一次扩散工艺: 基区(包括稳压管P区)光刻一次, 予淀积一次, 予淀积方块电阻。

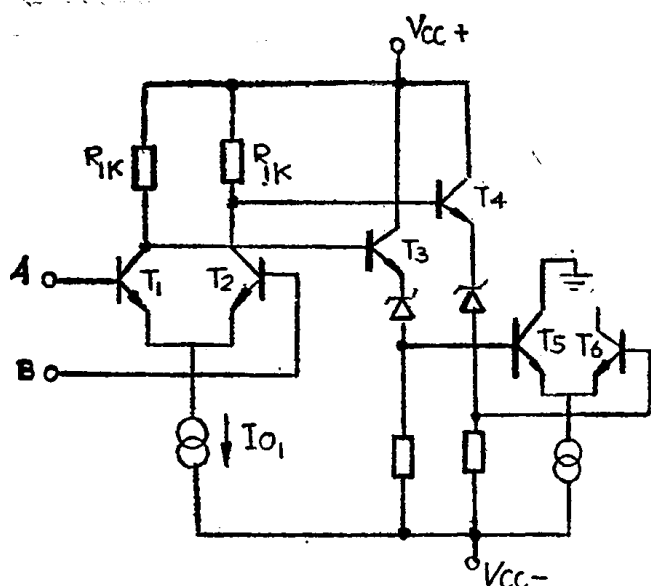


图6 接收门

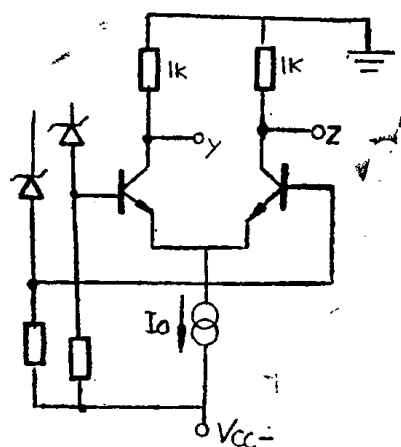


图7 驱动门输出部分

$$\rho_s \approx 40\Omega/\square$$

(2) 二次扩散工艺：先刻稳压管P区，予淀积一次， $\rho_s = 70 \sim 80\Omega/\square$ ，再与其余管子的基区同时刻一次，同时予淀积一次， $\rho_s = 50 \sim 60\Omega/\square$ 。两种方法再分布条件相同。二次扩散增加工序，但稳压管的击穿电压较容易控制，而且其余管子基区浓度较小， β 易做大。电阻值也可以做得大一些，使电路功耗较小。当然对驱动门来说，阻值不能太大，它必须满足驱动门输出电流的规范要求。

试验结果表明，两种工艺都是可行的。但为了简化工序，我们主要采用一次扩散工艺。

在生产过程中，对稳压管击穿电压的控制要比上述给出的范围小一些。驱动门要求 $6 \sim 6.5V$ ，接收门 $6 \sim 7V$ 。这是因为考虑到以下两个因素。

第一，稳压管有约 $70 \sim 90\Omega$ 串联电阻，流过稳压管的电流较大时，其影响不能忽略。例如，测量驱动门最大输出电压幅度时，输出端Y、Z分别接 $1K\Omega$ 电阻到地（见图7）。输出差分管及其恒流源晶体管处于浅饱和时电路仍能工作，所以驱动门最大输出幅度为 $V_{cc-} \sim 2V_{ces} = 5.25V - 2 \times 0.4V = 4.45V$ 。流过 $1K\Omega$ 电阻的电流必小于 $4.45mA$ 。若恒流源电流为 I_0 ，则通导的输出管基极要提供约 $(I_0 - 4.45)mA$ 的电流。此电流流过稳压管。假设 $I_0 = 10mA$ ，稳压管串联电阻 $R_z = 80\Omega$ ，则 $(I_0 - 4.45)R_z = 0.44V$ ， I_0 越大，影响越严重。加大稳压管图形面积，减小串联电阻，可减小其影响。

第二，晶体管 eb 结正向阈值电压随温度变化，为了保证电路在高低温下能正常工作，对 V_z 的要求应当有余量。

ST002脉冲鉴相器的工作原理和应用

邱 贤 杰

具有压控频率输入端和晶控频率输入端（作标准频率），并且以脉冲方式输入，对二个输入端的脉冲相位进行鉴别，再以脉冲的形式输出，这样就组成脉冲鉴相器。

脉冲鉴相器是以晶控频率作为基准，对锁相环路中的压控频率随时进行鉴相。其相差以负向脉冲形式输出，低电平的宽度正表示二个输入端的相差。至于相差是超前或滞后，由二个输出端分别输出脉冲符号。鉴相后脉冲经过泵电路的作用，对积分电路中的电容器充电与放电，最后输出一个随相位差而变的直流电压符号。然后，将此符号送回压控振荡器，使压控频率被晶控频率所锁定（即保持同相）。

图 1 (a) 是脉冲鉴相器的逻辑图，(b) 是泵电路部分的线路图，以及在积分电路中需要用的达林顿三极管。ST002 电路已包括了图 1 中的全部内容，并且根据图 1 中的标脚分别给予引出。

一、工 作 原 理

1. 鉴相器

图 1 (a) 示出鉴相器电路共由九个单与非门组成。 R_1 和 V_1 分别为晶控频率和压控频率输入端。一个输入端对应有一个输出端，并且对应的另一个输入和输出使上下两部分完全对称（考虑到速度的一致性，必须在线路设计和制造工艺上尽可能地考虑到线路和图形的对称性）。

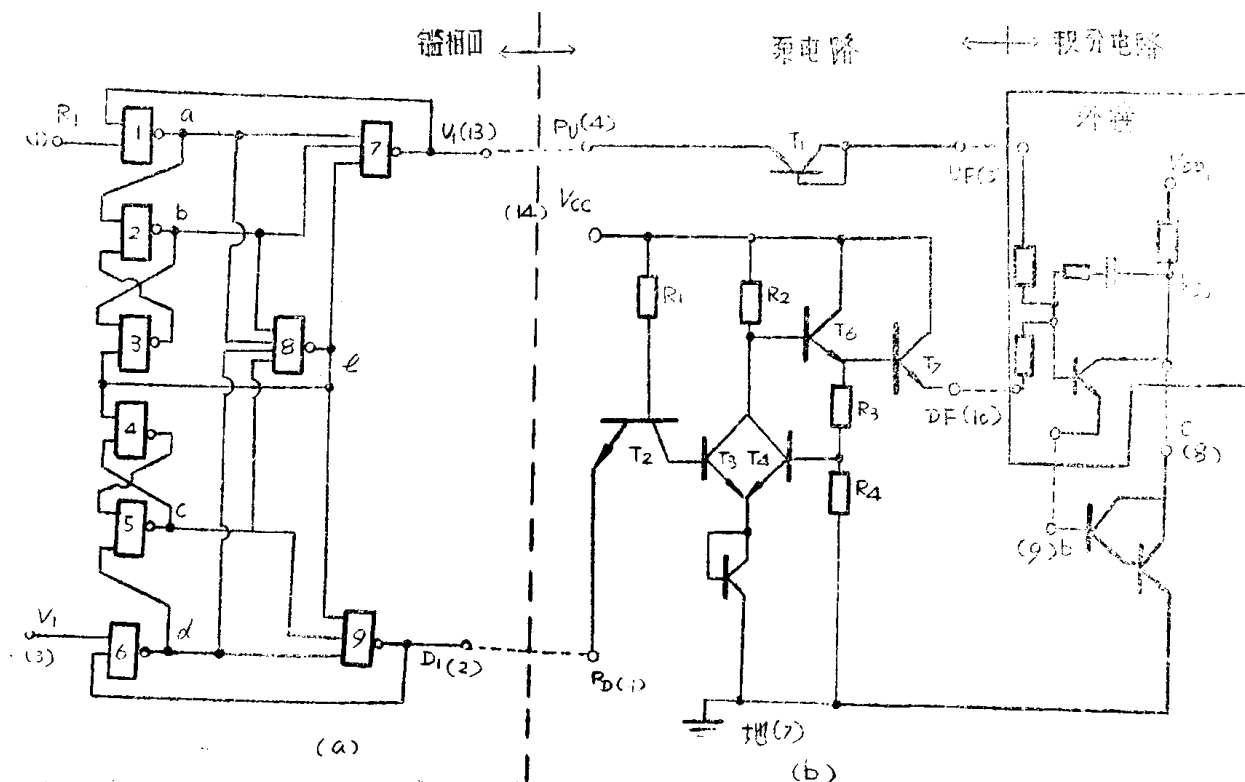


图 1