

VSB 信号特性及 HDTV 中的载波恢复

邹志永 仇佩亮 王匡 归琳

(浙江大学信息与电子工程学系, 杭州 310027)

(email: zouzy1225@sina.com)

摘 要: 美国、加拿大等国都采用了 8 电平残留边带 (8-VSB) 调制方式作为数字电视地面传输的标准。数字电视在进行地面广播时会遇到非常复杂的多径情况, 所以必须要有抗多径能力非常强的载波恢复方法。本文先分析了 VSB 信号的特性, 提出了一种新型的能充分利用这种特性的 VSB 载波恢复算法。仿真和实际测试都表明, 这种方法具有抗多径和白噪声能力强、相位抖动小等优点, 并扩展了载波恢复的频率捕捉范围。

关键词: 残留边带 (VSB); 载波恢复; 解调; 数字电视 (DTV); 高清晰度电视 (HDTV)

VSB Characteristic and Carrier Recovery in HDTV Implementation

Zou Zhi-yong, Qiu Pei-liang, Wang Kuang, Gui Lin

(Dept. of Information Science & Electronics Engineering

Zhejiang University, Hangzhou 310027, China)

Abstract : America and Canada etc. have adopt 8VSB modulation as digital television terrestrial broadcasting standard. Terrestrial broadcasting will encounter very complex multipath, which raise the necessity of a robust carrier recovery algorithm against multipath. In this paper, characteristic of VSB about demodulation is put forward and a novel digital carrier recovery algorithm is proposed. Simulation and test show that the algorithm is more robust against multipath and AWGN than traditional method, it also has less phase noise and wider acquisition range.

Key Words : vestigial sideband (VSB); carrier recovery; demodulate; digital television; high definition television

1. 引言

美国、加拿大等国都已经采用带格状编码 (TCM) 的 8 电平残留边带 (8-VSB) 调制作为数字电视地面广播的传输标准^[1], 中国的数字电视标准也正在测试与评估之中, 我们课题组正是在从事这方面的工作。带 TCM 的 8VSB 传输标准具有传输带宽宽、信噪比门限低、发射功率的峰值平均比小、抗脉冲和相位噪声能力强等优点^[2, 3, 8]。VSB 调制信号要利用导频信号进行载波恢复, 数字电视在进行地面广播时会遇到非常复杂的多径情况, 所以必须要有抗多径能力非常强的载波恢复算法。一般的 VSB 接收机^[4, 7, 9, 10]都是采用 Citta^[5]提出的 FPLL (即锁频锁相环路), 但是这些算法都无法在载波被严重衰减时正常工作, 而且 FPLL 存在 180 度的相位模糊。Zhaoyang Zhang^[6]提出了一种基于 Hilbert 变换以获得不受数据影响的载波相位误差信号, 但是它建立在理想的 Hilbert 变换之上, 实际 Hilbert 变换器因为硬件复杂度的原因, 他所描述的优良性能很难实现。本文第 2 部分分析了 VSB 信号的特性, 第 3 部分提出了一种新型的能充分利用这种特性的 VSB 载波恢复算法, 第 4 部分给出了仿真和实际测试结果。仿真和实践都表明这种算法具有抗多径能力强 (可以对付 0db 多径)、抗白噪声能力强、相位抖动小等优点, 并扩展了解调的频率捕捉范围。

2. VSB 信号解调时的特性

VSB 信号的特点是: 在滚降区域内, 且其位置以导频为轴对称的两个频率携带相同的信息。由于本文所提出的算法只关系到滚降区域内的数据频谱, 且滚降区域之外的数据频谱会被环路滤波器抑制, 为了便于理解和分析, 只分析滚降区域内的单频已调信号。单频基带信号 $\cos \Omega_s n$ 经 VSB 调制后如 (1) 式所示, 其中 Ω_c 为导频频率, a 为经升余弦滚降滤波器后的幅度。

$$a \cos(\Omega_c n - \Omega_s n) + (1-a) \cos(\Omega_c n + \Omega_s n) \quad (1)$$

有频率误差 $\Delta \Omega$ 和相位误差 ϕ 时解调后的 Q 路信号为:

$$a \sin(\Omega_s n + \Delta \Omega n + \phi) - (1-a) \sin(\Omega_s n - \Delta \Omega n - \phi) \quad (2)$$

当没有频率和相位误差, 或者相位误差为 $k\pi$ 时, 得到

$$a \sin(\Omega_s n) - (1-a) \sin(\Omega_s n) = (2a-1) \sin(\Omega_s n) \quad (3)$$

也就是说在滚降区域内, 且其位置以导频为轴对称的两个频率将部分抵消。频率越接近于导频, a 越接近于 0.5, 抵消得越彻底。下面以美国 VSB 标准为例进行分析, 它的带宽为 6MHz、滚降系数为 0.115。图 1 给出 Q 路信号对 1Hz、10kHz、40kHz 数据频谱的响应与相位误差之间的关系曲线, 可见频率越低、相位误差越靠近 0 度或 180 度, 数据衰减越大, Q

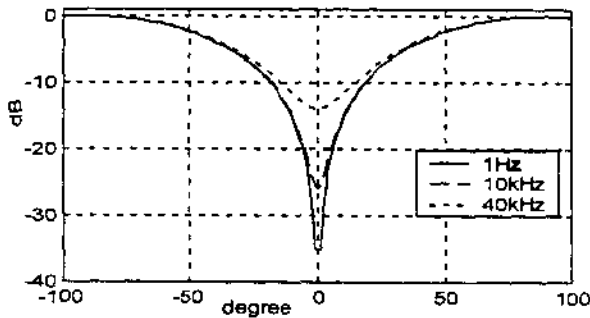


图 1: 无多径时频率响应与相位误差关系曲线

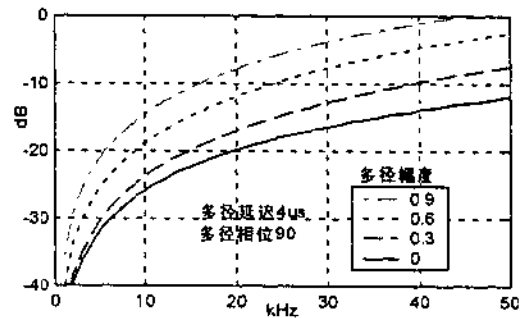


图 3: 频率响应与多径幅度关系曲线

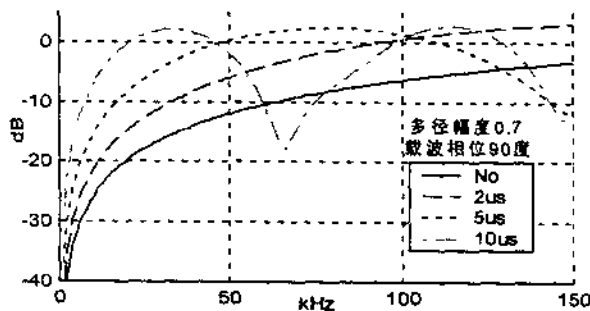


图 2: 频率响应与多径延迟时间关系曲线

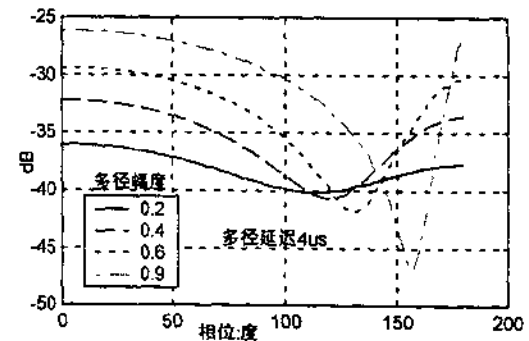


图 4: 2kHz 响应与主副径相位差关系曲线

路信号的信噪比得到提高, 有助于环路的锁定。图 2 中的实线给出 Q 路信号对滚降区域内

的数据频谱的响应曲线, 由于载波恢复环路带宽仅为 2kHz, 从图可知 Q 路信号对 2kHz 附近的信号有很好的衰减效果。

当存在多径时带内将不再平坦, 以导频为轴对称的两个频率的幅度差距拉大, 导致抵消效果下降, (4) 式给出存在一个多径时的 Q 路信号, 其中 b 为多径幅度、 f 为采样频率。

$$b\{a \sin(\Omega_s n + \theta_1 + \Delta\Omega n + \phi) - (1-a) \sin(\Omega_s n - \theta_2 - \Delta\Omega n - \phi)\} + a \sin(\Omega_s n + \Delta\Omega n + \phi) - (1-a) \sin(\Omega_s n - \Delta\Omega n - \phi)$$

$$\theta_1 = (\Omega_i - \Omega_s) f \Delta T \quad , \quad \theta_2 = (\Omega_i + \Omega_s) f \Delta T \quad (4)$$

根据 (4) 式, 图 2 给出了多径幅度为 0.7, 主副径导频存在 90 度相位差, 多径延迟时间分别为 2us、5us、10us 时的频率响应情况, 延迟越长抵消效果越差。图 3 给出了多径延迟时间为 4us, 主副径导频存在 90 度相位差, 多径幅度分别为 0、0.3、0.6、0.9 时的频率响应, 幅度越大抵消效果越差。图 4 给出了多径延迟时间为 4us, 幅度分别为 0.2、0.4、0.6、0.9 时, 对 2kHz 的响应与主副径导频相位差之间的关系曲线。随着主副径相位误差的加大, 响应逐渐减小到谷点后又逐渐加大, 而主副径的合成载波的幅度是一直在减小的, 所以主副径的导频相位差为 180 度时是最为恶劣的情况。

3. 载波恢复算法

一般的 VSB 接收机^[7, 9, 10]都是采用 Citta^[5]提出的锁频锁相环 (FPLL) 来扩展环路捕捉范围, 在导频因为多径而被严重衰减时, AFC 滤波器出来的导频信号被数据和噪声干扰所淹没, 导致锁频失败; 即使在锁定之后, 限幅器也无法维持在常电平, 这就导致了环路相位噪声的加大。

本文用一种新型的频率扫描方式来扩展捕捉范围, 其思想是先让数字控制振荡器 (DCO) 工作在一个频偏上, 如果在给定的等待时间内不能锁住, 则换一个频偏再试 (对每个扫描频偏都是先试正频偏, 后试负频偏), 直到锁住为止。当载波被严重衰减时, 由于鉴相增益减小, 锁相环的捕捉带宽变窄, 从而锁定时间变长, 同时要求扫频频偏点很密, 导致捕捉速度下降。这里采用了不等距和偏移扫频方式, 使锁相环能够快速锁定。

以美国 ATSC 标准的 8VSB 为例进行说明, 设控制数字振荡器的控制信号的高 8 位, 其中最高位为符号位, 则其 LSB 对应为 1.31kHz。频率扫描电路先依次输出: 0, 8, 16, 24, 32, 40, 56, 72, 这些频点称为基本频点, 从 0 到 40 相当于 52.5kHz 的范围, 大多数调谐器的频差都会在这个范围内, 所以扫的密 (一次跳跃为 8, 对应频率为 10.5kHz), 40 以后就扫的稀一些, 这样就照顾了频率误差小而概率大的情况。扫完一遍作为一小轮, 接着的各小轮在基本频点的基础上依次加偏移量: 0, 4, 2, 6, 1, 5, 3, 7, 扫稀的频点时其偏移量加倍。这样 8 个小轮作为一个大轮, 此时 40 及以下的都已扫到, 但 40 以上还有一半没有扫到。在第二个大轮, 即奇数个大轮 (设置有一个指示奇偶的标志), 40 及以下就会重复, 而对于 40 以上在原来偏移的基础上再偏移 1, 第二个大轮扫完之后, 将覆盖 0 到 87, 即 0 到 114kHz。这样扫频的总输出如图 5 所示, 在载波没有被严重衰减时 (绝大部分的情况下可以满足) 环路都可以在第一小轮的前几个扫频点内锁定, 载波恢复有很快的速度。

例子中的扫频最小间距为 1.31kHz, 对锁相环捕捉范围的要求降低到 $1.31\text{kHz}/2=655\text{Hz}$, Q 路信号又具有第 2 节中所说的优良特性, 所以只要用普通的锁相环和精心设计的锁定指示, 就可以有良好的抗多径和噪声能力, 且不存在 180 度的相位模糊。

图 6 给出了在仿真时, 载波恢复过程中 Q 路信号 (经过低通滤波) 的一小段, 显然于

扰主要发生在相位误差为 90 度和 270 的附近,而在过零点时基本没有什么干扰,这与第 2 节中的分析完全符合。

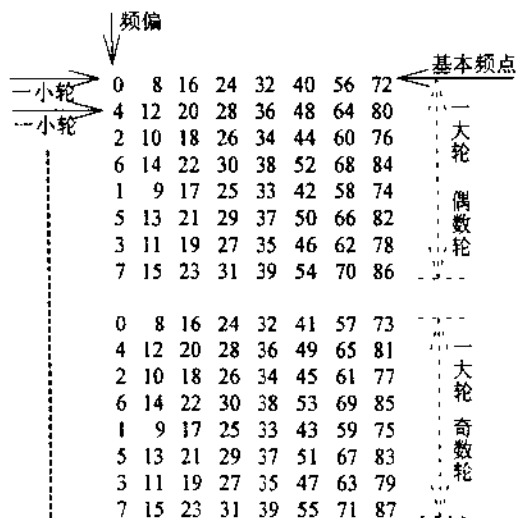


图 5: 扫频频点输出

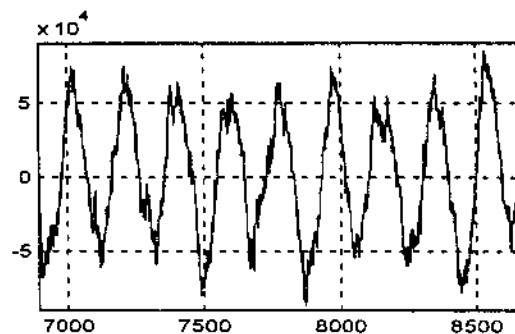


图 6: Q 路信号的部分细节

4. 结论

仿真表明本算法可以对付载波幅度被衰减到只有 0.05 的恶劣多径情况。实际设备测试表明当多径幅度小于 0.7dB 时,可以在所有的主副径相位差情况下完成载波恢复;对于幅度为 1 的多径(延迟时间 4us),主副径相位差在-172~+172 度内(即 95.5%)的范围内都可以完成载波恢复,可以说本文的算法能够对付 0dB 的多径。实际设备测试表明在有多径时,即使噪声功率比信号高达 10dB,载波恢复仍能正常工作。本文的算法还具有相位抖动小、抗噪声能力强、频率捕捉范围宽的优点。

参考文献

1. TSC, "ATSC Digital Television Standard", ATSC Doc. A/53, September 1995.
2. ATSC, "Guide to the use of the ATSC digital television standard", ATSC Doc. A/54, September 1995
3. Yiyun Wu, "Performance Comparison of ATSC 8-VSB and DVB-T COFDM Transmission System for Digital Television Terrestrial Broadcasting", IEEE trans. on Consumer Electronics, Vol.45, No.3, Aug.1999, pp.916-924
4. Ji-sung Oh, Yong-duk Chang, Hyun-soo Shin, etc., "A Design of VSB Receiver IC for Digital Television", IEEE Trans. on Consumer Electronics, Vol.45, No.3, Aug.1999, pp943-949
5. Richard Citta, "Frequency and Phase Lock Loop", IEEE Trans. on Consumer Electronics Vol.23, No.3, Aug.1977, pp358-365
6. Zhaoyang Zhang, Yanyan Cui, Peiliang Qiu, "A Novel All Digital VSB Carrier Recovery Loop for HDTV Terrestrial Transmission", IEEE Trans. on Consumer Electronics, Vol.46, No.2, May 2000, pp265-269
7. V. Mycnyek, J. G. Kin, etc. "ATSC VSB IF/Demodulation IC Development", IEEE Trans. on Consumer Electronics, Vol.44, No.3
8. Aug. 1998, pp803-810 Gary Sgrignoli, "Preliminary DTV Field Test Results and Their Effects on VSB Receiver Design", IEEE Trans. on Consumer Electronics, Vol.45, No.3, August 1999, pp894-915
9. Gary Sgrignoli, Wayne Bretl, and Richard Citta, "VSB Modulation Used for Terrestrial and cable Broadcasts", IEEE Trans. on Consumer Electronics, Vol.41, No.3, Aug. 1995, pp367-382
10. Wayue Bretl, Gary Sgrignoli, and Paul Snopko, "VSB Modem Subsystem Design for Grand Alliance Digital Television Receivers", IEEE Trans. on Consumer Electronics. Vol.41, No.3, Aug.1995, pp773-786

1.5 伏 10 比特 CMOS 逐次比较 ADC 的设计

凌俊 王正宏

(复旦大学专用集成电路与系统国家重点实验室, 上海 200433)

摘要: 低压低功耗的 ADC 是便携数模混合设备中的一个主要组成部分。本文介绍了一个 1.5V 电源, 10-bit 精度, 1V 动态范围的逐次比较 ADC。

关键词: 逐次比较 ADC 低电压低功耗

1. 引言

为了适应无线通信手机等便携设备的需要, 应用于 1.5-3 伏电源的低压低功耗电路的研究已成为当前的研究热点之一。对于数字电路降低电源电压是减少电路功耗的有效途径, 也是减小器件尺寸时保证可靠性的重要因素, 目前已有成熟的工艺设计。然而对于模拟电路, 由于常规 CMOS 工艺晶体管的阈值电压 $V_{th,p}$ 通常在 0.7-0.9V, 电源电压的降低将直接减小电路的动态范围, 从而影响电路的信噪比性能。解决问题的途径之一是采用低阈值电压的工艺, 但这样将增加生产成本, 并且不能和常规的数字电路实现工艺的兼容。另一个途径则是设计新的电路结构, 使在低压电源的情况下仍能实现较大的动态工作范围。A/D 转换器是数模混合系统中不可缺少的组成部分。逐次比较的 ADC 则是实现中等转换速率的常用形式。本文将在常规 $1.2\mu\text{m}$ CMOS 工艺条件下, 设计一些新的电路结构, 实现了 1.5 伏电源, 动态范围为 1 伏的 10bit 逐次比较 ADC。文章的第二部分首先介绍了逐次比较 ADC 的原理结构, 然后分别介绍了关键电路 DAC 和比较器 Comp。最后在第三部分给出了 10bit ADC 的数模混合仿真的结果。

2. 低功耗逐次比较 ADC 的设计

图(1)为逐次比较 ADC 的原理结构。移位寄存器 SR 的“1”状态由时钟控制逐次从最高位 n_{N-1} 向右移动至最低位 n_0 , 它的“1”状态将使状态寄存器 SAR 的对应位 D_{N-i} , $i=1, 2, \dots, N$ 设置成“1”。而 SAR 直接控制 N -bit 的 DAC 把相应的电压 V_{out} 输入比较器 Comp 和输入电压 V_{in} 进行比较, 若 $V_{out} > V_{in}$ 则 Comp 输出高电平, 并将 SAR 的 D_{N-i} 位复原成“0”状态; 若 $V_{out} < V_{in}$ 则 Comp 输出低电平, 并使 SAR 的 D_{N-i} 位保持“1”状态, 这样逐次比较至最小位 $n_0(D_0)$, 就完成一次 N -bit 的转换。从上述的转换过程可以看到决定转换器性能的主要单元是 N -bit 的 DAC 和比较器 Comp。

2.1 DAC 的设计:

DAC 的电路结构通常有梯形电阻网络, 电流源网络和电容梯形网络等多种形式^[1]。低电压应用时, 为了避免低压运放设计的困难以及满足低功耗的要求, 我们采用了电容网络的结构。10-bit 的电容网络精度在一般工艺条件下通过适当考虑电容的结构是可以实现的^[1]。但为了减小总体电容的面积, 我们选择了图(2)的电路结构。它将电容网络分成 LSB 阵列和 MSB 阵列二部分, 它们的位数均为 $N/2$, 而后由电容 C_p 进行耦合, 倘若 C_p 的值适当设计, 即使它和 LSB 阵列的电容总和 C_{LS} 串联后的电容值和

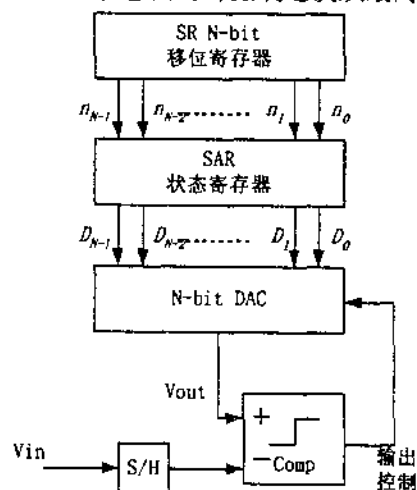


图 1. 逐次比较 ADC 结构图

电容 C 相等, 即

$$\frac{C_p C_{LS}}{C_p + C_{LS}} = C \quad (1)$$

$$C_{LS} = \left(1 + \sum_{i=0}^{N/2-1} 2^i \right) C = 2^{\frac{N}{2}} \cdot C \quad (2)$$

将(2)代入(1)则

$$C_p = \frac{C_{LS} \cdot C}{C_{LS} - C} = \left(\frac{2^{\frac{N}{2}}}{2^{\frac{N}{2}} - 1} \right) C \quad (3)$$

若 $N=10$, 则 $C_p=32/31C=1.032258C$ 。从图(2)可以看到这样设计的 C_p 将使 MSB 阵列组成一个 $N/2$ 位的 DAC。而 LSB 阵列也可以形成一个 $N/2$ 位的转换, 然后经 C_p 和 MSB 阵列的总电容 C_{MS} 进行分压输出, 即

$$V_{out} = \frac{C_p}{C_p + C_{MS}} V_A \quad (4)$$

而

$$C_{MS} = C_{LS} - C = \left(2^{\frac{N}{2}} - 1 \right) C \quad (5)$$

当 D_i 位, $i=0,1,\dots,(N/2-1)$, 为“1”状态时,

$$V_A = \frac{2^i C}{C_{LS} + \frac{C_p C_{MS}}{C_p + C_{MS}}} \cdot V_{ref} \quad (6)$$

$$V_{out} = \frac{C_p}{C_p + C_{MS}} \cdot V_A \quad (7)$$

由(6)和(7)可得

$$V_{out} = 2^{(i-N)} \cdot V_{ref}, \quad i = 0, 1, \dots, \left(\frac{N}{2} - 1 \right) \quad (8)$$

这样的网络结构, 它的电容总和仅为 $C_S = C_{MS} + C_{LS} + C_p \approx 2^{\left(\frac{N}{2}+1\right)} \cdot C$ 。若网络中最小电容 $C=0.1\text{pf}$, 则 10-bit DAC 的电容网络的总电容量 C_S 仅为 6.4pf。倘若参考电压 $V_{ref}=1\text{V}$, 则 10-bit DAC 的最小单位电压将小于 1mV, 也就是要求比较器 Comp 具有小于 1mV 的翻转

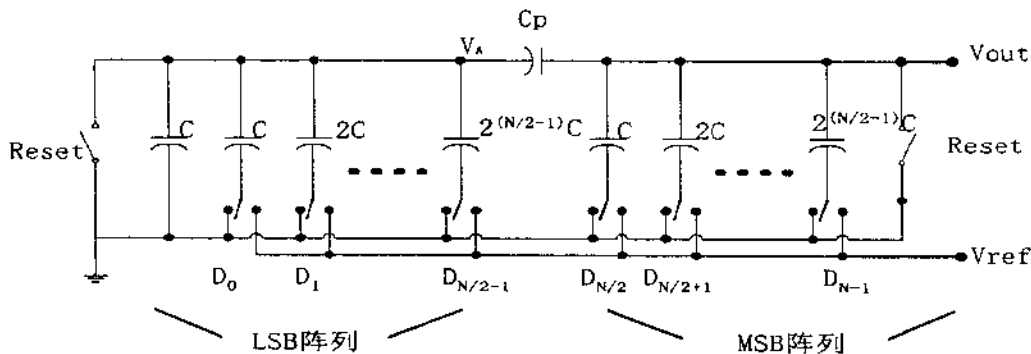


图 2. 电容网络结构图

灵敏度。为了使开关电容的高电位传送获得高的精度, 开关电路可采用 PMOS 和 NMOS 并联的传输门结构^[1]。

2.2 比较器 Comp 的设计

常用的采样正反馈的比较器电路^[1]为图(3), 当 $V_D > V_{th,p} + 2V_{ds}$ 则可正常工作。若 $V_{th,p} = 0.7-0.9V$, $V_{ds} < 0.3V$, 则电路可以在 1.5V 的电源电压下工作, 由于正反馈的作用, 电路的比较灵敏度 $\Delta V_{in} = (V_{in}^+ - V_{in}^-)$ 可以达到 1mV 左右。但 V_{in}^+ 和 V_{in}^- 都需要大于输入晶体管 M_1 和 M_2 的阈值电压。因此图(3)的电路不能直接和图(2)DAC 网络的输出电压相匹配。DAC 网络的输出电压 V_{out} 和输入电压 V_{in} 是在 0-1V 之间变化的, 因此需要设计一个缓冲放大 Bamp, 它的输入共模电压 V_{incom} 应大于 1V, 输出的共模电压 V_{outcom} 应大于 0.8V, 差模电压增益有

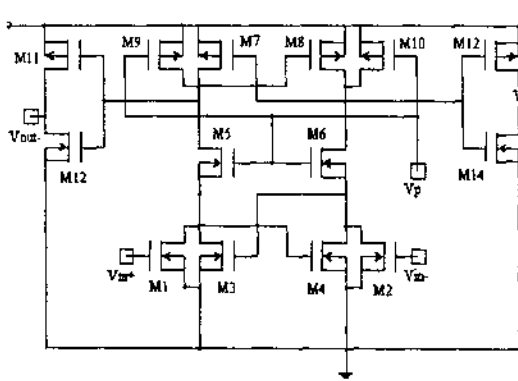


图 3. 比较器电原理图

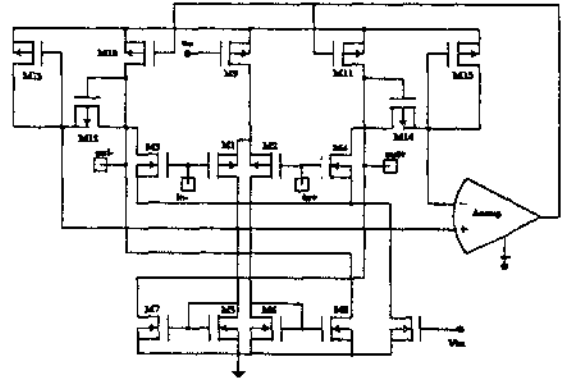
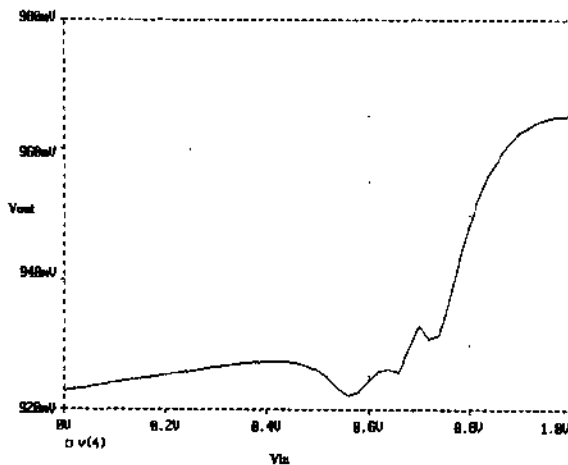
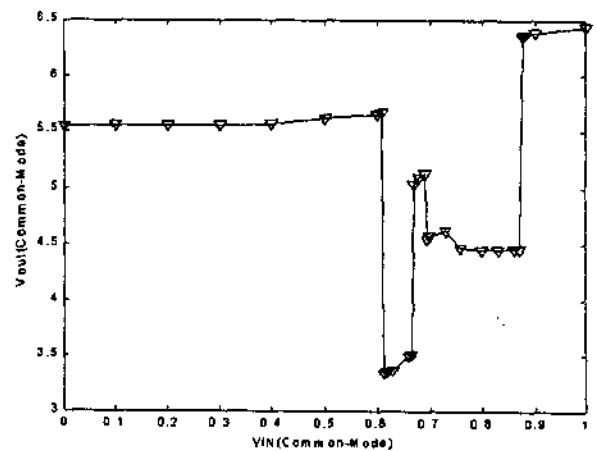


图 4. 缓冲放大器电原理图

几倍即可。图(4)为所设计的 Bamp 电路。为了使输入的共模电压能在满足 0-1V 的工作范围要求, 该电路采用了 PMOS 和 NMOS 并联的差分放大。M10 和 M11 为它们的公共有源负载, 当信号在 0-0.7 伏之间时, 主要由 PMOS 差分对 M_1 和 M_2 工作, 这时 NMOS 差分对 M_3 和 M_4 处于截止状态; 当信号在 0.7-1V 之间时则转换为 NMOS 差分对工作。为了保持输出共模电压保持在 0.8-0.9V 之间, 可以利用共模负反馈放大器 Acom 来实现, 这里的 $M_{12} \sim M_{15}$ 仅起分压的作用, 使它能和共模参考电压 $V_{com}(0.41V)$ 相匹配。Acom 可采用通常的双差分电路^[2]。图(5)为它的共模输出特性和差模增益特性。



(a) V_{in} 共模电压 vs. 输出共模电压



(b) V_{in} 共模电压 vs. 放大器增益

图 5. 缓冲放大器的共模输出特性及差模增益特性图

3. 模拟与仿真

根据以上的基本电路结构,按 $1.2\mu\text{m}$ COMS 工艺的参数进行了电路设计,晶体管的参数列于表(I)、(II)中。然后按图(1)的结构在混合仿真系统 SABERTM中进行了 10-bit 的 ADC 仿真,整个电路如图(6)所示。在电源电压取 1.5V , $V_{\text{ref}}=1.024\text{V}$,时钟频率为 0.5MHz ,输入电压范围为 $0\sim 1\text{V}$ 时可以获得 10bit 的转换精度。

表一. 比较器晶体管参数表 (L/W $\mu\text{m}/\mu\text{m}$)

M1: 5/10	M2: 5/10	M3: 1.2/7	M4: 1.2/7	M5: 2/10
M6: 2/10	M7: 1.2/7	M8: 1.2/7	M9: 2/6	M10: 2/6
M11: 2/10	M12: 2/10	M13: 2/10	M14: 2/10	

表二. 缓冲放大器晶体管参数表 (L/W $\mu\text{m}/\mu\text{m}$)

M1: 1.2/20	M2: 1.2/20	M3: 1.2/8	M4: 1.2/8	M5: 1.2/5
M6: 1.2/5	M7: 1.2/5	M8: 1.2/5	M9: 2/10	M10: 1.2/5
M11: 1.2/5	M12: 2/3	M13: 2/3	M14: 2/3	M15: 2/3

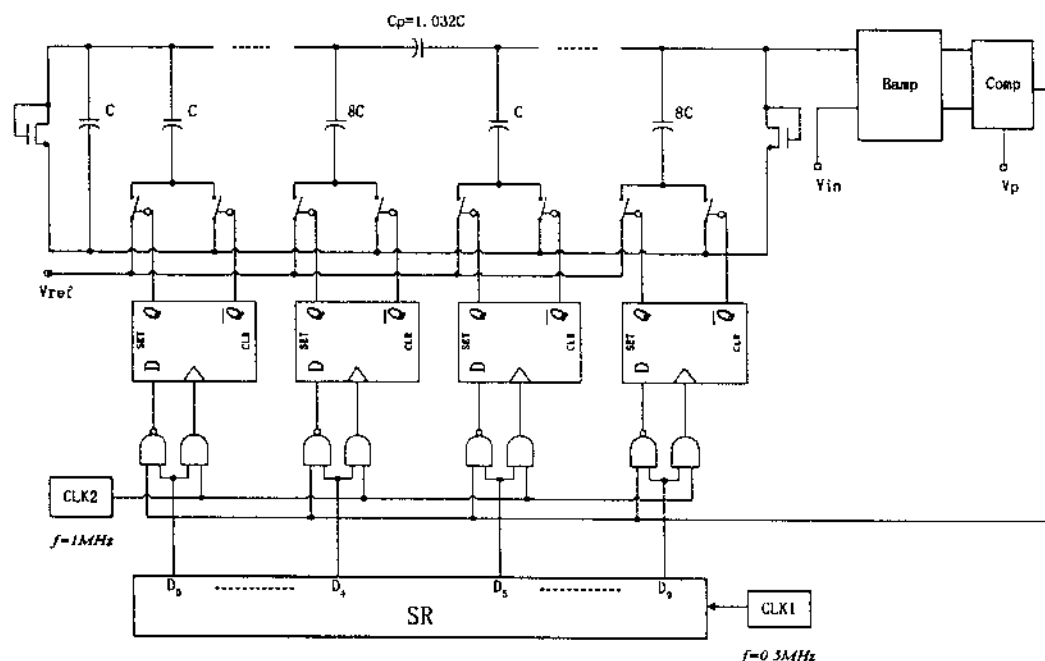


图 6.1.5 10 比特逐次比较 ADC 的结构图

参考文献

1. R. Jacob Baker, Harry W. Li, and David E. Boyce, CMOS Circuit Design, Layout and Simulation, *IEEE Press*, 1998.
2. David A. Johns and Ken Martin, Analog Integrated Circuit Design. John Wiley & Sons, Inc. 1997.

多比特增量-总和调制器中的降噪环路

王正宏 凌璧亭

(复旦大学专用集成电路与系统国家重点实验室, 上海 200433)

提 要: 在单级多比特增量-总和调制器中, 量化器的规模是与其比特数成指数增长的, 当比特数增加时, 量化器会很快变得难以实现。本文提出了一种新结构: 降噪环路(Noise-Reducing Loop), 能够利用较少比特的量化器获得较多比特量化器的效果, 在获得高信噪比的同时, 大大地减小了电路规模。在此基础上应用动态量化(Dynamic Quantization)算法, 可以使调制器在很宽的工作范围内具有较高的性能。

关键词: 增量-总和调制器, 多比特量化器, 动态量化

1. 引言

在各种结构的增量-总和调制器当中, 单级多比特增量-总和调制器具有很多优点: 拓扑结构简单; 在相对低的过采样率下可以获得较高的信噪比; 有利于消除 idling tone; 在开关电容实现中明显降低对运放某些特性如压摆率的要求等等。然而, 由于量化器的规模, 包括面积、功耗, 通常是和其比特数成指数关系, 所以当比特数增加时很快就变得难以实现。目前已有的报道中多比特量化器的比特数一般为 2~4 比特。为了降低实现多比特量化器所付出的代价, 人们已经提出了如两步量化[1]等方案, 但改进仍然有限。如两步量化仍然需要两个 M 比特的量化器来实现 2M 比特的量化效果, 同时还需要额外的数模转换器[1]。

本文提出了一种新结构 Noise-Reducing Loop (NRL), 并结合动态量化 (DQ) 的概念, 在附加很少的硬件条件下, 用单个较少比特的量化器获得较多比特量化器的量化效果, 大大地提高了调制器的信噪比。本文的第二部分将对多比特量化器做简要的分析和说明, 给出必要的概念以利于进一步的陈述; 第三部分详细介绍了降噪环路 NRL 的结构并进行了定量分析; 第四部分引入动态量化概念, 给出了具体算法和性能估计; 数值模拟结果将在第五部分给出; 第六部分对本文的主要思想进行了总结。

2. 多比特量化器

2.1 多比特量化器的分析

描述一个均匀量化的量化器一般需要两个参数: 量化间隔和量化阶数。图 1 给出了一个 2 比特均匀量化的量化器, 量化间隔为 Δ , 量化阶数为 4。在不过载的条件下, 量化噪声由量化间隔 Δ 决定。通常, 人们近似地认为量化噪声为在 $(-\Delta/2, \Delta/2)$ 中均匀分布的白噪声, 这时噪声功率可表示为[2]:

$$e_{rms}^2 = \frac{\Delta^2}{12} \quad (1)$$

当量化间隔 Δ 一定时, 量化器的输入范围由量化阶数 M 决定, $V_{max} = (M-1)\Delta$ 。由此可以看出, 要想降低量化噪声, 必须减小量化间隔 Δ , 但为了保证原有的输入幅度, 付出的代价是更多的量化阶数, 而量化阶数通常正比于实现该量化器所需要的硬件规模。

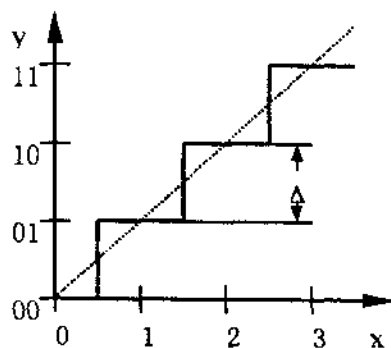


图 1. 2 比特量化器

2.2 多比特量化器的实现

多比特增量一总和调制器中的量化器通常采用 Flash 结构^[2]。若以 3 比特量化器为例, 则量化阶数为 $2^3=8$, 而比较器的个数等于量化阶数, 是与量化器比特数成指数关系的, 因此实际应用增量一总和调制器中的 Flash 量化器一般都少于 5 比特。

另外, Flash 结构的量化器的量化间隔是由参考电压经过电阻分压产生, 所以可以通过改变参考电压方便地调整量化间隔 Δ , 这也是动态量化(DQ)算法实现的物理基础。

3. 降噪环路 (Noise-Reducing Loop)

通过前面的分析可以看到, 虽然减小量化间隔可以减小量化噪声, 但在量化阶数不变的条件下, 输入信号的幅度必须相应减小以避免过载。因此在一般情况下, 要想通过缩小量化间隔来降低量化噪声, 必须增加硬件实现更多的量化阶数来保证输入信号的最大幅度。如前

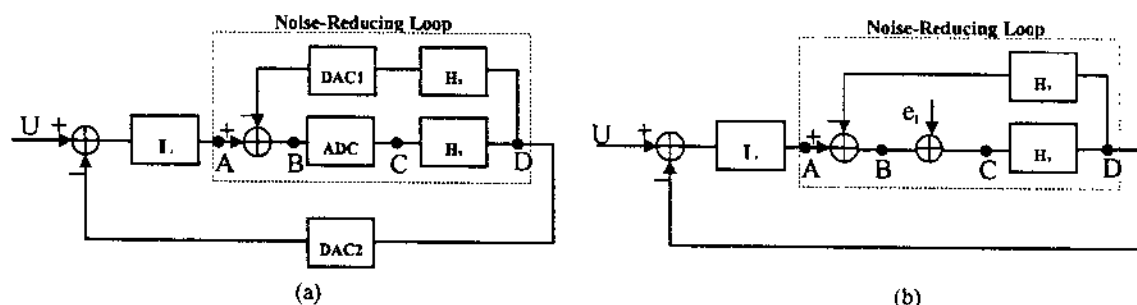


图 2. 降噪环路 NRL (图中虚线框内部分)

a. 结构框图 b. 线性等效模型

所述, 若采用 Flash 结构, 硬件规模将随量化器的比特数成指数增长。

为了解决这个矛盾, 我们提出了降噪环路 NRL, 其基本结构如图 2 所示: 通过减小量化器 (图 2 中的 ADC) 的输入信号幅度, 使在一定的量化阶数下能够使用更小的量化间隔, 从而降低量化噪声。并且在后面的讨论中可以看到, 实现 NRL 所付出的代价仅仅是少量的数字电路和一个要求不高的 DAC (甚至可以省去)。图中 H_1 , H_2 的选择应满足以下两个原则: 1. NRL 的存在应不影响原有系统的基本特性, 包括稳定性、噪声调制特性等等。2. NRL 应使量化器的输入信号幅度明显小于未使用 NRL 时量化器的输入信号幅度。

首先, 为了保证不影响原系统的基本特性, H_1 , H_2 的选取应使 NRL 的传递函数满足

$$H_{DA}(z) = \frac{D(z)}{A(z)} \approx 1, \quad \text{则有} \quad H_2(z) = 1 - \frac{1}{H_1(z)} \quad (2)$$

$$\text{其次, } H_{BA}(z) = \frac{B(z)}{A(z)} = \frac{1}{1 + H_1(z)H_2(z)} = \frac{1}{H_1(z)} \quad (3)$$

A 点信号在进入量化器之前其主要功率应受到衰减, 即由 A 到 B 的传递函数 H_{BA} 应衰减主要功率所在的频段。由图 3 可以得到, A 点信号可以表示为

$$S_A(z) = \frac{L(z)}{1 + L(z)} U(z) - \frac{L(z)}{1 + L(z)} e_n(z) \quad (4)$$

式中 e_n 为将 NRL 视为一个等效的多比特量化器时所引入的量化噪声。在多比特量化的情况下, 前一项的功率往往远大于后一项, 故衰减频段应在信号所在的频段。可以选择低通形式的传递函数

$$H_1 = \left(\frac{1}{1 - z^{-1}} \right)^n \quad \text{以及} \quad H_2 = 1 - (1 - z^{-1})^n \quad (5)$$

使用以上传递函数的 NRL 不仅衰减效果良好, 而且数字实现也简单方便。

根据式(5), 我们可以估计出信噪比的改善。通过简单推导, 由图 3(b)可以得到 e_i 到输出点 D 的传递函数为 $H_{ed}(z) = 1/(1+L(z))$, 这与传统形式的调制器的噪声传递函数相同。因此信噪比的改善为:

$$SNR_{imp}(dB) = 10 \log \left(\frac{P_{econ}}{P_{eNRL}} \right) (dB)$$

式中 P_{econ} 和 P_{eNRL} 分别为传统结构下和使用 NRL 结构的量化噪声功率。若采用均匀分布白噪声假设[2], 量化器的量化阶数相同, 则上式可化为

$$SNR_{imp}(dB) = 10 \log \left(\frac{\Delta_{con}^2 / 12}{\Delta_{NRL}^2 / 12} \right) = 20 \log \left(\frac{\Delta_{con}}{\Delta_{NRL}} \right) = 20 \log \left(\frac{V_{ref_{con}}}{V_{ref_{NRL}}} \right) (dB) \quad (6)$$

由于 V_{ref} 往往正比于最大输入电压 V_{max} , 而对带宽有限的信号而言, 可以近似认为 V_{max} 正比于最大输入功率 P_{max} 。对于单频正弦输入, 经过推导可得

$$SNR_{imp} = n \cdot 20 \log \frac{1}{\left| 2 \sin \frac{\pi f_0}{f_s} \right|} = n \cdot 20 \log \frac{OSR}{\pi} \quad (7)$$

式中 $OSR = f_s/2f_0$ 为过采样率, $n=1, 2, \dots$ 。从式(10)中可以看到, 当 n 取得很大时, 应该可以获得很高的信噪比改善。然而, 由于以上推导都是基于信号功率远大于量化噪声功率的假设的, 因此当 n 增大时, 由于噪声功率在高频端被急剧放大, 因此前面的假设将不再成立, 环路有时会不再稳定。通常 n 只取 1 或者 2。

4. 动态量化 (Dynamic Quantization)

在前一部分的讨论中我们已经看到, 调制器可能会不稳定。事实上, 若想保证稳定性, 必须有 $V_{ref} \geq A\pi OSR$ 。因此若采用固定的 V_{ref} , 则必须保证在极端工作条件下调制器仍能正常工作, 而这往往是一种很大的浪费, 因为在大多数情况下并不需要这么大的 V_{ref} 来保证稳定。针对这个问题, 我们引入了动态量化的概念, 根据已有的量化值对下一时刻可能的最大幅度进行预测, 自适应地调节量化器的量化间隔, 保证了系统的稳定性, 同时获得最优的信噪比。由于增量—总和调制器的过采样特性, 我们感兴趣的信号被限制在较窄的频带内, 因此其相邻时刻间的变化不大, 利用前一时刻的信号可以较好地预测下一时刻的值。基于这个思想, 我们给出了如下算法:

设 $V_{ref}(n)$ 和 $Q(n)$ 分别为 n 时刻的参考电压和量化器输出, 则预测算法为:

若 $Q(n) < Q_L$, 则 $V_{ref}(n+1) = a \cdot V_{ref}(n)$,
 $V_{ref}(n+1) > V_{min}$
 若 $Q_L \leq Q(n) < Q_H$, 则 $V_{ref}(n+1) = V_{ref}(n)$,
 若 $Q(n) \geq Q_H$, 则 $V_{ref}(n+1) = b \cdot V_{ref}(n)$,
 $V_{ref}(n+1) < V_{max}$

式中, $0 \leq Q_L \leq Q_H \leq M-1$, $0 < a < 1$, $b > 1$ 。通常为了数字实现方便, 取 $a=0.5$, $b=2$ 。不难看出, 整个算法所需要存储的量只有 $V_{ref}(n)$ 。

图 3 给出了实现 V_{ref} 调节的电路实例, 包括一个简单的电阻分压网络, 一个驱动器和一些开关, 以及相应的控制逻辑。递过前面的分析不难看出, 实现动态量化的 NRL 所需要的硬件也十分经济、简单。

对于以上算法, 若假设: 1. 正常工作时, 算法给出的 $V_{ref}(n)$ 能对输入信号 $V_B(n)$ 较好地跟踪, 即近似的有, $V_{ref} \propto V_B$, 不妨设 $V_{ref} = \eta V_B$; 以及 2. 量化噪声是与输入无关且均

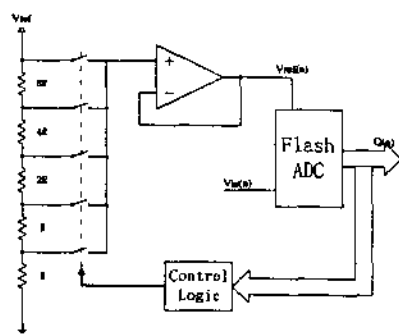


图 3. 动态量化的 Flash 量化器

均匀分布在 $(-\Delta(n)/2, \Delta(n)/2)$ 中的白噪声。则可以得到如下的性能估计：对于正弦输入，信噪比的改善为

$$SNR_{impr}(dB) = 10 \log \left(\frac{2}{\eta^2 \pi^{2n} A^2} OSR^{2n} \right) \quad (8)$$

式中的 η 是与算法相关的量，在模拟中按 $\eta = 1/E[V_B/V_{ref}]$ 估计 (9)

5. 模拟结果

5.1 参考电压固定的 NRL 结构

表 1 列出了不同过采样率下不同结构的 NRL 中量化器参考电压 V_{ref} 的取值和相应的输出信噪比。调制器阶数为 2；量化器为 5level 的 ADC，最大输出为 ± 1 ； H_1 、 H_2 采用式(5)给出的形式， n 分别取 1 和 2；输入信号为峰—峰值 $=\pm 0.821$ 的正弦信号

表 1.

过采样率 OSR		4	8	16	32	64	128
H_1 取 $(1-z^{-1})^{-1}$	SNR(dB)	20.7	37.0	60.4	79.1	101	125
	V_{ref}/V_0	1/2	1/2	1/4	1/8	1/16	1/32
H_1 取 $(1-z^{-1})^{-2}$	SNR(dB)	13.6	42.3	68.2	92.3	115	137
	V_{ref}/V_0	1	1/4	1/16	1/32	1/64	1/128
传统结构 调制器	SNR(dB)	13.6	32.2	46.1	64.7	79.1	91.1
	V_{ref}/V_0	1	1	1	1	1	1

当 $H_1=(1-z^{-1})^{-1}$ 时，过采样率每提高一倍， V_{ref} 就可以降低一倍，这也意味着量化间隔缩小到原来的一半，即等效比特数多了 1 比特，这与(7)一致。当 $H_1=(1-z^{-1})^{-2}$ 时，只有在过采样率不大于 16 时模拟结果与(7)一致。但即便如此，NRL 结构对信噪比的改善也是十分明显的，可以看到，当采用 5level 的量化器， $n=2$ 时，在 16 倍过采样率的条件下就可以获得高达 22dB 的信噪比改善。如果采用传统结构，达到相同的信噪比需使用 65level 量化器，它的硬件规模要远大于实现 NRL 结构所需要付出的代价。

5.2 应用 DQ 算法的 NRL 结构

模拟条件同 1。改变过采样率以及 NRL 中 H_1 、 H_2 的阶数，图 5 给出了数值模拟与理论估计式(8)的比较结果。在 $n=1$ 时，二者吻合得很好， $n=2$ 时有一定偏差，但大致趋势是一致的。模拟结果表明，采用 NRL 结构并结合 DQ 算法，单级多比特增量一总和调制器可以以很小的硬件代价获得很高的信噪比改善。

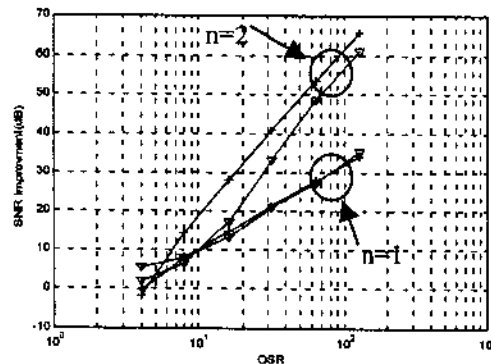


图 5. 信噪比改善与 OSR 的关系曲线。

“+—” 理论值 “—v—” 模拟结果

6. 结论

在前面的几章中我们对降噪环路 NRL 以及动态量化 DQ 算法进行了讨论、分析和模拟验证。可以看到，降噪环路 NRL 改变了以往的多比特量化器的概念，通过改变量化器输入信号特性，大大降低了量化器规模。虽然实现 NRL 也需要增加一些模块，但如前所述，它们都非常简单，易于实现。同时 DQ 算法的采用扩展了 NRL 的工作范围，使调制器能自适应地调节量化器的参考电压，在各种工作条件下都能取得较好的性能。总之，NRL 结构以及 DQ 算法降低

了实现单级多比特增量—总和调制器的硬件要求,提高了它的性能,将有力地推动该领域内工作的进展。

参考文献

1. Saska Lindfors and Kari Halonen. Two-Step Quantization In Multibit $\Delta\Sigma$ -Modulators. *Proc. IEEE ISCAS* 1999.
2. David A. Johns and Ken Martin. Analog Integrated Circuit Design. John Wiley & Sons, Inc. 1997: 487~573
3. Dario Cini, Carlo Samori and Andrea L. Lacaita. Double-Index Averaging: A Novel Technique for Dynamic Element Matching in Σ - Δ A/D Convertors. *IEEE Trans. on CAS-II*, April 1999,46(4): 353~358
4. Akira Yasuda, Hiroshi Tanimoto and Tetsuya Iida. A Third-Order Δ - Σ Modulator Using Second-Order Noise-Shaping Dynamic Element Matching. *IEEE J. Solid-State Circuits*, December 1998,33(12): 1879~1886
5. Steven R. Norsworthy, Richard Schreier and Garbo C. Temes. Delta-Sigma Data Convertors: Theory, Design and Simulation. New York: *IEEE Press*, 1997: 244~281

不连续导电模式 PWM 开关变换器闭环系统的符号分析法

陈艳峰* 丘水生** 张光昭* 伍言真**

(*中山大学电子系, 广州 510275; **华南理工大学电子与通信工程系, 广州, 510640)

摘要: 本文将文献[8]提出的连续导电模式 (CCM) PWM 变换器闭环系统的符号分析法推广于不连续导电模式 (DCM) PWM 变换器闭环系统的稳态分析中, 获得全符号表示的 DCM PWM 变换器闭环系统状态变量的直流解及纹波解。

关键词: 开关变换器 不连续导电模式 闭环系统 符号分析

状态空间平均法^[1]是分析开关功率变换器的一种普遍采用的方法。但其平均模型与开关频率无关, 故有明显的局限性^[2,3]; [2,3]提出的一般化平均法需人为地引入一小参量, 过于繁琐而不易理解。等效小参量法^[4,5]是一种精度较高、分析相对简单、适于强非线性高阶系统的符号分析法。[5-8]分别将其成功用于连续电流模式 (CCM) 和多拓扑模式开环工作的功率变换器、CCM PWM 变换器闭环系统的稳态分析当中, 本文则进一步将其推广至不连续导电模式 (DCM) PWM 开关功率变换器闭环系统的稳态分析, 可获得全符号表示的闭环系统占空比和状态变量的直流解及纹波解析解。

1 DCM 变换器闭环系统时变方程的建立

参见图 1, DCM 工作的 PWM 变换器可用时变状态微分方程 (1) 描述:

$$G_0(p)x + G_1(p) \cdot f^{(1)}(x) + G_2(p) \cdot f^{(2)}(x) = u \quad (1)$$

其中: $p = d/dt$, $G_i(p)$ 为算子 p 的多项式, 它们为同具体电路有关的系数矩阵。 u 为同输入有关的常数向量; x 为整个闭环系统状态变量向量。对于基本的 PWM 变换器, 强非线性

$$\text{函数: } f^{(1)} = \delta^{(1)}(x + e^{(1)}) \quad f^{(2)} = \delta^{(2)}(x + e^{(2)}) \quad (2)$$

式中 $e^{(1)}$ 、 $e^{(2)}$ 为常数向量。开关函数 $\delta^{(1)}(t)$, $\delta^{(2)}(t)$ 定义为:

$$\delta^{(1)}(t) = \begin{cases} 1 & 0 < t \leq d_1(t)T \\ 0 & d_1(t)T < t \leq T \end{cases} \quad \delta^{(2)}(t) = \begin{cases} 0 & 0 < t \leq [1 - d_2(t)]T \\ 1 & [1 - d_2(t)]T < t \leq T \end{cases} \quad (3)$$

d_1 表示主开关导通占空比, d_2 表示电感电流不连续阶段的占空比。

开关晶体管的导通或截止是由反馈补偿网络确定, 因此 d_i 的确定同 CCM PWM 闭环系统的一样的, 即它可示成系统状态变量的线性函数: $d_i(t) = K_0 + K_1 x(d_i T)$ (4)

式中, 系数 K_0, K_1 根据具体电路来确定。 $t_s = d_i T$, 表示开关切换的时刻。稳态周期解 x 可展开为:

$$x = x_0 + \varepsilon x_1 + \varepsilon^2 x_2 + \cdots + \varepsilon^i x_i + \cdots \quad (5)$$

式中: x_0 包含 x 的主振荡分量。小量标记 ε 用于指明 $|x_i| \ll x_0$ 。当需给定具体数值时, 令

$$\varepsilon = 1。同样令 d_1 也展开成: $d_1 = d_{10} + \varepsilon d_{11} + \varepsilon^2 d_{12} + \cdots + \varepsilon^i d_{1i} + \cdots$ (6)$$

$$\text{根据文[8]的分析, 设: } t_{s0} = d_{10}T, t_{s1} = (d_{10} + \varepsilon d_{11})T, t_{s2} = (d_{10} + \varepsilon d_{11} + \varepsilon^2 d_{12})T, \cdots \quad (7)$$

为简化计算, 我们利用函数泰勒级数的一阶近似来迭代求解式(6)中 d_{1i} , 即:

$$d_{10} = K_0 + K_1 \cdot x_n, \quad d_{11} = K_1 \cdot x_1(t_{s0}), d_{12} = K_1 \cdot \left. \frac{\partial x_1}{\partial t} \right|_{t=t_{s0}} d_{11}T + K_1 \cdot x_2(t_{s1}), \cdots \quad (8)$$

假设电感电流分段线性, 其上升和下降阶段的斜率分别为 m_1 、 m_2 , 利用稳态时 $m_1 d_1 T = m_2 d_2 T$, 则可将 d_1 表示成输入电压 E 、占空比 d_1 及状态变量一开关周期内的平均值 $\bar{x}$ 的函数, 即: $d_1 = h_1(E, d_1, \bar{x})$ 。这样将 d_1 也同样展开成主项与小量之和的级数形式:

$$d_1 = d_{10} + \varepsilon d_{11} + \varepsilon^2 d_{12} + \cdots + \varepsilon^i d_{1i} + \cdots \quad (9)$$

将函数 $h_1(E, d_1, \bar{x})$ 用其在 $(d_{10}, \bar{x}_0)$ 处的泰勒级数的线性项来近似, 则有:

$$d_{1i} = h_1(E, d_{10}, \bar{x}_0) + \left(\frac{\partial h_1}{\partial d_1} \right)_{\substack{d_1 = d_{10} + d_{11} + \cdots + d_{1(i-1)} \\ \bar{x} = \bar{x}_0 + \bar{x}_1 + \cdots + \bar{x}_{i-1}}} \cdot d_{1i} + \left(\frac{\partial h_1}{\partial \bar{x}} \right)_{\substack{d_1 = d_{10} + d_{11} + \cdots + d_{1(i-1)} \\ \bar{x} = \bar{x}_0 + \bar{x}_1 + \cdots + \bar{x}_{i-1}}} \cdot \bar{x}_i \quad (i = 1, 2, \cdots) \quad (10)$$

根据前文分析, 可将式(3)定义的离散的开关函数 $\delta^{(k)}(t)$ ($k=1, 3$) 展开为连续函数表

$$\text{示的傅氏级数 (详见文[8]): } \delta^{(k)} = b_0^{(k)} + \sum_{m=1}^{\infty} [b_m^{(k)} \exp(jm\tau) + \bar{b}_m^{(k)} \exp(-jm\tau)] \quad (11)$$

$$\text{式中: } b_0^{(k)} = \frac{1}{T} \int_0^T \delta^{(k)}(t) dt = d(t), b_m^{(k)} = \frac{1}{T} (\alpha_m^{(k)} - j\beta_m^{(k)}), m = 1, 2, \cdots \quad (12)$$

$$\alpha_m^{(k)} = \frac{2}{T} \int_0^T \delta^{(k)}(t) \cdot \cos(m\omega t) dt, \beta_m^{(k)} = \frac{2}{T} \int_0^T \delta^{(k)}(t) \cdot \sin(m\omega t) dt$$

令 $\tau = \omega t$, 其中: $\omega = 2\pi/T$ 。因 $d_{10} < 1$, 故有 $d_m \ll 1$; 同时, 由于采用等效小参量法, 当 m 取值较大时, 则相应的 d_m 的阶数也较高, 于是可利用合理的近似将开关函数表示成如下

$$\text{级数 (见文[8]): } \delta^{(k)} = \delta_0^{(k)} + \varepsilon \delta_1^{(k)} + \varepsilon^2 \delta_2^{(k)} + \cdots \quad (13)$$

$$\begin{aligned} \delta_0^{(k)} &= d_{k0} + b_{10}^{(k)} e^{j\tau} + c.c \\ \delta_1^{(k)} &= d_{k1} + b_{11}^{(k)} e^{j\tau} + b_{20}^{(k)} e^{j2\tau} + b_{30}^{(k)} e^{j3\tau} + c.c \\ \delta_2^{(k)} &= d_{k2} + b_{12}^{(k)} e^{j\tau} + b_{21}^{(k)} e^{j2\tau} + b_{31}^{(k)} e^{j3\tau} + b_{40}^{(k)} e^{j4\tau} + b_{50}^{(k)} e^{j5\tau} + c.c \\ &\cdots \end{aligned} \quad (14)$$

$$\begin{aligned} b_m^{(k)} &= \frac{1}{2} (\alpha_m^{(k)} - j\beta_m^{(k)}) (m = 1, 2, \cdots, i = 0, 1, 2, \cdots) \\ \alpha_{m0}^{(k)} &= \frac{\sin 2m\pi d_{k0}}{m\pi}, \beta_{m0}^{(k)} = \pm \frac{1 - \cos 2m\pi d_{k0}}{m\pi} \\ \alpha_{mi}^{(k)} &\approx 2d_{ki} \cos 2m\pi (d_{k0} + \varepsilon d_{k1} + \cdots + \varepsilon^{i-1} d_{k(i-1)}) \quad (i = 1, 2, \cdots) \\ \beta_{mi}^{(k)} &\approx \pm 2d_{ki} \sin 2m\pi (d_{k0} + \varepsilon d_{k1} + \cdots + \varepsilon^{i-1} d_{k(i-1)}) \quad (i = 1, 2, \cdots) \end{aligned} \quad (15)$$

式(11)~(15)中, $k=1,3$, 下文同。当 $k=3$ 时, 式(15)中 $\beta_{m0}^{(k)}, \beta_m^{(k)}$ 前取“-”号。

2. DCM 下闭环系统时变方程的求解

根据等效小参量分析法, 将稳态周期解 x 和非线性函数 $f^{(k)} (k=1,2,3,\dots)$ 展开为如下级

$$\text{数形式}^{[7]}: \quad x = x_0 + \sum_{i=1}^{\infty} \varepsilon^i x_i, \quad f^{(k)} = f_0^{(k)} + \sum_{i=1}^{\infty} \varepsilon^i f_i^{(k)} \quad (16)$$

式中: i 为近似阶数; ε 的含义见前文说明; x_0 和 $f_0^{(k)}$ 分别为 x 和 $f^{(k)}$ 的主分量, x_i 和 $f_i^{(k)}$ 分别为 x 和 $f^{(k)}$ 的第 i 阶分量。 x_0 和 x_i 可用傅氏级数表示(见文[8])。将 $f_i^{(k)}$ 分解成主项与余项之和: $f_i^{(k)} = f_{im}^{(k)} + \varepsilon R_{i+1}^{(k)} (i=0,1,2,\dots)$, 其中主项 $f_{im}^{(k)}$ 由 $f_i^{(k)}$ 中与 x_i 具有相同频率集的项组成, 其定义及其频率集的确定方法同开环时一样。根据文献[7]多拓扑开关变换器的等效小参量求解法, 可得求解(1)式稳态周期解的主振荡分量及其各阶谐波分量的迭代方程组如式(17)。利用谐波平衡法逐次求解式(17), 可求得系统状态变量 x 的主振荡分量及其各阶谐波分量符号解析解。其详细过程可参见文献[8]。

$$\begin{cases} G_0(p)x_0 + G_1(p)f_{0m}^{(1)} + G_3(p)f_{0m}^{(3)} = u & (17a) \\ G_0(p)x_1 + G_1(p)f_{1m}^{(1)} + G_3(p)f_{1m}^{(3)} = -[G_1(p)R_1^{(1)} + G_3(p)R_1^{(3)}] & (17b) \\ G_0(p)x_2 + G_1(p)f_{2m}^{(1)} + G_3(p)f_{2m}^{(3)} = -[G_1(p)R_2^{(1)} + G_3(p)R_2^{(3)}] & (17c) \end{cases}$$

.....

3. 求解实例

图1是一稳态时工作于电感电流不连续模式下的 Boost 调节器。其电路参数为:

主电路:

$E=16V$, $L=208\mu H$,

$C=222\mu F$, $R=12.5\Omega$;

控制电路: $V_R=2.5V$, $R_1=18k\Omega$, $R_2=2k\Omega$, $R_3=0.5k\Omega$, $R_4=500k\Omega$, $C_f=2\mu F$, 锯齿波函数幅值 $V_p=7.5V$, 其频率 $f_r=2.5kHz$ ($T=1/f_r$)。描述系统的状态微分方程如(1)。

利用等效小参量法可得主电路状态变量包含直流分量及前三次谐波的稳态周期解为:

$$\begin{aligned} i_L &= 3.2793 - 2.2452\cos\tau + 3.4186\sin\tau - 0.6579\cos2\tau - 0.2409\sin2\tau \\ &\quad - 0.0078\cos3\tau - 0.3045\sin3\tau \\ v_o &= 25.0182 - 0.3962\cos\tau - 1.0736\sin\tau + 0.2067\cos2\tau + 0.0931\sin2\tau \\ &\quad - 0.0318\cos3\tau + 0.0835\sin3\tau \end{aligned} \quad (18)$$

占空比: $d_1=0.2819, d_2=0.2438$ 。用 Pspice5 对图1仿真可得主电路电感电流及输出电压的直流分量为: $I_{*}=3.1510(A)$, $V_{*}=24.9390(V)$, 同本文符号仿真结果一致。计算稳态一周期内主电路状态变量前三次谐波(虚线)同 Pspice5 仿真结果(实线)比较如图2(a)(b)。

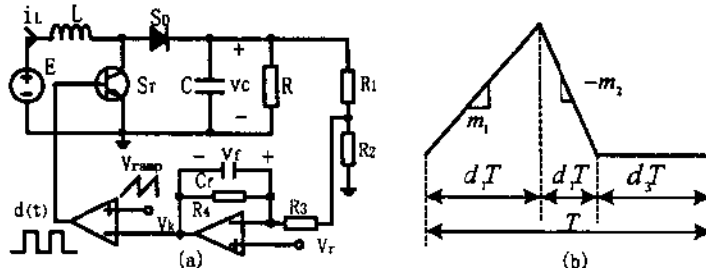


图1 (a) PWM Boost调节器 (b) DCM工作时电感电流波形
Fig.1 DCM Boost regulator and the inductor current waveform

由纹波比较及直流分量比较可见本文方法所得的结果同 Pspice5 仿真的结果也是一致的。

4. 结论

本文将文献[8]提出的连续导电模式 PWM 变换器闭环系统的符号分析法推广于不连续导电模式 (DCM) PWM 变换器闭环系统的稳态分析中, 获得 DCM 工作的 PWM 变换器闭环系统状态变量的稳态周期解。仿真实例表明, 本文方法同 Pspice5 仿真结果一致, 具有较高的准确性。

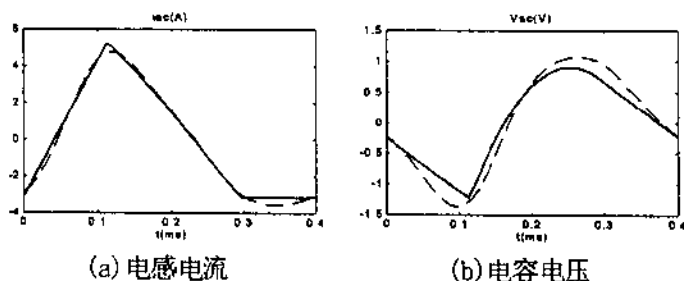


图2 纹波比较: 符号仿真 (虚线) 与 Pspice 仿真 (实线)

Fig. 2 Ripple comparison between symbolic and Pspice simulation

参考文献

1. R.D.Middlebrook and S.Cuk. A general unified approach to modelling switching-converters power stages. IEEE PESC Rec.1976:18-34
2. P.T.Krein et al. On the use of average for the analysis of power electronics systems. IEEE Trans. on PE Vol.5(2),1990:182-190
3. B.Lehman et al. Switching frequency dependent averaged models for PWM DC-DC converters. IEEE Trans. on PE Vol.11(1),1996:89-98
4. Qiu.S.S,Filanovsky I M. Calculation of steady-state oscillations in nonlinear circuits. Int.J.Electronics. 1989,67(3):403-414
5. 丘水生.开关功率变换器符号分析方法原理.电子学报, 1997, 25 (1): 5-10
6. S.S.Qiu(丘水生),I.M. Filanovsky and B.T.Lin. A new method of analysis for PWM switching power converters. Int.J.of Electronics, 1999,86(11):1395-1410
7. 林波涛, 丘水生. PWM 开关变换器的符号分析. 电子学报,24(9), 1996: 83-87
8. 陈艳峰, 丘水生. 用符号法分析 PWM 开关功率变换器闭环系统的稳态. 电子学报, 2000, 28(7):130-134