



21世纪全国本科院校电气信息类**创新型**应用人才培养规划教材

EDA技术及数字系统的应用

包明 曹阳 主编

结合作者多年一线教学经验
突出EDA技术的特点和优势
坚持面向实际开发应用原则



北京大学出版社
PEKING UNIVERSITY PRESS



21 世纪全国本科院校电气信息类创新型应用人才培养规划教材

EDA 技术及数字系统的应用

包 明 曹 阳 主 编

胡顺仁 全晓莉 佘 丽 副主编



北京大学出版社
PEKING UNIVERSITY PRESS

内 容 简 介

本书结合 EDA 技术和可编程逻辑器件的最新发展,全面介绍了 EDA 技术的特征、IP 核与 SOC 设计的知识、Altera 公司的 FPGA 器件特点和配置方式、FPGA 开发工具软件 Quartus II 和常用 IP 模块的使用。书中还系统地介绍三种硬件描述语言,即 AHDL、VHDL 和 Verilog HDL 的基本语法、常用语句和应用例子,以大量的设计实例说明数字系统的硬件设计方法。特别是最后一章 FPGA 综合设计实践,给出了基于 FPGA 数字系统设计的应用实例和功能模块(VGA、PS/2、UART、单总线(1-Wire)、SPI、I²C 等),为课程设计和毕业设计及电子产品开发提供帮助。

本书内容全面,实例丰富,由浅入深,可作为高等院校电气信息类专业课程的教材,也可供从事硬件设计和 IC 设计的工程师学习使用。

图书在版编目(CIP)数据

EDA 技术及数字系统的应用/包明,曹阳主编. —北京:北京大学出版社,2014.2

(21 世纪全国本科院校电气信息类创新型应用人才培养规划教材)

ISBN 978-7-301-23877-6

I. ①E… II. ①包…②曹… III. ①电子电路—电路设计—计算机辅助设计—高等学校—教材②数字系统—系统设计—高等学校—教材 IV. ①TN702②TP271

中国版本图书馆 CIP 数据核字(2014)第 020547 号

书 名: EDA 技术及数字系统的应用

著作责任者: 包 明 曹 阳 主编

策 划 编 辑: 郑 双

责 任 编 辑: 郑 双

标 准 书 号: ISBN 978-7-301-23877-6/TN · 0110

出 版 发 行: 北京大学出版社

地 址: 北京市海淀区成府路 205 号 100871

网 址: <http://www.pup.cn> 新浪官方微博: @北京大学出版社

电 子 信 箱: pup_6@163.com

电 话: 邮购部 62752015 发行部 62750672 编辑部 62750667 出版部 62754962

印 刷 者: 北京飞达印刷有限责任公司

经 销 者: 新华书店

787 毫米×1092 毫米 16 开本 27 印张 636 千字

2014 年 2 月第 1 版 2014 年 2 月第 1 次印刷

定 价: 55.00 元

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有,侵权必究

举报电话: 010-62752024 电子信箱: fd@pup.pku.edu.cn

前 言

随着大规模和超大规模可编程器件在 EDA 技术支持下的广泛应用,现代电子设计技术已进入一个全新的阶段,从设计思想、设计工具到实现方式都发生了诸多变化。

EDA 技术是现代电子工程领域的一门新技术,提供了基于计算机和信息技术的电路系统设计方法。它是从计算机辅助设计(CAD)、计算机辅助制造(CAM)、计算机辅助测试(CAT)和计算机辅助工程(CAE)等技术发展而来的。设计者只需对系统功能进行描述,在 EDA 工具的帮助下完成系统设计。EDA 技术使电子产品的设计和开发周期缩短,降低了成本,提高了系统的可靠性。

计算机技术和微电子工艺的发展,使 EDA 技术在数字系统设计中起到越来越重要的作用,新的设计工具和方法不断推出,高速发展的可编程器件又为 EDA 技术的不断进步奠定了坚实的物理基础。因为大规模可编程逻辑器件具有微处理器和单片机的特点,尤其随着半导体制造工艺的进步,集成度不断提高,与微处理器、DSP、A/D、D/A、RAM 和 ROM 等独立器件之间的物理与功能界限正日趋模糊,嵌入式系统和片上系统(SOC)得以实现。以大规模可编程集成电路为物质基础的 EDA 技术打破了软硬件之间的设计界限,使硬件系统软件化,这已成为现代电子设计技术的发展趋势。

为了适应 EDA 技术的发展和 EDA 技术的教学要求,突出 EDA 技术的实用性,以及面向工程实际的特点,应该注重学生的设计能力和创新能力的培养,以及与工程实际相结合的动手能力的培养。因此本书不仅介绍 Altera 公司的可编程逻辑器件、Quartus II 开发工具,以及硬件描述语言(AHDL、VHDL 和 Verilog HDL)的基础知识和一般的设计应用,还介绍数字系统的设计方法和 FPGA 综合性的应用实例,引导学生完成与传统电子设计(如单片机)不同的设计内容,突出数字系统的硬件设计方法,从而加深系统中各模块和输入/输出接口信号(协议)的理解。通过这些应用实例,让学生体会到 EDA 工具对复杂数字逻辑电路设计的优势,提高学生的设计能动性和自主创新能力,从而有效地提高课程的教学效果。

全书共分 8 章。第 1 章介绍 EDA 技术的基本概念、研究范畴、基本特征和基本工具,可编程 ASIC 的特点,集成电路的设计流程,IP 核与 SOC 设计的知识,以及 EDA 技术的发展趋势。第 2 章介绍可编程逻辑器件的基本结构、编程元件和边界扫描测试技术,重点介绍 Altera 公司的可编程逻辑器件的基本结构和工作原理。第 3 章介绍 Quartus II 集成开发工具的使用方法和设计步骤,以及提供的器件库和参数化宏功能模块(自定义宏功能模块、存储器、锁相环 PLL 和滤波器 FIR)。第 4~6 章详述硬件描述语言(AHDL、VHDL 和 Verilog HDL)的基本语法、常用语句、硬件设计方法和数字电路设计实例。第 7 章详述数字系统的基本概念、基本结构、设计特点和自顶向下的设计方法,描述数字系统的常用工



具、算法流程图和 ASM 图,给出利用 EDA 开发工具进行数字系统综合性的应用实例。第 8 章结合 FPGA 综合设计实例给出了基于 FPGA 数字系统设计的应用和功能模块,介绍了 VGA、PS/2、UART、单总线(1-Wire)、SPI、I²C 等接口技术,用硬件的设计方法实现数据的传输控制。在这些设计实例中提供了大量的功能模块,已经在 FPGA 器件中进行了验证,为更复杂、规模更大的数字系统设计和应用提供有益的参考。

本书由包明和曹阳担任主编,第 1 章、第 7~8 章由包明编写;第 2 和 3 章由曹阳编写;第 4 章由胡顺仁编写;第 5 章由全晓莉编写;第 6 章由余丽编写;全书由包明统稿。在编写本书的过程中,遵循的是重视基础知识、面向实际应用的原则。本书突出 EDA 技术的特点和优势,侧重于实用电子系统的设计应用。要进一步掌握数字系统的设计技术,需要在实践中不断探索和积累,逐步提高设计水平。

现代电子技术在不断发展,相应的教学内容和教学方法也在不断改进,还需要深入的探讨和学习。由于编者水平有限,书中的不足之处在所难免,恳请广大读者批评指正 (Email: baoming666@sina.com.cn)。

编 者

2013 年 5 月于重庆理工大学

目 录

第 1 章 概述..... 1

1.1 EDA 技术..... 1

1.1.1 EDA 技术的发展史..... 2

1.1.2 EDA 与电子系统设计..... 3

1.1.3 EDA 软件平台..... 4

1.2 EDA 技术的基本特征及工具..... 6

1.2.1 EDA 技术的研究范畴..... 6

1.2.2 EDA 技术的基本特征..... 7

1.2.3 EDA 的基本工具..... 8

1.3 硬件描述语言简介..... 10

1.4 可编程 ASIC 及发展趋势..... 11

1.4.1 专用集成电路 ASIC 简介..... 12

1.4.2 集成电路的设计流程..... 13

1.4.3 可编程 ASIC 的特点..... 16

1.4.4 可编程 ASIC 发展趋势..... 17

1.5 IP 核与 SOC 设计..... 19

1.5.1 IP 核..... 19

1.5.2 IP 核的复用技术..... 20

1.5.3 SOC 设计技术..... 22

1.5.4 软/硬件协同设计..... 23

1.6 EDA 技术的发展趋势..... 25

本章小结..... 26

习题..... 26

第 2 章 可编程逻辑器件..... 28

2.1 可编程逻辑器件的分类..... 28

2.2 可编程逻辑器件的编程元件..... 30

2.2.1 熔丝型开关..... 31

2.2.2 反熔丝型开关..... 32

2.2.3 浮栅编程元件..... 32

2.2.4 基于 SRAM 的编程元件..... 34

2.3 边界扫描测试技术..... 34

2.4 CPLD/FPGA 的基本结构及特点..... 36

2.4.1 CPLD 的基本结构与特点..... 36

2.4.2 FPGA 的基本结构与特点..... 40

2.4.3 CPLD 与 FPGA 的比较..... 45

2.5 CPLD/FPGA 主流器件介绍..... 46

2.5.1 Altera 的 CPLD 系列..... 46

2.5.2 Xilinx 的 CPLD 系列..... 48

2.5.3 Altera 的 FPGA 系列..... 49

2.5.4 Xilinx 的 FPGA 系列..... 51

2.6 编程与配置..... 53

2.6.1 JTAG 方式的 CPLD 编程..... 54

2.6.2 PC 并行口的 FPGA 配置..... 55

2.6.3 FPGA 专用配置器件..... 56

本章小结..... 59

习题..... 59

第 3 章 CPLD/FPGA 开发

工具——Quartus II..... 60

3.1 Quartus II 概述..... 60

3.1.1 Quartus II 的特性..... 60

3.1.2 Quartus II 设计流程..... 61

3.1.3 Quartus II 的主界面..... 64

3.2 新建一个设计工程..... 67

3.2.1 转换 MAX+PLUS II 设计..... 68

3.2.2 使用“New Project Wizard” 命令新建工程..... 69

3.2.3 设计输入..... 70

3.3 编译与仿真工具..... 71

3.3.1 编译工具..... 72

3.3.2 仿真工具..... 76

3.3.3 时序分析工具..... 78

3.4 编程下载..... 80

3.4.1 指定器件和分配引脚..... 80

3.4.2 配置器件..... 83



3.5 设计优化及其他设置.....	83
3.5.1 面积与速度的优化	84
3.5.2 时序约束及设置	84
3.5.3 适配设置	84
3.5.4 功率分析	85
3.6 器件库和参数化宏功能模块.....	85
3.6.1 元件库和宏单元库	85
3.6.2 自定义宏功能模块	92
3.6.3 嵌入式存储器和 锁相环模块	94
3.6.4 滤波器 FIR	100
3.7 嵌入式逻辑分析仪的硬件测试.....	104
3.8 嵌入式系统设计.....	106
3.8.1 用 SOPC Builder 创建 SOPC 设计	107
3.8.2 用 DSP Builder 创建 DSP 设计	110
本章小结.....	112
习题.....	113
第 4 章 硬件描述语言 AHDL	114
4.1 AHDL 的基本元素	114
4.2 基本的 AHDL 设计结构	120
4.2.1 子设计段	121
4.2.2 逻辑段	121
4.2.3 变量段	122
4.2.4 AHDL 模板	125
4.3 函数模块及其引用.....	125
4.4 AHDL 的描述语句	131
4.4.1 文本编辑语句	131
4.4.2 逻辑设计语句	133
4.5 数字单元电路的设计实例.....	138
4.5.1 组合逻辑电路	138
4.5.2 寄存器和计数器	143
4.5.3 有限状态机设计	147
4.5.4 综合逻辑电路	148
本章小结.....	155
习题.....	155

第 5 章 硬件描述语言 VHDL	156
5.1 VHDL 基本结构	156
5.1.1 多路选择器的 VHDL 描述	156
5.1.2 实体	158
5.1.3 结构体	160
5.1.4 库、程序包及配置	161
5.2 VHDL 语法规则	164
5.2.1 文字规则	164
5.2.2 数据对象	166
5.2.3 数据类型	169
5.2.4 VHDL 操作符	175
5.2.5 VHDL 属性描述	176
5.3 VHDL 中的顺序语句	179
5.3.1 赋值语句	179
5.3.2 流程控制语句	180
5.3.3 WAIT 语句	185
5.3.4 断言语句	186
5.4 VHDL 中的并行语句	186
5.4.1 进程语句	187
5.4.2 并行信号赋值语句	188
5.4.3 块语句	190
5.4.4 元件例化语句	191
5.4.5 生成语句	192
5.5 子程序	195
5.5.1 函数	195
5.5.2 过程	197
5.5.3 子程序重载	198
5.6 状态机的 VHDL 设计	200
5.6.1 状态机的基本结构	201
5.6.2 状态转移图	201
5.6.3 状态机的 VHDL 描述	202
5.6.4 状态机的图形编辑设计	208
5.6.5 状态编码与状态分配	209
5.6.6 剩余状态与容错技术	212
5.7 数字电路设计	212
5.7.1 VHDL 的描述风格	212

5.7.2 组合逻辑电路	215	7.1.4 数字系统的设计方法	265
5.7.3 时序逻辑电路	221	7.2 数字系统的描述方法	267
本章小结	224	7.2.1 方框图和定时图	267
习题	225	7.2.2 算法流程图	268
第 6 章 硬件描述语言 Verilog HDL	227	7.2.3 ASM 图	271
6.1 Verilog HDL 概述	227	7.3 数字系统的实现	275
6.1.1 不同抽象级别的 Verilog HDL 模型	227	7.3.1 数据处理单元	276
6.1.2 Verilog HDL 模型的 基本单元——模块	228	7.3.2 控制单元	280
6.1.3 逻辑仿真	230	7.4 FPGA 系统的设计优化	284
6.2 Verilog HDL 的语法	232	7.4.1 资源优化	285
6.2.1 语法规则	232	7.4.2 速度优化	291
6.2.2 数据类型	233	7.4.3 系统的同步设计	298
6.2.3 模块端口	236	7.4.4 优化设置与分析	306
6.3 结构描述形式	236	7.5 移位相加 8 位硬件乘法器	309
6.4 数据流描述形式	238	7.5.1 硬件乘法器的设计思想	309
6.4.1 连续赋值语句 assign	238	7.5.2 硬件乘法器的实现	310
6.4.2 表达式和运算符	238	7.6 十字路口交通信号的控制系統	312
6.5 行为描述形式	241	7.6.1 系统的功能要求	312
6.5.1 过程结构	242	7.6.2 控制器算法设计及实现	313
6.5.2 过程赋值语句	243	7.7 数据采集系统设计	318
6.5.3 时序控制	244	7.7.1 系统的功能要求和设计 思想	318
6.5.4 流控制	245	7.7.2 ADC 控制模块设计	320
6.5.5 任务与函数	247	7.8 多功能函数信号发生器	322
6.6 数字电路设计实例	249	7.8.1 信号发生器的功能和设计 思想	322
6.6.1 组合逻辑电路设计	249	7.8.2 各功能模块设计	323
6.6.2 时序逻辑电路设计	251	7.9 数字频率计设计	328
6.6.3 有限状态机设计	252	7.9.1 频率测量方法和原理	328
本章小结	257	7.9.2 系统要求和结构	328
习题	257	7.9.3 数字频率计实现	329
第 7 章 数字系统设计及实例	259	本章小结	333
7.1 数字系统概述	259	习题	333
7.1.1 数字系统的概念	259	第 8 章 FPGA 综合设计实践	334
7.1.2 数字系统的基本结构	260	8.1 VGA 图像显示的设计与应用	334
7.1.3 数字系统设计的特点	261	8.1.1 VGA 显示接口和标准 时序	335



8.1.2 系统的功能要求和设计思想	337
8.1.3 各功能模块的设计	339
8.2 PS/2 键盘接口设计与 VGA 显示	349
8.2.1 PS/2 接口及键盘扫描码	349
8.2.2 设计要求	352
8.2.3 各功能模块的实现	353
8.3 PS/2 鼠标接口设计与 VGA 显示	361
8.3.1 PS/2 鼠标的工作模式和 数据格式	361
8.3.2 功能要求和设计思想	363
8.3.3 各功能模块的设计	364
8.4 通用异步收发器设计与 VGA 显示	374
8.4.1 通用异步收发器原理及 接口	374
8.4.2 系统的功能要求	375
8.4.3 各功能模块的设计	375
8.5 单线(1-Wire)温度测量与 LCD1602 显示	383
8.5.1 DS18B20 数字温度 传感器	383
8.5.2 字符型 LCD1602	387
8.5.3 功能要求和设计思想	390
8.5.4 各功能模块的设计	391
8.6 SPI 接口总线及应用	399
8.6.1 SPI 接口及协议	399
8.6.2 串行 A/D 芯片 ADS7822	401
8.6.3 串行 D/A 芯片 DAC7513	405
8.7 I ² C 总线及应用	409
8.7.1 I ² C 总线接口	409
8.7.2 AT24C02 器件的数据读写	411
本章小结	420
习题	420
参考文献	421

第1章

概 述



学习目标和要求

- ◇ 了解 EDA 技术的发展和特点;
- ◇ 了解 EDA 技术的基本特征及工具;
- ◇ 理解专用集成电路的全定制和半定制;
- ◇ 了解可编程 ASIC 的特点;
- ◇ 了解软 IP、固 IP 和硬 IP;
- ◇ 理解 IP 核的复用技术和 SOC 设计;
- ◇ 理解 SOC 的软/硬件协同设计。

本书的内容是数字电子技术或数字逻辑电路课程知识的延伸和发展。在数字电路课程中采用固定功能的标准集成电路,如 74/54 系列(TTL)、4000/4500 系列(CMOS)芯片来组装系统,这样设计出的电子系统所用元件的种类和数量均较多、体积功耗大、可靠性差,不易修改。现在,只要拥有一台计算机、一套相应的 EDA 软件工具和一个可编程逻辑器件芯片,就可以将数字电路课程设计的系统在一个 FPGA 芯片中实现(集成),提高了系统的可靠性和集成度,也使数字系统的设计效率得到很大提高。

1.1 EDA 技术

EDA 是电子设计自动化(Electronics Design Automation)的缩写,它是随着集成电路和计算机技术的飞速发展应运而生的一种高级、快速、有效的电子设计自动化工具。EDA 工具是以计算机的硬件和软件为基本工作平台,集数据库、图形学、图论与拓扑逻辑、计算数学、优化理论等多学科最新成果研制的计算机辅助设计通用软件包。EDA 是电子设计技术的发展趋势,利用 EDA 工具可以代替设计者完成电子系统设计中的大部分工作。EDA 技术主要融合了大规模集成电路设计和制造技术、专用集成电路(ASIC)测试和封装技术、IC 版图和 PCB 版图设计技术、FPGA/CPLD(现场可编程门阵列)编程下载技术、自动测试技术等。

数字系统的实现方法经历了由分立元件、SSI、MSI 到 LSI、VLSI 及 UVLSI 的飞速发

展过程。为了提高系统的可靠性与通用性，微处理器和 ASIC 逐渐取代了通用全硬件 LSI 电路。20 世纪 90 年代，国际上一直在积极探索新的电子电路设计方法，并在设计方法和工具等方面取得了巨大进步，可编程逻辑器件(PLD)被大量地应用在 ASIC 的制作中，尤其是 FPGA/CPLD 在 EDA 基础上的广泛应用。PLD 可以通过软件设计而对其硬件结构和工作方式进行重构，从某种意义上来说，是新的电子系统运转的物理机制又将回到原来的纯数字电路结构，是一种高层次的循环。它在更高层次上容纳了过去数字技术的优秀部分，是对 MUC(微控制器或单片机)系统的一种改进。特别是随着软/硬 IP 芯核产业的迅猛发展、嵌入式通用与标准 FPGA/CPLD 器件的出现，片上系统(System on Chip, SOC)已近在咫尺。以大规模可编程集成电路为物质基础的 EDA 技术将打破软硬件之间的设计界限，使硬件系统软件化，使电子设计的技术操作和系统构成在整体上发生质的飞跃，带来了电子系统设计的革命性变化。

EDA 技术不是某个学科的分支或者某一种新的技能技术，它是融合多学科为一体又渗透于各学科中的一门综合性学科，它代表了电子设计技术和应用技术的发展方向。利用 EDA 工具，设计者可以从概念、算法、协议等开始设计电子系统，让电子产品从电路设计、性能分析到设计出 IC 版图或 PCB 版图的整个过程在计算机上自动处理完成，极大地提高了电子系统设计的效率和可靠性。

1.1.1 EDA 技术的发展史

EDA 技术伴随着计算机、大规模集成电路、电子系统设计的发展，经历了计算机辅助设计(Computer Assist Design, CAD)、计算机辅助工程(Computer Assist Engineering, CAE)和电子系统设计自动化(Electronic System Design Automation, ESDA)三个发展阶段，如图 1.1 所示。

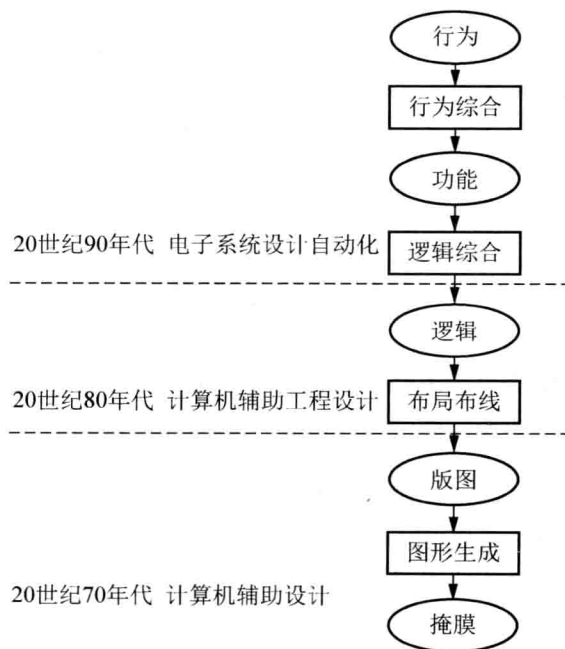


图 1.1 EDA 发展过程



20 世纪 70 年代,随着中小规模集成电路的出现和应用,传统的手工制图设计印制电路板和集成电路的方法已无法满足设计精度和效率的要求,人们开始将产品设计过程中高重复性的繁杂劳动,如布图布线工作,通过用于二维平面图形编辑与分析的 CAD 工具来完成,与过去相比提高了电子系统和集成电路设计的效率和可靠性,从而产生了计算机辅助设计的概念,这是 EDA 技术发展的初级阶段。这一阶段开始利用计算机设计取代手工劳动,辅助进行集成电路版图编辑、PCB 布局布线等工作。由于当时计算机工作平台的制约,能支持的设计工作有限且性能比较差。

20 世纪 80 年代出现的第一个个人工作站(Apollo)计算机平台,推动了 EDA 工具的迅速发展。为了适应电子产品在规模和制作上的需要,出现了以计算机仿真和自动布局布线为核心技术的第二代 EDA 技术。具有自动综合能力的 CAE 工具简化了设计师的部分设计工作。其特点是以软件工具为核心,通过这些软件完成产品开发的设计、分析、生产、测试等各项工作。但是,大部分从原理图出发的 EDA 工具仍然不能适应复杂电子系统设计的要求,而且具体化的元件图形制约着优化设计。

20 世纪 90 年代,人们逐步从使用硬件转向设计硬件,从电路级电子产品开发转向系统级电子产品开发。ESDA 工具是以系统级设计为核心(包括系统行为级描述与结构级综合、系统仿真与测试验证、系统划分与指标分配、系统决策与文件生成等)一整套的电子系统设计自动化工具。第三代 EDA 技术的出现,极大地提高了系统设计的效率,使设计师开始实现“概念驱动工程”的梦想。设计师摆脱了大量的辅助设计工作,把精力集中于创造性的方案与概念构思上,从而极大地提高了设计效率,缩短了产品的研制周期。

1.1.2 EDA 与电子系统设计

传统的电子系统设计采用的是搭积木式的方法,即由器件搭成电路板,由电路板搭成电子系统。数字系统最初的“积木块”由固定功能的标准集成电路,如 74/54 系列(TTL)、4000/4500 系列(CMOS)芯片和一些固定功能的大规模集成电路构成。设计者只能根据需求选择合适的器件,并按照器件推荐的电路来组装系统。这种设计是一种“自底向上”的设计方法,这样设计出的电子系统所用元件的种类和数量均较多、体积功耗大、可靠性差,不易修改。

随着半导体技术、集成技术和计算机技术的发展,电子系统的设计方法和设计手段发生了很大的变化。进入 20 世纪 90 年代以后,EDA 技术的发展和普及给电子系统的设计带来了革命性的变化,特别是高速发展的 CPLD/FPGA 器件为 EDA 技术的不断进步奠定了坚实的物质基础,极大地改变了传统的数字系统设计方法、设计过程,乃至设计观念。过去只能通过两种编程方式来改变器件逻辑功能,即微处理器的软件编程(如单片机)和特定器件的控制字配置(如 8255),并且对器件引脚功能的硬件方式的任意确定是不可能的,而且对于系统设计只能通过设计电路板来实现系统功能。利用 EDA 工具可通过对可编程器件芯片的设计来实现系统功能,这种方法称为基于芯片的设计方法。新的设计方法能够由设计者定义器件的内部逻辑和引脚,将原来由电路板设计完成的大部分工作放在芯片的设计中进行。这样不仅可以通过芯片设计实现多种数字逻辑系统功能,而且由于引脚定义的灵活性,大大减轻了电路图设计和电路板设计的工作量和难度,从而有效地增强了设计的灵活性,提高工作效率;同时基于芯片的设计可以减少芯片的数量,缩小系统体积,降低能耗,提高系统的性能和可靠性。



可编程器件和 EDA 技术为今天的硬件系统设计者提供了强有力的工具,使得电子系统的设计方法发生了质的变化。传统的“固定功能集成块+连线”的设计方法正逐步地退出历史舞台,而基于芯片的设计方法正在成为现代电子系统设计的主流。现在人们可以把数以亿计的晶体管,几万门、几十万门甚至几百万门的电路集成在一个芯片上。半导体集成电路也由早期的单元集成、部件电路集成发展到整机电路集成和系统电路集成。电子系统的设计方法也由过去的那种“Bottom-up”(自底向上)设计方法改变为一种新的“Top-down”(自顶向下)设计方法。

现在,只要拥有一台计算机、一套相应的 EDA 软件和一片可编程逻辑器件芯片,就可以在实验室里完成数字系统的设计和生产。可以说,当今的数字系统设计已经离不开可编程逻辑器件和 EDA 设计工具。

1.1.3 EDA 软件平台

EDA 技术作为现代电子设计技术的核心,依赖于功能强大的计算机。利用 EDA 工具软件,设计者可以从概念、算法、协议等开始设计电子系统,其中大量工作可以通过计算机平台来完成,并且电子产品从电路设计、性能分析到设计出 IC 版图或 PCB 版图的整个过程可以在计算机上自动处理完成。

长期以来,大型的 EDA 工具软件都运行在以 UNIX 为操作系统的工作站平台上。随着 PC 性能的不断提高和 Windows 操作系统的逐步发展,世界上著名的 EDA 厂商(如 Cadence Design Systems、Mentor Graphics、Synopsys 和 Viewlogic Systems 等)已先后推出了支持 PC-Windows 平台的高性能的 EDA 工具软件。

从目前的 EDA 技术来看,一体化工具和知识产权模块(IP 核)是发展方向。伴随着设计复杂度的不断提高,一体化的工具使设计者受益于一个统一的用户界面,避免了在不同的工具间进行数据转换等烦琐的操作。利用这种一体化设计工具提供的统一库和统一界面可以加速 IC 工程师的设计速度。知识产权模块的合理应用是加速产品设计流程的一个有效途径。IP 复用是 IC 设计业中绝对的发展趋势。同时,制造工艺进步也促进 EDA 工具的革新。在 EDA 软件开发方面的著名厂商,目前主要集中在美国,如 Synopsys 和 Cadence 两大 EDA 工具供应商。

Synopsys 公司是为全球集成电路设计提供电子设计自动化(EDA)软件工具的主导企业,为全球电子市场提供技术先进的 IC 设计与验证平台,致力于复杂的片上系统(SoC)的开发。同时 Synopsys 还提供知识产权和设计服务。Cadence 公司是全球最大的电子设计技术、程序方案服务和设计服务供应商。其解决方案在于提升和监控半导体、计算机系统、网络工程和电信设备、消费电子产品及其他各类型电子产品的设计。

EDA 工具按主要功能或主要应用场合,分为电路设计与仿真工具、PCB 设计软件、IC 设计软件、PLD 设计工具及其他 EDA 软件。

电路设计与仿真工具包括 SPICE/PSPICE、Multisim、EWB、MATLAB、SystemView、MMICAD 等。SPICE(Simulation Program with Integrated Circuit Emphasis)是由美国加州大学推出的电路分析仿真软件,1998 年被定为美国国家标准。1984 年,美国 MicroSim 公司推出了基于 SPICE 的微机版 PSPICE(Personal-SPICE)。它具有功能强大的模拟和数字电路混合仿真 EDA 软件,可以进行各种各样的电路仿真、激励建立、温度与噪声分析、模拟控制、波形输出、数据输出,并在同一窗口内同时显示模拟与数字的仿真结果。无论对哪



种器件、哪些电路进行仿真，都可以得到精确的仿真结果，并可以自行建立元器件及元器件库。EWB(Electronic Workbench)软件及升级版 Multisim 的很多功能模仿了 SPICE 的设计。

MATLAB 产品族的一大特性是有众多的面向具体应用的工具箱和仿真块，包含了完整的函数集用来对图像信号处理、控制系统设计、神经网络等特殊应用进行分析和设计。它具有数据采集、报告生成和 MATLAB 语言编程产生独立 C/C++ 代码等功能。MATLAB 产品族具有下列功能：数据分析，数值和符号计算，工程与科学绘图，控制系统设计，数字图像信号处理，财务工程，建模、仿真、原型开发，应用开发，图形用户界面设计等。MATLAB 产品族被广泛地应用于信号与图像处理、控制系统设计、通信系统仿真等诸多领域。开放式的结构使 MATLAB 产品族很容易针对特定的需求进行扩充，从而在不断深化对问题的认识的同时，提高自身的竞争力。

PCB(Printed-Circuit Board, 印制电路板)设计软件的种类很多，如 Protel、OrCAD、Viewlogic、PowerPCB、Cadence PSD、MentorGraphics 的 Expedition PCB、Zuken CadStart、Winboard/Windraft/Ivex-SPICE、PCB Studio 等。

IC 设计工具按市场所占份额排行为 Cadence、Mentor Graphics 和 Synopsys。这三家公司都是 ASIC 设计领域相当有名的软件供应商。其他公司的软件相对来说使用者较少。

PLD 设计工具是一种由用户根据需要而自行构造逻辑功能的数字集成电路。目前 PLD 主要有 CPLD 和 FPGA 两大类型。PLD 的开发工具一般由器件生产厂家提供，但随着器件规模的不断增加，软件的复杂性也随之提高。目前由专门的软件公司与器件生产厂家合作，推出了功能强大的设计软件。世界上有十几家生产 CPLD/FPGA 的公司，最大的三家是 Altera、Xilinx、Lattice，其中 Altera 和 Xilinx 占有了 60% 以上的市场份额，可以讲 Altera 和 Xilinx 共同决定了 CPLD/FPGA 技术的发展方向。表 1-1 给出了 CPLD/FPGA 的 EDA 开发软件的特性。

表 1-1 CPLD/FPGA 的 EDA 开发软件的特性

厂 商	EDA 软件名称	适用器件系列	输入方式
Xilinx	ISE	Xilinx 各种系列	原理图、VHDL、Verilog HDL 文本等
Xilinx	Foundation	XC 系列	原理图、VHDL 文本等
Altera	MAX+PLUS II	MAX、FLEX 等	原理图、波形图、VHDL、AHDL 文本等
Altera	Quartus II	Altera 各种系列	原理图、波形图、VHDL、Verilog HDL 等
Lattice	ispEXPERT	MACH、GAL、ispLSI	原理图、ABEL、VHDL、Verilog HDL 等
Lattice	ispLever	Lattice 数字器件系列	原理图、VHDL、Verilog 文本等
Actel	Actel Designer	SX、eX、MX 系列	原理图、VHDL、Verilog 文本等

Altera 是 20 世纪 90 年代以后发展很快的较大的可编程逻辑器件供应商之一。主要产品有 MAX、MAX II、FLEX10K、APEX20K、ACEX1K、Stratix、Stratix II、Cyclone、Cyclone II 等。开发软件 MAX+PLUS II 曾经被认为是最优秀的 PLD 开发平台之一，适合开发早期的中小规模 CPLD/FPGA。目前已经由 Quartus II 替代，Quartus II 是 Altera 新一代 FPGA/PLD 开发软件，适合新器件和大规模 FPGA 的开发。

Xilinx 是 FPGA 的发明者，是较大的可编程逻辑器件供应商之一。1999 年 Xilinx 收购



了 Philips 的 PLD 部门。其产品种类较全,主要产品有 XC9500、Coolrunner、Spartan、Virtex 等。开发软件 Foundation 是 Xilinx 公司早期的开发工具,逐步被开发软件 ISE 取代。

Lattice 是 ISP(在线可编程)技术的发明者,ISP 技术极大地促进了 PLD 产品的发展。Lattice 中小规模 PLD/FPGA 比较有特色,种类齐全,1999 年推出可编程模拟器件。主要产品有 ispMACH4000、EC/ECP、XO、XP 及可编程模拟器件等。1999 年 Lattice 收购 Vantis(原 AMD 子公司),2001 年收购 Lucent 微电子的 FPGA 部门,2004 年以后开始大规模进入 FPGA 领域,是世界第三大可编程逻辑器件供应商。ispLever 是 Lattice 推出的最新一代 PLD 集成开发软件,逐步取代 ispEXPERT 开发软件,成为 PLD 设计的主要工具。

Actel 公司是反熔丝(一次性烧写)PLD 的领导者,由于反熔丝 PLD 抗辐射、耐高低温、功耗低、速度快,主要针对高速通信、专用集成电路替代品和航天军品市场,所以在军品和宇航级上有较大优势。

现代的 EDA 软件已突破了早期仅能进行 PCB 版图设计或者电路功能模拟的局限,以最终实现可靠的硬件系统为目标,配备了电子系统设计自动化的全部工具。在产品设计和制造方面,EDA 技术应用于前期的计算机仿真,产品开发中的 EDA 工具应用、系统级模拟及测试环境的仿真,生产流水线的 EDA 技术应用、产品测试等各个环节,如 PCB 的制作、电子设备的研制与生产、电路板的焊接、ASIC 的流片过程等。

1.2 EDA 技术的基本特征及工具

EDA 可以看作电子 CAD 的高级阶段。在现代电子系统设计领域,EDA 技术已经成为电子系统设计的重要手段。无论是设计逻辑芯片还是数字系统,其设计作业的复杂程度都在不断增加,现今仅仅依靠手工进行数字系统设计已经不能满足要求,所有的设计工作都需要以计算机为工具,在 EDA 软件平台上进行。设计者只需完成对设计系统的功能描述,就可以由计算机自动地完成逻辑编译、逻辑简化、逻辑分割、逻辑综合及优化、逻辑布局布线、逻辑仿真,直至对于特定目标芯片的适配编译、逻辑映射和编程下载等工作。尽管目标系统是硬件,但整个系统设计和修改过程如同完成软件设计一样方便和高效。利用 EDA 的仿真测试技术,设计者可以预知设计结果,减少设计的盲目性,从而极大地提高设计的效率。

1.2.1 EDA 技术的研究范畴

EDA 技术研究的对象是电子设计的全过程,它旨在帮助电子设计工程师在计算机上完成电路的功能设计、逻辑设计、性能分析、时序测试直至 PCB 的自动设计。

与早期的电子 CAD 软件相比,EDA 软件的自动化程度更高,功能更完善,运行速度更快,而且操作界面友好,有良好的数据开放性和互换性,即不同厂商的 EDA 软件可相互兼容。因此,EDA 技术很快在世界各大公司、企业和科研单位得到广泛应用,并已成为衡量一个国家电子技术发展水平的重要标志。

EDA 技术贯穿于产品开发过程,以及电子产品生产的全过程中期望由计算机提供的各种辅助工作。从一个角度看,EDA 技术可粗略分为系统级、电路级和物理级三个层次的辅助设计过程;从另一个角度来看,EDA 技术应包括电子线路设计的各个领域,即从低频电



路到高频电路直至微波、从线性电路到非线性电路、从模拟电路到数字电路、从分立元件到集成电路的全部设计过程。EDA 技术的范畴和功能如图 1.2 所示。

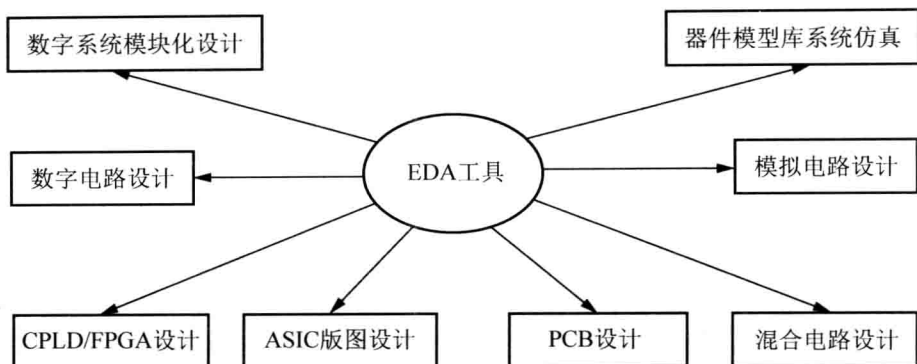


图 1.2 EDA 技术的范畴和功能

利用 EDA 工具进行电子系统设计主要有四个方面：印制电路板(PCB)设计、集成电路(IC 或 ASIC)设计、可编程逻辑器件(CPLD/FPGA)设计及混合电路设计。印制电路板设计是 EDA 技术最初的实现目标。在电子系统实现过程中，印制电路板设计、装配和测试的工作量是很大的，也是一个很具有工艺性、技巧性的工作。利用 EDA 工具来进行印制电路板的布局布线设计和验证分析，是早期 EDA 技术最基本的应用。集成电路设计是 EDA 技术推广发展的重要源泉和动力。随着超大规模集成电路出现，传统的手工设计方法遇到的困难越来越多，为了保证设计的正确性和可靠性，必须采用先进的 EDA 技术工具来进行集成电路逻辑设计、电路设计、版图设计。可编程逻辑器件的发展使用户可自行构造逻辑功能的集成电路，从而促进 EDA 技术的推广应用。CPLD/FPGA 的开发应用是 EDA 技术将电子系统设计与硬件实现有机融合的一个重要体现。

1.2.2 EDA 技术的基本特征

现代 EDA 技术的基本特征是采用高级语言即硬件描述语言描述，具有系统级仿真和综合能力。下面介绍与这些基本特征有关的几个 EDA 技术的新概念。

1. 并行工程和“自顶向下”设计方法

根据美国防务分析研究所 R-338 报告中的定义，并行工程是指“一种系统化的、集成化的、并行的产品及相关过程的开发模式(相关过程主要指制造和维护过程)。这一模式使开发者从一开始就要考虑产品生存周期的诸多方面，包括质量、成本、开发时间及用户的需求等。”

“自顶向下”的设计方法是从系统级设计入手，在顶层进行功能框图的划分和结构设计；在框图一级进行仿真、纠错，并用硬件描述语言对高层次的系统行为进行描述；在系统一级进行功能验证，然后用逻辑综合优化工具生成具体的门级逻辑电路的网表，其对应的物理级可以是印制电路板或专用集成电路。与“自底向上”的设计方法相比较，有利于在设计初期发现结构设计中的错误，提高设计的一次成功率，因而在现代 EDA 系统中被广泛采用。

2. 硬件描述语言

用硬件描述语言(HDL)进行电路与系统的设计是当前 EDA 技术的一个重要特征。与传统的原理图输入设计方法相比,硬件描述语言更适合于规模日益增大的电子系统,它还是进行逻辑综合优化的重要工具。硬件描述语言使得设计者在比较抽象的层次上描述设计的结构和内部特征。它的突出优点是语言的公开可利用性、设计与工艺的无关性、宽范围的描述能力、便于组织大规模系统的设计及便于设计的复用和继承等。

3. 逻辑综合优化

逻辑综合功能将高层次的系统行为设计自动翻译成门级逻辑的电路描述,做到了设计与工艺的独立。优化则是对于上述综合生成的电路网表,根据布尔方程功能等效的原则,用更小、更快的综合结果替代一些复杂的逻辑电路单元,根据指定的目标库映射成新的网表。

4. 开放性和标准化

框架是一种软件平台结构,为 EDA 工具提供了操作环境。框架的关键在于提供与硬件平台无关的图形用户界面及工具之间的通信、设计数据和设计流程的管理等,此外还应包括各种与数据库相关的服务项目。任何一个 EDA 系统只要建立了一个符合标准的开放式框架结构,就可以接纳其他厂商的 EDA 工具一起进行设计工作。这样,框架作为一套使用和配置 EDA 软件包的规范,就可以实现各种 EDA 工具间的优化组合,并集成在一个易于管理的统一的环境之下,实现资源共享。

近年来,随着硬件描述语言等设计数据格式的逐步标准化,不同设计风格和应用的要求导致各具特色的 EDA 工具被集成在同一个工作站上,从而使 EDA 框架标准化。新的 EDA 系统不仅能够实现高层次的自动逻辑综合、版图综合测试码生成,而且可以使各个仿真器对同一个设计进行协同仿真,进一步提高 EDA 系统的工作效率和设计的正确性。

5. 库

在电子系统设计的每个阶段,需要各种不同层次、不同种类的元器件模型库和模块库的支持,因此 EDA 技术必须配有丰富的器件库和模块库(元器件符号库、模型库、工艺参数库、标准单元库、可复用的功能模块、知识产权模块等)才能够具有强大的设计能力和很高的设计效率。各种库的规模、功能和更新速度是衡量 EDA 技术工具优劣的一个重要标志。

1.2.3 EDA 的基本工具

集成电路技术的进展对 EDA 技术不断提出新的要求,促进了 EDA 技术的发展。但是总体来说,EDA 系统的设计能力一直难以赶上集成电路技术的要求。EDA 工具的发展经历了两个大的阶段,即物理工具和逻辑工具阶段。现在 EDA 和系统设计工具正逐渐被理解成一个整体的概念——电子系统设计自动化。

物理工具用来完成设计中的实际物理问题,如芯片布局、印制电路板布线等。另外,它还能提供一些设计的电气性能分析,如设计规则检查。这些工作现在主要由集成电路厂家来完成。

逻辑工具是基于网表、布尔逻辑、传输时序等概念,首先由原理图编辑器或硬件描述