

高等教育质量工程信息技术系列示范教材

计算机 组成原理

解题参考

(第6版)

张基温 编著



清华大学出版社

高等教育质量工程信息技术系列示范教材

计算机组成原理解题参考

(第6版)

张基温 编著

清华大学出版社
北京

内 容 简 介

本书是《计算机组成原理教程(第6版)》主教材的配套用书,并按照主教材的章结构组织。每一章的内容都由如下4部分组成:主教材对应章中包含的知识要点、全部习题的解析、自测练习题目和自测练习参考答案。

本书题目丰富、解析详尽,既有知识要点,又有供自测的习题,可以作为高等学校相关专业计算机组成原理课程的参考用书,也可以供准备参加硕士研究生入学考试的考生复习参考。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

计算机组成原理解题参考/张基温编著.--6版.--北京:清华大学出版社,2016

高等教育质量工程信息技术系列示范教材

ISBN 978-7-302-42194-8

I. ①计… II. ①张… III. ①计算机组成原理—高等学校—题解 IV. ①TP301-44

中国版本图书馆CIP数据核字(2015)第278903号

责任编辑:白立军 战晓雷

封面设计:常雪影

责任校对:时翠兰

责任印制:刘海龙

出版发行:清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址:北京清华大学学研大厦A座 邮 编:100084

社总机:010-62770175 邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质量反馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

课件下载: <http://www.tup.com.cn>, 010-62795954

印装者:北京国马印刷厂

经 销:全国新华书店

开 本:185mm×260mm 印 张:9.5 字 数:223千字

版 次:1998年9月第1版 2016年5月第6版 印 次:2016年5月第1次印刷

印 数:1~2000

定 价:25.00元

产品编号:066224-01

前 言

我编著的《计算机组成原理教程》(以下简称《教程》)一书,在1998年第1版出版后,曾经应广大读者要求编写了《计算机组成原理教程题解与实验指导》(以下简称《指导》)一书,由清华大学出版社于2001年1月出版。之后《教程》几经改版,由于每次改版时修改的内容都比较多,习题也变化较大,不少读者希望能有一本习题解析。但由于我事情繁多,一直没有能满足读者的要求。

2007年《教程》第4版出版之际,孙仲美高级工程师和李爱军教授愿意承担《指导》的改写任务,才使我如释重负。在我们三人的合作下,完成了针对第4版的《指导》改写。之后,《教程》又进行了一次改版,但我当时忙于其他事务,没有对《指导》进行修改。此后有很多读者希望提供相应的习题指导。现在,《教程》第6版的改写已经完成,在改写时对其结构也进行了一些调整,于是决定腾出时间改写与之配套的习题指导。限于自己的学术水平,不再想用“指导”二字,而采用了“参考”二字。

这次《教程》改版后将分为7章,由于第7章为未来计算机展望,仅起到扩展知识和激发思考的作用,许多方面尚无确定性结论,所以本书没有包括有关《教程》第7章的内容。

考虑到读者的实际需要,本书的每章由4部分组成:知识要点、习题解析、自测练习和自测练习参考答案。

在本书即将出版之际,谨向孙仲美高级工程师和李爱军教授深表谢意。因为本书中仍然有他们辛劳的痕迹。在本次修订中,赵忠孝、姚威、史林娟、张展维、戴璐、董兆军、张秋菊、陈觉参加了部分写作,此外山东菏泽学院计算机系的教师刘凤格对第1章的修改提出了宝贵意见,在此一并致谢。

本书称为“参考”还有一层意思:许多题目并非只有一种解法,本书中所给出的解答只作为其中一种,还很可能是一种不完美甚至不正确的解答,最多只能算作抛砖引玉。所以读者只可将它们看作一种参考,勿作为“标准”答案。最后,希望广大读者将发现的问题和改进意见毫无保留地反馈给我们,以便本书不断修改改进。

张基温

2015年10月

目 录

第 1 章 计算机系统结构概述	1
1.1 知识要点	1
1.1.1 自动计算机的形成轨迹	1
1.1.2 现代计算机体系结构	1
1.1.3 电子数字计算机硬件工作原理	3
1.1.4 计算机系统的主要性能指标	8
1.2 习题解析	11
1.3 自测练习	23
1.3.1 选择题	23
1.3.2 填空题	25
1.3.3 判断题	26
1.3.4 简答题	26
1.4 自测练习参考答案	27
1.4.1 选择题参考答案	27
1.4.2 填空题参考答案	27
1.4.3 判断题参考答案	28
1.4.4 简答题参考答案	28
第 2 章 存储系统	32
2.1 知识要点	32
2.1.1 主存储器的基本原理	32
2.1.2 内存条与 Bank	36
2.1.3 DRAM 内部操作与性能参数	36
2.1.4 辅助存储器	41
2.1.5 存储体系	44
2.2 习题解析	47
2.3 自测练习	58
2.3.1 选择题	58
2.3.2 填空题	61
2.3.3 判断改错题	62
2.3.4 简答题	62
2.3.5 综合题	64
2.4 自测练习参考答案	65
2.4.1 选择题参考答案	65

2.4.2	填空题参考答案	65
2.4.3	判断改错题参考答案	66
2.4.4	简答题参考答案	67
2.4.5	综合题参考答案	70
第3章	I/O 机制	73
3.1	知识要点	73
3.1.1	外部设备	73
3.1.2	输入输出中的数据传输控制	73
3.1.3	设备接口	75
3.1.4	串行通信和串行接口	76
3.1.5	I/O 设备管理	77
3.2	习题解析	78
3.3	自测练习	90
3.3.1	选择题	90
3.3.2	填空题	92
3.3.3	简答题	93
3.4	自测练习参考答案	94
3.4.1	选择题参考答案	94
3.4.2	填空题参考答案	94
3.4.3	简答题参考答案	95
第4章	总线系统	100
4.1	知识要点	100
4.1.1	总线工作原理	100
4.1.2	总线特性	100
4.1.3	总线分类	101
4.1.4	总线标准	102
4.1.5	主板	102
4.2	习题解析	102
4.3	自测练习	105
4.3.1	选择题	105
4.3.2	填空题	107
4.3.3	简答题	108
4.4	自测练习参考答案	109
4.4.1	选择题参考答案	109
4.4.2	填空题参考答案	109
4.4.3	简答题参考答案	110

第5章 控制器逻辑	114
5.1 知识要点	114
5.1.1 处理器的外特性——指令系统	114
5.1.2 指令的时序	115
5.1.3 控制器设计	116
5.2 习题解析	116
5.3 自测练习	125
5.3.1 选择题	125
5.3.2 填空题	126
5.3.3 简答题	127
5.4 自测练习参考答案	127
5.4.1 选择题参考答案	127
5.4.2 填空题参考答案	127
5.4.3 简答题参考答案	128
第6章 处理器架构	130
6.1 知识要点	130
6.1.1 指令级并行技术	130
6.1.2 向量处理机	131
6.1.3 线程级并行技术	132
6.1.4 超线程技术	132
6.1.5 多核处理器	132
6.1.6 处理器并行技术小结	133
6.2 习题解析	133
6.3 自测练习	137
6.3.1 选择题	137
6.3.2 填空题	138
6.3.3 简答题	138
6.4 自测练习参考答案	139
6.4.1 选择题参考答案	139
6.4.2 填空题参考答案	139
6.4.3 简答题参考答案	140
参考文献	142

ENIAC 的结构,并对 ENIAC 的设计提出了建议。1944 年 8 月他加入莫尔计算机研制小组。1945 年 3 月他在共同讨论的基础上提出了一个全新的存储程序通用电子计算机——EDVAC(Electronic Discrete Variable Automatic Computer,电子离散自动计算机)方案。1952 年 1 月,EDVAC 问世。这台计算机总共采用了 2300 个电子管,运算速度却比拥有 18000 个电子管的 ENIAC 提高了 10 倍。

1954 年 6 月,冯·诺依曼回到普林斯顿大学高级研究所工作。在那里,他进一步总结了 EDVAC 的设计思想,归纳了前人关于计算机的有关理论,发表了《电子计算装置逻辑结构初探》的报告,提出了关于计算机结构的设计思想。

冯·诺依曼结构也称普林斯顿结构,其主要特点如下:

- (1) 使用单一的处理部件来完成计算、存储以及通信的工作。
- (2) 存储单元是定长的线性组织。
- (3) 存储空间单元是直接寻址的。
- (4) 使用低级机器语言,指令通过操作码来完成简单的操作。
- (5) 对计算进行集中的顺序控制。
- (6) 计算机硬件系统由运算器、存储器、控制器、输入设备、输出设备五大部件组成。
- (7) 采用二进制形式表示数据和指令。
- (8) 在执行程序和处理数据时必须将程序和数据从外存储器装入主存储器中,然后才能使计算机在工作时能够自动地从存储器中取出指令并加以执行。

2. 计算机系统的模块结构

图 1.2 为组成一个完整的计算机系统的软硬件模块结构。可以看出,计算机系统由硬件和软件两大部分组成。



图 1.2 计算机系统模块结构

3. 现代计算机系统的层次结构

图 1.3 表明现代计算机系统的 6 层结构,其最底层是由逻辑门组成的逻辑电路,称为数

字逻辑层,它组成了计算机系统的物理机器,计算机的全部功能都是建立在此物理机器之上的。

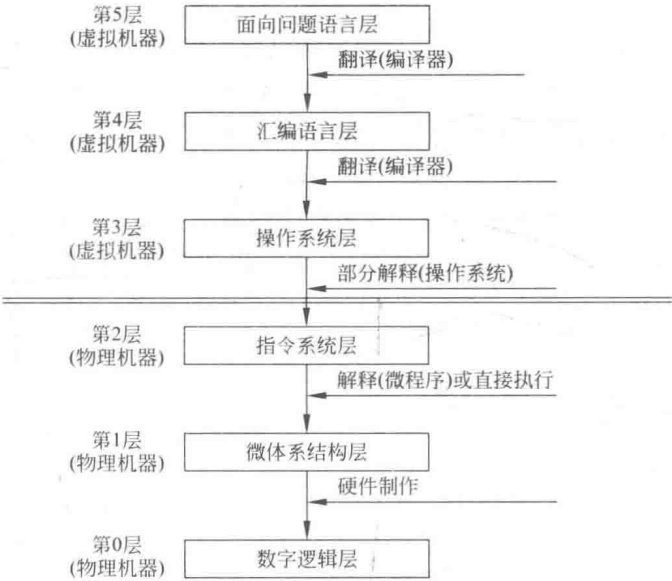


图 1.3 计算机系统的 6 层结构

1.1.3 电子数字计算机硬件工作原理

电子数字计算机硬件部分的工作原理主要涉及如下 5 个部分：

- (1) 信息的 0、1 码表示方法。
- (2) 运算器工作原理。
- (3) 存储器基本原理。
- (4) 控制器工作原理。
- (5) 时序控制。

1. 信息的 0、1 码表示方法

信息的 0、1 编码包括如下内容：

- (1) 数值数据的 0、1 编码。主要涉及以下知识：
 - 十进制数与二进制数之间的相互转换。
 - 二进制数的计算规则。
 - 解决符号位参加计算的问题：将 0、1 编码的机器码分为原码、反码、补码和移码。
- (2) 字符数据的 0、1 编码。从字符的输入到存储再到输出,涉及 3 种编码：
 - 外码(主要指汉字的输入编码,如字形码、拼音码、流水码以及组合)。
 - 内码,如 ASCII 码、Unicode、GB 2312—1980 码和 GB 2312—1990 码等。
 - 字库。
- (3) 声音的 0、1 编码。主要涉及模拟值的离散化处理,即采样和量化,并用两个技术参

数——采样频率和量化精度来衡量。

(4) 图像的 0、1 编码。主要有两种手段：

- 矢量法。
- 位图法。有两个基本质量参数：分辨率和色彩深度(也称像素深度和位分辨率)。

(5) 指令的 0、1 编码。通常将指令分为操作码和地址码两部分。操作码的位数决定了指令的多少,地址码可以分为单地址码、二地址码和三地址码等。每个地址码的位数决定了可寻址空间的大小。

(6) 校验码与纠错码。校验码仅能发现数据传输有无出错,纠错码不仅可以发现错误,还可以纠正错误。常用的校验码有奇偶校验码、汉明码和循环冗余校验码(CRC)。

2. 开关电路的逻辑运算与算术运算

(1) 3 种基本逻辑电路：“与”、“或”、“非”。

(2) 逻辑代数的基本定律如下：

① 关于变量与常量的关系：

$$\begin{aligned} A+0 &= A & A+1 &= 1 & A+\bar{A} &= 1 \\ A\cdot 0 &= 0 & A\cdot 1 &= A & A\cdot \bar{A} &= 0 \end{aligned}$$

② 重复律：

$$A\cdot A=A \quad A+A=A$$

③ 吸收律：

$$A+A\cdot B=A \quad A\cdot (A+B)=A$$

④ 分配律：

$$A(B+C) = A\cdot B+A\cdot C \quad A+B\cdot C=(A+B)\cdot (A+C)$$

⑤ 交换律：

$$A+B=B+A \quad A\cdot B=B\cdot A$$

⑥ 结合律：

$$(A+B)+C=A+(B+C) \quad (A\cdot B)\cdot C=A\cdot (B\cdot C)$$

⑦ 反演律：

$$\overline{A\cdot B\cdot C\cdot \dots}=\bar{A}+\bar{B}+\bar{C}+\dots \quad \overline{A+B+C+\dots}=\bar{A}\cdot \bar{B}\cdot \bar{C}\cdot \dots$$

(3) 一位加法电路——全加器。

如表 1.1 所示,加法运算时某一位相加需要有下列 5 个变量：

输入：被加数 X_i 、加数 Y_i 、低位进位 C_{i-1} 。

输出：本位进位 C_i 、本位全和 S_i 。

表 1.1 全加器的真值表

X_i	Y_i	C_{i-1}	C_i	S_i	X_i	Y_i	C_{i-1}	C_i	S_i
0	0	0	0	0	1	0	0	0	1
0	0	1	0	1	1	0	1	1	0
0	1	0	0	1	1	1	0	1	0
0	1	1	1	0	1	1	1	1	1

在真值表中,将函数值(C_i 或 S_i)为 1 的各参数(X_i, Y_i, C_{i-1})的“与”项相“或”,就组成了与该函数的逻辑表达式。如全加器的本位和有 4 项,全加器的本位进位也有 4 项,即有

$$\begin{aligned} S_i &= \overline{X_i} \cdot \overline{Y_i} \cdot C_{i-1} + \overline{X_i} \cdot Y_i \cdot \overline{C_{i-1}} + X_i \cdot \overline{Y_i} \cdot \overline{C_{i-1}} + X_i \cdot Y_i \cdot C_{i-1} \\ &= X_i \oplus Y_i \oplus C_{i-1} \\ C_i &= \overline{X_i} \cdot Y_i \cdot C_{i-1} + X_i \cdot \overline{Y_i} \cdot C_{i-1} + X_i \cdot Y_i \cdot \overline{C_{i-1}} + X_i \cdot Y_i \cdot C_{i-1} \\ &= X_i \cdot Y_i + (X_i \oplus Y_i) \cdot C_{i-1} \end{aligned}$$

由这两个表达式很容易得到相应的组合逻辑电路,如图 1.4(a)所示,并且可以用图 1.4(b)所示的逻辑符号表示。

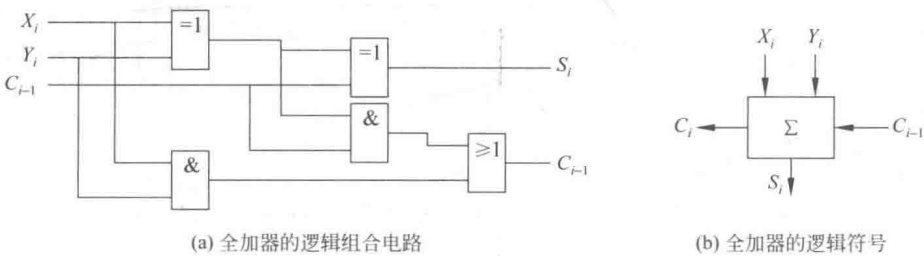


图 1.4 全加器的逻辑组合电路及其符号

实质上,全加器是完成 3 个 1 位数相加、具有两个输出端的逻辑电路。对应于输入端的不同值,将在两个输出端上输出相应的值。

(4) 串行加法电路。

串行运算加法器如图 1.5 所示。

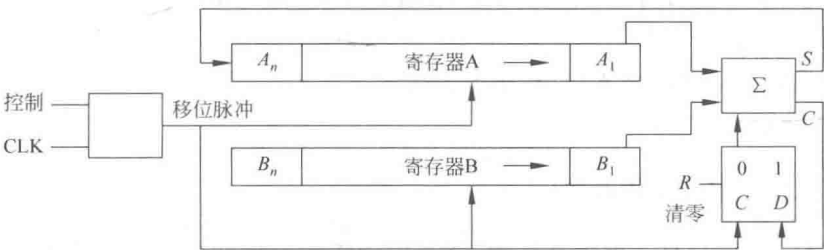


图 1.5 串行运算加法器

(5) 并行加法电路。

两个 n 位二进制数各位同时相加称为并行加法。图 1.6 为 n 位并行加法电路,它由 n 个全加器所组成。运算时由两个寄存器送来 n 位数据,分别在 n 个全加器中按位对应相加;每个全加器得出的进位依次向高一位传送,从而得出每位的全加和。最后一个进位

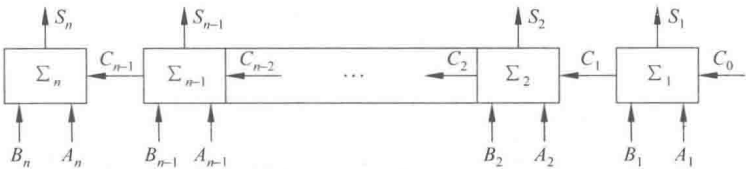


图 1.6 n 位并行加法器

C_n 为计算机工作进行判断提供了一个测试标态,在某些情况下(如多字节运算)还可以作为运算的一个数据。

(6) 加/减法电路。

在并行加法器前加一级异或门就可以组成加/减法运算器,如图 1.7 所示。

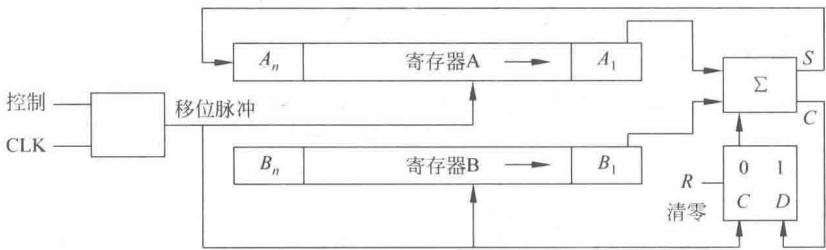


图 1.7 加/减法运算器

这样,当 $SUB=0$ 时,有

$$B'_i = B_i \oplus SUB = \overline{B_i} \cdot SUB + B_i \cdot \overline{SUB} = \overline{B_i} \cdot 0 + B_i \cdot 1 = B_i$$

进行的是 $A+B$ 。

当 $SUB=1$ 时,有

$$B'_i = B_i \oplus SUB = \overline{B_i} \cdot SUB + B_i \cdot SUB = \overline{B_i} \cdot 1 + B_i \cdot 0 = \overline{B_i}$$

进行的是 $A-B$ 。

3. 计算机存储器的特点

计算机的存储器是用来存储数据和程序的部件。计算机的存储器有如下一些特点：

- (1) 按照地址进行存取。
- (2) 所存储的内容“取之不尽,新来旧去”。
- (3) 分级存储。

4. 计算机控制器的工作原理

计算机是一种极为复杂的电子机器,但是它的组成元件却是由极为简单的开关,不过这些开关是电子的。计算机中所有的信息都是由开关状态的组合表示。由于每个开关只有两种状态,所以开关状态的组合称为 0、1 编码。这一部分介绍了数值数据、字符(包括汉字)数据、图像数据、声音数据和指令的 0、1 编码方法。由此也可以得出一个结论:所有信息都可以用 0、1 进行编码。

(1) 控制器的功能如下：

- 定序。
- 定时。
- 操作控制。

(2) 控制器的组成及工作过程。

控制器执行一条指令的过程是“取指令—分析指令—执行指令”。条件是先将程序(指令码和数据)存储到(内)存储器中。控制器工作时,用程序计数器(也称为指令计数器)控制

取指令的过程,取出的指令送入指令寄存器,然后送指令部件分析,产生控制信号,控制有关部件产生相应的动作。

5. 计算机工作的时序控制

1) 指令周期

指令周期也称取出-执行周期(fetch-and-execute cycle),指 CPU 从主存中读取一条指令到指令执行结束的时间,或者说,指令周期是可以细化为由“送指令地址—指令计数器(PC)加 1—指令译码—取操作数—执行操作”等微操作组成的详细过程。由于每种指令的复杂程度不同,其包含的微操作内容不同,所需的指令周期的长短也不相同。

2) CPU 周期

一条指令所包含的微操作之间具有顺序依赖关系。为了正确地执行指令,还需要将指令周期进一步划分为一些子周期——CPU 工作周期(也称工作周期、CPU 周期或机器周期),把一条指令包含的微操作分配在不同的 CPU 周期中。

图 1.8 描述了一个普通指令的 CPU 周期划分情况,它包含了 3 个 CPU 周期。

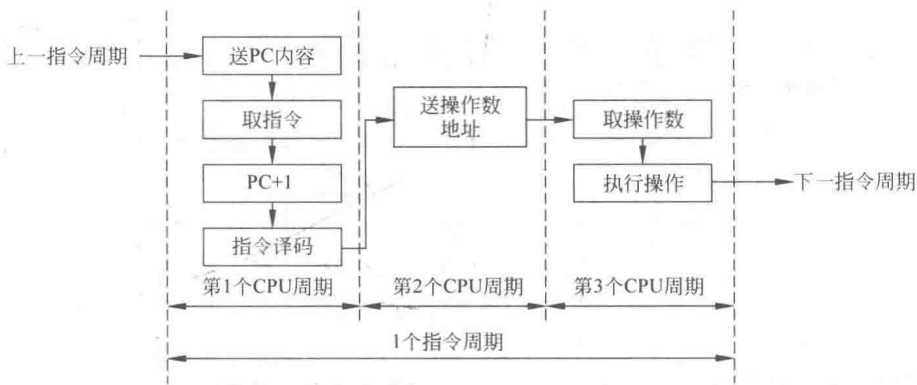


图 1.8 指令周期的 CPU 周期划分

第 1 个 CPU 周期为取指周期,要完成 3 件事:

- 送 PC 内容(当前指令地址)到存储器的地址缓存,从内存中取出指令。
- 指令计数器加 1,为取下一条指令做准备。
- 对指令操作码进行译码或测试,以确定执行哪一些微操作。

第 2 个 CPU 周期将操作数地址送往地址寄存器并完成地址译码。第 3 个 CPU 周期取出操作数并进行运算。

图 1.9 描述了一个转移指令的 CPU 周期划分情况,它只包含了两个 CPU 周期:第 1 个 CPU 周期为取指周期;第 2 个 CPU 周期则是向 PC 中送一个目标地址,指出将要执行的指令的地址,使下一条要执行的指令不再是本指令的下一条指令。

从这两个例子可以看出,不同的指令所包含的 CPU 周期是不同的。

3) CPU 的时序信号体系

计算机是一个高速的复杂系统,为了能让各部件有条不紊地协调工作,需要让指令所包含的微操作在准确的时刻开始操作,并在这些操作信号稳定后才可以发出后续操作信号。

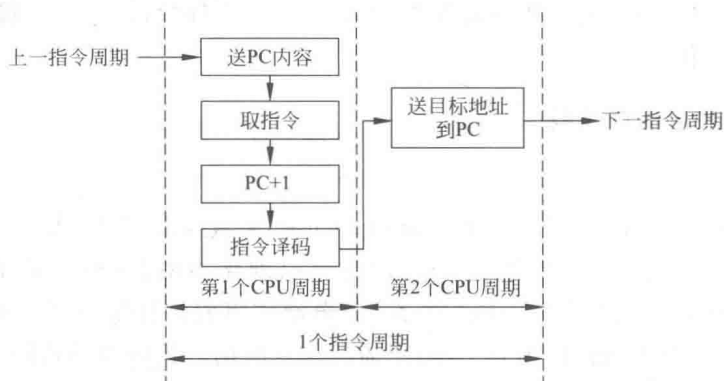


图 1.9 转移指令的 CPU 周期划分

为此,系统需要提供一套时序信号进行微操作时序的控制。这套时序信号一般由图 1.10 所示的时钟脉冲、时钟节拍信号组成。每个时钟周期形成一个节拍,一个 CPU 周期包含了多个节拍。每个微操作在规定的节拍中完成,就可以保证整个系统协调工作。

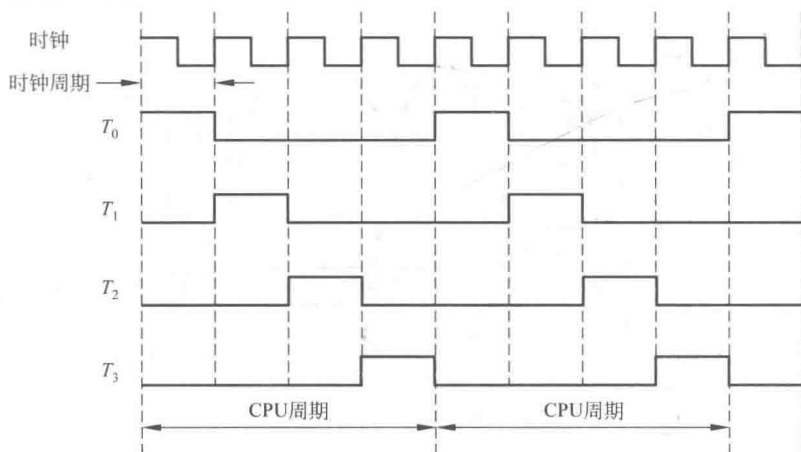


图 1.10 时钟脉冲、节拍和 CPU 周期控制

1.1.4 计算机系统的主要性能指标

全面衡量一台计算机的性能要考虑多种指标。下面是几种主要的性能指标。

1. 运算速度

运算速度是衡量计算机性能的一项重要指标。通常所说的计算机运算速度(平均运算速度),是指每秒钟所能执行的指令条数。但是,同一台计算机的不同指令所需的执行时间是不同的。常用方法如下:

- 统计方法。
- 标量机(执行一条指令,只得到一个运算结果)使用 MIPS(Millions of Instruction Per Second,百万条指令/秒)。

- 针对向量机用 MFLOPS (Million Floating Point Operations Per Second, 百万次浮点运算/秒)。

MFLOPS 和 MIPS 两个衡量值之间的量值关系没有统一标准, 一般认为在标量计算机中执行一次浮点运算需要 2~5 条指令, 平均约需 3 条指令, 故有 $1\text{MFLOPS} \approx 3\text{MIPS}$ 。

影响运算速度的主要因素有两个:

- (1) CPU 的工作频率——主频。显然, 主频越高, 计算机的运算速度就越高。
- (2) CPU 的数量。显然, 有多个 CPU 同时执行指令, 也会大大提高计算机的运算速度。

2. 机器字长

机器字长指计算机(主要是 CPU)一次所能处理的位数。CPU 字长越长, 所处理的数据的精度越高。字长的单位可以是位(b), 也可以是字节(B)。目前微型计算机的字长已经从 8b(1B)、16b(2B)、32b(4B)发展到 64b(8B)等。

3. 存储容量

存储系统用于存放计算机工作时需要的指令和数据(包括数值型数据、字符型数据以及图像、声音数据等)。现代计算机的存储系统分为高速缓存、主存储器和辅助存储器 3 级。一个程序执行前, 程序和它要执行的数据都存放在辅助存储器中。程序开始执行, 程序会被调入内存, 对于大型程序要一段一段地调入内存执行。程序在执行过程中, 数据按照程序的需要被调入内存。为了提高程序执行的速度, 还要不断把 CPU 当前要使用的程序段和数据部分调入高速缓存执行。显然, 计算机的性能与高速缓存、主存储器和辅助存储器的大小都有关, 当然它们的容量越大, 计算机的处理能力就越强。例如, 我国的“天河二号”巨型机的存储总容量达 12.4PB(千万亿字节), 内存容量达 1.4PB。

4. 带宽均衡性

计算机的工作过程就是信息流(数据流和指令流)在有关部件中流通的过程。因此, 计算机最重要的性能指标——运算速度, 也常用带宽——数据流的最大速度和指令的最大吞吐量来衡量。

按照“木桶”原理, 整体的性能取决于最差环节的性能。在组成计算机的众多部件中, 每一种部件都有可能成为影响带宽的环节, 例如:

- 存储器的存取周期。
- 处理器的指令吞吐量。
- 外部设备的处理速度。
- 接口(计算机与外部设备的通信口)的转接速度。
- 总线的带宽。

为了提高系统的整体性能, 不仅要考虑元器件的性能, 更要注意系统体系结构所造成的吞吐量和“瓶颈”环节对性能的影响。

5. 可靠性、可用性和 RASIS 特性

可靠性和可用性用下面的指标评价：

MTBF(Mean Time Between Failure,平均故障间隔)指可维修产品的相邻两次故障之间的平均工作时间,单位为小时。它反映了产品的时间质量,是体现产品在规定时间内保持功能的一种能力。MTBF 越长,表示可靠性越高,正确工作能力越强。计算机产品的 MTBF 一般不低于 4000h,磁盘阵列产品一般 MTBF 不能低于 50000h。

MTTR(Mean Time To Restoration,平均恢复前时间)指从出现故障到系统恢复所需的时间。它包括确认失效发生所必需的时间和维护所需要的时间,也包含获得配件的时间、维修团队的响应时间、记录所有任务的时间,以及将设备重新投入使用的时间。MTTR 越短,表示易恢复性越好,系统的可用性就越好。

MTTF(Mean Time To Failure,平均无故障时间)也称平均失效前时间,即系统平均正常运行的时间。系统的可靠性越高,平均无故障时间越长。显然有

$$MTBF=MTTF+MTTR$$

由于 $MTTR \ll MTTF$, MTBF 近似等于 MTTF。

可靠性(Reliability)和可用性(Availability),加上可维护性(Serviceability)、完整性(Integrity)和安全性(Security)统称 RASIS,它们是衡量一个计算机系统的 5 大性能指标。

6. 效能和环保性

环保性是指对人或对环境的污染大小,如辐射、噪声、耗电量、废弃物的可处理性等。效能主要指计算机的能源效率,它是环保性的一部分。目前,对于 CPU 的效能已经提出两个指标: EPI(Energy Per Instruction,每指令耗能)和每瓦效能的概念。EPI 越高,CPU 的能源效率就越差。表 1.2 为 Intel 公司在一份研究报告对其生产的一些 CPU 进行 EPI 对比的情况。

表 1.2 Intel 公司的一些 CPU 的 EPI 对比

CPU 名称	相对性能	相对功率	等效 EPI/nJ
i486	1	1	10
Pentium	2	2.7	14
Pentium Pro	3.6	9	24
Pentium 4(Willanmete)	6	23	38
Pentium 4(Cedamill)	7.9	38	48
Pentium M(Dothan)	5.4	7	15
Core Duo(Yonah)	7.7	8	11

注：表中的等效 EPI 是折算为 65nm 工艺,电压 1.33V 的数据。

7. 用户友好性

用户友好性指计算机可以提供适合人体工程学原理、使用起来舒适的界面。例如,显示器的分辨率、色彩的真实性、画面的大小,键盘的角度、键的位置,鼠标的形状,界面是字符界