



高等学校信息工程类专业“十二五”规划教材

新编单片机原理与应用

(第三版)

© 潘永雄 编著

XINBIANDANPIANJI
YUANLILYUYINGYONG



西安电子科技大学出版社
<http://www.xduph.com>

高等学校信息工程类专业“十二五”规划教材

新编单片机原理与应用

(第三版)

潘永雄 编著

西安电子科技大学出版社

内 容 简 介

本书以增强型 MCS-51 单片机原理及应用为主线,系统地介绍了 8×C5×(包括 8×C5×2)、8×C51RX 系列 MCU 芯片的内部结构、指令系统、资源及扩展方法、接口技术,以及单片机应用系统硬件结构、开发手段、设备等。在编写过程中,着重介绍硬件资源及使用方法、系统构成及连接;注重典型性和代表性,以期达到举一反三的效果。在内容安排上,力求兼顾基础性、实用性、先进性。

本书可作为高等学校电子类专业“单片机原理与应用”课程的教材或教学参考书,亦可供从事单片机技术开发、应用的工程技术人员阅读。

图书在版编目(CIP)数据

新编单片机原理与应用/潘永雄编著. —3 版. —西安:西安电子科技大学出版社, 2011.11

高等学校信息工程类专业“十二五”规划教材

ISBN 978 - 7 - 5606 - 2685 - 7

I. ① 新… II. ① 潘… ·III. ① 单片微型计算机—高等学校—教材 IV.① TP368.1

中国版本图书馆 CIP 数据核字(2011)第 199758 号

策 划 马乐惠

责任编辑 杨宗周 马乐惠

出版发行 西安电子科技大学出版社(西安市太白南路 2 号)

电 话 (029)88242885 88201467 邮 编: 710071

网 址 www.xduph.com 电子邮箱: xdupfxb001@163.com

经 销 新华书店

印刷单位 陕西天意印务有限责任公司

版 次 2011 年 12 月第 3 版 2011 年 12 月第 9 次印刷

开 本 787 毫米×1092 毫米 1/16 印 张 21.5

字 数 506 千字

印 数 36 001~42 000 册

定 价 37.00 元

ISBN 978 - 7 - 5606 - 2685 - 7/TP · 1306

XDUP 2977003 - 9

*** 如有印装问题可调换 ***

本社图书封面为激光防伪覆膜, 谨防盗版。

第三版前言

《新编单片机原理与应用(第二版)》出版已有五年多了,在五年多的时间里,单片机技术、开发工具与开发环境都有了新的发展和突破,为了适应教学要求,反映单片机技术的进展,我们对该书进行了修订。此次修订结合了笔者近几年来对单片机教学、开发应用的经验与体会,在保留第一、二版教材架构的情况下,对内容作了全面修改与调整,并逐字逐句纠正其中模糊或不当的表述。书中绝大部分实例、例题及习题取材于作者近五年来多个单片机开发应用项目,是作者多年来单片机开发应用实践的经验总结,具有一定的实用性。本书的具体修订如下:

(1) 重写了第1章、第4~7章内容。根据单片机技术现状,在第4章中增加了部分定时器改进的内容,删除了第二版第5章中与P89C6××及P8966×系列芯片有关的内容;在第6章中增加了一些新器件、点阵式LED驱动电路与驱动程序实例;在第7章中增加了软件可靠性设计方法。

(1) 全面纠正了第一、二版中的疏漏;并根据使用第一、二版教材的教师及学生的意见和建议,按教材体例,调整了部分教学内容的顺序,重写并充实了全部的例题和习题。

贺健、周展怀、何榕礼等教师参与了部分内容的编写、校对工作;在第三版编写过程中,使用本教材第一、二版的教师通过邮件、电话等方式提出了许多宝贵意见和建议,在此一并表示感谢。

尽管我们力求做到尽善尽美,但由于水平有限,书中疏漏在所难免,恳请读者批评指正。

作者

2011年9月于广州

第二版前言

《新编单片机原理与应用》出版后，在三年多的时间里，我们依据单片机技术的新成果、开发工具与开发环境的新突破，以及我们近几年来对单片机教学、开发应用经验与体会，在保留第一版教材架构的情况下，对其中内容作了全面修改与调整，并逐字逐句纠正其中模糊或不当的表述。书中绝大部分实例、例题及习题取材于作者近三年来的近十个单片机开发应用项目，是作者多年来研究单片机开发应用实践的经验总结，具有一定的实用性。

(1) 重写了第1~5、第7~8章内容。根据单片机技术现状，删除了第一版中一些过时芯片的内容，适当介绍了一些新的单片机芯片的功能及特征；全面纠正了第一版中的疏漏；并根据使用第一版教材的教师及学生的意见和建议，按教材体例，调整了部分教学内容的顺序，重写并充实了全部的例题和习题。

(2) 用LPC900系列芯片替换了原第6章LPC76×系列芯片内容。

(3) 鉴于本教材配套实验指导书——《新编单片机原理与应用实验》已于2005年出版，删除了原附录中的实验内容、I²C接口器件原理与MCS-51连接等内容。

(4) 基于内置一定容量的RAM单片机芯片已成为主流，删除了原第7章中与“8155/8156并行接口芯片”有关的内容，增加了LCD显示器件原理与接口方式等教学内容。

感谢使用本教材第一版的教师提出了许多的宝贵意见和建议。广东工业大学物理与光电工程学院周展怀等教师参与了部分内容的编写工作，我院研究生胡敏强利用假期校对了全书内容，在此一并表示感谢。

尽管我们力求做到尽善尽美，但由于水平有限，书中疏漏实在难免，恳请读者批评指正。

作者

2006年9月于广州

第一版前言

单片机技术作为计算机技术的一个重要分支,广泛应用于工业控制、智能化仪器仪表、家用电器甚至电子玩具等各个领域。它具有体积小、功能多、价格低廉、使用方便、系统设计灵活等优点,因此,越来越受到工程技术人员的重视。目前国内中高等学校电子技术、电力技术、自动控制、计算机硬件等专业均开设了“单片机原理与应用”课程。

本书以单片机在电子技术中的应用为主线,以需要掌握和使用单片机技术的高所学校相关专业学生、工程技术人员作为主要的服务对象,从实用角度出发,力争用通俗易懂的语言,由浅入深,系统、详细地介绍增强型 MCS-51 系列单片机的硬件结构、指令系统、程序设计方法、接口技术等方面的基本知识,结合典型应用实例介绍单片机应用系统的开发过程、手段和设备。本书在编写过程中着重介绍系统的硬件组成及连接、系统调试方法;注重典型性和代表性,以期达到举一反三的效果;内容安排上力求兼顾基础性、实用性、先进性。

本书共分 8 章,考虑到部分读者可能没有学过“计算机原理”方面的基础知识,在第 1 章中先介绍计算机系统的基本结构、工作原理等基础知识,为学习后续章节内容奠定基础。第 2 章和第 4 章全面、系统地介绍增强型 MCS-51 内核单片机芯片(包括 $8\times C5X$ 和 $8\times C5\times\times 2$ 系列,彼此之间差别很小)的内部结构、存储器扩展方法、中断控制器、定时/计数器、串行接口电路的功能和使用方法,这是本书的重点。第 3 章简要介绍 MCS-51 指令系统、单片机应用程序结构、设计规则,这是本书的必学内容。为了进一步提高读者单片机开发应用水平,拓宽构建单片机应用系统时芯片的选择范围,在第 5~6 章简要介绍了 $89C51R\times$ 、 $P89C6\times\times 2$ 、 $P89C66\times$ 、 $SST89E$ 、 $P89LPC900$ 等系列单片机芯片新增硬件资源及使用方法,这是本书的选学内容。一方面这些芯片除了新增硬件功能外,其他方面与增强型 MCS-51 几乎相同,或仅仅做了微小修改,另一方面常用 $P89C51RX$ 、 $P89C6\times\times 2$ 、 $P89C66\times$ 芯片仿真增强型 MCS-51 及其兼容芯片,三是,这些芯片新增的硬件功能在某些应用系统中具有重要用途。第 7 章介绍常用输入/输出接口电路;第 8 章扼要介绍单片机应用系统的设计规则、开发设备及过程。

附录 A 安排了较为详细的、可操作的实验内容。

本书可以作为高等学校有关专业“单片机原理与应用”课程的教材或教学参考书,也可以作为需要掌握和使用单片机技术的工程技术人员的参考资料。

为方便教学,避免重复劳动,本书配有光盘,在 Word 2000 环境下打开其中的文档,即可将其中的程序或程序段复制到仿真开发编辑器内,直接汇编(因仿真开发环境不尽相同,部分程序段可能需要略做修改后才能汇编)、运行。

本书在写作过程中,得到了广州周立功单片机发展有限公司、南京伟福实业公司的大力支持,在此一并表示感谢。

由于我们水平有限,书中不当之处恳请读者批评、指正。

编者

2002 年 10 月

目 录

第 1 章 基础知识.....	1
1.1 计算机的基本认识.....	1
1.1.1 计算机系统的工作过程及其内部结构.....	3
1.1.2 指令及指令系统.....	8
1.2 寻址方式.....	14
1.3 单片机及其发展概况.....	18
1.3.1 单片机及其特点.....	18
1.3.2 单片机技术现状及将来发展趋势.....	20
1.3.3 增强型 MCS-51 单片机芯片特征及主流.....	23
习题 1.....	27
第 2 章 增强型 MCS-51 单片机结构.....	28
2.1 内部结构和引脚功能.....	30
2.1.1 内部结构.....	30
2.1.2 引脚功能.....	31
2.2 输入/输出(I/O)口.....	35
2.2.1 P1 口内部结构及使用.....	36
2.2.2 P0 口内部结构及使用.....	37
2.2.3 P2 口内部结构及使用.....	38
2.2.4 P3 口内部结构及使用.....	39
2.2.5 I/O 口负载能力.....	39
2.2.6 读锁存器和读引脚指令.....	41
2.3 存储器系统及访问.....	41
2.3.1 片内数据存储器.....	42
2.3.2 程序存储器.....	51
2.3.3 外部数据存储器.....	52
2.4 MCS-51 外部存储器连接.....	53
2.4.1 CPU 地址线与存储器地址线的连接.....	54
2.4.2 MCS-51 控制系统中程序存储器的连接.....	56
2.4.3 数据存储器的连接.....	58
2.5 操作时序.....	61
*2.5.1 对外部程序存储器的读操作时序.....	62
2.5.2 外部数据存储器读写时序.....	63
2.5.3 6 时钟/机器周期模式下的时序.....	65
2.6 复位及复位电路.....	66

2.6.1 CPU 内部复位电路.....	66
2.6.2 复位电路	67
2.7 节电运行状态和掉电运行状态	70
习题 2	72
第 3 章 MCS-51 指令系统.....	74
3.1 MCS-51 指令系统.....	74
3.1.1 数据传送指令	75
3.1.2 算术运算指令	82
3.1.3 逻辑运算指令	93
3.1.4 位操作指令	95
3.1.5 控制及转移指令	97
3.2 汇编语言程序结构	103
3.2.1 MCS-51 程序总体结构.....	103
3.2.2 顺序结构	105
3.2.3 循环结构	107
3.2.4 分支程序结构	110
3.3 并行多任务程序结构及实现	115
3.3.1 汇编语言程序编辑与执行	120
*3.3.2 对汇编语言程序的基本要求	121
3.4 实用程序举例	123
习题 3	125
第 4 章 中断控制、定时/计数器与串行口	128
4.1 CPU 与外设通信方式概述.....	128
4.1.1 查询方式	128
4.1.2 中断通信方式	128
4.2 增强型 MCS-51 中断控制系统.....	129
4.2.1 中断源及标志	130
4.2.2 中断控制	131
4.2.3 中断响应过程及中断服务程序入口地址	133
4.2.4 中断初始化及中断服务程序结构	136
4.2.5 标准 MCS-51 外中断功能的不足与改进.....	137
4.3 增强型 MCS-51 定时/计数器.....	138
4.3.1 定时/计数功能概述	138
4.3.2 定时/计数器 T0、T1 结构及控制	138
4.3.3 定时/计数器 T2 结构及控制.....	145
4.3.4 定时/计数器初始化及应用	151
4.3.5 标准 MCS-51 定时/计数器不足与改进.....	158
4.4 串行通信系统	159
4.4.1 串行通信概念	159
4.4.2 增强型 MCS-51 串行通信口控制及初始化.....	162

4.4.3 串行口工作方式及应用	166
4.4.4 帧错误检测及应用	174
4.4.5 多机通信及地址自动识别技术	177
4.4.6 RS-232C 串行接口标准及应用	180
习题 4	184
第 5 章 MCS-51 内核衍生型单片机芯片及应用	186
5.1 P89C51RX 系列单片机概述	186
5.2 P89C51RX 引脚功能	189
5.3 P89C51RX 系列片内存储器结构	190
5.3.1 片内程序存储器	194
5.3.2 片内数据存储器	194
5.4 可编程计数器阵列 PCA 及其应用	195
5.4.1 PCA 结构及控制	196
5.4.2 PCA 模块初始化步骤	199
5.4.3 PCA 模块工作模式	199
5.5 P89C51RX 系列中断控制系统	205
5.6 硬件看门狗	206
5.7 SST 公司 SST89E(V)RD 及 SST89C5XRD2 系列芯片	208
5.7.1 SST89E(V)系列程序存储器结构及映像	211
5.7.2 Flash ROM 状态寄存器与芯片加密设置位关系	214
5.7.3 Flash ROM IAP 编程	216
5.7.4 SPI 串行总线	219
5.7.5 硬件看门狗	222
5.7.6 SST 中断控制系统	224
习题 5	226
第 6 章 数字信号输入/输出接口电路	227
6.1 开关信号的输入/输出方式	227
6.2 I/O 资源及扩展	228
6.2.1 通过锁存器、触发器扩展 I/O 口	230
6.2.2 利用串入并出及并入串出芯片扩展 I/O 口	232
6.2.3 用 8255 可编程 I/O 芯片扩展 MCS-51 并行 I/O 口	234
6.2.4 利用 MCU 扩展 I/O	242
6.3 简单显示驱动电路	242
6.3.1 发光二极管	242
6.3.2 驱动电路	243
6.3.3 LED 发光二极管显示状态及同步	244
6.4 LED 数码管及其显示驱动电路	247
6.4.1 LED 数码管	247
6.4.2 LED 数码显示器接口电路	248
6.4.3 LED 点阵显示器及其接口电路	265

6.5 LCD 显示器件及其驱动电路	269
6.5.1 LCD 显示器的结构	269
6.5.2 LCD 显示器驱动电路	271
6.6 键盘电路	282
6.6.1 按键结构与按键电压波形	282
6.6.2 键盘电路形式	283
6.6.3 键盘按键编码	285
6.6.4 键盘监控方式	286
6.7 并行接口及应用实例	293
6.7.1 MCS-51 与并行输入/输出设备之间的连接	293
6.7.2 MCS-51 与并行打印机之间的连接	295
6.8 光电耦合器件接口电路	296
6.9 单片机与继电器接口电路	298
6.10 电平转换电路	300
6.10.1 高压器件驱动低压器件接口电路	300
6.10.2 低压器件驱动高压器件接口电路	301
6.10.3 非轨对轨运放构成的比较器驱动数字 IC 电路	303
6.10.4 利用 MCU 的 I/O 口电路结构简化接口电路	303
习题 6	304
第 7 章 单片机应用系统开发	306
7.1 单片机应用系统开发过程概述	306
7.2 总体设计	307
7.3 硬件设计	308
7.3.1 硬件电路设计及元器件选择	308
7.3.2 印制电路板设计	313
7.4 软件设计	313
7.4.1 资源分配	313
7.4.2 程序语言及程序结构选择	315
7.5 软件可靠性设计	316
7.5.1 PC “跑飞” 及其后果	316
7.5.2 降低 PC “跑飞” 对系统的影响	317
7.5.3 PC “跑飞” 拦截技术	319
7.5.4 提高信号输入/输出的可靠性	326
7.6 系统调试与单片机开发工具	327
7.6.1 仿真器	327
7.6.2 其他工具	330
7.6.3 系统调试基本方法	330
习题 7	331
附录 ASCII 码表	331
参考文献	333

第1章 基础知识

1.1 计算机的基本认识

为理解计算机系统构成、工作原理及过程，我们先来了解用算盘是如何计算下面代数式的：

$$12 \times 34 + 56 \div 7 - 8 = 408$$

首先要有算盘作为计算工具。在计算机里用“运算器”(即算术逻辑运算单元)作为计算工具，由它承担算术运算和逻辑运算。在计算机里，除了加、减、乘、除四则运算外，还有“与、或、非、异或”等逻辑运算。其次需要纸和笔记录算式、计算步骤、中间结果及最终结果。在计算机中，起到纸和笔作用的器件是存储器和寄存器(寄存器在中央处理器内，存取速度快，但数量少，用于存放中间结果；而存储器一般位于中央处理器外，由成千上万个存储单元组成，容量大，与寄存器相比，存取速度慢一些，常用于存放数据、计算步骤，即指令)。在计算上述算式时，先计算 12×34 ，并把中间结果记录下来，然后计算 $56 \div 7$ ，再记录中间结果，接着将上述两步中间结果相加，并记录下来，再减 8。

以上计算步骤由人脑控制，如果改用计算机进行，可用计算机汇编语言指令写出如下的计算步骤：

MOV A, #12	； 将被乘数 12 送 CPU 内寄存器 A
MOV B, #34	； 将乘数 34 送 CPU 内寄存器 B
MUL AB	； 计算 12×34 ，乘积高 8 位存放在寄存器 B 中，低 8 位存放在寄存器 A 中
MOV R2, A	
MOV R3, B	； 将中间结果暂存到寄存器 R2、R3 中
MOV A, #56	； 被除数 56 送 CPU 内寄存器 A
MOV B, #7	； 除数 7 送 CPU 内寄存器 B
DIV AB	； 计算 $56 \div 7$ ，商存放在寄存器 A 中，余数存放在寄存器 B 中
ADD A, R2	； 低 8 位相加
MOV R2, A	； 把结果暂存到 R2 中
MOV A, R3	； 取高 8 位
ADDC A, #00	； 低 8 位相加时可能产生进位，用 ADDC 指令将 A 与 00
	； 相加，将低 8 位相加产生的进位加到高 8 位中
MOV R3, A	； 把结果暂存到 R3 中
MOV A, R2	； 取低 8 位

CLR C	；清进位标志
SUBB A, #08	；低 8 位减 8
MOV R2, A	；结果送 R2
MOV A, R3	；取高 8 位
SUBB A, #00	； $12 \times 34 + 56 \div 7$ 获得的中间结果减 8 时，低 8 位可能产生借位， ；因此需要用 SUBB 指令将高 8 位与 00 相减
MOV R3, A	；把结果送 R3。这样算式“ $12 \times 34 + 56 \div 7 - 8$ ”的最终结果就 ；保存在 R3、R2 中

将上述计算步骤存放在存储器中，然后由计算机内的控制器执行，控制器在时钟信号的控制下，从存储器中取出计算步骤(指令)和数据，并根据指令操作码内容发出相应的控制信号。此外，为向计算机输入数据、指令，还需输入设备，如键盘；为输出处理结果或显示机器的状态，还需输出设备，如各类显示器、指示灯等。因此，计算机系统的基本结构大致如图 1-1 所示。

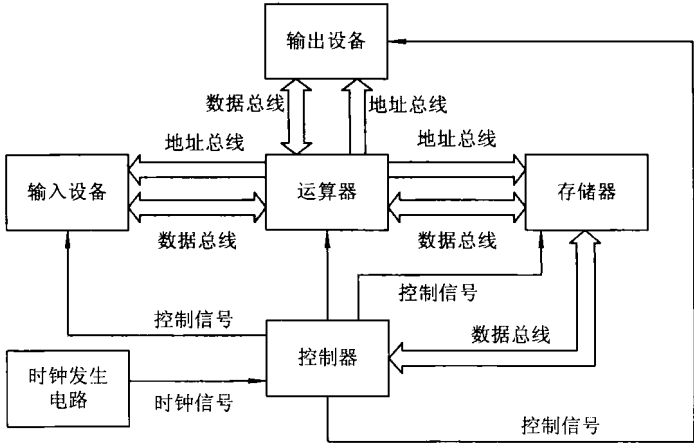


图 1-1 计算机基本结构

在计算机中，往往把运算器、控制器做在同一芯片上，称为中央处理器(Central Processor Unit, CPU)，有时也称为微处理器(Micro-Processor Unit, MPU)。为进一步减小电路板面积，提高系统可靠性、降低成本，将输入/输出接口电路、时钟电路以及一定容量的存储器、运算器、控制器等部件集成到同一芯片内，就成为单片机(也称为微控制单元，即 Micro Controller Unit, MCU)，其意义是一个芯片就具备了一部完整计算机系统所必需的基本部件。为了满足不同的应用需求，将不同功能的外围电路，如定时器、中断控制器、A/D 及 D/A 转换器、串行(如 UART、SPI、I²C 或 CAN 等)通信接口电路，甚至 LCD 显示驱动电路等集成在一个管芯内，形成系列化产品，就构成了所谓“嵌入式”单片机控制器(Embedded Micro-Controller)。

1. 总线概念

我们知道，电路系统总是由元器件通过电线连接而成的。在模拟电路中，器件、部件之间的连线不多，关系也不复杂，一般按串联方式连接。但在以微处理器为核心的计算机系统电路中，器件、部件均要与微处理器相连，所需连线多，如果仍采用模拟电路的串联

方式,在微处理器与各器件间单独连线,则所需的连线数量将很多,为此在计算机电路中普遍采用总线连接方式,即每一器件的数据线并接在一起,构成数据总线,地址线接在一起,构成地址总线,然后与 CPU 的数据、地址总线相连,属并联关系。为避免混乱,任何时候只允许一个设备与 CPU 通信,因此需要用控制线进行控制和选择,系统(包括器件)中所有的控制线被称为控制总线。

(1) 地址总线(Address Bus, AB),单向,用于传送地址信息,如图 1-1 中运算器与存储器之间的地址线,地址线的数目决定了可以寻址的存储单元。一根地址线有两种状态,即可以区分两个不同的存储单元;两根地址线有四种状态,可以寻址四个存储单元;依此类推,8 位微处理器通常有 16 根地址线,可以寻址 2^{16} ,即 64 K 个存储单元,一般存储单元的大小为一个字节,因此 8 位微处理器的寻址范围通常为 64 KB。

(2) 数据总线(Data Bus, DB),一般为双向,用于 CPU 与存储器、CPU 与外设,或外设与外设之间传送数据(包括实际数据及指令码)信息。在计算机中,为了提高处理速度,总是一次处理由多位二进制数组成的信息,即在运算器中,数据线的数目应与待处理的数据位数相同。因此,运算器数据线的数目往往不止一条,一般为 4 条、8 条、16 条,甚至 32 条。运算器内数据线的多少称为微处理器的“字长”。字长是衡量微处理器运算速度及精度的重要指标之一,也是划分微处理器档次的重要依据。根据字长,可以将微处理器分为 1 位机、4 位机、8 位机、16 位机、32 位机、64 位机等。1 位机的运算器只有一根数据线,每次只能处理一位二进制数,工业上常用其取代继电器,用于控制线路的通和断、设备的开和关。4 位机有四根数据线,常用于家用电器,如电视机、空调机、洗衣机、电话机等控制电路中。8 位机功能强大,不仅可用于工业控制、家用电器,也可以作为通用微机系统的中央处理器。

(3) 控制总线(Control Bus, CB),是计算机系统中所有控制信号线的总称,在控制总线中传送的信息是控制信息。

2. 时钟周期、机器周期及指令周期

(1) 时钟周期:计算机在时钟信号的作用下,以节拍方式工作。因此,必须有一个时钟发生器电路,输入微处理器的时钟信号的周期称为时钟周期。

(2) 机器周期:机器完成一个基本动作所需的时间称为机器周期,一般由一个或一个以上的时钟周期组成,例如在标准 MCS-51 系列单片机中,一个机器周期由 12 个时钟周期组成。

(3) 指令周期:执行一条指令(如“MOV A, #34H”,该指令的含义是将立即数 34H 送到微处理器内的累加器 A 中)所需时间称为指令周期,它由一个到数个机器周期组成。在采用复杂指令系统的微处理器中,指令周期的长短取决于指令的类型,即指令将要进行的操作及复杂程度。简单指令,如 INC A(累加器 A 内容加 1)一般只需一个机器周期;而复杂指令,如 MUL AB(累加器 A 乘以寄存器 B,并将结果放在寄存器 B 和累加器 A 中)将需要数个机器周期。

1.1.1 计算机系统的工作过程及其内部结构

1. CPU 的内部结构

运算器和控制器构成了中央处理器核心部件,8 位通用微处理器内部基本结构可用图 1-2 描述,它由算术逻辑运算单元(Arithmetic Logic Unit, ALU)、累加器 A(8 位)、寄存器 B(8 位)、程序状态字寄存器 PSW(8 位)、程序计数器 PC(有时也称为指令指针,即 IP, 16

位)、地址寄存器 AR(16 位)、数据寄存器 DR(8 位)、指令寄存器 IR(8 位)、指令译码器 ID、控制器等部件组成。

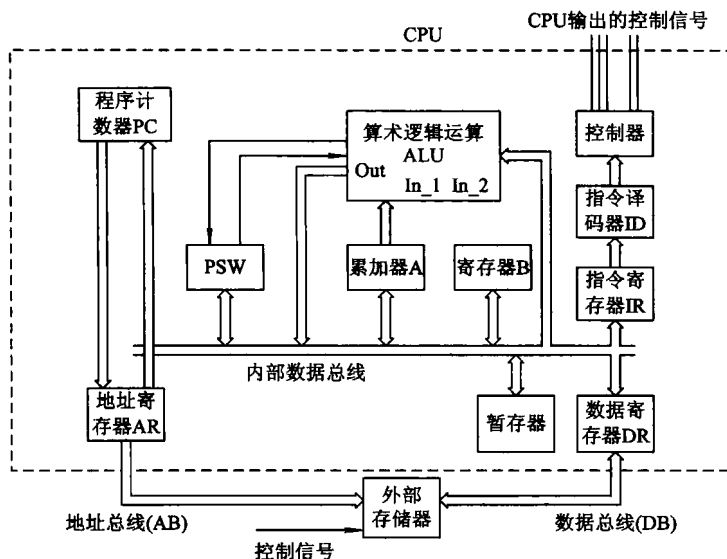


图 1-2 CPU 的内部结构简图

(1) 程序计数器(Program Counter, PC)是 CPU 内部的寄存器,用于记录将要执行的指令码所在存储单元的地址编码。一般来说,PC 长度与 CPU 地址线数目一致,例如 8 位微机 CPU 一般具有 16 根地址线(A15~A0),PC 的长度也是 16 位。系统复位后,PC 具有确定值,例如在 MCS-51 系列单片机中,复位后,PC = 0000H,即复位后将从程序存储器的 0000H 单元读取第一条指令码。由于复位后,PC 的值就是第一条指令码存放的单元地址,因此在程序设计时,必须了解复位后 PC 的值是什么,以便确定第一条指令码从存储器哪一存储单元开始存放。PC 具有自动加 1 功能,即从存储器中读出一个字节的指令码后,PC 会自动加 1,指向下一存储单元。

(2) 地址寄存器(Address Register, AR, 16 位)用于存放将要寻址的外部存储器单元的地址信息。指令码所在存储单元的地址编码由程序计数器 PC 产生,而指令中操作数所在存储单元的地址码由指令的操作数给定。地址寄存器 AR 通过地址总线 AB 与外部存储器相连。

(3) 指令寄存器(Instruction Register, IR)用于存放取指阶段读出的指令代码的第一字节,即操作码,使指令译码器 ID 的输入保持不变。存放在 IR 中的指令码经指令译码器 ID 译码后,输入控制器,产生相应的控制信号,使 CPU 完成指令规定的动作。

(4) 数据寄存器(Data Register, DR)用于存放写入外部存储器或 I/O 端口的数据信息,可见,数据寄存器 DR 对输出数据具有锁存功能,数据寄存器与外部数据总线 DB 直接相连。

(5) 算术逻辑运算单元 ALU 主要用于算术(加、减、乘、除)、逻辑(与、或、非以及异或)运算,由于 ALU 内部没有寄存器,参加运算的操作数必须放在累加器 A 中(运算结果也存放在累加器 A 中)。例如执行:

ADD A, B ; A ← A + B

指令时,累加器 A 内容通过输入 In_1 输入 ALU,寄存器 B 内容通过内部数据总线经输入 In_2 输入 ALU,A + B 的结果通过 ALU 的出口(Out)→内部数据总线→送回累加器 A。

(6) 程序状态字寄存器 PSW 用于记录运算过程中的状态, 如是否溢出、进位等。假设累加器 A 的内容为 83H, 则执行如下指令后, 将产生进位:

ADD A,#8AH ; 累加器 A 与立即数 8AH 相加, 并把结果存在 A 中

其进位产生的原因是: 83H+8AH 的结果为 10DH, 而累加器 A 的长度只有 8 位, 只能存放低 8 位, 即 0DH, 无法存放结果中的最高位 b8。为此, 在 CPU 内设置一个进位标志 C, 当执行加法运算出现进位时, 进位标志 C 为 1。

程序状态字寄存器中各标志位的含义与 CPU 类型有关, 在 2.3 节将详细介绍 MCS-51 CPU 内各标志位的含义。

2. 存储器

存储器是计算机系统中必不可少的存储设备, 主要用于存放程序(指令)和数据。尽管寄存器和存储器均用于存储信息, 但 CPU 内的寄存器数量少, 存取速度快, 主要用于临时存放参加运算的操作数和中间结果。存储器一般在 CPU 外(但单片机 CPU 例外, 其内部一般均含有一定容量的存储器), 单独封装。在存储器芯片内, 存储单元数目多, 从几千字节到数百兆字节, 能存放大量的信息, 但存取速度比 CPU 内部的寄存器要慢得多。目前, 存储器的存取速度已成为制约计算机运行速度的关键因素之一。

存储器的种类很多, 根据存储器能否随机读写, 将存储器分为两大类: 只读存储器(Read Only Memory, ROM)和随机读写存储器(Random Access Memory, RAM)。根据存储器存储单元结构和信息保存方式的不同, 又可将随机读写存储器分为静态 RAM(由多个双极型晶体管或 CMOS 管构成, 存取速度快, 无需刷新, 但组成一个存储单元所需的晶体管数目较多, 集成度低, 价格略高)和动态 RAM(依靠 MOS 管栅极与衬底之间的寄生电容保存信息, 多为单管结构, 集成度高, 但寄生电容容量小, 漏电大, 信息保存时间短, 仅为毫秒级, 需要刷新电路, 致使动态 RAM 存储器系统电路复杂化, 不适用于仅需要少量存储容量的单片机系统)。

只读存储器中“只读”的含义是信息写入后, 只能读出, 不能随机修改, 适合存放系统监控程序。

在单片机应用系统中, 所需的存储器容量不大, 外围电路应尽可能简单, 因此几乎不使用动态 RAM, 常使用 PROM(可编程的只读存储器)、EPROM(紫外光可擦写的只读存储器, 目前已被 OTPROM、Flash ROM 取代)、OTPRAM(一次性编程的只读存储器, 内部结构、工作原理与 EPROM 相似, 是一种没有擦除窗口的 EPROM)、EEPROM(也称为 E²PROM, 是一种电可擦写的只读存储器, 结构与 EPROM 类似, 但绝缘栅很薄, 高速电子即可穿越绝缘层, 中和浮栅上的正电荷起到擦除目的, 也就是说可通过高电压擦除)、Flash ROM(电可擦写只读存储器, 写入速度比 E²PROM 快, 因此也称为闪烁存储器)等只读存储器作为程序存储器, 使用 SRAM(静态存储器)作随机读写 RAM, 使用 E²PROM 或 FRAM(铁电存储器, 读写速度快, 操作方式与 SRAM 相似)作非易失的数据存储器。尽管这些存储器工作原理不同, 但内部结构基本相同。

1) 内部结构

EPROM、E²PROM、Flash ROM、SRAM、FRAM 等存储器内部结构可以用图 1-3 描述, 由地址译码器、存储单元、读写控制电路等部分组成。

寄存器或存储器中的一个存储单元等效于一组触发器, 每个触发器有两个稳定状态,

可以记录一位二进制数。每一存储单元包含的触发器的个数称为存储单元的字长,对于并行存取的存储器芯片,存储单元内包含的触发器的个数与存储器芯片数据线条数相同。

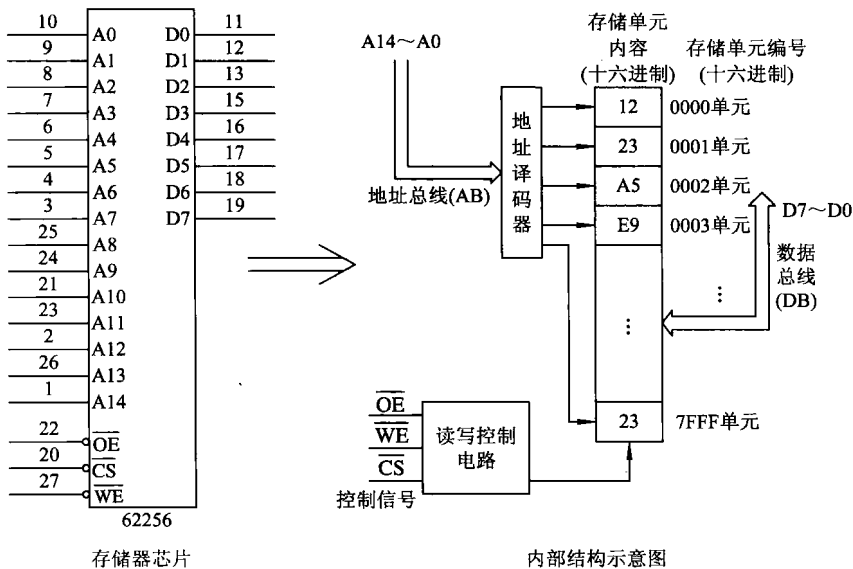


图 1-3 存储器芯片及内部结构示意图

例如由 8 个触发器并排在一起构成的存储单元的字长为 8 位,它可以存放一个 8 位二进制数(一个字节)。在计算机中,为提高处理速度,一次操作(如数据传送或运算)往往要同时处理多位二进制数。因此,在并行存取的存储器芯片中,一个存储单元的容量通常为 8 位。

存储器芯片内存储单元数目与存储器芯片地址线条数有关。例如,图 1-3 中的 62256 随机读写静态存储器芯片含有 15 根地址线(A14~A0),可以寻址 2^{15} 共 32 K 个存储单元。为了便于存取,给每个存储单元编号(通常用存储器地址线状态编码作为存储单元的编号),图 1-3 中的 32 K 个存储单元的地址编码范围为 0000H~7FFFH。由于该芯片每个存储单元可以容纳一个 8 位二进制数,即该芯片存储容量为 32 KB。

但存储单元长度也可以大于或小于 8 位,例如 PIC16C56 单片机内的程序存储器容量为 1 K×12 位,即共有 1024 个存储单元,每个存储单元可以存放 12 位二进制数,即存储单元的字长为 12 位。

存储单元地址编码与存储单元中的内容是两个不同的概念,存储单元地址编码的长度由存储器芯片所包含的存储单元的个数决定。例如,6264 存储器芯片含有 8 K 个(13 根地址线)存储单元,地址编码范围为 0 0000 0000 0000B~1 1111 1111 1111B(用十六进制表示时,地址编码范围为 0000H~1FFFH),每个存储单元长度为 8 位。因此,每个存储单元的内容可以是 00H~FFH 之间的二进制数。又如,图 1-3 中的 62256 存储器含有 32 K 个(15 根地址线)存储单元,地址编码从 000 0000 0000 0000B~111 1111 1111 1111B(用十六进制表示时,地址编码为 0000H~7FFFH),每个存储单元的长度也是 8 位,图中 0000H 单元内容为 12H,0001H 单元内容为 23H,而 0002H 单元内容为 0A5H。PIC16C56 单片机程序存储器容量为 1 K×12 bit,因此存储单元地址编码范围为 00 0000 0000B~11 1111 1111B(用十六进制表示时,地址编码为 000H~3FFFH),每个存储单元长度为 12 位。因此,每个存储单元的内容可以是 000H~FFFH 之间的二进制数。又如在内置 128 字节 RAM 的 MCS-51 单片机芯片中,内部

RAM 存储单元的地址编码为 00~7FH，每个单元内容可以是 00~FFH 之间的二进制数。

2) 存储器工作状态

存储器芯片工作状态由存储器控制信号电平状态决定，如表 1-1 所示。

表 1-1 存储器的工作状态

工作模式	控制信号			输出
	片选信号 $\overline{\text{CS}}$	输出允许信号 $\overline{\text{OE}}$	写允许信号 $\overline{\text{WE}}$	
读	L	L	H	数据输出
输出禁止	L	H	H	高阻态
待用(功率下降)	H	×	×	高阻态
写入	L	H	L	数据输入

3) 存储器读操作

下面以 CPU 读取存储器中地址编号为 0000H 的存储单元的内容为例，说明 CPU 读存储器中某一存储单元信息的操作过程(如图 1-4 所示)。

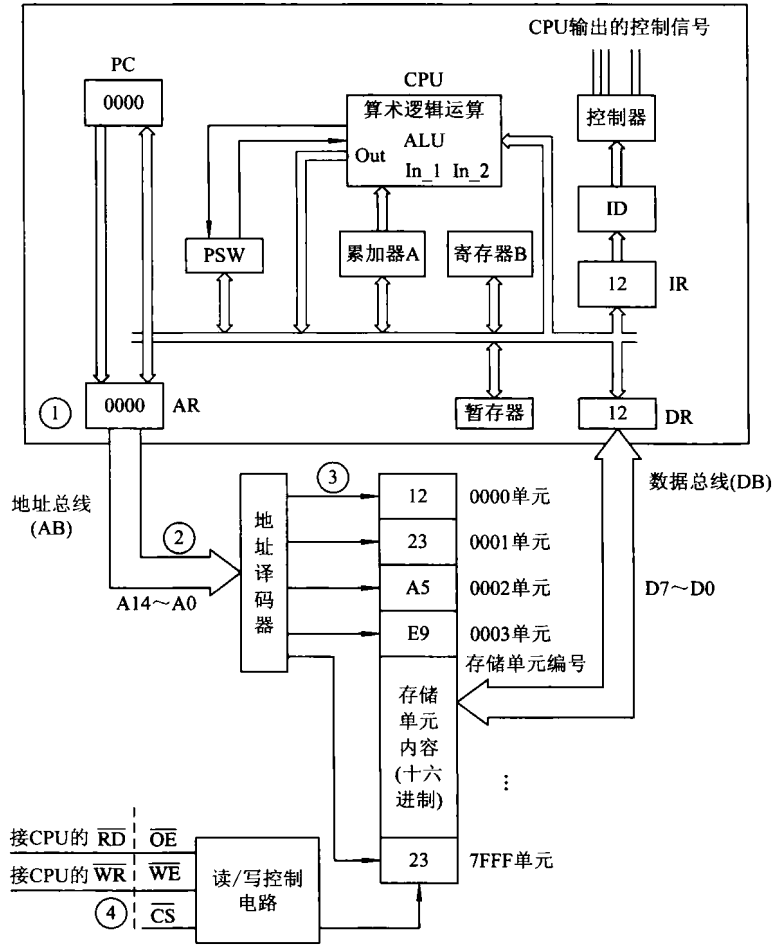


图 1-4 CPU 读取存储器操作过程示意图